

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **3 009 234**

21 Número de solicitud: 202430847

51 Int. Cl.:

H10F 71/00 (2015.01)
H10F 77/124 (2015.01)
H10F 77/14 (2015.01)
H10F 77/70 (2015.01)
H01L 21/02 (2006.01)
H01L 21/027 (2006.01)
H01L 21/3065 (2006.01)

12

SOLICITUD DE PATENTE

A1

22 Fecha de presentación:
21.10.2024

43 Fecha de publicación de la solicitud:
26.03.2025

71 Solicitantes:
UNIVERSIDAD POLITÉCNICA DE MADRID (90.00%)
Avenida Ramiro de Maeztu 7
28040 Madrid (Madrid) ES y
UNIVERSIDAD DE CÁDIZ (10.00%)

72 Inventor/es:
CATALÁN GÓMEZ, Sergio;
ULLOA HERRERO, Jose María;
HIERRO CANO, Adrián;
GONZÁLEZ ROBLEDO, David y
BRAZA BLANCO, María Verónica

74 Agente/Representante:
ELZABURU, S.L.P

54 Título: **Procedimiento para producir nanopartículas semiconductoras tridimensionales a partir de nanopartículas metálicas autoensambladas**

57 Resumen:

La presente invención se dirige a un procedimiento para producir nanopartículas semiconductoras tridimensionales a partir de nanopartículas metálicas autoensambladas. El método combina el depósito de un metal sobre un sustrato semiconductor utilizando técnicas de depósito físico, con ataques por plasma de iones reactivos sobre el conjunto metal-semiconductor. El método es simple, rápido, económico y evita la necesidad de procesos litográficos

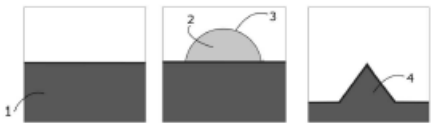


Figura 1

DESCRIPCIÓN

Procedimiento para producir nanopartículas semiconductoras tridimensionales a partir de nanopartículas metálicas autoensambladas

5

SECTOR TÉCNICO

La presente invención se enmarca en el ámbito de la fabricación de nanoestructuras semiconductoras mediante un método innovador de ataque selectivo en nanopartículas metálicas autoensambladas previamente depositadas. Este método es aplicable a diversos sectores técnicos donde las nanoestructuras semiconductoras son esenciales, tales como la nanofotónica y la nanoelectrónica. Las nanoestructuras obtenidas mediante este procedimiento pueden ser empleadas en una amplia variedad de aplicaciones, incluyendo células solares (como capa activa o antireflectante), emisores de luz, láseres, óptica no lineal, antenas con frecuencia de terahercios y biosensado, entre otras.

15

ANTECEDENTES DE LA INVENCION

Durante las últimas décadas han surgido multitud de métodos para fabricar nanoestructuras semiconductoras. Estos se pueden clasificar atendiendo a la estrategia de formación como métodos “desde arriba hacia abajo” o “desde abajo hacia arriba”. Los primeros consisten en la eliminación de diferentes partes de un material para generar las nanoestructuras requeridas a partir de ellas. Por otra parte, el enfoque “desde abajo hacia arriba” implica el ensamblado de átomos individuales y moléculas en estructuras más grandes. Este último método da lugar a un control de tamaño de nanoestructuras mucho más preciso que los obtenidos por el enfoque “desde arriba hacia abajo”. En este método, los átomos se depositan típicamente por método físico como evaporación térmica, epitaxia de haces moleculares (MBE de sus siglas en inglés Molecular Beam Epitaxy) o depósito químico de compuestos organometálicos en fase vapor (MOCVD de sus siglas en inglés Metal-Organic Chemical Vapor Deposition). Generalmente y por defecto, los materiales depositados por alguna de estas técnicas dan lugar al crecimiento de capas delgadas continuas siendo necesario utilizar conceptos como el autoensamblaje para que esas capas delgadas bidimensionales se transformen y conviertan en nanoestructuras

25

30

tridimensionales. Un ejemplo de autoensamblaje que logra un alto grado de control en la formación de nanoestructuras tridimensionales es el crecimiento de puntos cuánticos (QDs, del inglés *Quantum Dots*) semiconductores por el método de Stranski-Krastanov. Estos QDs se forman mediante el crecimiento epitaxial de un semiconductor sobre otro semiconductor tras alcanzar un espesor de capa crítico, que depende de la tensión y el potencial químico de la película depositada. El crecimiento continúa a través de la nucleación y coalescencia dando lugar a puntos cuánticos aislados. Este método, aunque con una alta eficiencia y resolución, requiere un equipamiento complejo y precisa la combinación de diferentes materiales, no pudiendo obtenerse nanoestructuras tridimensionales sobre el mismo material.

Los métodos “desde arriba hacia abajo”, por otra parte, no poseen esta limitación al producirse la nanoestructura a partir de la descomposición o eliminación del material originario. Entre estos métodos destaca la litografía que consiste en la transferencia o grabado de un patrón dibujado en una máscara sobre un sustrato o material deseado. Esta transferencia se puede producir de diferentes maneras, siendo la fotolitografía, que utiliza luz para transferir el patrón, la más utilizada en la actualidad y, como tal, el método de microfabricación más establecido. Los tamaños de las estructuras que puede producir (es decir, la resolución del patrón) están determinados por la longitud de onda de la luz utilizada. Como consecuencia, las estructuras más pequeñas requieren radiación de alta energía (ultravioleta) y, por lo tanto, instalaciones y tecnologías complejas y costosas. Por todo ello, no es una técnica viable para producir nanoestructuras.

Teniendo en cuenta esta desventaja, se han desarrollado muchas técnicas alternativas “desde arriba hacia abajo” para fabricar estructuras de tamaño nanométrico. Un ejemplo es la litografía de haz de electrones (EBL de sus siglas en inglés *Electron Beam Lithography*), limitada por la longitud de onda de los electrones, es capaz de fabricar diseños con una resolución <10 nanómetros. Además, posee un alto nivel de tolerancia para su aplicación en dispositivos más sofisticados donde los costes no son críticos, pero está aún más limitada en términos de velocidad y área abarcada o cobertura superficial. La litografía de haz de iones focalizados (FIB, de sus siglas en inglés *Focused Ion Beam*), por otra parte, tiene ventajas y desventajas

similares, pero permite la transferencia del patrón sin el uso de una resina o máscara. Sin embargo, aunque estas técnicas, EBL y FIB, poseen una mayor resolución espacial que la fotolitografía posibilitando la fabricación de nanoestructuras más pequeñas, añaden otras dificultades como un mayor coste, el bajo rendimiento de cobertura superficial, un ritmo más lento de fabricación y el requisito de equipos altamente sofisticados. Por último, todas las técnicas litográficas mencionadas hasta ahora tienen en común otro gran inconveniente: requieren un procedimiento posterior para modificar la forma de la nanoestructura según necesidad. Este procedimiento posterior a la litografía puede variar desde un ataque asistido químicamente (como por ejemplo el descrito en US RE48,407 E), un grabado por plasma de iones reactivos acoplados inductivamente (RIE-ICP de sus siglas en inglés *Inductively Coupled Plasma Reactive Ion Etching*) (US 9,627,199 B2) o incluso una combinación de procesos litográficos y procesos de grabado por plasma de iones (RIE de sus siglas en inglés *Reactive Ion Etching*) (US 9,120,669 B2). Destaca un método que comparte similitudes con esta invención (US 6242326 B1) donde se utilizan gotas metálicas de galio (Ga) entre muchos otros procesos para producir nanoestructuras semiconductoras de arseniuro de galio (GaAs). Concretamente, en este método están involucrados procesos como: diferentes depósitos de dieléctricos, métodos fotolitográficos, aleado térmico, depósitos de capa de sacrificio y barrera, depósito de gotas de Ga y procesos de desorción que finalmente dan lugar a nanoestructuras semiconductoras.

Todas las desventajas de estos complejos procesos siguen motivando la investigación de técnicas de fabricación de litografía suave no convencionales que eviten el uso de máscaras duras para así evitar el uso de radiación y simplifiquen el proceso reduciendo simultáneamente el coste. Entre estos métodos destaca la litografía coloidal. Esta técnica, que utiliza una máscara suave, ha centrado la atención en el campo de la Nanotecnología, ya que (1) puede usarse en una mayor gama de superficies, aumentando el rango de materiales permitidos, (2) permite realizar patrones en una mayor escala y, lo más importante, (3) emplea métodos de fabricación industrialmente muy atractivos debido a su facilidad de uso y bajo coste. Su resolución depende únicamente de los tamaños de las partículas coloidales que pueden depositarse, lo que permite controlar el patrón a escala nanométrica. Además, se

pueden conseguir nanoestructuras de diferentes formas como conos y nanohilos (CN 105957801 A, WO 2016/205610 A1) sin necesidad de realizar otro procedimiento posterior. Sin embargo, este método tiene un claro inconveniente: Cuanto más pequeñas sean las partículas depositadas que actúan como máscara, más afectadas se ven por las fuerzas brownianas desestabilizadoras, que impiden su disposición ordenada en el proceso de autoensamblaje. En consecuencia, hasta el momento, la resolución mínima factible de la litografía coloidal oscila entre 50 y 200 nm, lo que es comparable a la de los sistemas de litografía dura más avanzados (y más costosos), como la fotolitografía (determinada por el límite de difracción de la luz UV), pero no tan baja como la resolución de EBL o la litografía FIB (del orden de pocos nanómetros).

DESCRIPCIÓN DE LA INVENCION

Con el fin de alcanzar los objetivos y evitar los inconvenientes mencionados en los apartados anteriores, la invención propone un nuevo método para obtener nanoestructuras semiconductoras tridimensionales a partir del depósito controlado de nanopartículas metálicas autoensambladas. Este método tiene varias ventajas:

1. Evita procesos litográficos: No requiere el uso de ninguna máscara (blanda o dura) prefabricada, ni de radiación que pueda limitar el tamaño de las nanoestructuras obtenidas.
2. Reduce costes: Al evitar los procesos mencionados, se reduce el coste asociado con la fabricación.
3. Simplicidad y rapidez: El método consta únicamente de dos procesos.

El procedimiento consta de dos procesos principales:

1. Depósito de metal: En primer lugar, se realiza el depósito de un metal sobre una superficie semiconductoras utilizando técnicas de depósito físico. Este proceso consigue la formación autoensamblada de nanopartículas metálicas semiesféricas con un tamaño controlable.

2. Proceso de ataque físico-químico: Posteriormente, se lleva a cabo un ataque por plasma de iones reactivos sobre el conjunto metal-semiconductor. Las nanopartículas metálicas se eliminan produciéndose simultáneamente la erosión de la superficie semiconductor. Durante el proceso, las nanopartículas metálicas actúan como máscara.

De esta manera, en un primer aspecto la invención se dirige a un procedimiento para producir nanopartículas semiconductoras tridimensionales, que comprende las siguientes etapas:

- a) proporcionar un sustrato que comprende un material semiconductor;
- b) depositar un metal con una tensión superficial suficientemente baja como para que forme nanopartículas metálicas autoensambladas al ser dicho metal depositado sobre el sustrato mediante técnicas de depósito físico, obteniendo un sustrato recubierto al menos parcialmente con nanopartículas metálicas autoensambladas; y
- c) atacar el sustrato recubierto al menos parcialmente con nanopartículas metálicas mediante técnicas de Grabado por Iones Reactivos (Reactive Ion Etching o RIE), obteniendo nanopartículas semiconductoras tridimensionales depositadas sobre el sustrato.

En un segundo aspecto, la invención se dirige a las nanopartículas metálicas autoensambladas obtenidas a partir de la etapa b) del procedimiento anterior. Estas nanopartículas son aproximadamente semiesféricas y están depositadas sobre el sustrato de material semiconductor, teniendo un radio de entre 10 y 500 nm aproximadamente.

En un tercer aspecto, la invención se dirige a las nanopartículas semiconductoras tridimensionales obtenidas según el procedimiento citado, que también están depositadas sobre el sustrato de material semiconductor. Estas partículas tienen una forma aproximadamente cónica y tienen un radio de entre 10 y 500 nm aproximadamente.

El resultado de este método son nanoestructuras del material semiconductor con características ajustables. El tamaño, la forma y el porcentaje de recubrimiento superficial de estas nanoestructuras pueden ser modificados variando el tamaño inicial de las nanopartículas metálicas y los parámetros del proceso del ataque por plasma.

5

Este método se distingue por ser eficiente en términos de coste y tiempo, además de permitir un control preciso sobre las características de las nanoestructuras formadas, haciéndolo adecuado para aplicaciones avanzadas en la industria de semiconductores y nanomateriales.

10

Una característica sustancial de la invención es la elección del material de tal modo que, gracias a su baja tensión/energía superficial, tras su depósito forme nanoestructuras de manera autoensamblada sobre la superficie del material semiconductor, es decir, sin ningún agente externo ni procedimiento adicional previo o a *posteriori*. Esta particularidad es indispensable para evitar los procesos litográficos, pero a la vez es una característica única de ciertos metales. El experto en la técnica sabe, o podrá deducir por simple prueba y error, cuáles de ellos tienen una tensión superficial suficientemente baja como para que puedan formar nanopartículas metálicas autoensambladas al ser depositados sobre un sustrato mediante técnicas de depósito físico, dado que el número de metales existentes en la Tabla Periódica es limitado. Los metales preferidos que poseen esta característica son el galio (Ga), el indio (In) o el bismuto (Bi). El depósito físico puede realizarse por técnicas como la evaporación térmica (por efecto joule o con cañón de electrones), MOCVD o MBE.

15

20

25

30

La invención además comprende un segundo proceso mediante ataque por Grabación por Iones Reactivos (RIE) donde las nanoestructuras metálicas formadas previamente actúan como máscara. Para ello, se expone el material en conjunto (semiconductor-metal) al plasma de iones que, bajo unas condiciones predeterminadas de presión, gases, potencias y tiempo, produce su eliminación progresiva y selectiva. Una vez eliminada la totalidad de las nanoestructuras metálicas se obtiene como resultado la nanoestructuración tridimensional de la superficie del semiconductor. En una realización particular, la técnica de RIE utilizada es la de Grabado por Plasma de Iones

Reactivos Acoplados Inductivamente (Inductively Coupled Plasma Reactive Ion Etching o RIE-ICP).

Un parámetro importante es la respuesta al ataque por iones de ambos materiales.

- 5 Dependiendo de las condiciones del RIE empleadas se podrá seleccionar una mayor direccionalidad en el ataque dando lugar a una mayor selectividad del ataque en el material semiconductor o en el metal. Estos parámetros condicionarán el tamaño, la forma y el porcentaje de recubrimiento superficial final de las nanoestructuras semiconductoras resultantes.

10

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La descripción se complementa, para una fácil comprensión de la descripción que se está realizando, con la figura 1 en donde con carácter ilustrativo y no limitativo se representa el método de esta invención. Además, se incluyen 5 figuras adicionales
15 donde se muestra su realización preferida.

La figura 1 muestra una ilustración esquemática del método de esta invención donde se observan 3 etapas diferentes: La etapa 1 que consta de una superficie semiconductor, la etapa 2 que consta de nanopartículas metálicas autoensambladas
20 sobre el sustrato de la etapa 1 y la etapa 3 que consta de nanoestructuras semiconductoras tridimensionales en la superficie del sustrato de la etapa 1. A continuación se proporciona una lista de los distintos elementos representados en la figura 1 que integran la invención:

1=Superficie semiconductor

25 2=Nanopartículas metálicas

3=Óxido metálico nativo

4=Nanoestructuras semiconductoras

La figura 2 muestra imágenes de Microscopía Electrónica de Transmisión (TEM de sus siglas en inglés *Transmission Electron Microscopy*) correspondientes a las etapas 2 y 3 de la figura 1. La parte marcada como a1) de esta figura 2 muestra nanopartículas metálicas de Ga semiesféricas depositadas sobre un sustrato de arseniuro de galio (GaAs), mientras que la parte marcada como a2) muestra un recorte a alta
30

magnificación de la zona de la sección a1) marcada con un recuadro negro. Se incluye también sus transformadas rápidas de Fourier (FFT de sus siglas en inglés *Fast Fourier Transform*) correspondientes a los recuadros negro, zona de la nanopartícula de Ga y blanco correspondiente al sustrato de GaAs. Por su lado, la parte marcada como b1) de esta figura 2 muestra nanoestructuras semiconductoras de GaAs sobre un sustrato de GaAs, mientras que la parte b2) muestra un recorte a alta magnificación y sus FFT correspondientes a los recuadros negro y blanco.

La figura 3 muestra el análisis composicional mediante Espectroscopia Electrónica Dispersiva de Rayos-X (EDX de sus siglas en inglés *Energy Dispersive X-ray spectroscopy*) de las etapas 2 y 3 de la figura 1. La parte marcada como a) de esta figura 3 muestra nanopartículas metálicas de Ga semiesféricas depositadas sobre un sustrato de GaAs, mientras que la parte b) muestra nanoestructuras semiconductoras de GaAs sobre un sustrato de GaAs. En los mapas composicionales, el contenido de Ga se asocia el color gris claro, el oxígeno (O) al color blanco y el arsénico (As) al gris oscuro.

La figura 4 muestra la calibración del ritmo del proceso de ataque por RIE-ICP utilizando plasma de iones de argón (Ar) sobre la etapa 1 compuesto por un sustrato de GaAs. Adicionalmente se incluyen los datos de profundidad de ataque producido sobre las nanopartículas de Ga obtenidos de imágenes de TEM.

La figura 5 muestra dos imágenes cenitales de Microscopía Electrónica de Barrido (SEM de sus siglas en inglés *Scanning Electron Microscopy*) de las etapas 2 y 3 de la figura 1 donde se observa una disminución del porcentaje de recubrimiento superficial de las nanoestructuras debido al proceso de ataque por RIE-ICP.

La figura 6 muestra una vista transversal por SEM de las etapas 2 y 3 de la figura 1, correspondientes a nanoestructuras de cientos de nanómetros, con un mayor tamaño que las observadas en las figuras 2 y 3, demostrando el alto control de tamaño del método de esta invención.

DESCRIPCIÓN DE UNA REALIZACIÓN PREFERIDA

A la vista de las mencionadas figuras, y de acuerdo con la numeración adoptada, se presenta un ejemplo de realización preferente de la invención, la cual comprende las características y procedimientos que se esquematizan en la figura 1 y que se describen en detalle a continuación.

El método objeto de esta invención comienza en la etapa 1 que consta de un material semiconductor que actúa como sustrato para las nanoestructuras metálicas de la etapa 2 y es constituyente de las nanoestructuras semiconductoras de la etapa 3. La calidad cristalina de la etapa 3 vendrá condicionada por la calidad cristalina del sustrato de la etapa 1. En esta realización preferente se ha utilizado sustratos planos de GaAs (001) n^+ siendo este método extrapolable a otros sustratos semiconductores.

La etapa 2 se obtiene mediante el depósito de un material metálico sobre el sustrato, obteniéndose nanopartículas metálicas. En esta realización preferida se ha escogido Ga que, debido a la reducción de la tensión superficial con el sustrato, forma fácilmente nanopartículas de manera autoensamblada en multitud de sustratos como silicio, vidrio, aluminio (Al), zafiro (Al_2O_3), polímeros, cobre (Cu), etc. Sin embargo, la invención no se limita al Ga sino que también sería posible llevarla a cabo con otros metales que tengan propiedades de relajación de la tensión/energía superficial con la intercara de la superficie semiconductoras similares, tales como el indio (In) o el bismuto (Bi). La forma de las nanopartículas de Ga depende intrínsecamente del ángulo de mojado con el sustrato que es función de la tensión superficial. En esta realización preferente de la invención se obtienen típicamente nanopartículas semiesféricas con ángulos de contacto de 100° cuando el sustrato es GaAs. El depósito físico del Ga metálico se puede realizar por diferentes técnicas como MOCVD, MBE o evaporación térmica. En esta realización preferida se ha utilizado la evaporación térmica por efecto Joule por ser un método sencillo, económico y comúnmente utilizado en la industria de semiconductores. El proceso de depósito se ha realizado en una cámara de vacío, a una presión de trabajo de $1.5 \cdot 10^{-5}$ mbar, aplicando 50 W a un filamento de tungsteno el cual produce la evaporación del Ga que se deposita en el sustrato de GaAs localizado a 200 mm de este. El tamaño final

de las nanopartículas viene determinado por la cantidad de material evaporado. Después del depósito, cuando las nanopartículas se exponen al aire y debido a la reactividad química del Ga con el oxígeno, se forma una corteza de óxido de Ga amorfo (Ga_xO_y) pasivante y autolimitante en espesor que da lugar a una estructura núcleo-corteza representada en la etapa 2 de la figura 1. El núcleo de las nanopartículas está formado por un líquido en estado subenfriado de Ga metálico evidenciado mediante caracterización por TEM. Como se muestra en la sección a1) de la figura 2, las nanopartículas semiesféricas obtenidas en estas condiciones presentan morfológicamente una relación de aspecto (altura/anchura) de 0.44 ± 0.02 con radios menores de 50 nm. En las correspondientes FFT (sección a2 de la figura 2)) se demuestra el carácter amorfo del núcleo de Ga (fase líquida) además del carácter monocristalino del sustrato. La caracterización composicional, que se presenta en la figura 3a), remarca la ausencia de As en las nanopartículas en esta etapa 2.

La etapa 3 se obtiene mediante el proceso de ataque por ICP-RIE a las nanopartículas metálicas de la etapa 2 obteniéndose nanoestructuras semiconductoras. La acción del plasma de iones del ICP-RIE ataca no sólo las nanopartículas de Ga sino también el sustrato semiconductor entre nanopartículas. El sustrato de GaAs debajo de las nanopartículas está protegido, actuando éstas como máscara. Este aspecto es similar al método de litografía coloidal para creación de nanoestructuras semiconductoras mediante el uso de esferas de sílice (SiO_2) o de poliestireno (PS), que presenta los inconvenientes ya descritos anteriormente en el apartado de *Antecedentes de la Invención*. En esta realización preferida se ha utilizado argón (Ar) como gas del plasma, que produce un ataque meramente físico sobre el conjunto nanopartículas-sustrato (etapa 2). Sin embargo, también se podrían utilizar otros gases tales como gases nobles (He), moléculas diatómicas (O_2 , Cl_2 , $\text{H}_2\ldots$), hidrocarburos (CH_4 , $\text{C}_2\text{H}_6\ldots$), compuestos clorados y/o fluorados (CHF_3 , SiCl_4 , CCl_4 , SF_6 , BCl_3 , $\text{CF}_2\text{Cl}_2\ldots$) o una combinación de estos, si bien para cada gas sería preciso realizar una nueva calibración del ataque. El proceso de ataque se ha realizado a una presión de trabajo de 66.66 mbar, bajo un flujo de Ar de 30 cm^3 estándar por minuto, aplicando una potencia de 220 W de radio frecuencia (RF) y 100 W de potencia de ICP. Una vez transcurrido un cierto tiempo y eliminado la totalidad de las nanopartículas metálicas

se obtiene como resultado nanoestructuras semiconductoras tridimensionales. Las características técnicas de la etapa 3 han sido evidenciadas mediante caracterización por TEM según se observa en la figura 2 b). Las nanoestructuras muestran transversalmente una forma cónica con una relación de aspecto (altura/anchura) de 0.77 ± 0.05 y radios menores de 30 nm. El análisis cristalográfico (figura 2 b2)) mediante las imágenes FFT demuestran que son monocristalinas, estando en coherencia con el sustrato de GaAs. La caracterización composicional por EDX se presenta en la figura 3 b) donde se puede observar cómo las nanoestructuras resultantes están compuestas por GaAs con ausencia de Ga metálico en el interior de estas.

Una propiedad característica de este método y de cualquier otro ataque por ICP-RIE es el control sobre el ritmo de ataque en los materiales presentes, factor que condiciona el tamaño y forma de las nanoestructuras semiconductoras finales obtenidas. Así, el ataque físico con Ar por RIE-ICP no produce un ataque significativo sobre (nano)partículas de PS o SiO₂ en la litografía coloidal, lo que obliga en la mayoría de los casos a incluir un procedimiento adicional para eliminar el material de la máscara sobrante (véanse por ejemplo los documentos de patente CN105957801A, TW201922901A y WO2016/205610A1). En la realización preferente de esta invención este procedimiento no es necesario al ser el Ga una máscara con cierta reactividad al plasma de Ar. En la figura 4 se muestra la calibración del ritmo de ataque del plasma de Ar sobre sustratos de GaAs para las condiciones de RIE-ICP que dan lugar a las nanoestructuras semiconductoras de la figura 2 b) y 3 b). Esta calibración se ha realizado mediante ataques a diferentes tiempos. Para ello, se ha depositado resina mediante fotolitografía con espesor superior a 2.5 μm dejando libre una zona del sustrato de GaAs. Se han atacado ambas zonas y eliminado la resina remanente con acetona. El escalón resultante entre la zona sin atacar de debajo de la resina y la zona atacada de GaAs se ha medido mediante microscopía de fuerza atómica (AFM, del inglés *Atomic Force Microscopy*) para los diferentes tiempos de ataque. Según la calibración de la figura 4 para las condiciones de ataque descritas anteriormente, se obtiene un ritmo de ataque de 0.69 ± 0.02 nm/s. En esta figura se incluye además el ritmo de ataque sobre las nanopartículas de Ga obtenido de imágenes de TEM para dos tiempos intermedios antes de la eliminación completa de las nanopartículas de

Ga metálicas depositadas sobre GaAs de la figura 2 a). De acuerdo con estos datos, el ritmo de ataque del plasma de Ar sobre el sustrato de GaAs es mayor que sobre las nanopartículas metálicas. Esta selectividad entre GaAs y Ga da lugar a un aumento de la relación de aspecto entre las nanopartículas de Ga y las nanoestructuras cónicas de GaAs. Es importante remarcar la necesidad de realizar esta calibración si el material utilizado en el sustrato o en las nanopartículas es distinto al de esta realización preferente o si las condiciones del proceso de ataque RIE son distintas a las empleadas en esta invención.

Una consecuencia directa del mayor ritmo de ataque del proceso ICP-RIE sobre la superficie de GaAs que sobre las nanopartículas de Ga es la posibilidad de controlar el porcentaje de recubrimiento superficial. Las nanopartículas de Ga recubren, en la mayoría de los sustratos en los que se deposita por método físico, alrededor de un 50% de la superficie total. Este porcentaje depende de la difusión del Ga en la respectiva superficie que condiciona la coalescencia, tamaño y porcentaje de recubrimiento final de las nanopartículas. En la realización preferente de esta invención, recubren un 40% sobre sustratos planos de GaAs según se muestra en la vista cenital en la imagen SEM de la figura 5 a). Sin embargo, tras el ataque por RIE-ICP (figura 5 b)), este porcentaje se ha reducido hasta un 13% después del proceso de ataque con plasma de Ar que da lugar a las nanoestructuras semiconductoras de la figura 2 y 3.

Cabe destacar que tanto la forma de las nanoestructuras semiconductoras resultantes, así como el porcentaje de recubrimiento total de éstas puede ser ajustado mediante la modificación de las condiciones del ataque físico RIE-ICP. Parámetros como la potencia del ICP y/o RF, la presión en la cámara o un mayor flujo de gas introducido puede aumentar la selectividad al ataque de uno los materiales presentes. Esta versatilidad puede ser muy interesante desde un punto de vista de diseño en la búsqueda de nuevas aplicaciones de estas nanoestructuras.

Además de la flexibilidad del método para obtener distintas formas en la nanoestructura semiconductor, es importante destacar la posibilidad de obtener un amplio rango de tamaños. A modo de ejemplo, se ilustra en la figura 6 la aplicación

del método para obtener nanoestructuras semiconductoras de un tamaño mayor que el presentado en la figura 2 y 3. Para ello se depositan nanopartículas semiesféricas de Ga con radios mayores que 250 nm (figura 6 a)) simplemente evaporando una mayor cantidad de material. A continuación, se lleva a cabo el ataque por RIE-ICP

5 bajo las condiciones descritas previamente y se obtienen nanoestructuras semiconductoras de GaAs de mayor tamaño (figura 6 b)) conservándose las mismas características técnicas mencionadas anteriormente.

APLICACIÓN INDUSTRIAL

10 El método reportado a través de esta invención es aplicable en aquellos sectores industriales donde se utilicen nanoestructuras semiconductoras. A continuación, se exponen someramente algunos de estos.

Una de las aplicaciones donde los semiconductores están más integrados es en la

15 fabricación de células solares para el aprovechamiento de la energía fotovoltaica. En este sector, los semiconductores son esenciales pudiendo presentar distintos papeles dependiendo de la posición que ocupen dentro de la celda. Por ejemplo, si el semiconductor está situado en el interior de la estructura de la célula solar, puede actuar como material absorbente de fotones o capa activa. La forma en que se

20 presenta el semiconductor depende de la tecnología utilizada. En este sentido, en las células solares de primera y segunda generación los semiconductores eran empleados con forma de capa delgada. Sin embargo, en las células solares de tercera y cuarta generación se incluyen nanoestructuras, v. gr., puntos cuánticos semiconductores en las capas activas pudiendo ser fabricadas por el método de esta

25 invención.

Al mismo tiempo, los semiconductores también son utilizados en la capa superior de las células solares con la función de reducir la reflexión de la luz solar en la superficie. Estas pérdidas ópticas se han solucionado tecnológicamente e históricamente incorporando

30 una capa antirreflectante (ARC de sus siglas en inglés *antireflective coating*) con un índice de refracción intermedio entre el del material superior de la célula solar y el del aire. En células solares comerciales es típico utilizar una combinación de varias capas de materiales dieléctricos como TiO_x , Al_2O_3 , MgF_2 , ZnS o SiO_2 . Sin embargo, el

depósito de estos materiales en multicapas requiere técnicas normalmente costosas como son el depósito en fase atómica o la pulverización catódica. A pesar del gran esfuerzo realizado por la comunidad científica en los diseños de ARCs de multicapa, las células solares con estos ARCs todavía no reducen suficientemente la reflexión de la luz en su superficie para producir la corriente de cortocircuito esperada por el límite teórico de Shockley-Queisser consiguiendo valores de aumento del 30% en el mejor de los casos.

En la última década, el uso de nanoestructuras para ARCs ha ganado mucha importancia para acoplar en mayor grado la luz en las células solares. El concepto se fundamenta en dos efectos. El primero se basa en el hecho de que cuando una nanoestructura se coloca cerca de la interfaz entre dos dieléctricos, la luz se dispersa preferentemente en el dieléctrico con la mayor permitividad por dispersión de Rayleigh. La luz dispersada adquirirá entonces un ángulo de dispersión que aumenta la longitud del camino óptico y, por lo tanto, mejora la cantidad de luz captada y así la eficiencia de la célula solar. El segundo efecto es la graduación del índice de refracción. Cada nanoestructura se puede tratar verticalmente como una división de multicapas mediante aproximación de medio efectivo. Debido a la forma de la nanoestructura, cada capa tendrá una cantidad de material diferente y por tanto un índice de refracción efectivo diferente. Este perfil gradual de índice de refracción, y no abrupto como en capas delgadas, evita una mayor reflexión de la luz en la superficie (WO2019/075215A1). Entre los perfiles graduales de índices de refracción, los obtenidos por nanoestructuras cónicas son especialmente deseables con respecto a formas más esféricas o truncadas, que coinciden con las obtenidos en esta invención.

Hasta el momento, sólo dos sistemas basados en nanoestructuras han dado valores de aumento de corriente de célula solar comparables a los obtenidos por multicapas: las nanoestructuras de TiO_2 y las de Al, consiguiendo un 26% de aumento ("Efficiency improvement of III–V GaAs solar cells using biomimetic TiO_2 subwavelength structures with wide-angle and broadband antireflection properties", *Solar Energy Materials and Solar Cells*, **127**, 43-49 (2014) y un 22% de aumento ("Loss mitigation in plasmonic solar cells: aluminium nanoparticles for broadband photocurrent enhancements in GaAs photodiodes", *Scientific Reports*, **3**, 2874 (2013))

respectivamente. Desafortunadamente, en ambos escenarios, se requieren procesos de fabricación complicados basados en litografía. Por tanto, aunque el uso de nanoestructuras es prometedor, deben simplificar los métodos actuales para depósito de multicapas. En este sentido, esta invención podría cumplir los requisitos necesarios de simplicidad y efectividad al mismo tiempo que conseguiría no incrementar el coste significativamente.

Otra de las aplicaciones susceptibles para esta invención pertenece al campo de la sensórica. En las últimas décadas, se ha demostrado la capacidad de las nanoestructuras semiconductoras para el desarrollo de dispositivos o sensores de detección ambiental. El simple contacto de las nanoestructuras con la atmósfera produce cambios significativos en las propiedades físicas de su superficie. Se ha hallado una fuerte correlación entre las condiciones ambientales externas y las propiedades ópticas de puntos cuánticos de superficie de materiales III-V, que se han atribuido a los estados confinados de superficie. La intensidad de luminiscencia disminuye en condiciones de alto vacío y en entornos secos, mientras que se mantiene en atmósferas que contienen vapor de agua. Se ha sugerido que ciertas características de las moléculas en el entorno, como el peso molecular, el carácter polar y el tamaño, entre otros, pudieran ser responsables de efectos similares. En este sentido, se ha demostrado esta correlación en las propiedades eléctricas de puntos cuánticos de superficie de materiales III-V, para fabricar sensores de humedad a partir de la medición de la conductividad en puntos cuánticos de materiales III-V, alcanzando una alta sensibilidad.

Por último, es importante resaltar la importancia de las nanoestructuras semiconductoras en dispositivos emisores de luz incluyendo en este apartado diodos, láseres y emisores de fotones únicos. Las nanoestructuras semiconductoras y en particular los puntos cuánticos poseen la característica de poder sintonizar la energía de emisión desde el ultravioleta hasta el infrarrojo cercano variando el tamaño y la composición del material semiconductor y/o sus impurezas o dopantes. Este aspecto es particularmente interesante para su aplicación en comunicaciones clásicas con luz continua a través de fibras ópticas o en comunicaciones cuánticas con emisores de fotones únicos. En ambas aproximaciones se requieren heteroestructuras

nanométricas compuestas típicamente por elementos de la misma familia (III-V, por ejemplo) de tal manera que la capa semiconductor activa (emisora) quede cubierta por ambos lados de otro material semiconductor con una energía de banda prohibida mayor. Así, los portadores en la capa activa quedarán confinados aumentando la

5 probabilidad de recombinación y así mismo la emisión de fotones. El método reportado a través de esta invención hace viable la fabricación de este tipo de heteroestructuras semiconductoras. Se podrían obtener heteroestructuras de tamaño similar a los obtenidos en la figura 2, 3 y 5 si la etapa 1 inicial (superficie semiconductor) consta de las capas delgadas bidimensionales adecuadas. Especialmente para esta

10 aplicación es importante resaltar la versatilidad de este método por el cual se puede modificar tanto la forma/tamaño de las nanoestructuras semiconductoras resultantes, así como el porcentaje de recubrimiento total de la superficie mediante la modificación de las condiciones del proceso de ataque físico por RIE.

REIVINDICACIONES

1. Un procedimiento para producir nanopartículas semiconductoras tridimensionales, que comprende las siguientes etapas:

- 5 a) proporcionar un sustrato que comprende un material semiconductor;
- b) depositar un metal con una tensión superficial suficientemente baja como para que forme nanopartículas metálicas autoensambladas al ser dicho metal depositado sobre el sustrato mediante técnicas de depósito físico, obteniendo un sustrato recubierto al menos parcialmente con
- 10 nanopartículas metálicas autoensambladas; y
- c) atacar el sustrato recubierto al menos parcialmente con nanopartículas metálicas mediante técnicas de Grabado por Iones Reactivos (Reactive Ion Etching o RIE), obteniendo nanopartículas semiconductoras tridimensionales depositadas sobre el sustrato.

- 15 2. El procedimiento de la reivindicación 1, en el que el material semiconductor del sustrato de la etapa a) es el GaAs.

- 20 3. El procedimiento de las reivindicaciones 1 o 2, en el que el metal de la etapa b) se selecciona de entre galio, indio y bismuto, solos o en cualquier combinación entre ellos.

- 25 4. El procedimiento de cualquiera de las reivindicaciones 1 a 3 anteriores, en el que la técnica de depósito físico utilizada en la etapa b) se selecciona de técnicas de evaporación térmica, ya sea por efecto Joule o con cañón de electrones, deposición química de compuestos organometálicos en fase de vapor (Metal-Organic Chemical Vapor Deposition o MOCVD) o epitaxia de haces moleculares (Molecular Beam Epitaxy o MBE).

- 30 5. El procedimiento de la reivindicación 4, en el que la técnica de depósito físico es la evaporación térmica por efecto Joule.

6. El procedimiento de la reivindicación 5 en el que se utiliza Ga como metal semiconductor y GaAs como sustrato, y el depósito se realiza en una cámara

de vacío a una presión de $1,5 \cdot 10^{-5}$ mbar, aplicando 50 W a un filamento de tungsteno, el cual causa la evaporación del Ga, que a continuación se deposita sobre el sustrato de GaAs.

- 5 7. El procedimiento de la reivindicación 6 en el que, tras la etapa b), cuando las nanopartículas metálicas autoensambladas se exponen al aire, se forma sobre las mismas una corteza de óxido de Ga amorfo (Ga_xO_y) de 2-3 nanómetros.
- 10 8. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que las nanopartículas metálicas autoensambladas recubren entre un 40% y un 50% de la superficie del sustrato.
- 15 9. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que la técnica de Grabado por Iones Reactivos (RIE) de la etapa c) es la de Grabado por Plasma de Iones Reactivos Acoplados Inductivamente (Inductively Coupled Plasma Reactive Ion Etching o RIE-ICP).
- 20 10. El procedimiento de la reivindicación 9, en el que el plasma de iones reactivos es un plasma de gases nobles, moléculas diatómicas, hidrocarburos, compuestos clorados y/o fluorados o una combinación de estos.
- 25 11. El procedimiento de la reivindicación 10, en el que el plasma de iones reactivos es un plasma de Ar.
- 30 12. El procedimiento de cualquiera de las reivindicaciones 9-11 anteriores, en el que el plasma de iones reactivos del ICP-RIE ataca tanto las nanopartículas metálicas autoensambladas como el sustrato semiconductor entre nanopartículas que no ha quedado recubierto.
- 30 13. El procedimiento de cualquiera de las reivindicaciones 9-12 anteriores en el que el ataque con ICP-RIE se lleva a cabo bajo un flujo de Ar de 30 cm^3 estándar por minuto, a una presión de 66.66 mbar, aplicando una potencia de 220 W de radiofrecuencia y 100 W de potencia de ICP.

14.El procedimiento de cualquiera de las reivindicaciones 9-13 anteriores, en el que tanto la forma de las nanopartículas semiconductoras resultantes, como el porcentaje de recubrimiento del sustrato de las mismas, se regula modificando los parámetros del ataque por ICP-RIE tales como la potencia del ICP y/o RF, la presión en la cámara o el flujo de gas introducido.

15. El procedimiento de cualquiera de las reivindicaciones anteriores, en el que el tamaño de las nanopartículas semiconductoras resultantes se regula ajustando la cantidad de metal que se evapora.

16.Nanopartículas metálicas autoensambladas obtenidas a partir de la etapa b) del procedimiento de cualquiera de las reivindicaciones 1 a 15 anteriores.

17.Nanopartículas metálicas autoensambladas según la reivindicación 16, que tienen una relación de aspecto altura/anchura de aproximadamente 0.44.

18.Nanopartículas metálicas autoensambladas según las reivindicaciones 16 o 17, que son semiesféricas y tienen un radio entre 10 y 500 nm.

19.Nanopartículas semiconductoras tridimensionales obtenidas según el procedimiento de cualquiera de las reivindicaciones 1 a 15 anteriores.

20.Nanopartículas semiconductoras tridimensionales según la reivindicación 19, que tienen una forma aproximadamente cónica.

21.Nanopartículas semiconductoras tridimensionales según las reivindicaciones 19 o 20, que tienen un tamaño entre 10 y 500 nm.

22.Nanopartículas semiconductoras tridimensionales según cualquiera de las reivindicaciones 19 a 21 que tienen una relación de aspecto altura/anchura de 0.77 y un radio menor de 30 nm.

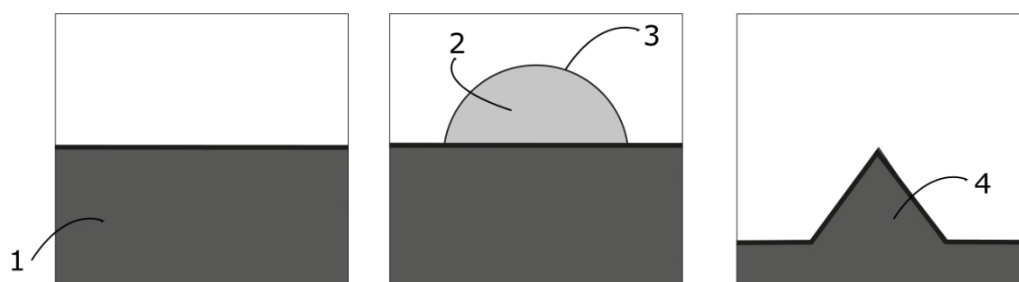


Figura 1

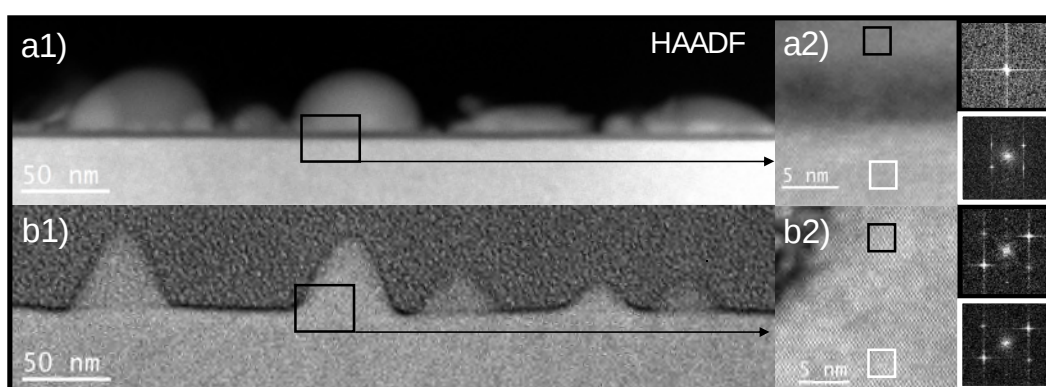


Figura 2

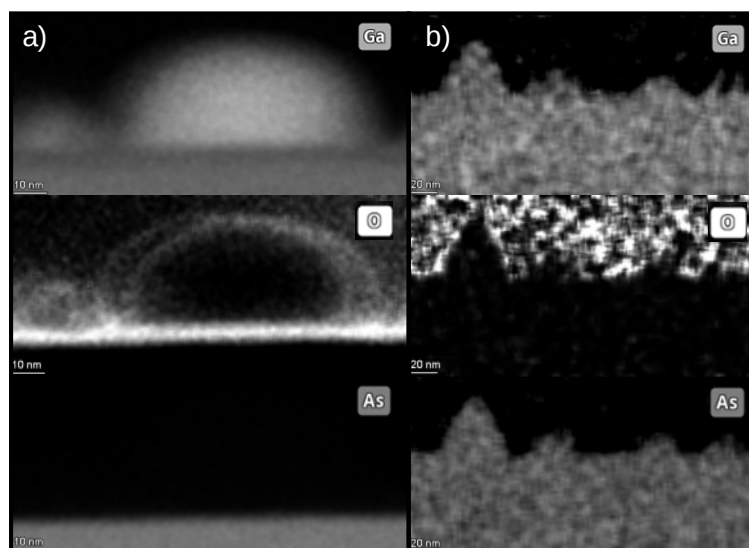


Figura 3

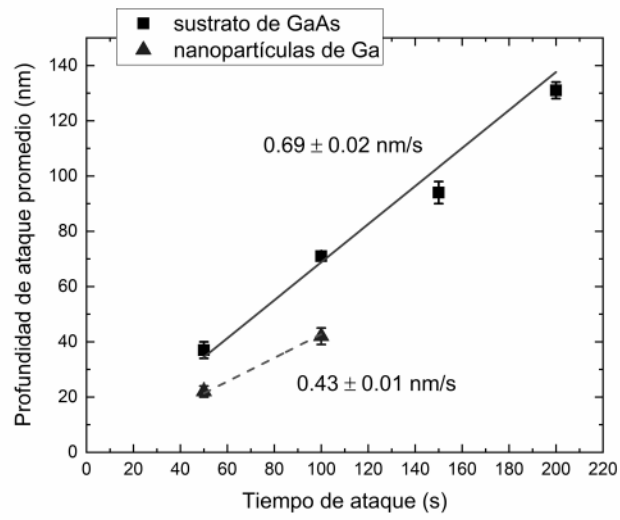


Figura 4

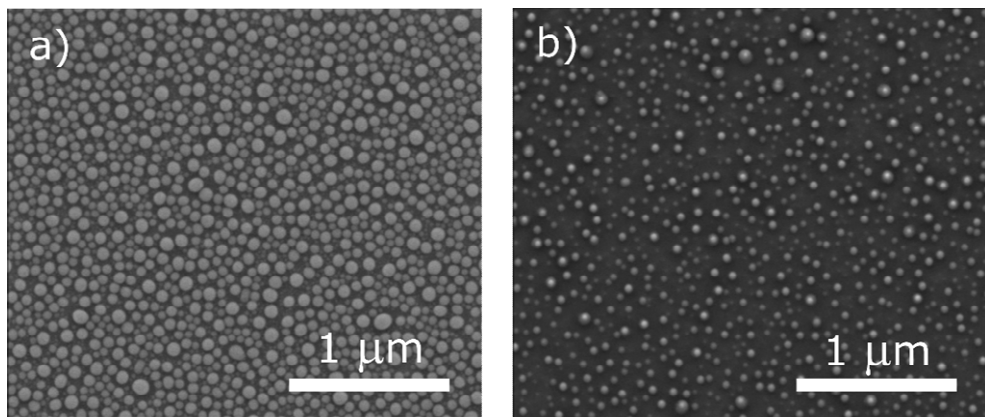


Figura 5

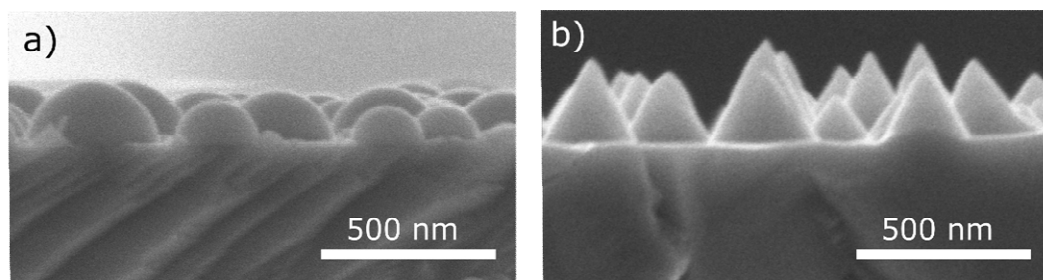


Figura 6



21 N.º solicitud: 202430847
22 Fecha de presentación de la solicitud: 21.10.2024
32 Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TECNICA

51 Int. cl.: Ver Hoja Adicional

DOCUMENTOS RELEVANTES

Categoría	56 Documentos citados	Reivindicaciones afectadas
X	DE 112012003625T T5 (IBM) 15/05/2014; resumen; párrafos [0003-0008, 0026, 0029,0033-0036, 0038, 0040, 0042-0046, 0053-0059, 0062-0064]; figuras 1, 4-9.	1-22
X	US 2020343404 A1 (LEE DOH KWON et al.) 29/10/2020; resumen; párrafos [0007, 0014, 0016, 0019, 0025, 0061, 0062, 0067, 0091, 0095, 0096]; figuras 3, 4.	1-11, 13-22
A		12
A	CATALAN-GOMEZ, S. [0000-0001-9246-1055] et al.: “Gallium nanoparticles as antireflection structures on III-V solar cells”. Solar Energy Materials and Solar Cells. Elsevier B.V., 15/01/2024, Vol. 265, ISSN 0927-0248, <DOI: 10.1016/j.solmat.2023.112632>.	1-22
A	HERNÁNDEZ, M. J. et al.: “Gallium-assisted growth of silicon nanowires by electron cyclotron resonance plasmas”. Nanotechnology. Institute of Physics Publishing, 12/11/2010, Vol. 21, Nº 45, Páginas 455602, ISSN 0957-4484, <DOI: 10.1088/0957-4484/21/45/455602>.	1-22

Categoría de los documentos citados X: de particular relevancia Y: de particular relevancia combinado con otro/s de la misma categoría A: refleja el estado de la técnica	O: referido a divulgación no escrita P: publicado entre la fecha de prioridad y la de presentación de la solicitud E: documento anterior, pero publicado después de la fecha de presentación de la solicitud
--	--

El presente informe ha sido realizado ☒ para todas las reivindicaciones ☐ para las reivindicaciones nº:
--

Fecha de realización del informe 12.03.2025	Examinador S. Sánchez Paradinas	Página 1/2
--	------------------------------------	---------------

CLASIFICACIÓN OBJETO DE LA SOLICITUD

H10F71/00 (2025.01)
H10F77/124 (2025.01)
H10F77/14 (2025.01)
H10F77/70 (2025.01)
H01L21/02 (2006.01)
H01L21/027 (2006.01)
H01L21/3065 (2006.01)

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H10F, H01L

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, WPI, NPL