

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 822 373**

51 Int. Cl.:

H04L 25/49 (2006.01)
H04L 25/03 (2006.01)
H04L 25/02 (2006.01)
H03K 5/153 (2006.01)
H04L 25/14 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 86 Fecha de presentación y número de la solicitud internacional: **09.03.2017 PCT/US2017/021531**
- 87 Fecha y número de publicación internacional: **14.09.2017 WO17156241**
- 96 Fecha de presentación y número de la solicitud europea: **09.03.2017 E 17712639 (8)**
- 97 Fecha y número de publicación de la concesión europea: **29.07.2020 EP 3427455**

54 Título: **Ecualización inteligente para un sistema multifásico de tres transmisores**

30 Prioridad:

09.03.2016 US 201662306024 P
08.03.2017 US 201715453352

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
30.04.2021

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)
International IP Administration, 5775 Morehouse
Drive
San Diego, CA 92121-1714, US

72 Inventor/es:

LEE, CHULKYU;
CHOU, SHIH-WEI y
WILEY, GEORGE

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 822 373 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Ecualización inteligente para un sistema multifásico de tres transmisores

5 **Referencia cruzada a solicitudes relacionadas**

[0001] Esta solicitud es una continuación de la solicitud de patente de EE. UU. N.º 15/453.352, presentada el 8 de marzo de 2017, que reivindica el beneficio de la solicitud provisional de EE. UU. N.º 62/306, 024, presentada el 9 de marzo de 2016.

10

Campo técnico

[0002] Esta solicitud se refiere a un sistema multifásico de tres transmisores, y más en particular a un sistema multifásico de transmisor trifásico con ecualización adaptativa de nivel medio.

15

Antecedentes

[0003] La transmisión de palabras de varios bits típicamente se produce a través de buses de múltiples cables. Por ejemplo, una palabra de ocho bits se puede transmitir a través de un bus que tiene ocho cables, un cable para cada bit. Pero en dichos buses convencionales, cada bit transportado en un cable dado es independiente de los bits restantes. A medida que aumentan las velocidades de transferencia de datos, la señalización resultante se vuelve problemática porque los diversos bits de una palabra se desvían entre sí a medida que la palabra se propaga por el bus.

20

[0004] Dados los problemas con el sesgo entre múltiples bits en la comunicación de alta velocidad, se han desarrollado diversos sistemas de serializador/deserializador (SERDES). Un transmisor de SERDES serializa una palabra de múltiples bits en una serie de bits correspondientes para su transmisión a un receptor. A continuación, no puede haber dicho sesgo entre los bits adyacentes en un bus de múltiples cables, ya que se usa una sola línea de transmisión (que puede ser diferencial) en un sistema SERDES. El receptor de SERDES deserializa el flujo de bits en serie recibido en la palabra original. Sin embargo, la línea de transmisión de SERDES y la carga del receptor introducen distorsión a medida que la velocidad de transmisión de datos excede, por ejemplo, los 10 GHz. Los bits adyacentes en el flujo de bits en serie comienzan a interferir entre sí. Los esquemas de ecualización complicados se vuelven necesarios para combatir la interferencia resultante entre símbolos y, por tanto, se hace difícil incrementar aún más las velocidades de transmisión de datos de SERDES.

25

30

35

[0005] Para incrementar las velocidades de transmisión de datos por encima de las limitaciones de SERDES, se ha desarrollado un protocolo de señalización trifásico en el que tres transmisores controlan tres líneas de transmisión separadas. En un modo de realización de modo de voltaje, un transmisor conduce su señal de salida a un alto voltaje, otro transmisor conduce su señal de salida a un voltaje de nivel medio y un transmisor restante conduce su señal de salida a un bajo voltaje. Se puede considerar que el transmisor de alto voltaje y el transmisor de bajo voltaje forman un par activo. De un conjunto de tres transmisores, hay tres pares distintos de transmisores que pueden estar activos. Dentro de cada par, hay dos posibilidades dependiendo de qué transmisor es alto frente a qué transmisor es bajo. Por tanto, hay seis combinaciones distintas de señales de salida en un sistema multifásico de tres transmisores. Cada combinación distinta de señales de salida se puede indicar como un símbolo multifásico. Como hay seis símbolos posibles, cada símbolo transmitido representa 2,5 bits. De esta manera, las velocidades de transmisión de datos pueden ser más del doble que la transmisión binaria a la misma velocidad de símbolo usando un solo canal, aunque a costa de un mayor consumo de energía.

40

45

[0006] En el receptor para un sistema de comunicación multifásico, un circuito de etapa inicial descodifica las señales de salida del transmisor recibidas para producir el símbolo binario correspondiente. Los seis símbolos diferentes pueden estar representados por seis palabras binarias: [100], [010], [001], [110], [101], y [011]. Los bits en estos símbolos pueden estar representados por las variables binarias A, B y C. Por ejemplo, el símbolo [100] corresponde a A = 1, B = 0 y C = 0. Para garantizar que una de las tres variables binarias cambie de estado para cada símbolo transmitido, no se permite la transición automática. Por ejemplo, suponiendo que se acaba de recibir el símbolo [001]. El símbolo subsiguiente no puede ser [001] ya que esto violaría la prohibición contra la transición automática. De esta manera, se puede extraer un reloj de cada símbolo recibido de la transición binaria garantizada de al menos una de las señales binarias.

50

55

[0007] Aunque un sistema multifásico de tres transmisores tendrá menos interferencia entre símbolos (ISI) que un sistema SERDES que funcione a la misma velocidad de transferencia de datos, la interferencia entre símbolos aún debe abordarse para un sistema multifásico de tres transmisores dado que la velocidad de transferencia de datos se incrementa cada vez más. Pero las técnicas de ecualización convencionales están adaptadas a partir de la señalización tradicional de dos niveles (alto voltaje para uno binario y bajo voltaje para un cero binario). La aplicación de dichas técnicas tradicionales de ecualización a un sistema multifásico de tres transmisores da como resultado un énfasis excesivo que empeora la fluctuación de temporización y desperdicia energía.

60

65

[0008] En consecuencia, existe la necesidad en la técnica de un sistema multifásico de tres transmisores con técnicas de ecualización mejoradas.

[0009] Se hace referencia al documento WO 2015/179546 (A1). Describe un sistema, procedimientos y aparatos que mejoran la señalización en un enlace de comunicación multifásico de tres cables. Un procedimiento para comunicaciones de datos incluye determinar una transición en el estado de señalización de tres cables de un enlace de comunicación entre un par de símbolos consecutivos transmitidos en el enlace de comunicación, y mejorar o atenuar la energía de una señal antes de la transición en el estado de señalización de los tres cables cuando la transición en el estado de señalización incluye un cambio en el estado de señalización de un cable por el cual se transmite la señal. Cada símbolo puede definir un estado de señalización diferente de los tres cables del enlace de comunicación. Para cada símbolo transmitido, dos de los tres cables están codificados de forma diferencial y el tercer cable está en estado neutral. Diferentes cables se codifican de forma diferencial durante la transmisión de símbolos consecutivos.

15 Breve explicación

[0010] De acuerdo con la presente invención, se proporciona un sistema de tres transmisores para transmitir símbolos multifásicos sucesivos y un procedimiento para transmitir símbolos multifásicos sucesivos como se establece en las reivindicaciones independientes. Los modos de realización de la invención se reivindican en las reivindicaciones dependientes.

[0011] Se proporciona un sistema multifásico de tres transmisores con ecualización inteligente que enfatiza y atenúa selectivamente los bordes ascendentes y descendentes para las transiciones de nivel medio de las señales de salida del transmisor (transiciones hacia o desde el voltaje de salida de nivel medio). Un circuito lógico controla el énfasis y la atenuación dependiendo de la transición a partir de un símbolo multifásico previo a un símbolo multifásico de corriente. Cada señal de salida del transmisor realiza una transición única a un alto voltaje, voltaje de nivel medio o bajo voltaje para cada símbolo multifásico. El énfasis selectivo resultante y la atenuación de solo las transiciones de nivel medio reducen ventajosamente el consumo de energía en comparación con una aplicación de ecualización tradicional al tiempo que reducen la fluctuación de datos.

[0012] Estas y otras características ventajosas se pueden apreciar mejor mediante la siguiente descripción detallada.

35 Breve descripción de las figuras

[0013]

La figura 1 es un diagrama de bloques de un sistema multifásico de tres transmisores ejemplar configurado para la ecualización inteligente de acuerdo con un aspecto de la divulgación.

La figura 2A ilustra una transición de un símbolo multifásico a otro en el que una primera señal de salida del transmisor pasa de VOH a VM y en la que una segunda señal de salida del transmisor pasa de VM a VOL sin ecualización.

La figura 2B ilustra la transición de símbolo multifásico de la figura 2A modificada por la aplicación de ecualización inteligente de modo que se enfatiza un borde descendente para la primera señal de salida del transmisor y de modo que se atenúa un borde descendente para la segunda señal de salida del transmisor.

La figura 3 ilustra una transición de un símbolo multifásico a otro en la que una primera señal de salida del transmisor pasa de VM a VOH y en la que una segunda señal de salida del transmisor pasa de VOL a VM con y sin la aplicación de ecualización inteligente que atenúa un borde ascendente para la primera señal de salida del transmisor y enfatiza un borde ascendente para la segunda señal de salida del transmisor.

La figura 4 ilustra las señales de salida del transmisor para una serie de símbolos multifásicos con y sin la aplicación de ecualización inteligente.

La figura 5 ilustra la reducción de la variación de intervalo unitario de la aplicación de ecualización inteligente.

La figura 6 es un diagrama de circuito ejemplar para un transmisor en el sistema de la figura 1.

La figura 7 ilustra niveles de voltaje ejemplares para una señal de salida del transmisor en el sistema de la figura 1.

La figura 8 es un diagrama de flujo de un procedimiento de funcionamiento ejemplar para un sistema de tres transmisores que tiene ecualización inteligente de acuerdo con un aspecto de la divulgación.

Descripción detallada

[0014] Para reducir la fluctuación de temporización y el consumo de energía, se proporciona un sistema multifásico de tres transmisores con una técnica de ecualización inteligente. La técnica de ecualización se denota como "inteligente", ya que se adapta a las diversas transiciones que son posibles para cada señal de salida del transmisor. Algunas transiciones (bordes ascendentes o bordes descendentes) se enfatizan, mientras que otros tipos de transiciones en realidad se atenúan. Además, algunas transiciones no se enfatizan ni se atenúan. El énfasis selectivo, la atenuación y la ausencia de los mismos se pueden apreciar mejor con respecto a un sistema multifásico de tres transmisores ejemplar 100 que se muestra en la **figura 1**. Un codificador 135 codifica un flujo de datos de entrada en símbolos multifásicos consecutivos. Cada símbolo multifásico tiene tres componentes, que corresponden a los estados de las señales de salida para un primer transmisor 105, un segundo transmisor 110 y un tercer transmisor 115. Cada transmisor controla una línea de transmisión correspondiente. El primer transmisor 105 controla una primera línea de transmisión 120 con una señal de salida del transmisor A, mientras que el segundo transmisor 110 controla una segunda línea de transmisión 125 con una señal de salida del transmisor B. De forma similar, el tercer transmisor 115 controla una tercera línea de transmisión 130 con una señal de salida del transmisor C.

[0015] Los transmisores en el sistema 100 pueden ser controladores de modo de voltaje o controladores de modo de corriente con respecto al control de sus líneas de transmisión correspondientes. A ese respecto, se puede considerar que cada señal de salida A, B y C incluye una pluralidad de niveles tales como un nivel alto, un nivel medio y un nivel bajo. En un modo de realización de modo de voltaje, estos niveles son todos niveles de voltaje. Por el contrario, en un modo de realización de modo de corriente, los niveles de señal son todos niveles de corriente. El énfasis selectivo y la atenuación de los bordes ascendentes y descendentes para las señales de salida del transmisor divulgadas en el presente documento implica el uso de niveles de señal adicionales. Por ejemplo, la transición del borde descendente de una señal de salida del nivel medio al nivel bajo se puede enfatizar al hacer la transición de la señal de salida a un nivel medio reducido que es menor que el nivel medio durante una parte inicial de un símbolo multifásico de corriente. Esta señal de salida puede volver a continuación al nivel medio para el resto del símbolo multifásico. De forma similar, la transición del borde descendente de una señal de salida desde el nivel medio al nivel bajo se puede atenuar selectivamente haciendo primero la transición de la señal de salida a un nivel bajo incrementado durante la parte inicial del símbolo multifásico de corriente. El nivel bajo incrementado es mayor que el nivel bajo pero menor que el nivel medio reducido. Al enfatizar y atenuar selectivamente el borde ascendente y descendente en las señales de salida del transmisor, la fluctuación se reduce de forma ventajosa en comparación con el funcionamiento convencional de tres transmisores.

[0016] El siguiente análisis se dirigirá a una implementación de controlador de modo de voltaje, pero se apreciará que la ecualización inteligente divulgada en el presente documento se puede aplicar fácilmente a una implementación de controlador de modo de corriente. Dependiendo del flujo de datos, el codificador 135 ordena a cada transmisor que conduzca su línea de transmisión con un voltaje alto, un voltaje bajo o un voltaje intermedio. En el siguiente análisis, el alto voltaje se conoce como VOH, el bajo voltaje como VOL y el voltaje intermedio (nivel medio) como VM. Como lo sugieren los nombres, VOH es más alto que VOL. VM puede ser igual a $(VOH-VOL)/2$ o algún otro voltaje intermedio que sea menor que VOH pero mayor que VOL. En ausencia de una ecualización inteligente, cada símbolo multifásico del sistema 100 implica el control de una de las líneas de transmisión con VOH, otra con VM y una restante con VOL. En particular, el codificador 135 puede ordenar a un transmisor particular que eleve la tensión (PU) de su voltaje de salida hacia VOH o que reduzca la tensión (PD) de su voltaje de salida hacia VOL. De forma similar, el codificador 135 puede ordenar un voltaje de salida particular de un intervalo medio (PM) a VM.

[0017] Por tanto, hay tres comandos posibles desde el codificador 135 a cada transmisor. Los comandos PU, PD y PM al primer transmisor 105 se denotan como PU1, PD1 y PM1. Solo uno de estos comandos puede ser confirmado para cualquier transmisión de símbolo dada. De forma similar, el codificador puede enviar uno de los comandos PU2, PD2 y PM2 al segundo transmisor 110 y puede enviar uno de los comandos PU3, PD3 y PM3 al tercer transmisor 115. Se apreciará que, en modos de realización alternativos, los comandos PM se pueden omitir en el sentido de que una afirmación del comando PM a un transmisor particular se puede indicar desactivando tanto el comando PU correspondiente como el comando PD correspondiente.

[0018] Si el sistema 100 no tuviera ecualización inteligente, una transición ejemplar de un símbolo a otro (cada símbolo representado por los estados VOH/VM/VOL para los tres transmisores) puede ser como se muestra en la **figura 2A**. Las señales de salida de los tres transmisores se designan como A, B y C. La señal de salida del transmisor A en el primer símbolo está en VOH, mientras que la señal de salida del transmisor B está en VM y la señal de salida del transmisor C está en VOL. En el segundo símbolo, la señal de salida del transmisor A pasa a VM, la señal de salida del transmisor B pasa a VOL y la señal de salida del transmisor C pasa a VOH. El límite entre los dos símbolos se produce en el tiempo t_1 . Pero dado que no hay ecualización, la señal de salida del transmisor C cruza (igual a) la señal de salida del transmisor B en un tiempo 200 que es igual a $t_1 - D$, donde D es un desplazamiento de temporización. De forma similar, la señal de salida del transmisor A es igual a la señal de salida del transmisor C en un tiempo 205 que es igual a $t_1 + D$. Los desplazamientos de temporización incrementan

la fluctuación de datos. A velocidades de símbolos relativamente bajas, dicha fluctuación de datos puede ser tolerable, pero se vuelve cada vez más intolerable a velocidades de símbolos más altas.

5 [0019] Para hacer que los tiempos 200 y 205 se acerquen más al tiempo límite de símbolo ideal t_1 , tanto el énfasis como la atenuación se pueden aplicar como se muestra en la **figura 2B**. La transición del borde descendente de la señal de salida del transmisor A que pasa de VOH a VM se enfatiza de modo que la salida del transmisor A se descarga inicialmente a una velocidad mejorada a un voltaje intermedio reducido V_{em2} que es menor que el voltaje de nivel medio V_m . Alrededor del punto medio del segundo símbolo, este énfasis se libera de modo que la señal de salida del transmisor A vuelva a su valor previsto de VM. Por el contrario, la transición del borde descendente de la señal de salida del transmisor B que pasa de VM a VOL se atenúa de modo que la señal de salida del transmisor B se descarga inicialmente a una velocidad atenuada a un bajo voltaje incrementado VOL_{EQ1} que es mayor que VOL. Alrededor del punto medio del segundo símbolo, esta atenuación se libera de modo que la señal de salida del transmisor B puede volver a su valor previsto de VOL. Una intersección en un tiempo 210 de la señal de salida del transmisor C con la señal de salida del transmisor B se retrasa con respecto al tiempo 200 de la figura 2A. En cambio, una intersección en un tiempo 215 de la señal de salida del transmisor C con la señal de salida del transmisor A avanza en el tiempo en comparación con el tiempo 205 de la figura 2A. Esto es bastante ventajoso ya que el desplazamiento entre los tiempos 210 y 215 desde el tiempo t_1 se reduce en comparación con los desplazamientos de temporización de los tiempos 200 y 205 desde el tiempo t_1 .

20 [0020] Cabe señalar que el énfasis y la atenuación en la figura 2BA no implica un énfasis en la transición de VOL a VOH para la salida del transmisor C. En general, enfatizar los bordes ascendentes o descendentes consume energía adicional. El borde descendente enfatizado para la señal de salida del transmisor A en la figura 2B descarga, por tanto, más carga que si la señal de salida del transmisor A se descargara más lentamente como en el borde descendente no enfatizado para la señal de salida del transmisor A en la figura 2A. Pero esta transición es solo a través de una mitad (aproximadamente) del intervalo de voltaje entre VOH y VOL. Por el contrario, un énfasis del borde ascendente para la señal de salida del transmisor C en su transición de VOL a VOH consumiría aproximadamente el doble de energía. El énfasis de los bordes ascendentes y descendentes como se describe en el presente documento se aplica de forma ventajosa, por tanto, solo a transiciones entre VOH y VM y también a transiciones entre VM y VOL. Se obtienen ahorros de energía adicionales a través de la atenuación en el borde descendente para la señal de salida del transmisor B en la figura 2B. Como se muestra en la figura 2B, la ecualización inteligente resultante para las salidas del transmisor A y B reduce la fluctuación en la transición del primer símbolo al segundo símbolo. Sin embargo, en modos de realización alternativos, se debe tener en cuenta que se pueden enfatizar las transiciones de riel completo tales como de VOL a VOH o de VOH a VOL.

35 [0021] Con referencia nuevamente a la figura 1, un circuito lógico 140 controla la ecualización inteligente, tal como para las señales de salida del transmisor A y B como se analiza con respecto a la figura 2B. El circuito lógico 140 compara el estado de VOH, VM o VOL previsto para cada señal de salida del transmisor en un símbolo de corriente con el estado de VOH, VM o VOL correspondiente para cada señal de salida del transmisor en el símbolo anterior para determinar la ecualización inteligente aplicable. Por ejemplo, una memoria 145 puede almacenar los estados previos para las señales de salida del transmisor. Si el circuito lógico 140 detecta una transición de VOH a VM para una señal de salida del transmisor junto con una transición de VM a VOL para otra señal de salida del transmisor, controla los transmisores correspondientes para aplicar el énfasis y la atenuación analizados con respecto a la figura 2B. Algunas implementaciones ejemplares del circuito transmisor y las señales de control correspondientes del circuito lógico 140 se analizarán con más detalle a continuación.

45 [0022] Se debe observar que la figura 2B está dirigida, por tanto, a la ecualización inteligente de una transición de VOH a VM para una señal de salida del transmisor junto con una transición de VM a VOL para otra señal de salida del transmisor. Se puede aplicar una ecualización inteligente análoga en una transición de VOL a VM para una señal de salida del transmisor junto con una transición de VM a VOH para otra señal de salida del transmisor. Una transición ejemplar entre un primer símbolo y un segundo símbolo se muestra en un tiempo t_1 en la **figura 3**. La señal de salida del transmisor B es igual a VM en un primer símbolo y a continuación pasa a VOH en un segundo símbolo. Para ilustrar mejor las ventajas de la ecualización inteligente, en la figura 3 también se muestra un borde ascendente sin ecualización 300 para la señal de salida del transmisor B. El borde ascendente 300 interseca un borde descendente para la señal de salida del transmisor A en un tiempo 301. Hay un desplazamiento sustancial de temporización entre el tiempo 301 y el tiempo de transición de símbolo ideal de t_1 . Para reducir este desplazamiento, el borde ascendente para la señal de salida del transmisor B se atenúa de modo que la señal de salida del transmisor B se eleva a una velocidad reducida a un alto voltaje reducido VOH_{EQ2} que es menor que VOH. Esta atenuación se libera alrededor del punto medio del segundo símbolo de modo que la señal de salida del transmisor B vuelve a su valor previsto de VOH para la última parte del segundo símbolo. El borde ascendente atenuado para la salida del transmisor B interseca la señal de salida del transmisor A en un tiempo 305 que se retrasa con respecto al tiempo 301. Por tanto, el desplazamiento entre el tiempo 305 y t_1 se reduce en comparación con el desplazamiento entre el tiempo 301 y el tiempo t_1 .

65 [0023] La señal de salida del transmisor C es igual a VOL en el primer símbolo y pasa a VM en el segundo símbolo. Un borde ascendente 310 sin ecualización para la señal de salida del transmisor C también se muestra en la figura 3 para ilustrar mejor las ventajas de la ecualización inteligente. El borde ascendente 310 interseca la

señal de salida del transmisor A en el tiempo 315 que se retrasa por el desplazamiento de temporización del tiempo de transición de símbolo ideal de t_1 . Para reducir este desplazamiento, el borde ascendente para la señal de salida del transmisor C se enfatiza de modo que aumenta a una velocidad más rápida a un voltaje de intervalo medio mejorado V_{em1} que es mayor que VM. Este borde ascendente enfatizado para la señal de salida del transmisor C intersecta la señal de salida del transmisor A en un tiempo 320 que es avanzado en comparación con el tiempo 315. Por tanto, el desplazamiento entre el tiempo 320 y el tiempo t_1 se reduce en comparación con el desplazamiento entre el tiempo 315 y el tiempo t_1 . La ecualización inteligente resultante para las señales de salida del transmisor B y C reduce la fluctuación en la transición del primer símbolo al segundo símbolo. Algunas señales de control ejemplares del circuito lógico 140 para implementar la ecualización inteligente de la figura 3 se analizarán con más detalle a continuación.

[0024] También es posible que una señal de salida del transmisor permanezca en VOH durante dos símbolos consecutivos. En cambio, es posible que una señal de salida del transmisor permanezca en VOL durante dos símbolos consecutivos. Por ejemplo, en la **figura 4** se muestran varios símbolos multifásicos consecutivos que varían de un primer símbolo a un sexto símbolo. El primer símbolo y un segundo símbolo forman la transición analizada con respecto a las figuras 2A y 2B. Para esta transición, los bordes descendentes 400 y 405 para las señales de salida del transmisor A y B, respectivamente, se producen con ecualización inteligente, mientras que los bordes descendentes correspondientes 410 y 415 se producen sin ecualización. Un cuarto símbolo y un quinto símbolo forman la transición analizada con respecto a la figura 3. Para esta transición, los bordes ascendentes 420 y 425 para las señales de salida del transmisor C y A, respectivamente, se producen con ecualización inteligente, mientras que los bordes ascendentes correspondientes 430 y 435 se producen sin ecualización.

[0025] En una transición del segundo símbolo a un tercer símbolo, la señal de salida del transmisor C permanece en VOH (sin ecualización). Dado que al menos dos señales de salida del transmisor deben cambiar el estado de un símbolo a otro de modo que un receptor pueda extraer una señal de reloj, la señal de salida del transmisor B pasa de VOL a VM en la transición del segundo símbolo al tercer símbolo, mientras que la señal de salida del transmisor A se descarga de VM a VOL. Por tanto, se puede enfatizar un borde ascendente 440 para la señal de salida del transmisor B de modo que la señal de salida del transmisor B se eleve a una velocidad incrementada al voltaje V_{em1} que es más alto que VM para una primera parte del tercer símbolo. Un borde ascendente 445 para la señal de salida del transmisor B también se muestra en la figura 4 para ilustrar un resultado de no ecualización. De forma similar, un borde descendente 450 para la señal de salida del transmisor A se puede enfatizar de modo que la señal de salida del transmisor A cae a una velocidad mejorada a un voltaje VOL_EQ1 que es menor que VOL. Un borde descendente 455 para la señal de salida del transmisor A ilustra un resultado de no ecualización. Se debe tener en cuenta que los bordes enfatizados 440 y 450 se refieren a transiciones entre el voltaje de nivel medio VM y VOL. Como se analiza previamente, enfatizar dichas transiciones no consume tanta energía como enfatizar transiciones entre VOL y VOH, pero sigue reduciendo significativamente la fluctuación de datos. Para proporcionar una ecualización inteligente, la señal de salida del transmisor C se descarga a un voltaje VOH_EQ2 que es inferior a VOH durante el tercer símbolo. De esta manera, la señal de salida del transmisor C se puede descargar más rápidamente en un símbolo posterior a VM o VOL.

[0026] En una transición del tercer símbolo a un cuarto símbolo, la señal de salida del transmisor A permanece en VOL en ausencia de cualquier ecualización. Sin embargo, en la misma transición con ecualización inteligente, la señal de salida del transmisor A se carga al voltaje VOL_EQ1 (analizado con respecto a la figura 2B) que es mayor que VOL durante el tercer símbolo. De esta manera, la señal de salida del transmisor A se puede cargar más rápidamente en un símbolo posterior a VM o VOH. Dado que debe haber una transición para las señales de salida del transmisor en cada símbolo para la extracción del reloj en el receptor, la señal de salida del transmisor B pasa de VM a VOH al comienzo del cuarto símbolo en un modo de realización sin ecualización a través del borde ascendente 460. Un borde ascendente enfatizado 465 representa el resultado con ecualización inteligente de modo que la señal de salida del transmisor B aumenta a una velocidad mejorada el voltaje VOH_EQ1 que es mayor que VOH para una primera parte del cuarto símbolo. De forma similar, un borde descendente para 470 para la señal de salida del transmisor C se enfatiza de modo que la señal de salida del transmisor C cae a V_{em2} (analizado con respecto a la figura 2B) para la primera parte del cuarto símbolo. Un borde descendente 475 ilustra la transición para la señal de salida del transmisor C sin ecualización. Se debe tener en cuenta que el énfasis para los bordes 465 y 470 se refiere a las transiciones entre VM y VOH, de modo que su énfasis no consume energía significativa, pero reduce significativamente la fluctuación de datos.

[0027] Como se señala anteriormente, la transición del cuarto símbolo al quinto símbolo es como se analiza de forma análoga con respecto a la figura 3. En una transición del quinto símbolo al sexto símbolo, la señal de salida del transmisor C pasa de VOH a VOL. De forma similar, la señal de salida del transmisor B pasa de VOL a VOH. Enfatizar dichos bordes de riel completo consumiría energía. Por tanto, es "inteligente" que no se aplique énfasis a ninguno de estos bordes. Sin embargo, estos bordes se pueden enfatizar en modos de realización alternativos.

[0028] Los tiempos de transición ideales entre los símbolos en la figura 4 se denotan como los tiempos t_1 a t_5 . Estos tiempos están separados por el intervalo unitario deseado (UI). Sin ninguna ecualización, se puede demostrar que una duración 480 del segundo símbolo es igual a $U_1 + D$, donde D es un desplazamiento de tiempo. Pero después de la aplicación de la ecualización inteligente, una duración 485 del segundo símbolo se convierte

en $UI + D - X$, donde X es el ajuste de la ecualización inteligente. De forma similar, se puede demostrar que una duración 490 del tercer símbolo es UI con ecualización inteligente como es una duración 495 sin ecualización inteligente. Por el contrario, una duración 486 del cuarto símbolo sin ecualización es $UI - D$. Pero una duración 487 del cuarto símbolo con ecualización inteligente se incrementa a $UI - D + X$ para que coincida más estrechamente con el intervalo de símbolo ideal de UI .

[0029] El ajuste ventajoso resultante de las diversas duraciones de los símbolos mediante ecualización inteligente hacia el valor deseado de IU se resume en la **figura 5**. La aplicación de ecualización inteligente también se puede indicar como una aplicación de ecualización adaptativa de nivel medio, ya que solo los bordes ascendentes y descendentes desde o hacia el voltaje de nivel medio VM son enfatizados (o atenuados). Como se muestra en la figura 5, la variación total de la UI sin ecualización es $2D$, mientras que es simplemente $2X$ después de la aplicación de la ecualización inteligente. Por tanto, dado que X es menor que D , la variación de IU resultante se reduce significativamente, lo que reduce la fluctuación de datos en consecuencia.

[0030] En un modo de realización, el circuito lógico 140 y la memoria 145 comprenden un medio para los medios para enfatizar selectivamente un primer borde descendente para una señal de salida de un primer transmisor que está en transición desde el alto voltaje al voltaje de nivel medio y para atenuar selectivamente un segundo borde descendente para otra señal de salida de un segundo transmisor que está en transición desde el voltaje de nivel medio al bajo voltaje.

[0031] Ahora se analizará un diagrama de circuito transmisor ejemplar. Por ejemplo, cada transmisor 105, 110 y 115 analizado con respecto a la figura 1 se puede implementar como se muestra en la **figura 6** para un transmisor 600. Con referencia nuevamente a la figura 1, el codificador 135 determina el estado de VOH , VM y VOL para cada transmisor. Estos estados son los estados no enfatizados analizados con respecto a las figuras 2B, 3 y 4 para las señales de salida del transmisor. Por ejemplo, si la señal elevadora de tensión $PU1$ se asegura mientras la señal reductora de tensión $PD1$ correspondiente y la señal $PM1$ de nivel medio para el transmisor 105 no se asegura, la señal de salida del transmisor A correspondiente se carga en VOH sin ecualización. En ese caso, las señales de salida del transmisor B y C se deben asignar de forma exclusiva a VM o VOL . Por ejemplo, si la señal de salida del transmisor B se debe cargar a VM (sin ecualización), el codificador 135 asegurará la señal de nivel medio $PM2$ mientras no se aseguran las señales correspondientes $PU2$ y $PD2$. La señal de salida del transmisor C debería descargarse a continuación a VOL (sin ecualización) para que el codificador 135 active la señal elevadora de tensión $PD3$ mientras no asegura las señales $PU3$ y $PM3$. Para comunicar el estado de no ecualización para el símbolo de corriente (qué señal de salida del transmisor debe ser VOH , cuál debe ser VM y cuál debe ser VOL), el codificador 135 puede proporcionar las señales de control correspondientes $PU1$, $PD1$, $PM1$, $PU2$, $PD2$, $PM2$, $PU3$, $PD3$ y $PM3$ al circuito lógico 140. Estas mismas señales para el símbolo previo se almacenan en la memoria 145 de modo que el circuito lógico 140 pueda comparar el estado del símbolo con el estado del símbolo de corriente para controlar la aplicación de ecualización inteligente en consecuencia.

[0032] Las señales de control del circuito lógico 140 para controlar la aplicación de ecualización inteligente dependen de la implementación particular del circuito para cada transmisor 105, 110 y 115. Para reducir el número de transistores dentro de los transmisores 105, 110 y 115 de la figura 1, se puede usar una pluralidad de reguladores de voltaje para proporcionar una pluralidad correspondiente de niveles de voltaje regulados. Por ejemplo, un primer regulador de caída lineal ($LDO1$, no ilustrado) puede proporcionar un voltaje de accionamiento V_{drv} . Un segundo LDO ($LDO2$, no ilustrado) puede proporcionar un segundo voltaje de accionamiento (por ejemplo, $0,5 * V_{drv}$).

[0033] Como se analiza anteriormente, el énfasis de los bordes ascendentes y descendentes se libera a la mitad a través de un símbolo, ya que de lo contrario el énfasis obstaculizaría la transición posterior a otro nivel de voltaje para la señal de salida del transmisor correspondiente. Por tanto, el transmisor 600 está configurado para proporcionar estos niveles de voltaje "no enfatizados" para la duración de un símbolo (los niveles convencionales de VOH , VM y VOL). Para hacerlo, el transmisor 600 incluye un transistor elevador de tensión de NMOS 605 en serie con un resistor elevador de tensión R_{up} . La fuente del transistor elevador de tensión 605 se acopla al resistor elevador de tensión R_{up} mientras que su drenaje se carga al voltaje de la fuente de alimentación V_{drv} por $LDO1$. El resistor elevador de tensión R_{up} se acopla a un nodo de salida 610 para proporcionar la señal de salida del transmisor. Una señal elevadora de tensión PU (una de las señales correspondientes $PU1$, $PU2$ y $PU3$ analizadas con respecto a la figura 1) acciona la puerta del transistor elevador de tensión 605. La resistencia del resistor elevador de tensión R_{up} junto con una resistencia de entrada del receptor (no ilustrado) que recibe la señal de salida del transmisor forma un divisor de voltaje que divide el voltaje de la fuente de alimentación V_{drv} de $LDO1$ para cargar el nodo de salida 610 a VOH cuando se asegura la señal elevadora de tensión PU . Un transistor reductor de tensión de NMOS análogo 615 y el resistor reductor de tensión R_{dn} se acoplan entre el nodo de salida 610 y la tierra. Una señal reductora de tensión PD (una de las señales correspondientes $PD1$, $PD2$ y $PD3$ analizadas con respecto a la figura 1) acciona la puerta del transistor reductor de tensión 615 de modo que el nodo de salida 610 se descarga a VOL tras asegurarse la señal reductora de tensión PU .

[0034] Para producir el voltaje de nivel medio VM , una combinación en serie de un transistor de nivel medio de NMOS 620 y un resistor de nivel medio R_{mid} se acoplan entre un nodo de fuente de alimentación para el segundo

LDO (LDO2) y el nodo de salida 610. Una señal de nivel medio PM (una de las señales correspondientes PM1, PM2 y PM3) acciona la puerta del transistor de nivel medio 620 de modo que el nodo de salida 610 se carga a VM tras asegurarse la señal de nivel medio PM (en ausencia de ecualización inteligente).

5 **[0035]** Para habilitar el borde ascendente enfatizado 465 (figura 4) en el que una señal de salida del transmisor se transmite de VM a VOH_EQ1, el transmisor 600 incluye un transistor elevador de tensión enfatizado de NMOS 625 en serie con un resistor elevador de tensión enfatizado R_eup que se acopla al nodo de salida 610. LDO1 impulsa un drenaje del transistor elevador de tensión enfatizado 625 con el voltaje de la fuente de alimentación Vdrv. Una señal elevadora de tensión enfatizada EPU1 acciona la puerta del transistor 625. La resistencia del
10 resistor elevador de tensión enfatizado R_eup es menor que la del resistor elevador de tensión R_up, de modo que cuando se aseguran tanto PU como EPU1, el nodo de salida 610 se carga a VOH_EQ1. Este énfasis se puede liberar a continuación a la mitad del símbolo, de modo que solo el transistor elevador de tensión 605 permanezca encendido durante la duración del símbolo para permitir que la señal de salida del transmisor caiga a VOH.

15 **[0036]** Durante un borde descendente enfatizado en la transición de VM a VOL, tal como el borde descendente 450 de la figura 4, la señal reductora de tensión PD se asegura junto con el aseguramiento de una señal reductora de tensión enfatizada EPD1 que acciona una puerta de un transistor reductor de tensión enfatizado de NMOS 640 en serie con un resistor reductor de tensión enfatizado R_edn que se acopla al nodo de salida 610. El resistor reductor de tensión R_dn y el resistor reductor de tensión enfatizado R_edn se acoplan en paralelo a continuación
20 al nodo de salida 610 para producir una resistencia que es menor que la resistencia para el resistor reductor de tensión R_dn. El nodo de salida 610 se descarga a continuación a VOL_EQ2. En algún punto del símbolo de corriente (tal como el punto medio), se libera (no se asegura) la señal reductora de tensión enfatizada EPD1 de modo que el nodo de salida 610 se recupere a VOL.

25 **[0037]** Para enfatizar el borde ascendente en una transición de una señal de salida del transmisor de VOL a VM tal como se analiza con respecto al borde ascendente 440 de la figura 4, una señal de control EPM1 se asegura a un divisor de voltaje formado por una combinación en serie de un transistor de NMOS 630, un resistor R_emid_up1, un resistor R_emid_dn1 y un transistor de NMOS 635. El transistor 630 y el resistor R_emid_up1 se acoplan entre el nodo de fuente de alimentación de LDO1 y el nodo de salida 610. De forma similar, el transistor 635 y el resistor
30 R_emid_dn1 se acoplan entre el nodo de alimentación 610 y la tierra. La señal de control EPM1 acciona los transistores de puerta 630 y 635 para dividir el nodo de fuente de alimentación Vdrv en el voltaje de nivel medio incrementado Vem1. Un divisor de voltaje análogo que incluye un par de transistores 650 y 644, un resistor R_emid_up2 y un resistor R_emid_dn2 producen el voltaje de nivel medio reducido Vem2 en el nodo de salida 610 en respuesta al aseguramiento de una señal de control EMP2.

35 **[0038]** Independientemente de la implementación particular del circuito para los transmisores 105, 110 y 115, en la **figura 7** se muestran niveles de voltaje de señal de salida del transmisor ejemplares. Los voltajes VOH, VM y VOL son los niveles de voltaje tradicionales (sin ecualización). Cada uno de los niveles de voltaje se pueden enfatizar o atenuar. Por tanto, VOH se puede enfatizar en VOH_EQ1. De forma similar, VM se puede enfatizar en Vem1 mientras que VOL se puede enfatizar en VOL_EQ2. De forma similar, VOH se puede atenuar en VOH_EQ2, VM se puede atenuar en Vem2 y VOL se puede atenuar en VOL_EO1.
40

[0039] Ahora se analizará un procedimiento de funcionamiento de un sistema de tres transmisores que tiene ecualización inteligente con respecto a la **figura 8**. El procedimiento incluye una acción 800 de codificación de una
45 señal de datos de entrada en un comando de corriente correspondiente a uno de los símbolos multifásicos sucesivos de corriente. El codificador 135 que codifica el flujo de datos de entrada en los comandos (por ejemplo, PU1, PD1, PM1, etc.) correspondientes a los diversos símbolos multifásicos es un ejemplo de la acción 800. El procedimiento incluye además una acción 805 de comparación del comando de corriente con un estado previo para una señal de salida de cada uno de los tres transmisores durante uno de los símbolos multifásicos sucesivos
50 precedentes para detectar cuándo el comando de corriente ordena a uno de los transmisores de nivel medio a cambiar su señal de salida de un nivel alto a un nivel medio y ordena a uno de los transmisores de bajo nivel que cambie su señal de salida del nivel medio a un nivel bajo. La detección por el circuito lógico 140 que usa el estado previo almacenado en la memoria 145 para detectar las transiciones por las señales de salida A y B como se analiza con respecto a la figura 2A es un ejemplo de la acción 805. Finalmente, el procedimiento incluye una acción
55 810 en respuesta a la detección del transmisor de nivel medio y el transmisor de nivel bajo, forzar al transmisor de nivel medio a cambiar su señal de salida a un nivel medio reducido durante una parte inicial de uno de los símbolos multifásicos sucesivos de corriente mientras se fuerza al transmisor de bajo nivel a cambiar su señal de salida a un nivel bajo incrementado, en el que el nivel alto es mayor que el nivel medio, el nivel medio es mayor que el nivel medio reducido, el nivel medio reducido es mayor que el nivel bajo incrementado, y el nivel bajo incrementado es mayor que el nivel bajo. Los comandos del circuito lógico 140 que fuerzan al transmisor 105 a enfatizar el borde descendente en su señal de salida A, así como fuerzan al transmisor 110 a atenuar el borde descendente en su
60 señal de salida B como se analiza con respecto a la figura 2B durante la transición desde el primer símbolo (multifásico) al segundo símbolo multifásico es un ejemplo de la acción 810.

65 **[0040]** Por tanto, se apreciará que se pueden realizar muchas modificaciones, sustituciones y variaciones en los materiales, aparatos, configuraciones y procedimientos de uso de los dispositivos de la presente divulgación sin

apartarse del alcance como se define en las reivindicaciones adjuntas. A la luz de esto, el alcance de la presente divulgación no debe limitarse al de los modos de realización particulares ilustrados y descritos en el presente documento, ya que son simplemente a modo de ejemplo, sino que, más bien, debe ser totalmente proporcional al de las reivindicaciones adjuntas a continuación.

5

REIVINDICACIONES

1. Un sistema de tres transmisores (100) para transmitir símbolos multifásicos sucesivos, que comprende:
 - 5 un codificador (135) configurado para codificar datos para proporcionar comandos correspondientes a los símbolos multifásicos sucesivos;

una pluralidad de tres transmisores (105, 110, 115) cada uno configurado para conducir su señal de salida en respuesta a uno de los comandos de corriente a uno de una pluralidad de niveles de señal para uno de los símbolos multifásicos sucesivos de corriente; y

un circuito lógico (140) configurado para detectar cuándo el codificador (135) ordena a uno de los tres transmisores de nivel medio que cambie su señal de salida de un nivel alto a un nivel medio para el símbolo multifásico de corriente mientras el codificador (135) ordena a uno de los tres transmisores de bajo nivel que cambie su señal de salida de nivel medio a un nivel bajo y que fuerce al transmisor de nivel medio a cambiar su señal de salida a un nivel medio reducido durante una parte inicial del símbolo multifásico de corriente y a que cambie a continuación su señal de salida al nivel medio para una parte restante del símbolo multifásico de corriente y forzar al transmisor de bajo nivel a cambiar su señal de salida a un nivel bajo incrementado durante la parte inicial y cambiar a continuación su señal de salida a bajo nivel durante la parte restante, en el que el nivel alto es mayor que el nivel medio, el nivel medio es mayor que el nivel medio reducido, el nivel medio reducido es mayor que el nivel bajo incrementado, y el nivel bajo incrementado es mayor que el nivel bajo.
 2. El sistema de tres transmisores (100) de la reivindicación 1, en el que la señal de salida para cada transmisor (105, 110, 115) es una señal de salida de voltaje, y en el que el nivel alto, el nivel medio, el nivel medio reducido, el nivel bajo incrementado y el nivel bajo son todos niveles de voltaje.
 3. El sistema de tres transmisores (100) de la reivindicación 1, en el que la señal de salida para cada transmisor (105, 110, 115) es una señal de salida de corriente, y en el que el nivel alto, el nivel medio, el nivel medio reducido, el nivel bajo incrementado y el nivel bajo son todos niveles de corriente.
 4. El sistema de tres transmisores (100) de la reivindicación 2, en el que el circuito lógico (140) está configurado además para detectar cuándo el codificador (135) ordena a uno de los tres transmisores de alto nivel a cambiar su señal de salida del voltaje de nivel medio al voltaje de alto nivel para el símbolo multifásico de corriente, mientras que se ordena a uno de los tres transmisores de bajo nivel a nivel medio a cambiar su señal de salida de voltaje de bajo nivel a voltaje de nivel medio y forzar al transmisor de alto nivel a cambiar su señal de salida a un voltaje de alto nivel reducido durante la parte inicial del símbolo multifásico de corriente y forzar al transmisor de bajo nivel a nivel medio a cambiar su señal de salida a un voltaje de nivel medio incrementado durante la parte inicial, en el que el voltaje de alto nivel es mayor que el voltaje de nivel alto reducido, el voltaje de nivel alto reducido es mayor que el voltaje de nivel medio incrementado y el voltaje de nivel medio incrementado es mayor que el voltaje de nivel medio.
 5. El sistema de tres transmisores (100) de la reivindicación 4, en el que el circuito lógico (140) está configurado además para detectar cuándo el codificador (135) ordena a uno de los tres transmisores (105, 110, 115) que cambie de su señal de salida desde el voltaje de nivel medio al voltaje de bajo nivel para el símbolo multifásico de corriente, mientras que el codificador ordena a un segundo de los tres transmisores que cambie su señal de salida de voltaje de bajo nivel a voltaje de nivel medio y forzar al primer transmisor a cambiar su señal de salida al voltaje de nivel medio incrementado durante la parte inicial y forzar al segundo transmisor a cambiar su señal de salida a un voltaje de bajo nivel reducido durante la parte inicial, en el que el voltaje de bajo nivel reducido es menor que el voltaje de bajo nivel.
 6. El sistema de tres transmisores (100) de la reivindicación 4, en el que el circuito lógico (140) está configurado además para detectar cuándo el codificador (135) ordena a uno de los tres transmisores (105, 110, 115) de alto nivel sostenido a mantener su señal de salida en el voltaje de alto nivel para el símbolo multifásico de corriente y forzar al transmisor de alto nivel sostenido a cambiar su señal de salida al voltaje de alto nivel reducido durante el símbolo multifásico de corriente.
 7. El sistema de tres transmisores (100) de la reivindicación 4, en el que el circuito lógico (140) está configurado además para detectar cuándo el codificador (135) ordena a uno de los tres transmisores (105, 110, 115) de bajo nivel sostenido a mantener su señal de salida en el voltaje de bajo nivel para el símbolo multifásico de corriente y forzar al transmisor de bajo nivel sostenido a cambiar su señal de salida al voltaje de bajo nivel incrementado durante el símbolo multifásico de corriente.
 8. El sistema de tres transmisores (100) de la reivindicación 4, en el que el circuito lógico (140) está configurado además para detectar cuándo el codificador (135) ordena a un primero de los tres transmisores (105, 110, 115) que cambie de su señal de salida desde el voltaje de alto nivel al voltaje de nivel medio para el símbolo

multifásico de corriente, mientras que el codificador ordena a un segundo de los tres transmisores que cambie su señal de salida de voltaje de nivel medio a voltaje de alto medio y forzar al primer transmisor a cambiar su señal de salida al voltaje de alto nivel incrementado durante la parte inicial del símbolo multifásico y forzar al segundo transmisor a cambiar su señal de salida al voltaje de nivel medio reducido durante la parte inicial, en el que el voltaje de alto nivel incrementado es mayor que el voltaje de alto nivel.

5 9. El sistema de tres transmisores (100) de la reivindicación 2, que comprende, además:

10 una memoria (145) para almacenar un estado previo de los tres transmisores (105, 110, 115) durante uno de los símbolos multifásicos precedentes, en el que el circuito lógico (140) está configurado además para acceder a la memoria para ayudar a la detección del transmisor de nivel medio y del transmisor de bajo nivel.

15 10. El sistema de tres transmisores (100) de la reivindicación 8, en el que cada transmisor (105, 110, 115, 600) incluye un transistor elevador de tensión (605) en serie entre un nodo de fuente de alimentación elevador de tensión y un resistor elevador de tensión, y en el que el resistor elevador de tensión está conectado a un nodo de salida (610) para suministrar la señal de salida del transmisor, y en el que el codificador está configurado para accionar el transistor elevador de tensión para cambiar de la señal de salida del transmisor al voltaje de alto nivel.

20 11. El sistema de tres transmisores (100) de la reivindicación 10, en el que cada transmisor (105, 110, 115, 600) incluye además un transistor elevador de tensión mejorado (625) en serie entre el nodo de fuente de alimentación elevador de tensión y un resistor elevador de tensión mejorado, y en el que el resistor elevador de tensión mejorado está conectado a un nodo de salida (610), y en el que el circuito lógico está configurado además para impulsar al transistor elevador de tensión mejorado a que cambie de la señal de salida del transmisor al voltaje de alto nivel incrementado.

25 12. El sistema de tres transmisores (100) de la reivindicación 10, en el que cada transmisor (105, 110, 115, 600) incluye además un transistor reductor de tensión (615) en serie entre el nodo de salida (610) y un resistor reductor de tensión, y en el que el resistor reductor de tensión se conecta a tierra, y en el que el codificador está configurado además para impulsar al transistor reductor de tensión a que cambie de la señal de salida del transmisor al voltaje de bajo nivel.

30 13. El sistema de tres transmisores (100) de la reivindicación 12, en el que cada transmisor (105, 110, 115, 600) incluye además un transistor reductor de tensión mejorado (640) en serie entre el nodo de salida (610) y un resistor reductor de tensión mejorado, y en el que el resistor reductor de tensión mejorado se conecta a tierra, y en el que el circuito lógico está configurado además para impulsar al transistor reductor de tensión mejorado a que cambie de la señal de salida del transmisor al voltaje de bajo nivel reducido.

35 40 14. Un procedimiento para transmitir símbolos multifásicos sucesivos desde tres transmisores (105, 110, 115), que comprende:

codificar (800) una señal de datos de entrada en un comando de corriente correspondiente a uno de los símbolos multifásicos sucesivos de corriente;

45 comparar (805) el comando de corriente con un estado previo para una señal de salida de cada uno de los tres transmisores (105, 110, 115) durante uno de los símbolos multifásicos sucesivos precedentes para detectar cuándo el comando de corriente ordena a uno de los tres transmisores de nivel medio a cambiar su señal de salida de un nivel alto a un nivel medio y ordena a uno de los tres transmisores de bajo nivel que cambie su señal de salida de nivel medio a un nivel bajo;

50 en respuesta (810) a la detección del transmisor de nivel medio y el transmisor de bajo nivel, forzar al transmisor de nivel medio a cambiar su señal de salida a un nivel medio reducido durante una parte inicial de uno de los símbolos multifásicos sucesivos de corriente y a continuación a cambiar su señal de salida al nivel medio durante una parte restante del símbolo multifásico de corriente mientras se fuerza al transmisor de bajo nivel a cambiar su señal de salida a un nivel bajo incrementado durante la parte inicial del símbolo multifásico de corriente y a continuación cambiar su señal de salida al nivel bajo durante la parte restante del símbolo multifásico de corriente, en el que el alto nivel es mayor que el nivel medio, el nivel medio es mayor que el nivel medio reducido, el nivel medio reducido es mayor que el nivel bajo incrementado, y el nivel bajo incrementado es mayor que el nivel bajo.

55 60 15. El procedimiento de la reivindicación 14, en el que el nivel alto, el nivel medio, el nivel medio reducido, el nivel bajo incrementado y el nivel bajo son todos niveles de voltaje, o en el que el nivel alto, el nivel medio, el nivel medio reducido, el nivel bajo incrementado y el nivel bajo son todos niveles de corriente.

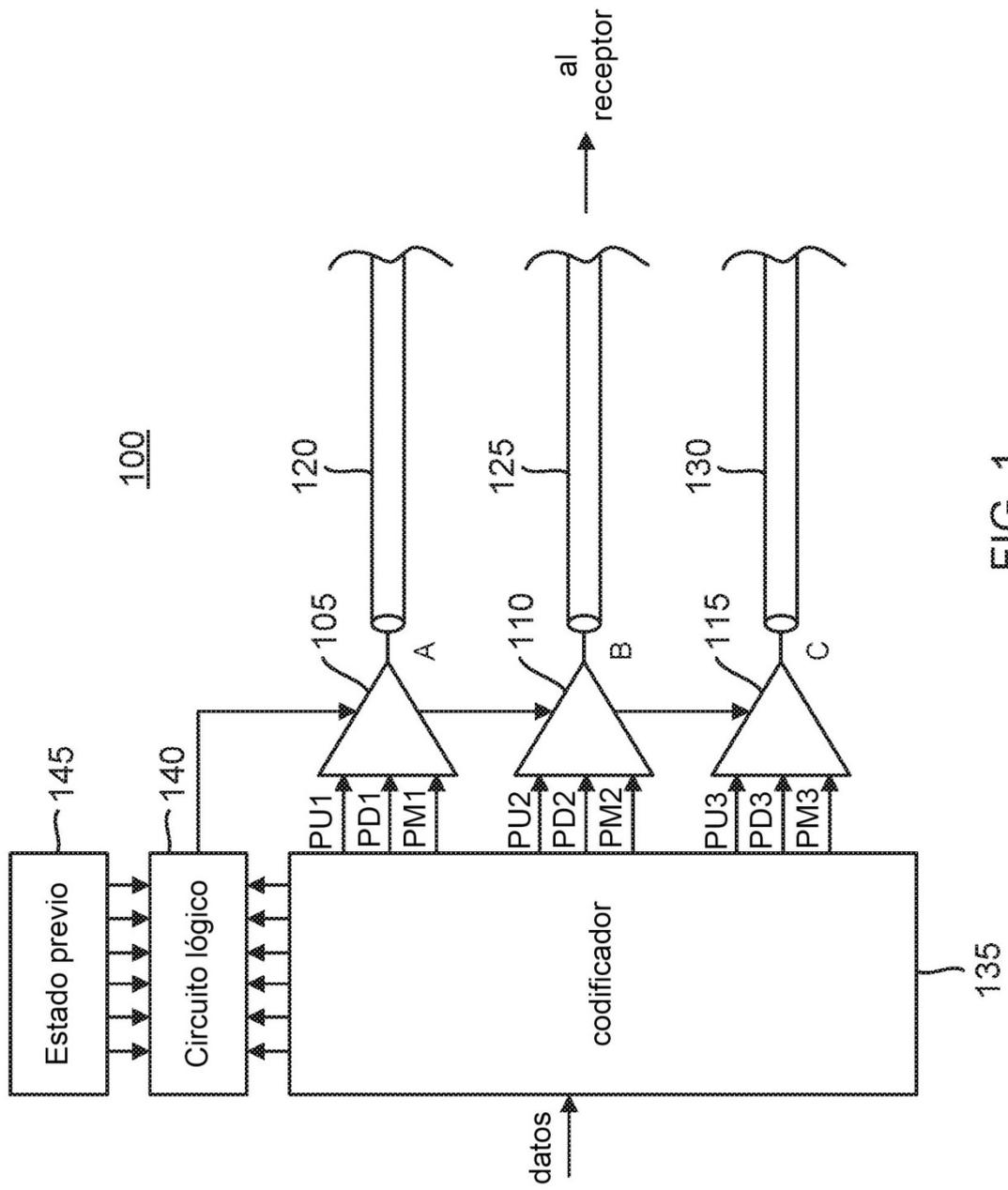


FIG. 1

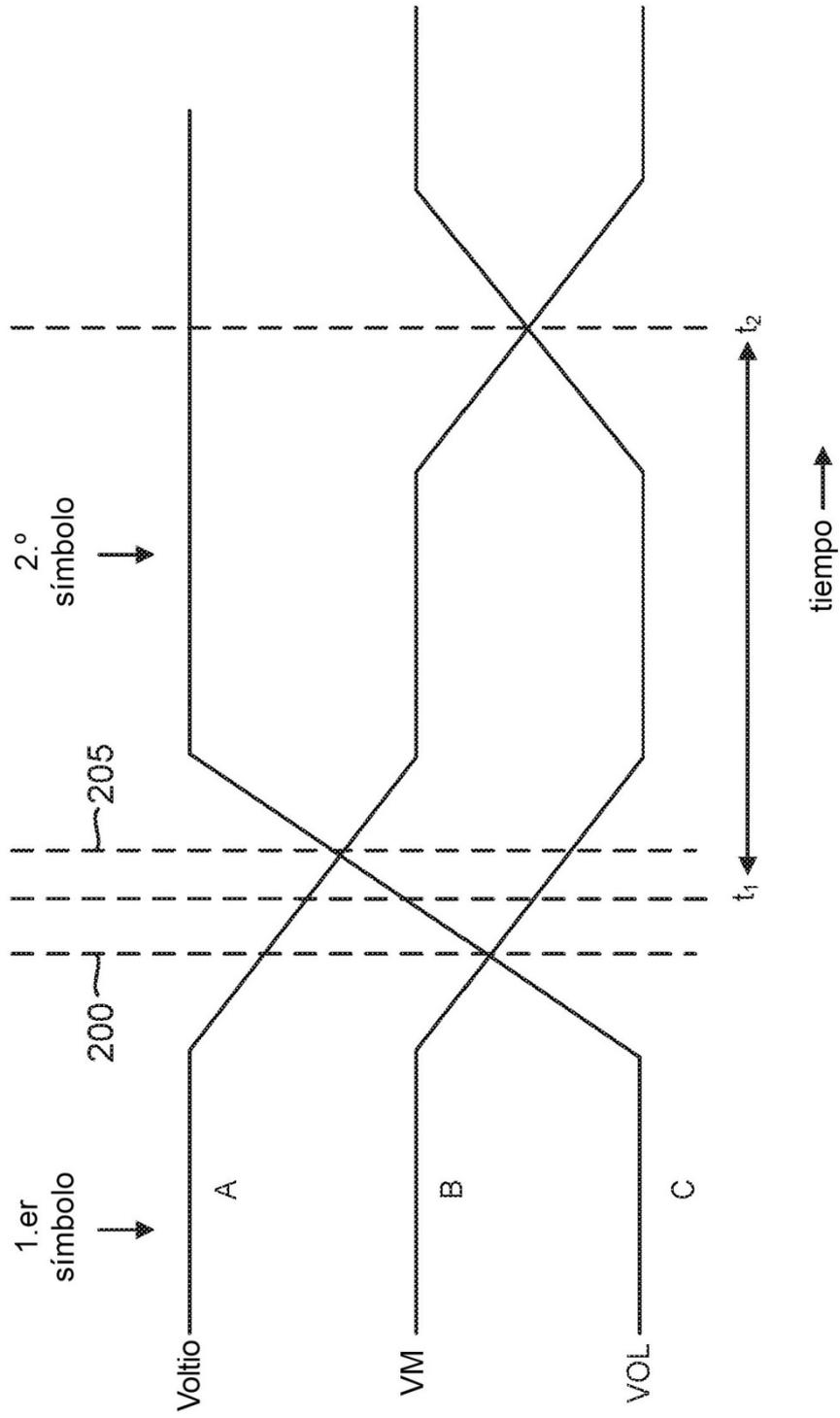


FIG. 2A

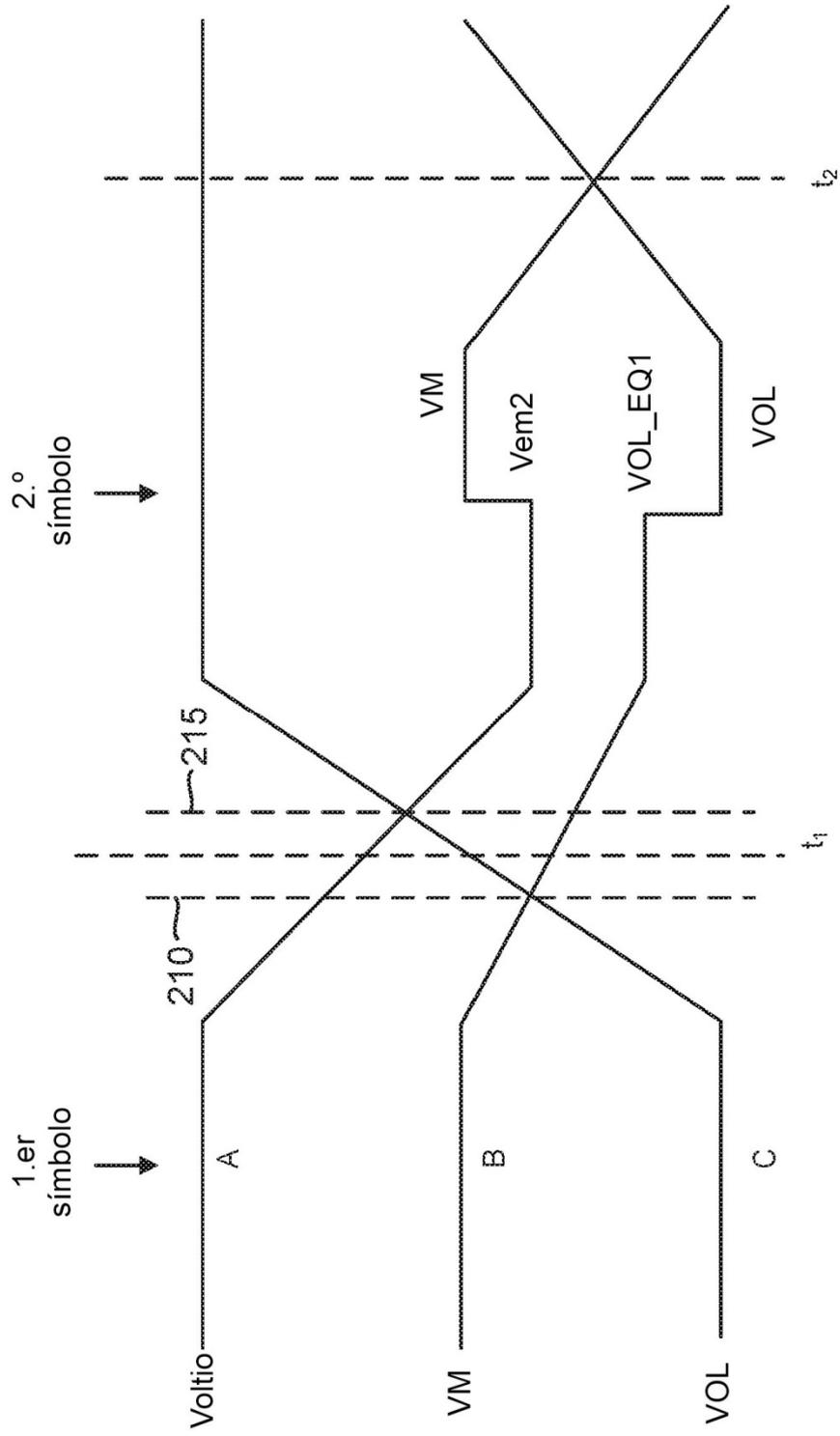


FIG. 2B

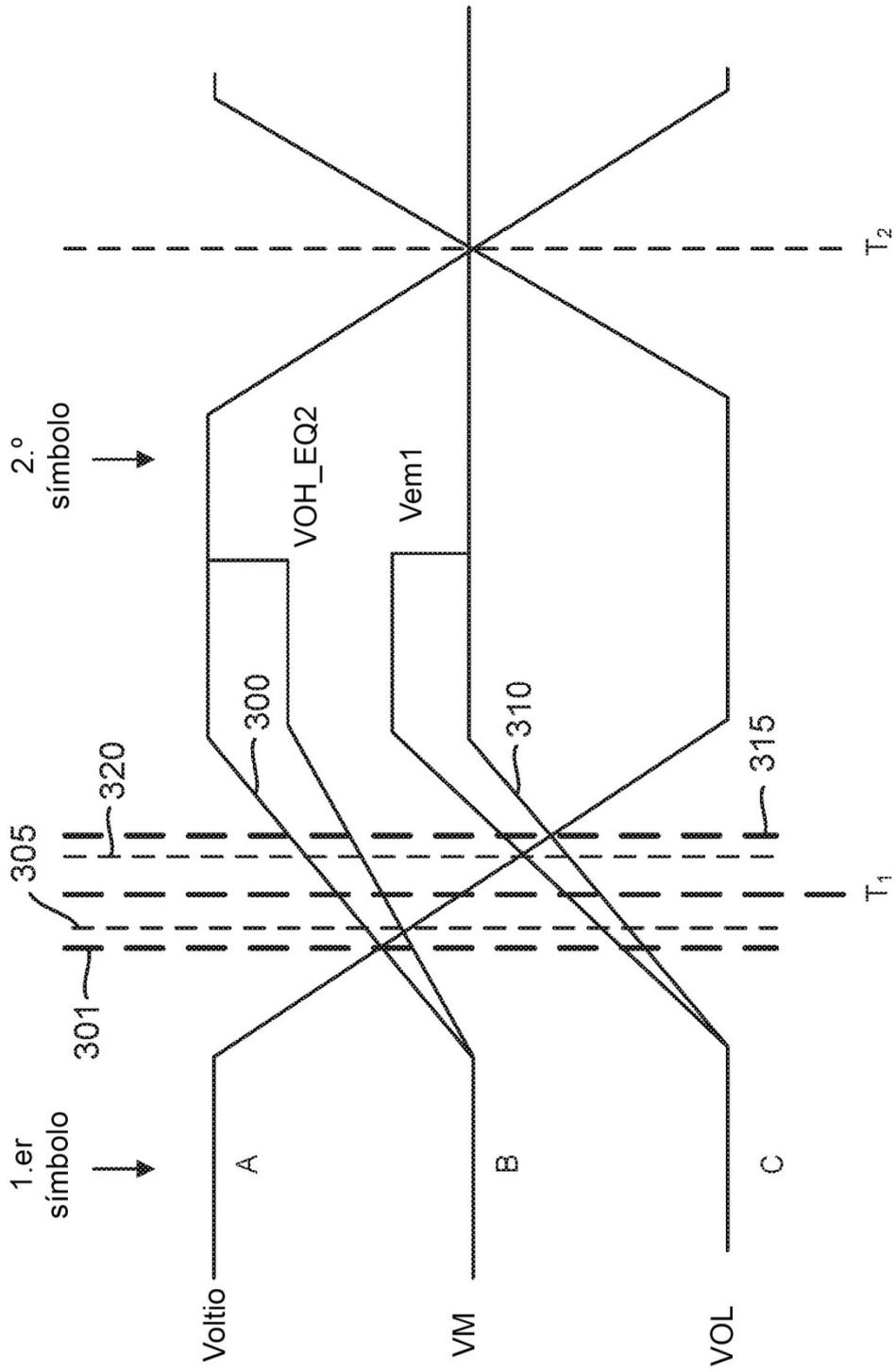


FIG. 3

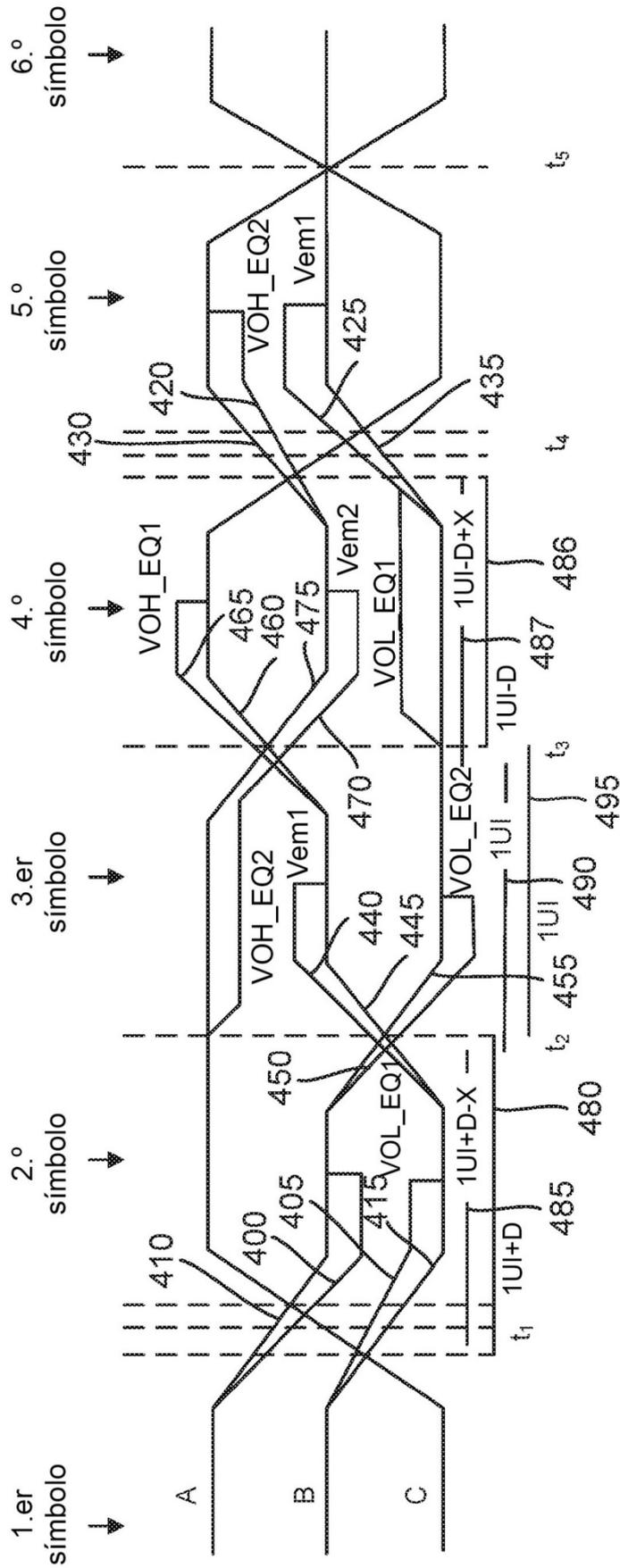


FIG. 4

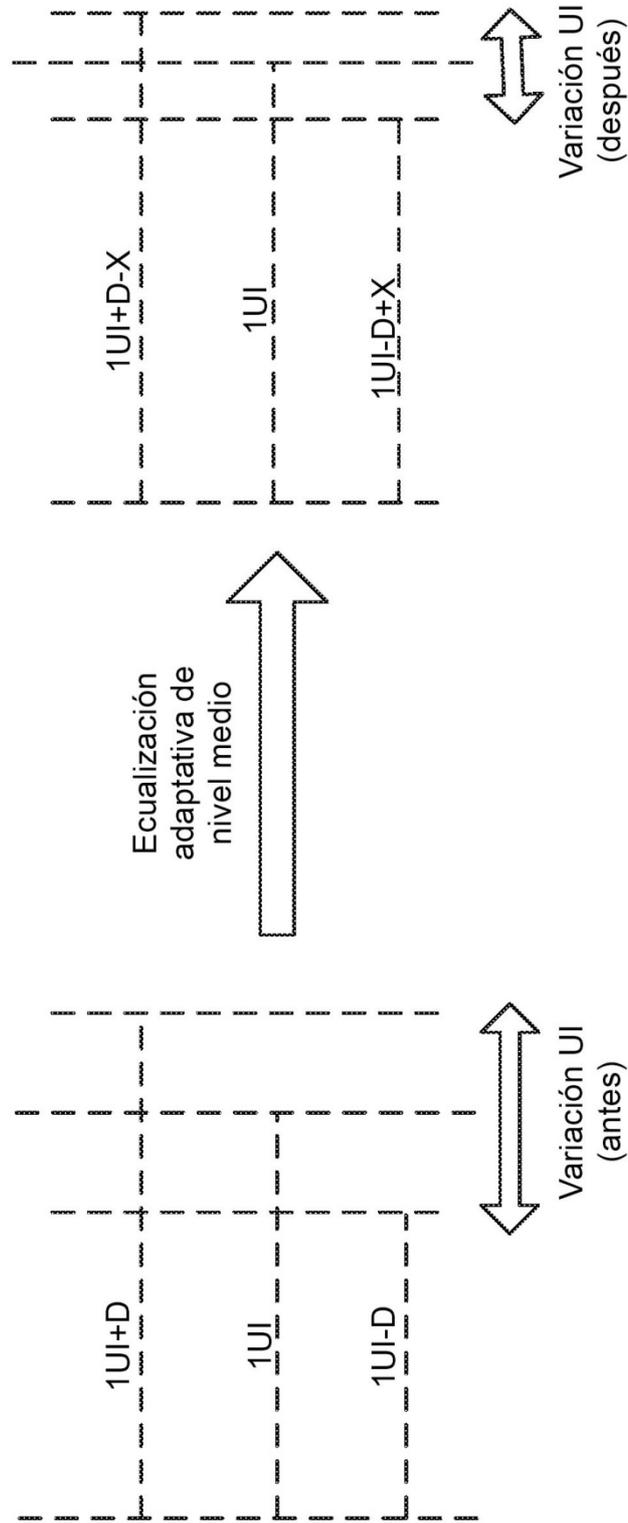


FIG. 5

600

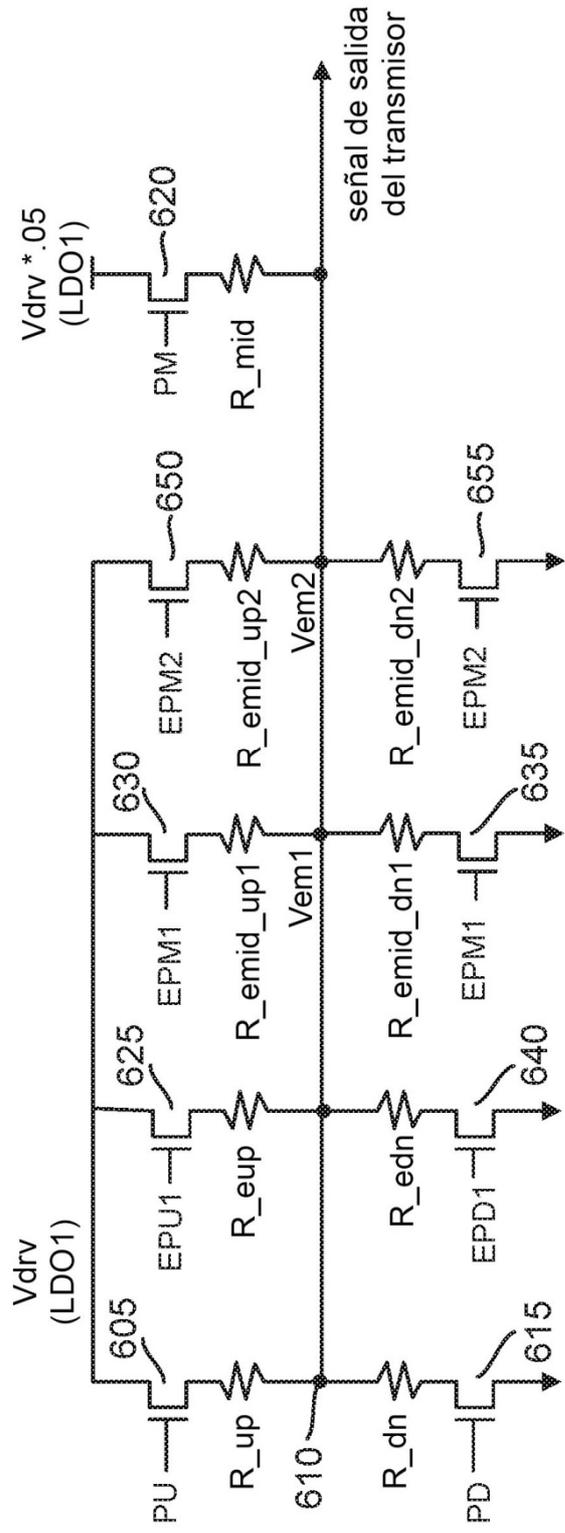


FIG. 6

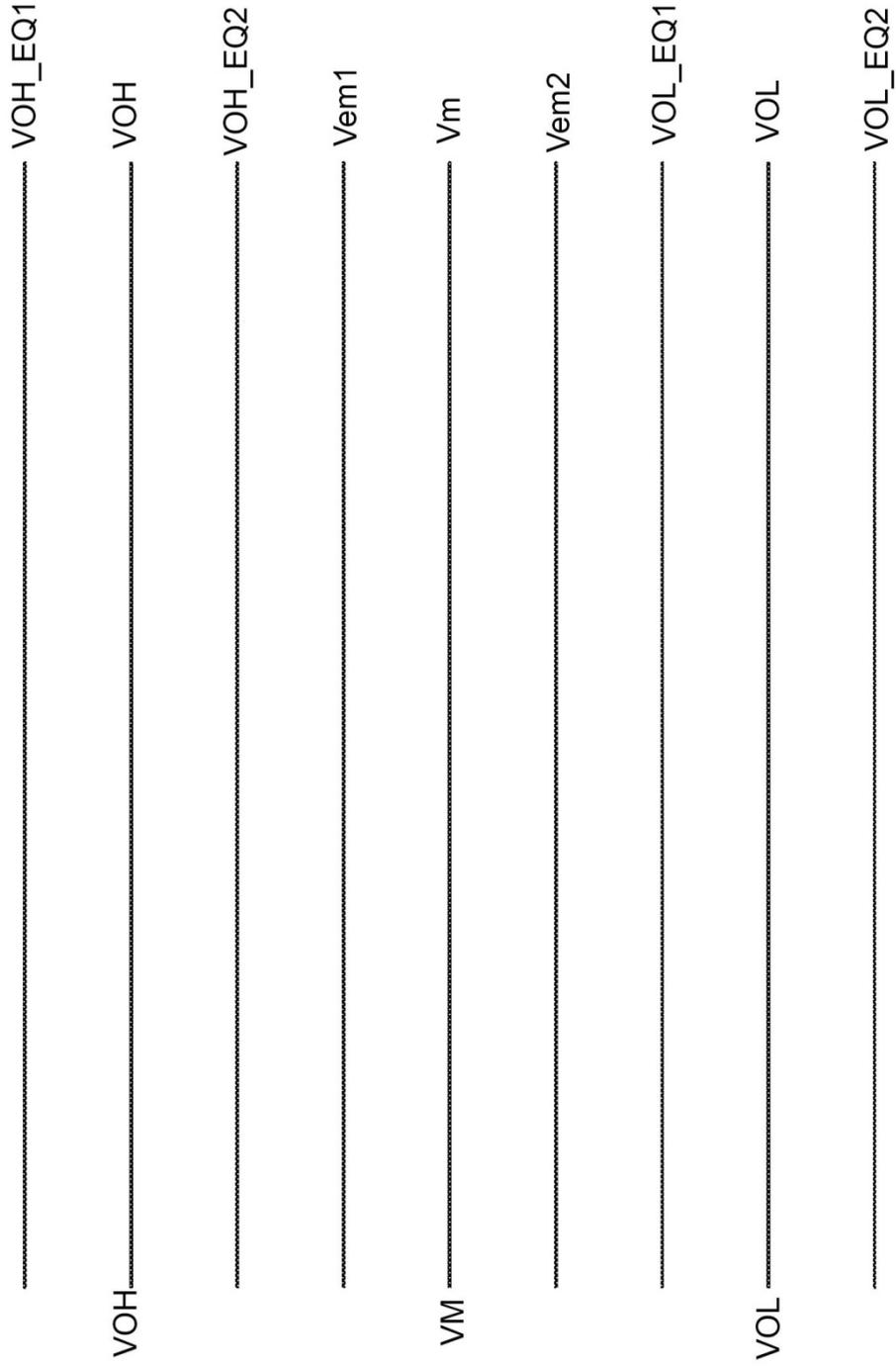


FIG. 7

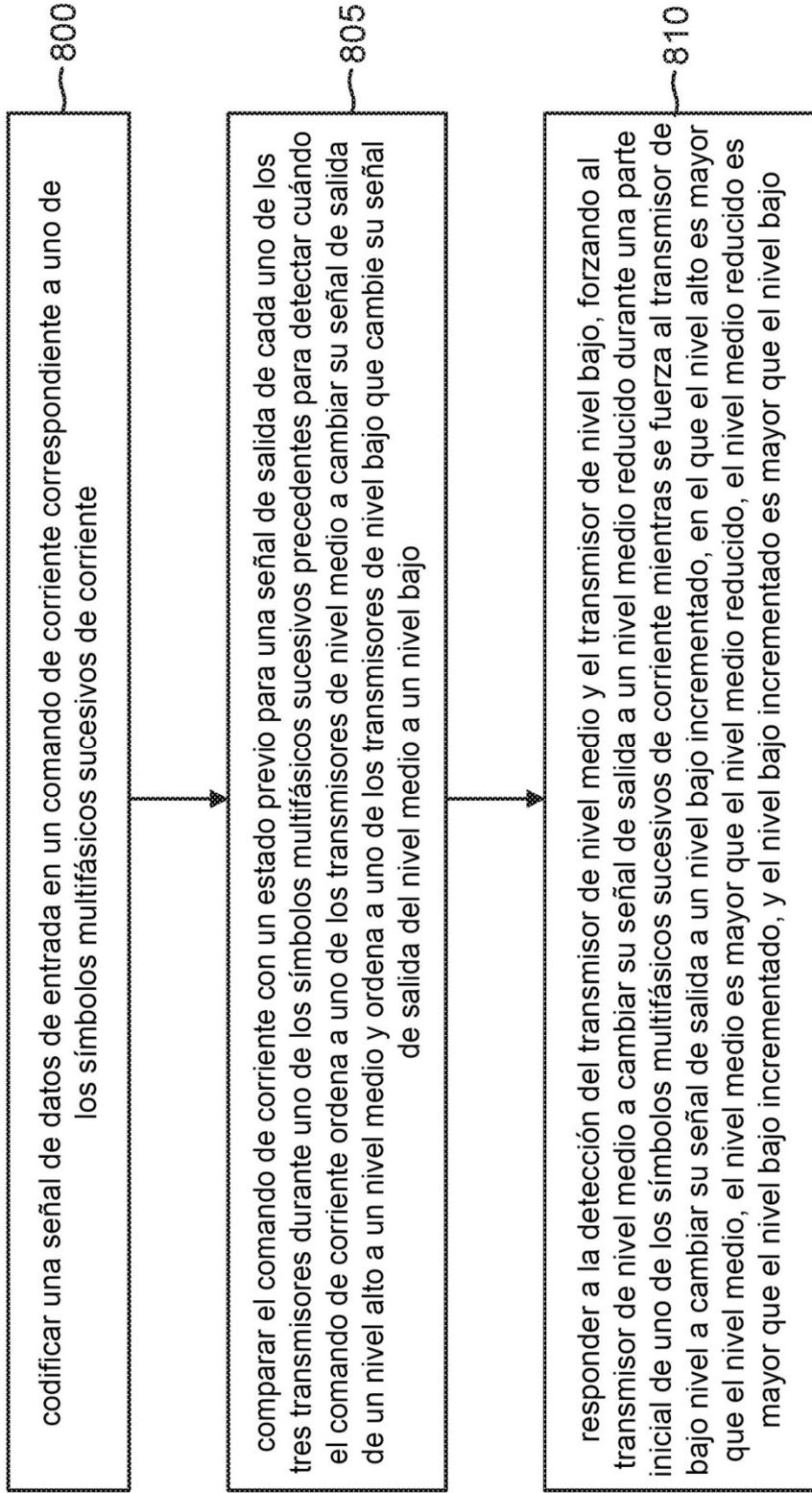


FIG. 8