



OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA



(1) Número de publicación: 2 821 800

(51) Int. CI.:

H04L 25/02 (2006.01)

(12)

TRADUCCIÓN DE PATENTE EUROPEA

T3

86) Fecha de presentación y número de la solicitud internacional: 07.04.2015 PCT/US2015/024726

(87) Fecha y número de publicación internacional: 15.10.2015 WO15157293

(96) Fecha de presentación y número de la solicitud europea: 07.04.2015 E 15720827 (3)

(97) Fecha y número de publicación de la concesión europea: 22.07.2020 EP 3130119

(54) Título: Estimación de canal de antenas múltiples de grupo iterativo ordenado disperso

(30) Prioridad:

09.04.2014 US 201414248958

Fecha de publicación y mención en BOPI de la traducción de la patente: 27.04.2021

(73) Titular/es:

ALTIOSTAR NETWORKS, INC. (100.0%) 200 Ames Pond Drive Tewksbury, MA 01876, US

(72) Inventor/es:

ANNAVAJJALA, RAMESH

(74) Agente/Representante:

ELZABURU, S.L.P

DESCRIPCIÓN

Estimación de canal de antenas múltiples de grupo iterativo ordenado disperso

Campo técnico

5

10

15

20

25

30

35

45

50

55

El tema descrito en la presente memoria se refiere a la estimación de parámetros de canal para las tecnologías de interfaz aérea basadas en multiplexación por división de frecuencia ortogonal (OFDM) y multiplexación del dominio de la frecuencia de portadora única (SC-FDMA) con una o más antenas en el transmisor y antenas múltiples en el receptor.

Antecedentes

Los estándares de comunicaciones inalámbricas tales como el Sistema Global para las Comunicaciones Móviles (GSM) de 2ª generación basado en el acceso múltiple por división de tiempo (TDMA) y/o acceso múltiple por división de frecuencia (FDMA), los sistemas de 3ª generación basados en el acceso múltiple por división de código de banda ancha (WCDMA), y los emergentes sistemas de Evolución a Largo Plazo (LTE) del Proyecto de Cooperación de 3ª Generación (3GPP) basados en la multiplexación por división de frecuencia ortogonal (OFDM) (en el enlace de bajada) y el FDMA de portadora única (en el enlace de subida), todos emplean antenas múltiples para incrementar la calidad de la recepción de la señal, y para mejorar la cobertura del sistema. Aunque los sistemas GSM usan primariamente antenas receptoras múltiples para la mejora de calidad del enlace, los sistemas de 3 G – WCDMA y de LTE usan antenas múltiples tanto en el transmisor como en el receptor.

Debido a la adición constructiva y destructiva de ondas de radio que viajan a través del aire, el canal inalámbrico entre una antena transmisora y una antena receptora se pude describir como un medio de propagación aleatorio selectivo de frecuencia y de variación de tiempo. La naturaleza selectiva de frecuencia del canal produce múltiples señales de solapamiento en el receptor, donde cada copia de la señal transmitida se atenúa por una ganancia de canal aleatorio y se retrasa por un desplazamiento de tiempo aleatorio. Se puede introducir un prefijo cíclico (CP) para limitar la interferencia entre símbolos causada por la selectividad de frecuencia del canal. Si la longitud de CP es mayor que una dispersión de retraso máxima de canal, la interferencia entre símbolos se puede evitar. Adicionalmente, un movimiento relativo entre el transmisor y el receptor puede introducir una dispersión de Doppler a la señal transmitida. Para los sistemas de OFDM, las interferencias entre portadoras se pueden evitar si la dispersión de Doppler es menor que el espaciado de subportadora.

Tradicionalmente, la estimación de canal para antenas múltiples con modulación de OFDM se puede realizar en dos pasos. En un primer paso, que usa tonos piloto, se estima un canal del dominio de la frecuencia. En un segundo paso, el canal del dominio de la frecuencia se interpola sobre los tonos piloto de interés. Se sabe que este planteamiento produce un rendimiento satisfactorio si la densidad de pilotos es alta. Con baja densidad de pilotos, este planteamiento sufre de errores de interpolación (por ejemplo, para tonos entre dos tonos de frecuencia dados) y errores de extrapolación (por ejemplo, para tonos de datos más allá de las inmediaciones de los tonos piloto).

El documento US-2006/062322-A1 describe la estimación de canal utilizando tonos piloto para obtener los valores de canal correspondientes en frecuencia, y transformarlo a los valores en el dominio del tiempo en una matriz F de exponenciales complejos con valores según las ubicaciones de los tonos, para obtener una primera estimación de respuesta de impulso de canal.

La presente invención aborda el problema de aumentar la precisión en la provisión de estimaciones de respuesta de impulso de canal.

40 Compendio

El alcance de la invención está definido por las reivindicaciones independientes adjuntas. La presente invención proporciona un método para proporcionar datos que caracterizan una respuesta de impulso de canal estimado final, como se define en la reivindicación 1.

En un aspecto, se pueden recibir los datos que caracterizan una primera señal transmitida en un sistema de multiplexación por división de frecuencia ortogonal (OFDM) por un transmisor con una o más antenas de transmisión a través de un canal inalámbrico y recibida por un receptor con una pluralidad de antenas de recepción, la primera señal que incluye una pluralidad de pulsos piloto. Se puede determinar una respuesta de impulso de canal estimado final del canal inalámbrico para cada par de antenas transmisoras y receptoras encontrando iterativamente derivaciones de retraso de una estimación de respuesta de impulso de canal intermedio y adicionando las derivaciones de retraso encontradas a un error de la estimación de respuesta de impulso de canal intermedio. Se pueden proporcionar datos que caracterizan la respuesta de impulso de canal estimado final.

Se pueden incluir una o más de las siguientes características. Por ejemplo, la una o más derivaciones de retraso significativas pueden ser entradas distintas de cero de la estimación de respuesta de impulso de canal intermedio. Puede determinarse una estimación de la respuesta de frecuencia de canal para una pluralidad de subportadoras. Se puede determinar una estimación de una longitud de una respuesta de impulso de canal del canal inalámbrico.

Se puede determinar una o más de una dispersión de retraso máxima del canal inalámbrico, una dispersión de retraso mínima del canal inalámbrico, una dispersión de retraso promedio del canal inalámbrico y un retraso de la raíz media cuadrática del canal inalámbrico para cada una de la una o más antenas de transmisión. Se puede determinar una estimación de un ancho de banda de coherencia de canal para cada una de la una o más antenas de transmisión. Se puede realizar encontrar iterativamente derivaciones de retraso significativas de la estimación de respuesta de impulso de canal intermedio y adicionar la una o más derivaciones de retraso significativas al error de la estimación de respuesta de impulso de canal intermedio según

$$\begin{split} \hat{H}_k &= \mu \left(\widetilde{H}_0 - G\widetilde{H}_{k-1}\right) + \widetilde{H}_{k-1} \\ \left[MaxVal, Idx \right] &= \max \left(\sum_{m=1}^M \left| \hat{H}_k \left(0, m \right) \right|^2, \dots, \sum_{m=1}^M \left| \hat{H}_k \left(N_{CP}, m \right) \right|^2 \right) \\ \widetilde{H}_k &= ceros \ \left(N_{CP} + 1, M \right) \\ \widetilde{H}_k \left(Idx, m \right) &= \hat{H}_k \left(Idx, m \right) \quad m = 1, 2, \dots, M \end{split} \right.$$

donde M es un número de antenas de recepción; y G, N_{iter}, N_{CP} y µ están predeterminados.

Un segundo aspecto de la invención proporciona una portadora de datos que lleva instrucciones legibles por máquina que, cuando se realizan, hacen que una o más máquinas (por ejemplo, ordenadores, etc.) realicen el método de la reivindicación 1. De manera similar, un tercer aspecto proporciona un sistema informático que incluye un procesador y una memoria que almacena instrucciones que causan que el procesador realice el método definido en la reivindicación 1. Además, los sistemas informáticos pueden incluir unidades de procesamiento especializadas adicionales que son capaces de aplicar una instrucción única a múltiples puntos de datos en paralelo. Dichas unidades incluyen pero no se limitan a las llamadas "Unidades de procesamiento de gráficos (GPU)".

Los detalles de una o más variaciones del tema descrito en la presente memoria se exponen en los dibujos anexos y la descripción a continuación. Otras características y ventajas del tema descrito en la presente memoria serán evidentes a partir de la descripción y los dibujos, y de las reivindicaciones.

20 Descripción de los dibujos

5

25

30

35

Los dibujos anexos, que se incorporan y constituyen una parte de esta especificación, muestran ciertos aspectos del tema descrito en la presente memoria y, junto con la descripción, ayudan a explicar algunos de los principios asociados con las implementaciones descritas. En los dibujos,

la FIG. 1 es un diagrama de sistema que ilustra un ejemplo de un sistema de acceso múltiple por división espacial de flujo Múltiple de Equipos de Usuario Múltiples con un receptor con una Estimación de Canal de Antenas Múltiples Iterativo Ordenado Disperso (SOI-MA-CE) ubicado en una estación base;

la FIG. 2 es un diagrama de sistema que ilustra un transmisor de estación base y un Equipo de Usuario (UE) con un receptor con la SOI-MA-CE;

la FIG. 3 es un diagrama de bloques funcional de una cadena de señal transmisora de enlace ascendente de ejemplo dentro de un UE para un flujo de datos único;

la FIG. 4 es un diagrama de sistema funcional de componentes de un receptor de ejemplo con la SOI-MA-CE;

la FIG. 5 es un diagrama de bloques funcional que ilustra un proceso de SOI-MA-CE iterativo para estimar una respuesta de impulso de canal;

la FIG. 6 describe el símbolo y la estructura de franja para el Canal Compartido de Enlace Ascendente Físico del sistema de LTE del 3GPP con modo de prefijo cíclico (CP) normal;

la FIG. 7 describe el símbolo y la estructura de franja para el Canal Compartido de Enlace Ascendente Físico del sistema de LTE del 3GPP con modo de prefijo cíclico extendido;

la FIG. 8 describe el símbolo y la estructura de franja para el Canal de Control de Enlace Ascendente Físico, Formatos 1, 1a y 1b, del sistema de LTE del 3GPP con modo de prefijo cíclico normal;

40 la FIG. 9 describe el símbolo y la estructura de franja para el Canal de Control de Enlace Ascendente Físico, Formatos 1a y 1b, del sistema de LTE del 3GPP con modo de prefijo cíclico normal, y símbolo de referencia sonoro;

- la FIG. 10 describe el símbolo y la estructura de franja para el Canal de Control de Enlace Ascendente Físico, Formatos 1, 1a y 1b, del sistema de LTE del 3GPP con modo de prefijo cíclico extendido;
- la FIG. 11 describe el símbolo y la estructura de franja para el Canal de Control de Enlace Ascendente Físico, Formatos 2, 2a y 2b, del sistema de LTE del 3GPP con modo de prefijo cíclico normal;
- 5 la FIG. 12 describe el símbolo y la estructura de la franja para el Canal de Control de Enlace Ascendente Físico, Formato 2, del sistema de LTE del 3GPP con modo de prefijo cíclico extendido;
 - la FIG. 13 describe el símbolo y la estructura de franja para el Canal Compartido de Enlace Ascendente Físico del sistema de LTE del 3GPP con modo de prefijo cíclico normal, y símbolo de referencia sonoro;
- la FIG. 14 describe el símbolo y la estructura de franja para el Canal Compartido de Enlace Ascendente Físico del sistema de LTE del 3GPP con modo de prefijo cíclico extendido, y símbolo de referencia sonoro;
 - la FIG. 15 describe las ubicaciones de símbolo de referencia para el prefijo cíclico normal con un puerto de antena para el enlace descendente del sistema de LTE del 3GPP; y
 - la FIG. 16 es un diagrama de sistema que ilustra una implementación de ejemplo de un sistema informático.

Los símbolos de referencia similares en los diversos dibujos indican elementos similares.

15 Descripción detallada

20

40

45

50

55

Se describe un esquema de estimación de canal de antenas múltiples de grupo iterativo ordenado disperso (SOI-MA-CE), que se puede utilizar para estimar las características de canal (por ejemplo, una respuesta de canal) entre un transmisor con una o más antenas y un receptor equipado con antenas receptoras múltiples. La SOI-MA-CE puede estimar iterativamente las características de canal, por ejemplo, encontrando iterativamente derivaciones de retraso significativas (por ejemplo, distintas de cero) de una estimación de canal y adicionando las derivaciones de retraso significativas a una medida de error de la estimación de canal para formar una estimación de canal ordenado disperso. El esquema de SOI-MA-CE puede procesar iterativamente la estimación de canal ordenado disperso encontrando derivaciones de retraso significativas hasta que hayan ocurrido un número predeterminado de iteraciones o se satisfaga otro criterio de parada.

La SOI-MA-CE se puede implementar en un número de sistemas que incluyen en una estación base o en un equipo de usuario (UE). Por ejemplo, la FIG. 1 es un diagrama de sistema que ilustra un sistema de acceso múltiple por división espacial (SDMA) de flujo múltiple de usuarios múltiples de ejemplo 100 (o MU-MIMO) con un receptor con la SOI-MA-CE 130 ubicado en una estación base 120. El sistema 100 incluye múltiples UE (105₁, 105₂, ..., 105_k), cada una que tiene antenas de transmisión múltiples (110_{1,1}, 110_{1,2}, ..., 110_{1,v}), que comunican con la estación base 120 que tiene antenas de recepción múltiples (125₁, 125₂, ..., 125_k) a través del canal inalámbrico 140 (también denotado como H(n)). Mientras que la FIG. 1 ilustra que el número de antenas en cada UE 105 y el número de antenas en la estación base 120 son iguales, el número de antenas en el UE 105 y/o la estación base 120 puede variar. En algunas implementaciones de ejemplo, el número de flujos por UE no excede el número de antenas de transmisión en ese UE, y el número total de flujos (sumado a través de todos los UE) no excede el número de antenas de recepción en la estación base.

Como segundo ejemplo, la FIG. 2 es un diagrama de sistema que ilustra un transmisor de estación base 120 y un UE 105 con un receptor con la SOI-MA-CE 130. Como se describe en la presente memoria, el receptor con la SOI-MA-CE 130 puede operar tanto en el enlace ascendente como en el descendente.

La FIG. 3 es un diagrama de bloques funcional de una cadena de señal transmisora de enlace ascendente de ejemplo 300 dentro de un UE 105 para un flujo de datos único (por ejemplo, un flujo de datos único del sistema configurado como se muestra en la FIG. 1). Ún flujo de bits de información 305 se puede pasar a través de un bloque codificador 310. El flujo de bits codificados en la salida del codificador se puede aleatorizar en 315, y la secuencia aleatorizada se puede correlacionar por modulación en 320 usando una constelación tal como BPSK, QPSK o cualquier constelación de orden superior. Para mantener una relación de potencia de pico a promedio baja, los símbolos de modulación se pueden precodificar con la DFT en 325. Los símbolos de valor complejo precodificados se pueden correlacionar con un conjunto de elementos de recursos (RE) en 330. Un RE puede ser un tono de frecuencia asociado con un símbolo de OFDM (cuando se aplica la precodificación de la DFT, el símbolo también puede ser referido como un símbolo de SC-FDMA). Por separado, se puede generar una secuencia piloto en 335 utilizando los parámetros de secuencia piloto 340. Los símbolos piloto de la secuencia piloto generada se pueden multiplexar con símbolos de modulación en el Correlacionador de Recursos 330 antes de aplicar una FFT inversa (IFFT) en 345 para convertir los símbolos del dominio de la frecuencia en un flujo de símbolos del dominio del tiempo 355. Para minimizar la interferencia entre símbolos (ISI) causada por la selectividad de frecuencia de canal, se puede adicionar un prefijo cíclico al símbolo de OFDM / SC-FDMA en 350. La longitud del CP puede ser mayor que el retraso de canal esperado máximo para reducir o eliminar la ISI completamente. El flujo de símbolos del dominio del tiempo 355 se puede procesar y transmitir además por el canal inalámbrico (H(n)) 140 a la estación base 120.

La FIG. 4 es un diagrama de sistema funcional 400 de componentes de un receptor de ejemplo con la SOI-MA-CE 130 (por ejemplo, en un sistema configurado como se muestra en la FIG. 1) para el procesamiento de capa física inicial que incluye la estimación de canal y la ecualización de canal. Una señal transmitida, que ha viajado a través del canal inalámbrico 140 es recibida por una o más antenas de recepción (125₁, ..., 125_K).

5 Con una antena receptora única 125₁, el canal de variación de tiempo y selectivo de frecuencia entre el transmisor y el receptor se puede describir como

$$h(t,\tau) = \sum_{i=1}^{L(t)} h_i(t) \delta(\tau - \tau_i(t))$$

donde la variable t corresponde a variaciones de tiempo, la variable t corresponde al dominio del retraso, y el retraso real se denota por t(t). Los retrasos varían con el tiempo, por lo tanto t1 es una función de t2. El número de rutas, t(t), y las ganancias del canal, t1, t2, también son variables en el tiempo. La coherencia de canal en el dominio del tiempo se puede definir como la duración de tiempo durante el que los retrasos t2, t3, el número de trayectos t4, y las ganancias del canal t1, no cambian con el tiempo. Si t2 denota la coherencia del canal, entonces para todo t3, t4.

10

15

30

$$h(\tau) = \sum_{t=1}^{L} h_t \delta(\tau - \tau_t)$$

Asumiendo que el muestreo de la señal recibida continua es a una tasa de $1/T_S$, entonces la respuesta de impulso espaciada de muestras se puede dar por

$$h(\tau) = \sum_{n=0}^{N} h(n) \delta(\tau - nT_s)$$

donde N es el número de muestras, y h(n) ahora es la muestra de orden n de la respuesta de impulso con un retraso de nT_S . Sin embargo, ya que la longitud de canal no puede ser más que la longitud del prefijo cíclico, N_{CP} , hay efectivamente hasta N_{CP} muestras distintas de cero del canal h(n).

En el receptor de ejemplo con la SOI-MA-CE 130, para cada antena receptora 125_i (donde *i* = 1, 2, ..., K), después de realizar el procesamiento de conversión descendente, el control de ganancia automático (AGC) se puede realizar en 405_i, la eliminación del CP se puede realizar en 410_i dejando los símbolos de OFDM o SC-FDMA, que se pueden procesar usando una FFT en 415_i en el dominio de la frecuencia. El efecto de la eliminación del CP 410_i, y la FFT 415_i es que la convolución lineal, en el dominio del tiempo, de la señal transmitida con la respuesta de canal se convierte en una multiplicación del dominio de la frecuencia de la señal transmitida con la respuesta de canal.

Los símbolos piloto, que se han multiplexado previamente con símbolos de modulación en el Correlacionador de Recursos 330, como se muestra en la FIG. 3, se pueden demultiplexar de los datos del dominio de la frecuencia en 420*i*. Los pulsos piloto y los datos demultiplexados se pueden proporcionar para la estimación de canal en 425_i, que estimará la respuesta de canal 140. Una vez que la estimación de canal en 425_i está completa, se puede realizar la ecualización de canal para cada flujo de datos de recepción en 430.

Con respecto a la estimación de canal en 425_i , la versión del dominio de la frecuencia de la respuesta de impulso espaciada de muestra se puede denotar por H(f), y se puede dar por

$$H(f) = \sum_{n=0}^{N_{CP}} h(n) e^{-j2\pi n f T_S}$$

Con los símbolos piloto insertados en los tonos de frecuencia f_1 , f_2 , f_P , donde P es el número de tonos piloto, la señal del dominio de la frecuencia recibida se puede dar por

$$R(f_p) = S_p H(f_p) + W_p,$$
 $p = 1, 2, \dots, P$

donde S_p , el símbolo piloto de orden p, y W_p , es el ruido del dominio de la frecuencia añadido al símbolo piloto de orden p.

La estimación de canal de mínimos cuadrados del dominio de la frecuencia (FDLSCE) en el símbolo piloto de orden p puede se puede dar por

$$Y(f_p) = \frac{R(f_p)}{S_p} = H(f_P) + V_p, \qquad p = 1, 2, \dots, P$$

 $V_p = \frac{W_p}{S_p}.$

donde

5

15

20

25

30

Para mayor comodidad, la FDLSCE se puede escribir de forma compacta en forma de vector matricial como

$$Y = \begin{bmatrix} Y(f_1) \\ Y(f_2) \\ \vdots \\ Y(f_P) \end{bmatrix} = \begin{bmatrix} 1 & e^{-j2\pi f_1 T_S} & \cdots & e^{-j2\pi f_1 N_{CP} T_S} \\ 1 & e^{-j2\pi f_2 T_S} & \cdots & e^{-j2\pi f_2 N_{CP} T_S} \end{bmatrix} \begin{bmatrix} h(0) \\ h(1) \\ \vdots \\ 1 & e^{-j2\pi f_P T_S} & \cdots & e^{-j2\pi f_P N_{CP} T_S} \end{bmatrix} \begin{bmatrix} h(0) \\ h(1) \\ \vdots \\ h(N_{CP}) \end{bmatrix} + \begin{bmatrix} V_1 \\ V_2 \\ \vdots \\ V_P \end{bmatrix}$$

$$= Fh + V$$

donde F es la matriz de exponenciales complejos, h es el vector de respuesta de impulso de canal desconocido, y V es un vector de ruido. Dado el número de tonos piloto P, las ubicaciones de los tonos piloto f_1 , f_2 , ..., f_P , la tasa de muestreo $1/T_S$, y la longitud de prefijo cíclico, en algunas implementaciones, la matriz F se puede precalcular y almacenar.

La FIG. 5 es un diagrama de bloques funcional que ilustra un proceso iterativo de SOI-MA-CE 500 para estimar la respuesta de canal 140 (H(n)). Más específicamente, en esta implementación de ejemplo, la estimación es del canal del dominio del tiempo denotado por \hat{h}_{Niter} . La inicialización del procesamiento puede ocurrir en 505. Una estimación de canal inicial \hat{h}_0 se puede proporcionar en 505 y se puede calcular como

$$\widetilde{h}_0 = F^{\mathit{Herm}} Y$$

donde *Herm* es el operador Hermitiano (es decir, conjugar primero las entradas de la matriz y entonces la trasposición de la matriz). Además, se puede proporcionar un error inicial ε en 505 y se puede calcular como

$$\varepsilon = \tilde{h}_0 - G\tilde{h}_0$$

donde G se puede calcular como $G = F^{Herm} F$.

En 510, se puede calcular una estimación de canal intermedio \hat{h}_k adicionando la estimación de canal calculada previamente \hat{h}_{k-1} al error ϵ . El error ϵ se puede escalar por un factor μ . En algunas implementaciones, \hat{h}_k se puede calcular según

$$\hat{h}_k = \mu \varepsilon + \tilde{h}_{k-1} = \mu (\tilde{h}_0 - G\tilde{h}_{k-1}) + \tilde{h}_{k-1}$$

Donde μ no es negativo y se puede obtener de simulaciones de nivel de enlace o de nivel de sistema. Además, K se puede inicializar a 1.

En 515, las derivaciones de retraso significativas se pueden determinar de la \hat{h}_k . Las derivaciones de retraso pueden ser significativas cuando son distintas de cero, o cuando están por encima de un umbral predeterminado. Por

ejemplo, encontrar derivaciones de retraso significativas se puede realizar encontrando las entradas distintas de cero de $(|\hat{h}_{\kappa}(0)|, ..., |\hat{h}_{\kappa}(N_{CP})|)$. Las derivaciones de retraso significativas pueden formar entradas distintas de cero en un vector disperso que describe la estimación de canal \hat{h}_{κ} .

En 520, la variable K se puede incrementar (por ejemplo, k = k + 1) y en 525 se puede determinar si se han completado las iteraciones de N_{iter} . N_{iter} puede ser un número predeterminado o predefinido de iteraciones para procesar la estimación de canal ordenado disperso \hat{h}_k .

Si el procesamiento se continua (por ejemplo, no se han completado N_{iter} iteraciones), entonces en 530, el error ε entre la estimación inicial \hat{h}_{θ} y la estimación más reciente \hat{h}_{k-1} se puede calcular según

$$\varepsilon = \tilde{h}_0 - G\tilde{h}_{k-1}$$

- El proceso puede iterar (por ejemplo, a través de 510, 515, 520, 525 y 530) hasta que se ha completado un número de iteraciones predeterminado (por ejemplo, N_{iter}) o hasta que se alcance otro criterio de parada. Otro criterio de parada puede incluir, por ejemplo, cuando \hat{h}_k incluye un número predeterminado de derivaciones de retraso distintas de cero.
- Una vez que se completa la iteración, se puede usar una estimación de respuesta de canal final (denotada por \hat{h}_{Niter}), en 535, para calcular la dispersión de retraso de canal y el ancho de banda de coherencia de canal. Las dispersiones de retraso máximas y mínimas se pueden determinar por max (I_1 , I_2 , ..., I_Q), y min (I_1 , I_2 , ..., I_Q), respectivamente, donde las ubicaciones de entrada distintas de cero en \hat{h}_{Niter} se denotan mediante (I_1 , I_2 , ..., I_Q), y donde Q es el número de derivaciones distintas de cero. La dispersión de retraso promedio se puede dar por

$$D_{\text{Promedio}} = \frac{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{\mathcal{Q}}\left|\widetilde{h}_{N_{iter}}^{(c)}\left(I_{k}\right)\right|^{2}I_{k}}{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{\mathcal{Q}}\left|\widetilde{h}_{N_{iter}}^{(c)}\left(I_{k}\right)\right|^{2}}$$

20 donde c es el índice de estimación de canal dentro de la ventana de coherencia de N_C símbolos.

La dispersión de retraso de Raíz Media Cuadrática (RMS) se puede dar por

$$D_{RMS} = \sqrt{rac{\displaystyle\sum_{c=1}^{N_C} \displaystyle\sum_{k=1}^{\mathcal{Q}} \left| \widetilde{h}_{N_{iter}}^{(c)} \left(I_k
ight)^2 I_k^2}{\displaystyle\sum_{c=1}^{N_C} \displaystyle\sum_{k=1}^{\mathcal{Q}} \left| \widetilde{h}_{N_{iter}}^{(c)} \left(I_k
ight)^2} - \left(D_{\scriptscriptstyle ext{ iny Promedio}}
ight)^2}} - \left(D_{\scriptscriptstyle ext{ iny Promedio}}
ight)^2}$$

La estimación de canal del dominio de la frecuencia en un tono de frecuencia dado se puede obtener como

$$\widetilde{H}(f) = \sum_{k=1}^{Q} \widetilde{h}_{N_{iter}}(I_k) e^{-j2\pi I_k f T_S}$$

La coherencia de canal es inversamente proporcional a la dispersión de retraso de canal. Una medida de ancho de banda de coherencia típica, basada en la dispersión de retraso de RMS, con una correlación del 90% en el dominio de la frecuencia se puede dar por

$$W_{coherencia} = \frac{1}{50D_{RMS}}$$

5 Con una correlación del 50% en el dominio de la frecuencia, el ancho de banda de coherencia se da por

$$W_{\text{coherencia}} = \frac{1}{5D_{\text{PMS}}}$$

Lo que viene a continuación es un algoritmo para una implementación de ejemplo de un receptor con la SOI-MA-CE 130.

1. Obtener la estimación de canal inicial como $\hat{h}_0 = F^{Herm} Y$

10

15

2. Realizar los siguientes cálculos para cada una de las iteraciones de Niter

$$\begin{split} \hat{h}_k &= \mu \left(\widetilde{h}_0 - G \widetilde{h}_{k-1} \right) + \widetilde{h}_{k-1} \\ \left[MaxVal, Idx \right] &= \max \left(\left| \hat{h}_k \left(0 \right) \right|, \dots, \left| \hat{h}_k \left(N_{CP} \right) \right| \right) \\ \widetilde{h}_k &= \operatorname{ceros} \left(N_{CP} + 1, 1 \right) \\ \widetilde{h}_k \left(Idx \right) &= MaxVal \end{split} \right. \quad k = 1, 2, \dots, N_{tter}$$

- 3. La estimación final del canal del dominio del tiempo se da por \hat{h}_{Niter} . El número de posiciones distintas de cero en el vector anterior es la longitud de la respuesta de canal en el tiempo, y las ubicaciones de los valores distintos de cero son los retrasos de derivación espaciados de muestra.
- 4. Calcular la dispersión de retraso máxima, mínima, promedio y de RMS y el ancho de banda de coherencia de canal.

Lo que viene a continuación extiende el esquema de SOI-MA-CE descrito anteriormente a antenas receptoras múltiples.

Con *M* antenas receptoras, el canal del dominio del tiempo espaciado de muestra desde las antenas transmisoras a la antena receptora de orden *m* se da por

$$h(\tau,m) = \sum_{n=0}^{N_{CP}} h(n,m) \delta(\tau - nT_S)$$

Y la FDLSCE en la antena receptora de orden *m* se puede describir como

$$Y(m) = \begin{bmatrix} Y(f_{1}, m) \\ Y(f_{2}, m) \\ \vdots \\ Y(f_{P}, m) \end{bmatrix} = \begin{bmatrix} 1 & e^{-j2\pi f_{1}T_{S}} & \cdots & e^{-j2\pi f_{1}N_{CP}T_{S}} \\ 1 & e^{-j2\pi f_{2}T_{S}} & \cdots & e^{-j2\pi f_{2}N_{CP}T_{S}} \end{bmatrix} \begin{bmatrix} h(0, m) \\ h(1, m) \\ \vdots \\ \vdots \\ h(N_{CP}, m) \end{bmatrix} + \begin{bmatrix} V_{1}(m) \\ V_{2}(m) \\ \vdots \\ V_{P}(m) \end{bmatrix}$$
$$= Fh(m) + V(m)$$

Tras apilar Y(1), Y(2), ..., Y(M) en columnas para todas las antenas receptoras, Y puede describirse como

$$Y = [Y(1) \quad Y(2) \quad \cdots \quad Y(M)]$$

= $F[h(1) \quad h(2) \quad \cdots \quad h(M)] + [V(1) \quad V(2) \quad \cdots \quad V(M)]$
= $FH + V$

Lo que viene a continuación es un algoritmo para una implementación de ejemplo de un receptor con la SOI-MA-CE 130 que tiene antenas receptoras múltiples.

- 1. Obtener la estimación de canal inicial como $\tilde{H}_0 = F^{Herm} Y$
- 2. Realizar los siguientes cálculos para cada una de las Niter iteraciones

$$\begin{split} \hat{H}_k &= \mu \left(\widetilde{H}_0 - G\widetilde{H}_{k-1}\right) + \widetilde{H}_{k-1} \\ \left[MaxVal, Idx\right] &= \max \left(\sum_{m=1}^M \left|\hat{H}_k\left(0,m\right)\right|^2, \dots, \sum_{m=1}^M \left|\hat{H}_k\left(N_{CP},m\right)\right|^2\right) \\ \widetilde{H}_k &= \operatorname{ceros}\left(N_{CP} + 1, M\right) \\ \widetilde{H}_k\left(Idx, m\right) &= \hat{H}_k\left(Idx, m\right) \quad m = 1, 2, \dots, M \end{split} \right\} \quad k = 1, 2, \dots, N_{her}$$

- La estimación final del canal del dominio del tiempo se da por Ĥ_{Niter}. El número de posiciones distintas de cero en
 el vector anterior es la longitud de la respuesta de canal en el tiempo, y las ubicaciones de los valores distintos de cero son los retrasos de derivación espaciados de muestras.
 - 4. Calcular la dispersión de retraso máximo, mínimo, promedio y de RMS y el ancho de banda de coherencia de canal.
- La dispersión de retraso y el ancho de banda de coherencia de canal para antenas de recepción múltiples se pueden calcular como sigue a continuación. Las dispersiones de retraso máximas y mínimas para la antena de recepción m se pueden determinar por $D_{max,m} = \max (I_{1,m}, I_{2,m},..., I_{Q,m})$ y $D_{min,m} = \min (I_{1,m}, I_{2,m},..., I_{Q,m})$, respectivamente, donde la ubicación de las entradas distintas de cero en \tilde{H}_{Niter} (:,m) se denotan por $(I_{1,m}, I_{2,m},..., I_{Q,m})$, y donde Q_m es el número de derivaciones distintas de cero y es una función del índice de antena de receptor. La dispersión de retraso promedio se puede dar por

$$D_{\text{Promedio,m}} = \frac{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{Q_{m}}\left|\widetilde{H}_{N_{lter}}^{(c)}\left(\boldsymbol{I}_{k,m},\boldsymbol{m}\right)^{2}\boldsymbol{I}_{k,m}\right|}{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{Q_{m}}\left|\widetilde{H}_{N_{lter}}^{(c)}\left(\boldsymbol{I}_{k,m},\boldsymbol{m}\right)^{2}\right|}$$

5

donde c es el índice de estimación de canal dentro de la ventana de coherencia de N_C símbolos.

La dispersión de retraso de Raíz Media Cuadrática (RMS) se puede dar por

15

35

$$D_{\mathit{RMS},m} = \sqrt{\frac{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{Q_{\mathit{m}}}\left|\widetilde{H}_{N_{\mathit{iter}}}^{(c)}\left(I_{k,m},m\right)^{2}I_{k,m}^{2}}{\sum\limits_{c=1}^{N_{C}}\sum\limits_{k=1}^{Q_{\mathit{m}}}\left|\widetilde{H}_{N_{\mathit{iter}}}^{(c)}\left(I_{k,m},m\right)^{2}}-\left(D_{\mathit{Primedio},m}\right)^{2}}\right|}$$

Las estadísticas de retraso agregadas a través de todas las antenas receptoras se pueden determinar usando la potencia de canal total a través de las antenas receptoras. La estimación de canal del dominio de la frecuencia en un tono de frecuencia dado, y en una antena receptora dada, se puede obtener como

$$\widetilde{H}(f,m) = \sum_{k=1}^{Q_m} \widetilde{H}_{N_{ther}}(I_{k,m},m) e^{-j2\pi I_{k,m}fT_S}$$

La coherencia de canal es inversamente proporcional a la dispersión de retraso de canal. Una medida de ancho de banda de coherencia típica, basada en la dispersión de retraso de RMS, con una correlación del 90% en el dominio de la frecuencia se puede dar por

$$W_{coherencia} = \begin{cases} \frac{1}{50D_{RMS,m}} & \text{Especifica para la antena } m \\ \frac{1}{50D_{RMS}} & \text{A través de las antenas} \end{cases}$$

El tema descrito en la presente memoria proporciona muchas ventajas. Por ejemplo, el tema actual no requiere estadísticas de canal y, de hecho estima las estadísticas de canal (como la dispersión de retraso, el número de derivaciones) junto con la estimación de tanto el canal del dominio del tiempo como del dominio de la frecuencia. Los esquemas de estimación de canal tradicionales a menudo emplean tanto el filtrado en el dominio del tiempo como de frecuencia para suavizar las variaciones de canal a lo largo del tiempo y la frecuencia. Sin embargo, diseñar filtros del dominio del tiempo y de frecuencia óptimos requiere el conocimiento de las estadísticas de segundo orden de canal.

- Además, el tema actual puede no requerir ni interpolación ni extrapolación, mejorando por ello la calidad del canal de estimación. La implementación de algoritmos de estimación de canal tradicionales puede involucrar, junto con la estimación de canal de mínimos cuadrados del dominio de la frecuencia, interpolación y extrapolación. Tanto los planteamientos de interpolación como de extrapolación introducen ruido adicional, que reduce la calidad de reconstrucción de la estimación de canal.
- Además, el tema actual puede requerir muy pocas muestras de señales del dominio de la frecuencia relativo a las técnicas de estimación de canal tradicionales. Una vez que se estiman las derivaciones de canal del dominio del tiempo, el tema actual puede permitir la flexibilidad de estimar la respuesta de canal sobre un subconjunto seleccionado de tonos de frecuencia disponibles, que pueden aplicar a la asignación de recursos en el dominio de la frecuencia en los sistemas de OFDMA / SC-FDMA de usuarios múltiples. Con usuarios múltiples que intentan acceder al mismo conjunto de recursos de frecuencia, el tema actual puede primero estimar el canal del dominio de la frecuencia sobre los tonos en una asignación dada para todos los usuarios que compiten por esa asignación. El usuario que tiene la mejor calidad de canal (por ejemplo, estimando la potencia de canal) se le puede dar acceso a esa asignación.
 - Como otra ventaja de ejemplo no limitante, el tema actual puede proporcionar una estimación del ancho de banda de coherencia de canal. Ya que que el ancho de banda de coherencia de canal es una medida de la selectividad de canal en el dominio de la frecuencia, el conocimiento del ancho de banda de coherencia de canal puede habilitar a

un planificador (o unidad de asignación de recursos) para hacer asignaciones que son diversidad en el dominio de la frecuencia. Las asignaciones de recursos de diversidad de frecuencia proporcionan ganancias de planificación selectiva de frecuencia de usuarios múltiples.

5

10

15

20

25

30

35

40

45

50

55

60

A modo de ilustración y como un ejemplo de configuraciones de pulso piloto, el canal de datos de LTE (PUSCH) tiene un símbolo de referencia de demodulación (DMRS) único dentro de una franja de siete símbolos para el CP normal (o seis símbolos para el CP extendido), como se muestra en las FIG. 6 y 7. Si el ancho de banda de canal es 20 MHz, y si el tamaño de asignación de PUSCH es un bloque de recursos (RB), que corresponde a 12 subportadoras consecutivas en el DRMS, entonces la tarea de estimación de canal es obtener la estimación de canal en los 1200 tonos de datos útiles (en la LTE con un ancho de banda de canal de 20 MHz, el número máximo de bloques de recursos es 100 o el número máximo de tonos de datos es 1200 subportadoras), que es una tarea difícil con un tamaño de asignación de un RB. Como un segundo ejemplo, el símbolo y la estructura de franja para diversos formatos de canal de control de enlace ascendente (PUCCH) se representan en las FIG. 8 a 12. Aquí, las asignaciones de PUCCH se hacen hacia los bordes de las asignaciones de RB, y la estimación del canal del dominio de la frecuencia general utilizando planteamientos tradicionales puede ser propensa a errores de extrapolación. De manera similar, en la FIG. 15 se detalla la estructura de señal de referencia de enlace descendente para el CP normal con un puerto de antena. Aquí, en cada franja de siete símbolos de OFDM, solo hay cuatro señales de referencia disponibles para la estimación de canal. La estimación del canal en 12 subportadoras a través de siete símbolos de OFDM usando cuatro símbolos de referencia puede ser una tarea difícil con los algoritmos de estimación de canal convencionales ya que incurren tanto en errores de interpolación como de extrapolación, junto con errores debidos a la variación de canal a través de 12 subportadoras sobre siete símbolos de OFDM.

En algunas implementaciones, el tema actual se puede configurar para implementarse en un sistema 1600, como se muestra en la FIG. 16. El sistema 1600 puede incluir uno o más de un procesador 1610, una memoria 1620, un dispositivo de almacenamiento 1630, y un dispositivo de entrada / salida 1640. Cada uno de los componentes 1610, 1620, 1630 y 1640 se puede interconectar usando un bus de sistema. 1650. El procesador 1610 se puede configurar para procesar instrucciones para su ejecución dentro del sistema 600. En algunas implementaciones, el procesador 1610 puede ser un procesador de un subproceso único. En implementaciones alternativas, el procesador 1610 puede ser un procesador multiproceso. El procesador 1610 se puede configurar además para procesar instrucciones almacenadas en la memoria 1620 o en el dispositivo de almacenamiento 1630, incluyendo recibir o enviar información a través del dispositivo de entrada / salida 1640. La memoria 1620 puede almacenar información dentro del sistema 1600. En algunas implementaciones, la memoria 1620 puede ser un medio legible por ordenador. En implementaciones alternativas, la memoria 1620 puede ser una unidad de memoria volátil. Aún en algunas implementaciones, la memoria 1620 puede ser una unidad de memoria no volátil. El dispositivo de almacenamiento 1630 puede ser capaz de proporcionar almacenamiento masivo para el sistema 1600. En algunas implementaciones, el dispositivo de almacenamiento 1630 puede ser un medio legible por ordenador. En implementaciones alternativas, el dispositivo de almacenamiento 1630 puede ser un dispositivo de disquete, un dispositivo de disco duro, un dispositivo de disco óptico, un dispositivo de cinta, una memoria de estado sólido no volátil o cualquier otro tipo de dispositivo de almacenamiento. El dispositivo de entrada / salida 1640 se puede configurar para proporcionar operaciones de entrada / salida para el sistema 1600. En algunas implementaciones, el dispositivo de entrada / salida 1640 puede incluir un teclado y/o un dispositivo señalador. En implementaciones alternativas, el dispositivo de entrada / salida 1640 puede incluir una unidad de visualización para visualizar interfaces gráficas de usuario.

Los sistemas y métodos descritos en la presente memoria se pueden llevar a cabo de diversas formas que incluyen, por ejemplo, un procesador de datos, tal como un ordenador que también incluye una base de datos, circuitería electrónica digital, microprograma, software o combinaciones de ellos. Además, las características mencionadas anteriormente y otros aspectos y principios de las presentes implementaciones descritas se pueden implementar en diversos entornos. Tales entornos y aplicaciones relacionadas se pueden construir especialmente para realizar los diversos procesos y operaciones según las implementaciones descritas o pueden incluir un ordenador de propósito general o una plataforma informática activada selectivamente o reconfigurada por código para proporcionar la funcionalidad necesaria. Los procesos descritos en la presente memoria no están intrínsecamente relacionados con ningún ordenador, red, arquitectura, entorno, u otro aparato en particular, y se pueden implementar por una combinación adecuada de hardware, software y/o microprograma. Por ejemplo, se pueden usar diversas máquinas de propósito general con programas escritos según las enseñanzas de las implementaciones descritas, o puede ser más conveniente construir un aparato o sistema especializado para realizar los métodos y técnicas requeridos.

Los sistemas y métodos descritos en la presente memoria se pueden implementar como un producto de programa informático, es decir, un programa informático incorporado tangiblemente en un portador de información, por ejemplo, en un dispositivo de almacenamiento legible por máquina o en una señal propagada, para su ejecución por o para controlar la operación de, un aparato de procesamiento de datos, por ejemplo, un procesador programable, un ordenador, o múltiples ordenadores. Un programa informático se puede escribir en cualquier forma de lenguaje de programación, que incluye los lenguajes compilados o interpretados, y se puede implantar en cualquier forma, que incluye como un programa independiente o como un módulo, componente, subrutina, u otra unidad adecuada para su uso en un entorno informático. Un programa informático se puede implantar para ejecutarse en un ordenador o en múltiples ordenadores en un sitio o distribuirse a través de múltiples sitios e interconectarse por una red de comunicación.

Como se usa en la presente memoria, el término "usuario" puede referirse a cualquier entidad incluida una persona o un ordenador.

Aunque los números ordinales tales como primero, segundo y similares pueden, en algunas situaciones, relacionarse con un orden; tal como se usan en este documento los números ordinales no implican necesariamente un orden. Por ejemplo, los números ordinales se pueden usar simplemente para distinguir un elemento de otro. Por ejemplo, para distinguir un primer evento de un segundo evento, pero no implica necesariamente ningún orden cronológico o un sistema de referencia fijo (de forma que un primer evento en un párrafo de la descripción puede ser diferente de un primer evento en otro párrafo de la descripción).

5

15

20

25

30

35

40

45

50

55

La descripción anteriormente mencionada tiene intención de ilustrar pero no limitar el alcance de la invención, que está definida por el alcance de las reivindicaciones adjuntas. Otras implementaciones están dentro del alcance de las siguientes reivindicaciones.

Estos programas informáticos, que también pueden ser referidos como programas, software, aplicaciones de software, aplicaciones, componentes, o código, incluyen instrucciones de máquina para un procesador programable, y se pueden implementar en un procedimiento de alto nivel y/o en un lenguaje de programación orientado a objetos, y/o en lenguaje ensamblador/máquina. Como se usa en la presente memoria, el término "medio legible por máquina" se refiere a cualquier producto, aparato y/o dispositivo de programa informático, tal como por ejemplo discos magnéticos, discos ópticos, memoria y Dispositivos Lógicos Programables (PLD), usados para proporcionar instrucciones de máquina. y/o datos a un procesador programable, incluyendo un medio legible por máquina que recibe instrucciones de máquina como una señal legible por máquina. El término "señal legible por máquina" se refiere a cualquier señal usada para proporcionar instrucciones de máquina y/o datos a un procesador programable. El medio legible por máquina puede almacenar tales instrucciones de máquina de forma no transitoria, tal como por ejemplo lo haría una memoria de estado sólido no transitoria o un disco duro magnético o cualquier medio de almacenamiento equivalente. El medio legible por máquina puede almacenar alternativa o adicionalmente tales instrucciones de máquina de una manera transitoria, tal como por ejemplo lo haría una caché de procesador u otra memoria de acceso aleatorio asociada con uno o más núcleos de procesador físicos.

Para proporcionar la interacción con un usuario, el tema descrito en la presente memoria se puede implementar en un ordenador que tenga un dispositivo de visualización, tal como por ejemplo un tubo de rayos catódicos (CRT) o un monitor de pantalla de cristal líquido (LCD) para que visualice información el usuario y un teclado y un dispositivo señalador, tal como por ejemplo un ratón o una bola de seguimiento, por los que el usuario puede proporcionar entradas al ordenador. También se pueden usar otros tipos de dispositivos para proporcionar la interacción con un usuario. Por ejemplo, el feedback proporcionado al usuario puede ser cualquier forma de feedback sensorial, tal como por ejemplo feedback visual, feedback auditivo o feedback táctil; y la entrada del usuario se puede recibir de cualquier forma, que incluye, pero sin limitarse a, entrada acústica, de voz o táctil.

El tema descrito en la presente memoria se puede implementar en un sistema informático que incluye un componente de parte trasera, tal como por ejemplo uno o más servidores de datos, o que incluye un componente de soporte intermedio, tal como por ejemplo uno o más servidores de aplicaciones, o que incluye un componente de parte delantera, tal como por ejemplo uno o más ordenadores cliente que tienen una interfaz gráfica de usuario o un navegador Web a través del que un usuario puede interactuar con una implementación del tema descrito en la presente memoria, o cualquier combinación de tales componentes de parte trasera, soporte intermedio o parte delantera. Los componentes del sistema pueden estar interconectados por cualquier forma o medio de comunicación de datos digitales, tal como por ejemplo una red de comunicación. Los ejemplos de redes de comunicación incluyen, pero no se limitan a, una red de área local ("LAN"), una red de área amplia ("WAN") e Internet.

El sistema informático puede incluir clientes y servidores. Un cliente y un servidor son generalmente, pero no exclusivamente, remotos entre sí y típicamente interactúan a través de una red de comunicación. La relación de cliente y servidor surge en virtud de programas informáticos que se ejecutan en los respectivos ordenadores y que tienen una relación de cliente-servidor entre sí.

Las implementaciones expuestas en la descripción anteriormente mencionada no representan todas las implementaciones consistentes con el tema descrito en la presente memoria. En cambio, son simplemente algunos ejemplos consistentes con aspectos relacionados con el tema descrito. Aunque anteriormente se han descrito en detalle algunas variaciones, son posibles otras modificaciones o adiciones. En particular, se pueden proporcionar características y/o variaciones adicionales además de las expuestas en la presente memoria. Por ejemplo, las implementaciones descritas anteriormente se pueden dirigir a diversas combinaciones y subcombinaciones de las características descritas y/o combinaciones y subcombinaciones de varias características adicionales descritas anteriormente. Además, los flujos lógicos representados en las figuras anexas y/o descritos en la presente memoria no requieren necesariamente el orden particular mostrado, o el orden secuencial, para obtener los resultados deseables. Otras implementaciones pueden estar dentro del alcance de las siguientes reivindicaciones.

REIVINDICACIONES

1. Un método implementado por procesador para proporcionar una respuesta de impulso de canal estimado final, implementable por uno o más procesadores de datos que forman parte de al menos un sistema informático, el método que comprende:

recibir, por al menos un procesador de datos (130), una primera señal transmitida en un sistema de multiplexación por división de frecuencia ortogonal OFDM por un transmisor (105) con una o más antenas de transmisión (110) a través de un canal inalámbrico (140) y recibida por un receptor (120) con una pluralidad de antenas de recepción (125), la primera señal que comprende una pluralidad de pulsos piloto;

el método caracterizado por

5

10

15

20

25

30

determinar, usando al menos un procesador de datos (130) y la primera señal, una respuesta de impulso de canal del dominio del tiempo estimado final del canal inalámbrico para cada par de antenas transmisoras y receptoras por:

calcular una estimación de canal de mínimos cuadrados del dominio de la frecuencia $Y(f_P)$ para cada tono piloto f_P y expresar la estimación de canal de mínimos cuadrados del dominio de la frecuencia en forma de matriz-vector compacta Y como un producto matricial Fh + V donde F es una matriz de exponenciales complejos, h es un vector de respuesta de impulso de canal desconocido y V es un vector de ruido;

calcular una estimación de canal inicial \hat{h}_{0} como un producto matricial $F^{Herm}Y$ donde F^{Herm} es una Hermitiana de la matriz de exponenciales complejos F,

calcular un error inicial ε as \hat{h}_0 - $(F^{Herm} F) \hat{h}_0$;

calcular una estimación de canal intermedio \hat{h}_k sumando el error inicial ε a \hat{h}_0 :

determinar derivaciones de retraso distintas de cero de la estimación de canal intermedio \hat{h}_k comparando una pluralidad de entradas en la estimación de respuesta de impulso de canal intermedio con un umbral:

adicionar las derivaciones de retraso distintas de cero determinadas al error ε;

calcular un error entre la estimación de canal inicial \hat{h}_0 y una estimación de canal más reciente \hat{h}_{k-1} como \hat{h}_0 - ($F^{Herm} F$) \hat{h}_{k-1} ;

calcular una segunda estimación de canal intermedio \hat{h}_{k+1} como \hat{h}_0 - (F^{Herm} F) \hat{h}_k + \hat{h}_k ;

calcular un error entre la estimación inicial \hat{h}_0 y la segunda estimación de canal intermedio \hat{h}_{k+1} como $\varepsilon + \hat{h}_0$ - (F^{Herm} F) \hat{h}_k ;

repetir los pasos de calcular estimaciones de canal intermedio y errores hasta que se alcanza un criterio de parada; y

proporcionar, usando al menos un procesador de datos (130), una última estimación de canal intermedio calculada como la respuesta de impulso de canal estimado final.

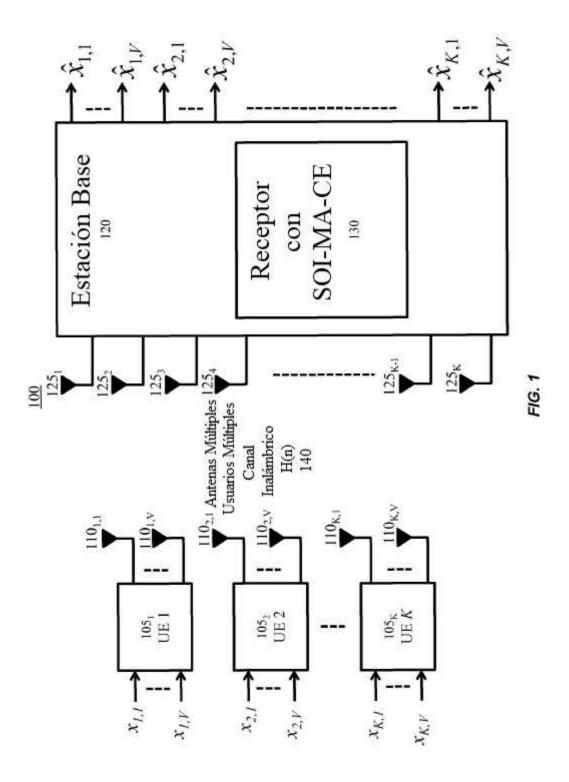
- 35 2. El método de la reivindicación 1, en donde una o más derivaciones de retraso encontradas son entradas distintas de cero de la estimación de canal intermedio.
 - 3. El método de la reivindicación 1 o la reivindicación 2, que comprende además determinar una estimación de una respuesta de frecuencia de canal para una pluralidad de subportadoras.
- 4. El método de cualquiera de las reivindicaciones precedentes, que comprende además determinar una estimación de una longitud de una respuesta de impulso de canal del canal inalámbrico.
 - 5. El método de cualquiera de las reivindicaciones precedentes, que comprende además determinar, para cada una de la una o más antenas de transmisión (110), una o más de una dispersión de retraso máxima del canal inalámbrico, una dispersión de retraso mínima del canal inalámbrico, una dispersión de retraso promedio del canal inalámbrico, y un retraso de raíz media cuadrática del canal inalámbrico.
- 45 6. El método de cualquiera de las reivindicaciones precedentes, que comprende además determinar para cada una de la una o más antenas de transmisión (110), una estimación de un ancho de banda de coherencia de canal.
 - 7. Un producto de programa informático no transitorio que almacena instrucciones, que cuando se ejecuta por al menos un procesador de datos de al menos un sistema informático, implementa un método según cualquiera de las reivindicaciones precedentes.

8. Un sistema que comprende:

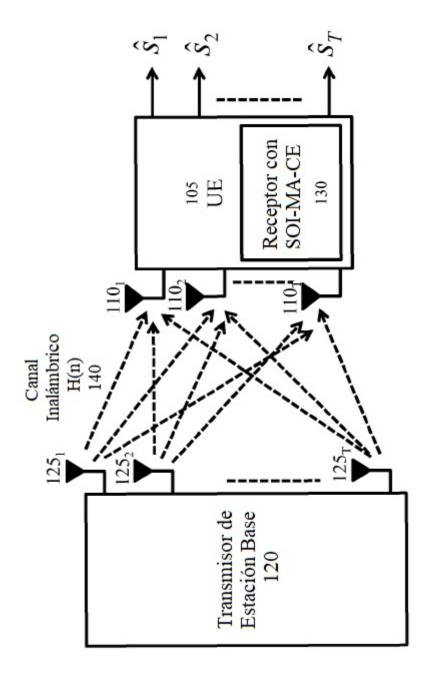
5

al menos un procesador de datos (130);

memoria que almacena instrucciones que, cuando son ejecutadas por el al menos un procesador de datos (130), causa que el al menos un procesador de datos implementa un método según cualquiera de las reivindicaciones 1 a 6.







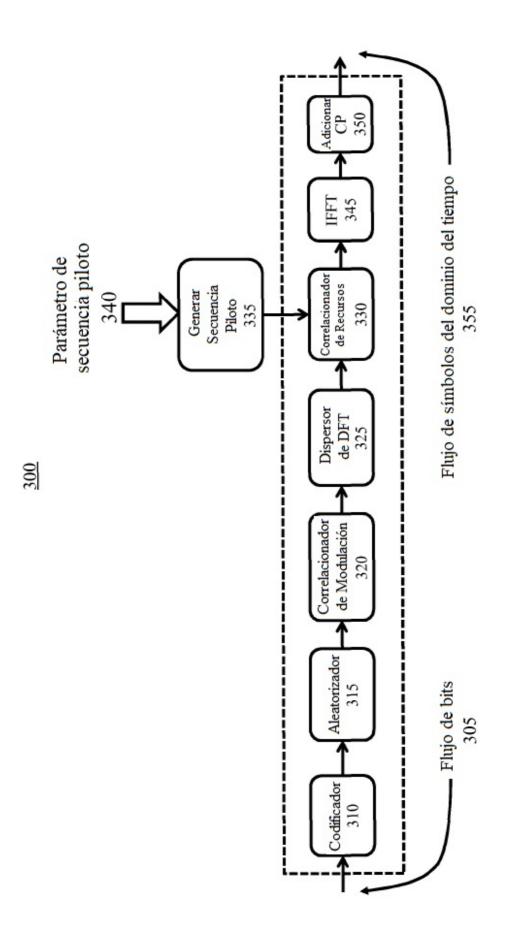
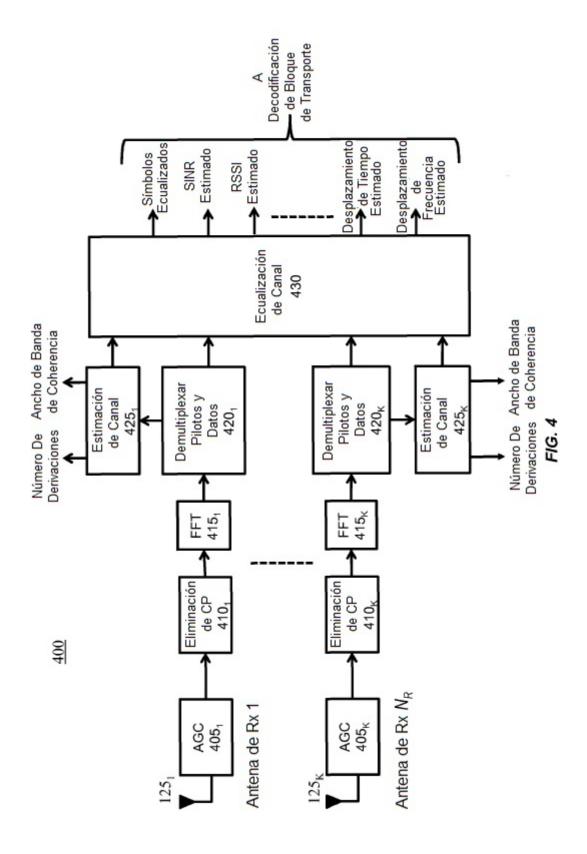


FIG. 3



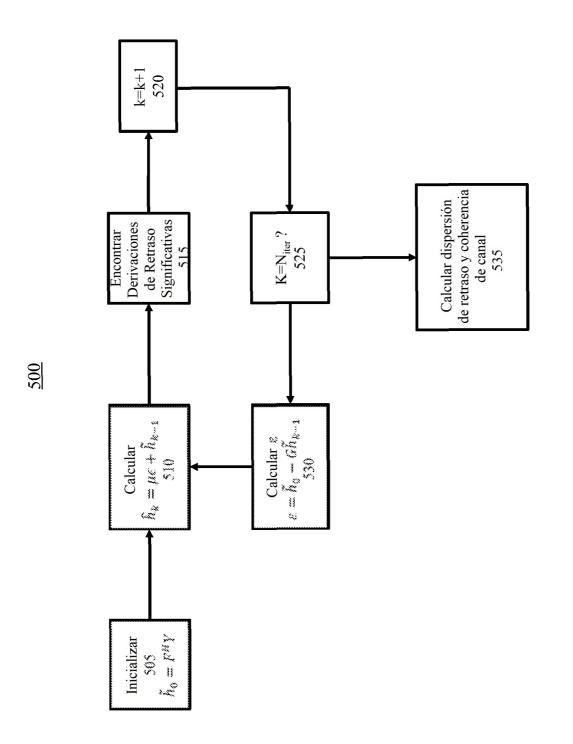


FIG. 5

