

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 819 251**

51 Int. Cl.:

H04L 25/49 (2006.01)

G06K 19/077 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **06.04.2011 PCT/US2011/000630**

87 Fecha y número de publicación internacional: **17.11.2011 WO11142796**

96 Fecha de presentación y número de la solicitud europea: **06.04.2011 E 11718529 (8)**

97 Fecha y número de publicación de la concesión europea: **03.06.2020 EP 2569911**

54 Título: **Método y sistema para una etiqueta de identificación por radiofrecuencia usando un protocolo de comunicación de conjunto reducido**

30 Prioridad:

10.05.2010 US 776828

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

15.04.2021

73 Titular/es:

**SENSORMATIC ELECTRONICS, LLC (100.0%)
6600 Congress Avenue
Boca Raton, FL 33487, US**

72 Inventor/es:

ALICOT, JORGE, F.

74 Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

ES 2 819 251 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Método y sistema para una etiqueta de identificación por radiofrecuencia usando un protocolo de comunicación de conjunto reducido

5

Campo de la invención

La presente invención se refiere en general a sistemas de seguridad y, más específicamente, a un método y sistema que usan estructuras de órdenes de identificación por radiofrecuencia ("RFID") simplificadas y lógica de decodificación.

10

Antecedentes de la invención

Los sistemas de vigilancia electrónica de artículos ("EAS") son sistemas de detección que permiten la identificación de un marcador o etiqueta dentro de una zona de detección dada. Los sistemas de EAS tienen muchos usos, pero la mayoría de las veces se usan como sistemas de seguridad para prevenir hurtos en tiendas o sustracción de propiedad en edificios de oficinas. Los sistemas de EAS vienen en muchas formas diferentes y hacen uso de una serie de tecnologías distintas.

15

Un sistema de EAS típico incluye una unidad de detección electrónica, etiquetas y/o marcadores y un separador o desactivador. Las unidades de detección pueden, por ejemplo, formarse como unidades de pedestal, enterrarse bajo suelos, montarse en paredes o colgarse de techos. Las unidades de detección se colocan habitualmente en áreas de tráfico elevado, tales como entradas y salidas de tiendas o edificios de oficinas. Las etiquetas y/o marcadores tienen características especiales y están diseñados específicamente para fijarse o integrarse en mercancías u otros objetos que se busca proteger. Cuando una etiqueta activa pasa a través de una zona de detección de etiquetas, el sistema de EAS hace sonar una alarma, se activa una luz y/o se activan algunos otros dispositivos de alerta adecuados para indicar la retirada de la etiqueta del área prescrita.

20

25

Los sistemas de identificación por radiofrecuencia ("RFID") también se conocen por lo general en la técnica y se pueden usar para una serie de aplicaciones, tales como gestión de inventario, control de acceso electrónico, sistemas de seguridad e identificación automática de coches en carreteras de peaje. Un sistema de RFID incluye habitualmente un lector de RFID y un dispositivo de RFID. El lector de RFID puede transmitir una señal portadora de radiofrecuencia ("RF") al dispositivo de RFID. El dispositivo de RFID puede responder a la señal portadora con una señal de datos codificada con información almacenada por el dispositivo de RFID.

30

35

La necesidad del mercado de combinar funciones de EAS y de RFID en el entorno de venta al por menor está emergiendo con rapidez. Muchas tiendas de venta al por menor que en la actualidad tienen EAS para la protección contra hurtos dependen de información de códigos de barras para el control de inventario. RFID ofrece un control de inventario más rápido y detallado sobre el empleo de códigos de barras. Las tiendas de venta al por menor ya pagan una cantidad considerable por etiquetas duras que son reutilizables. Añadir la tecnología de RFID a los sistemas de EAS puede cubrir fácilmente el coste añadido debido a la productividad mejorada en el control de inventario, así como la prevención de pérdidas.

40

Una consideración importante en el diseño de etiquetas de RFID es incluir la funcionalidad de EAS, tal como incluir la capacidad de desactivar o "matar" una etiqueta, así como la capacidad de reactivar la etiqueta. El fallo en la desactivación ("FTD") es una queja importante que afecta a todas las plataformas de detección de EAS. Este efecto secundario indeseable plantea un problema de confianza grave para los usuarios del sistema, que inadvertidamente se acostumbran a que etiquetas "desactivadas" activen una alarma, ignorando de este modo eventos de alarma válidos en donde están involucradas etiquetas activas. Este fenómeno tiene lugar cuando una etiqueta, o marcador, no se desactiva correctamente y sigue portando algunas propiedades de una etiqueta activa.

45

50

Sin embargo, diseñar una etiqueta de RFID con la capacidad de detectar órdenes de "muerte" y de reactivación desde un lector de RFID no carece de dificultades inherentes. La capacidad de reconocer y decodificar estas órdenes requiere una lógica más compleja y una gran cantidad de puertas lógicas, aumentando de este modo la complejidad y los costes asociados con la fabricación de circuitos integrados ASIC para su uso en etiquetas de RFID. Han existido otros intentos de abordar esta cuestión. Las etiquetas que usan los protocolos EPC-CIG2 o ISO1800-6C usan múltiples ajustes de configuración, uso de memoria mayor y múltiples funciones de interfaz. Aunque estos protocolos prevén la funcionalidad de EAS, lo hacen con diseños complejos y costes de pastillas prohibitivamente caros. Otras soluciones de RFID ponen en práctica protocolos de etiquetas y formatos de memoria muy simples que pueden reducir los costes de pastillas, pero estos protocolos proporcionan un rendimiento inadecuado y por lo general no permiten que la etiqueta ponga en práctica funciones de EAS. Incluir un bit de EAS que pueda ser verificado por el lector de RFID no resuelve el problema debido a que la etiqueta, una vez "matada", está "muerta" y no puede ser leída. Solo una orden de reactivación emitida por el interrogador vuelve a poner en servicio la etiqueta para su uso.

55

60

Al menos parte de los costes prohibitivos asociados con el diseño de etiquetas para decodificar órdenes de interrogación entrantes para "matar" o reactivar una etiqueta de RFID se debe al diseño del circuito integrado ASIC

65

dentro de la etiqueta de RFID. El paso a través de cada bit de información en la señal de interrogación requiere sistemas de diseño complejos, debido a que todos y cada uno de los bits de información en la señal se debe descodificar con el fin de que la etiqueta identifique correctamente qué orden se está enviando. Esto requiere una gran cantidad de puertas lógicas para leer y descodificar cada bit de información que es transmitido por el lector de RFID, haciendo que los sistemas de descodificación actuales no sean prácticos debido a los costes exorbitantes asociados con tales diseños.

Por lo tanto, lo que se necesita es un proceso de descodificación simplificado y racionalizado que permita que la etiqueta de RFID habilite la funcionalidad de EAS determinando eficientemente la identidad de las órdenes transmitidas por el lector de RFID, reduciendo de este modo la complejidad y los costes asociados con el diseño de circuitos integrados ASIC.

El documento WO 02/05504 A1 da a conocer un dispositivo de etiqueta de identificación por radiofrecuencia (RFID) que tiene un circuito descodificador de modulación por posición de pulsos (PPM) que calcula una relación de frecuencia relativa entre un oscilador de reloj interno del dispositivo de etiqueta de RFID y una fuente de PPM externa, tal como un lector de etiquetas de RFID.

El documento US 2005/0099269 A1 da a conocer un circuito integrado de RFID que incluye un desmodulador para recibir una primera señal, habiendo sido generada la primera señal por un lector de RFID en respuesta a la detección de una primera condición de entorno.

El documento US 2006/0261952 A1 da a conocer sistemas, software, dispositivos y métodos que se describen para que un sistema lector de RFID se comunique con etiquetas de RFID. Se detecta la energía de RF encontrada junto con el uso de un canal seleccionado.

El documento US 5 315 299 da a conocer un aparato de comunicación de datos aplicable a un vehículo automóvil en el que unos datos de transmisión que tienen una combinación de datos de bits de "1" y/o "0" se codifican en una señal de comunicación.

El documento WO 2007/060454 A1 da a conocer un conjunto de circuitos para descodificar datos desde una señal pulsada recibida en una línea única, comprendiendo el conjunto de circuitos unos medios de recepción para recibir un primer flanco y un segundo flanco en la línea única, estando separados el primer y el segundo flancos por un periodo de tiempo.

Sumario de la invención

La presente invención proporciona, de manera ventajosa, un método y sistema para una etiqueta de identificación por radiofrecuencia ("RFID") que usa un proceso de descodificación de órdenes basándose en el recuento de pulsos de acuerdo con las reivindicaciones adjuntas. El método de recuento de pulsos permite fabricar etiquetas de RFID usando menos puertas lógicas en comparación con los sistemas existentes.

De acuerdo con un aspecto, la presente invención proporciona un método para descodificar una señal recibida desde un lector de identificación por radiofrecuencia ("RFID"), tal como se define en la reivindicación independiente 1 adjunta.

De acuerdo con otro aspecto, la presente invención proporciona un circuito para su uso en un sistema de identificación por radiofrecuencia ("RFID") tal como se define en la reivindicación independiente 8 adjunta.

De acuerdo con otro aspecto más, la presente invención proporciona una etiqueta de identificación por radiofrecuencia ("RFID") que tiene una antena y un circuito integrado tal como se define en la reivindicación 15 adjunta.

Breve descripción de los dibujos

Una comprensión más completa de la presente invención, y de las ventajas y características concomitantes de la misma, se entenderá más fácilmente por referencia a la siguiente descripción detallada cuando se considere junto con los dibujos adjuntos, en los que:

la figura 1 es un diagrama de bloques de un sistema de detección de identificación por radiofrecuencia construido de acuerdo con los principios de la presente invención;

la figura 2 es un diagrama de bloques de un circuito integrado ASIC a modo de ejemplo integrado en una etiqueta de RFID construida de acuerdo con los principios de la presente invención;

la figura 3 es un diagrama de temporización que ilustra el método de recuento de pulsos de la presente invención; y

la figura 4 es un diagrama de flujo que ilustra el proceso de descodificación de órdenes usado por la presente

invención.

Descripción detallada de la invención

5 Antes de describir con detalle formas de realización a modo de ejemplo que están de acuerdo con la presente invención, se hace notar que las formas de realización radican principalmente en combinaciones de componentes de aparato y etapas de procesamiento relacionadas con la puesta en práctica de un sistema y método para descodificar señales de orden de interrogación recibidas desde un lector de RFID de acuerdo con los principios de la presente invención. En consecuencia, los componentes de sistema y de método se han representado, cuando sea apropiado, mediante símbolos convencionales en los dibujos, mostrando solo los detalles específicos que son pertinentes para comprender las formas de realización de la presente invención con el fin de no complicar la divulgación con detalles que serán inmediatamente evidentes para los expertos en la materia que tengan el beneficio de la descripción en el presente documento.

15 Tal como se usan en el presente documento, se pueden usar términos relacionales, tales como "primero" y "segundo", "arriba" y "abajo", y similares, únicamente para distinguir una entidad o elemento de otra entidad o elemento sin necesariamente requerir o implicar relación u orden físico o lógico alguno entre tales entidades o elementos.

20 Haciendo referencia a continuación a las figuras de dibujo, en las que designadores de referencia semejantes se refieren a elementos semejantes, se muestra en la figura 1 un diagrama de un sistema a modo de ejemplo construido de acuerdo con los principios de la presente invención y designado por lo general como "10". La figura 1 ilustra un sistema que incluye un lector de RFID 12 y uno o más dispositivos de comunicación remota (etiquetas) 14 fijados a uno o más elementos. Aunque solo se muestran un lector 12 y una etiqueta 14 en la figura 1, la invención no se limita a ello y puede incluir cualquier número de estos dispositivos.

25 El sistema 10 es un sistema de vigilancia que combina las características de prevención de robo de un sistema de seguridad de EAS con las características de identificación de elementos de un sistema de identificación RFID. El sistema 10 tiene la capacidad de alertar a los empleados del personal de un robo potencial mientras el cliente se encuentra aún dentro de la tienda. La combinación de la funcionalidad de EAS con la tecnología de RFID puede potencialmente proporcionar a los fabricantes un gran beneficio, debido a que estos pueden usar RFID para efectuar un seguimiento del inventario a través de la cadena de suministro y usar funciones de EAS dentro de la misma etiqueta para asegurar elementos en la superficie de venta al por menor.

35 Haciendo referencia de nuevo a la figura 1, el lector de RFID 12 podría adoptar la forma de, por ejemplo, una unidad lectora usada para transmitir señales de interrogación 16 a la etiqueta 14. El lector 12 puede incluir un módulo de radiofrecuencia (transmisor y receptor), una unidad de control, un elemento de acoplamiento a las etiquetas y una fuente de alimentación. Además, muchos lectores están equipados con hardware de interfaz que les posibilita enviar datos recibidos desde las etiquetas a otro sistema, por ejemplo, un PC, sistemas de control automático, etc.

40 El lector 12 incluye una antena de RFID 18 que tiene tanto elementos de EAS como elementos de RFID. La antena 18 emite señales de radio para activar la etiqueta 14 y leer y/o escribir datos en la misma. La antena 18 proporciona el conducto entre la etiqueta 14 y el lector 12, que controla la adquisición y comunicación de datos del sistema. Habitualmente, el campo electromagnético producido por la antena 18 está constantemente presente. Si una interrogación constante no es un requisito de aplicación, entonces un dispositivo de detección puede activar el campo electromagnético, conservando de ese modo energía.

45 La etiqueta 14 es un transmisor/respondedor electrónico, habitualmente colocado o integrado dentro de un objeto, que representa el dispositivo de transporte de datos propiamente dicho de un sistema de interrogación de RFID. La etiqueta 14 responde a una señal 16 de solicitud transmitida o comunicada para sus datos codificados desde un interrogador, es decir, el lector 12. Las etiquetas 14 emiten señales inalámbricas a través de una interfaz al aire libre usando ondas de radiofrecuencia para comunicarse entre sí. Las etiquetas 14 incluyen un componente de RFID pasivo y pueden incluir, de manera opcional, un elemento de EAS tal como un componente acústico ("AM"). Con el fin de conservar la capacidad de desactivar o "matar" etiquetas dentro del área de interrogación, el sistema 10 incluye etiquetas 14 que tienen la capacidad de detectar, desactivar y reactivar órdenes desde el lector 12.

55 El lector 12 emite ondas de radio en un alcance de interrogación, variando el alcance dependiendo de la salida de potencia y de la frecuencia usada. Cuando una etiqueta 14 entra en y pasa a través de la zona electromagnética, esta detecta la señal de activación del lector. El lector 12 descodifica entonces los datos codificados dentro del circuito integrado (CI) de la etiqueta y pasa los datos a un ordenador central para su procesamiento. Habitualmente, la antena 18 está encapsulada con el transceptor y el descodificador en el lector 12. El lector de RFID 12 puede ser un dispositivo de mano o estar en una configuración de posición fija/montaje fijo dependiendo de la aplicación deseada. La antena 18 incluye una antena de parche de RFID y puede incluir una antena de lazo de EAS. La antena 18 es capaz de transmitir señales de interrogación de RFID y, de manera opcional, de EAS 16 a la etiqueta 14 y también es capaz de recibir señales de comunicación de respuesta 20 desde la etiqueta 14.

65 La etiqueta de RFID 14 incluye un circuito integrado específico de la aplicación ("ASIC") 22 y una antena 23, un diseño a modo de ejemplo de lo cual se muestra en la figura 2. El circuito integrado ASIC 22 incluye una unidad de

recuperación de energía 24, un módulo de memoria 26, que puede incluir memoria programable tal como memoria flash, memoria de solo lectura programable y borrable eléctricamente ("EEPROM"), memoria de solo lectura ("ROM") o una memoria programable una sola vez ("OTP"). El circuito integrado ASIC 22 también incluye un condensador de sintonización 28, un oscilador 30, un modulador 32, un conjunto de circuitos de receptor 34 y un módulo de descodificación basado en recuento de pulsos 36.

El módulo de descodificación 36 incluye un procesador y el hardware y software para descodificar las señales de interrogación entrantes desde el lector de RFID 12. Aunque se hace referencia al hardware y al software dentro del contexto del módulo de descodificación 36, se entiende que las funciones realizadas por el módulo de descodificación 36 se pueden poner en práctica usando lógica de puertas y no solo ejecutando software almacenado en la memoria 26. El circuito integrado ASIC 22 es parte de la etiqueta de RFID 14 como parte del sistema de interrogación de RFID 10 representado en la figura 1. El circuito integrado ASIC 22 se diseña de acuerdo con los principios de la presente invención de manera que se presenta una interfaz compatible con múltiples protocolos que combina aspectos de, por ejemplo, el protocolo EPC-C1G2, la funcionalidad de EAS y una arquitectura de conjunto de órdenes reducido. El resultado es un enfoque de diseño de bajo coste para diseños de RFID/EAS que prevé la puesta en práctica de estructuras de órdenes simplificadas. Esto da como resultado menos puertas lógicas en el módulo de descodificación 36, un mecanismo de descodificación de señales de orden más eficiente y unos costes de diseño de circuitos integrados ASIC menores en comparación con los dispositivos existentes.

La presente invención pone en práctica un sistema de descodificación que, en lugar de analizar cada bit de una señal de orden entrante desde el lector de RFID 12, analiza el intervalo de tiempo entre una serie de pulsos en un flujo de modulación por ancho de pulsos ("PWM"). Utilizando este enfoque, las señales entrantes se pueden reconocer como órdenes específicas sin la falta de eficiencia de tener que analizar cada bit de la señal. Este enfoque se puede ver en la figura 3, que ilustra el enfoque de recuento de pulsos de la presente invención. El método de descodificación de la presente invención descodifica órdenes de interrogador contando el tiempo transcurrido entre un grupo de pulsos entrantes de una señal de PWM recibida desde el lector de RFID 12. En una forma de realización, se cuenta el número de flancos de pulso positivos de pulsos consecutivos. La invención no se limita a detectar solo los flancos de pulso positivos y también se puede adaptar para detectar el número de flancos de pulso negativos de pulsos consecutivos. Por ejemplo, la figura 3 muestra dos flujos de pulsos entrantes. Cada pulso representa o bien un "0" o bien un "1" y tiene, asociado con el mismo, una serie de ciclos de reloj. En una forma de realización, el circuito integrado ASIC 22 emplea un sistema de señalización en donde un pulso que representa un "0" se define como un pulso de ciclo de servicio del 50 % denominado Tari. En esta forma de realización, un pulso incluye un flanco positivo inicial 38, un nivel alto 40, un flanco negativo 42 y un nivel bajo 44. Un pulso completo se mide desde su flanco positivo inicial hasta el siguiente flanco positivo.

Por tanto, en el ejemplo mostrado en la figura 3, un pulso que representa un "0" tiene una duración de seis ciclos de reloj (medidos desde un flanco positivo hasta el siguiente flanco positivo), mientras que un pulso que representa un "1" tiene una duración de nueve ciclos. Se debería hacer notar que la duración de los pulsos mostrados en la figura 3 es solo a modo de ejemplo. Por lo tanto, el pulso que representa un "1" tiene un periodo alto que tiene una duración aproximadamente 3 ciclos de reloj mayor que la del periodo alto para un pulso de "0" y, en consecuencia, tienen lugar dos flancos de pulso en un periodo de tiempo más corto cuando se descodifican dos ceros que cuando se descodifica una combinación de 0 y 1. El método de la presente invención amplía este enfoque para desarrollar un método de descodificación más simple y más eficiente.

Por tanto, el módulo de descodificación 36 añade el intervalo de tiempo total entre un grupo de flancos de pulso positivos para un flujo de pulsos dado y usa este intervalo de tiempo o "recuento" como representativo de un "resultado de descodificación" particular. Los resultados de descodificación que tienen el mismo intervalo de tiempo o uno similar se agrupan entre sí. Mientras que los descodificadores tradicionales validan y descodifican cada bit en el flujo, es decir, determinan si el bit es un uno o un cero, almacenan el bit recuperado en un registro, descodifican el siguiente bit que almacenan en el registro y continúan hasta que se ha recibido el número correcto de bits en donde los bits recuperados se descodifican entonces desde el registro, y el presente enfoque no valida ni descodifica bits individuales y evita el proceso de almacenamiento bit a bit y el recuento del número de bits recibido. En lugar de descodificar bits individuales, se usa un recuento que abarca múltiples bits, así como múltiples muestras de tiempos de bit.

Mediante la detección del tiempo entre pulsos en lugar de descodificar cada bit de uno en uno, el resultado es un número reducido de resultados de descodificación disponibles. Esto se ilustra en la siguiente tabla usando un sistema de descodificación de tres bits.

Código	Resultado de descodificación de recuento	Recuentos basándose en 3 ciclos de reloj por mitad de Tari
000	1	18 (6+6+6)
001	2	21 (9+6+6)
010	2	21 (9+6+6)
011	3	24 (9+9+6)

(continuación)

Código	Resultado de descodificación de recuento	Recuentos basándose en 3 ciclos de reloj por mitad de Tari
100	2	21
101	3	24
110	3	24
111	4	27 (9+9+9)

En la forma de realización ilustrada, la señal de interrogación desde el lector de RFID 12 usa tres bits. Usando la tabla anterior junto con el diagrama de la figura 2, se ve que, en lugar del método de identificación y descodificación de un único bit tradicional que produce ocho resultados diferentes, el uso del método de recuento de pulsos a lo largo del tiempo de la presente invención da como resultado solo cuatro resultados (basándose en el recuento). Por ejemplo, una señal de PWM que incluye tres bits "0" sucesivos llevaría dieciocho ciclos de reloj (tres pulsos de 6 ciclos sucesivos), una serie de 001, una serie de 010 o una serie de 100 comprenden, cada una, 21 ciclos de reloj (6 ciclos para bit "0" y 9 ciclos para bit "1"), y una serie de 011, una serie de 101 o una serie de 110 comprenden cada una 24 ciclos de reloj. Si las órdenes de selección no dependen de la ubicación exacta del bit "1", entonces solo es importante determinar cuántos bits "1" hay en el flujo. Por ejemplo, un ciclo de reloj total de 21 significa que solo uno del flujo de tres bits es un bit "1" y los otros dos bits son "0" sin determinar en dónde se encuentra realmente el bit "1" en el pulso.

La presente invención emplea una estructura de órdenes simplificada que incluye un número limitado de funciones de EAS tales como una orden de "matar" para deshabilitar la etiqueta de RFID 14 y una orden de "reactivar" que restablece la etiqueta. Las órdenes simplificadas se pueden descodificar utilizando el método de descodificación de la presente invención descrito anteriormente, en donde solo se mide el intervalo de tiempo entre pulsos sucesivos con el fin de determinar la identidad de la orden, debido a que las órdenes simplificadas no se pueden distinguir por el orden del flujo de bits.

A continuación, se ilustrará un ejemplo de la estructura de órdenes simplificada y el método de descodificación de la presente invención. Inicialmente, el número de pulsos que esperar durante un intervalo de tiempo está determinado por el componente de calibración del lector de RFID 12 antes de la señalización para la comunicación de etiquetas. La señalización de calibración se usa para sintonizar el oscilador 30 de la etiqueta para el funcionamiento de circuito integrado ASIC y para la modulación de retrodispersión. En una forma de realización que es compatible con el protocolo de señalización de órdenes EPC-CIG2, se soportan tres órdenes: una orden de CONSULTA, una orden de Respuesta de Consulta (Respuesta de consulta) y una orden de ACK (acuse de recibo). Cada una de estas órdenes puede tener restricciones adicionales en cuanto a parámetros limitados y su alcance de operaciones. Las órdenes entrantes se descodifican basándose en el estado de protocolo y la cantidad de pulsos recibidos en un periodo de tiempo específico. Una transmisión de señal de "1" o de "0" incluye un cambio de transmisión de nivel. El circuito integrado ASIC 22 reconoce el número de bits que se han recibido cuando no tiene lugar un cambio de nivel durante un periodo de tiempo dado. Cuando el periodo de tiempo expira (lo que corresponde al tiempo más largo antes del ancho de pulso esperado) sin un cambio de nivel, esto se interpreta como el final de la señal de orden.

En una forma de realización, las órdenes se distinguen identificando un recuento para el número de bits esperado. Por ejemplo, después de la calibración inicial, tiene lugar un muestreo inicial de dos pulsos (muestreo de los primeros dos bits del flujo de pulsos entrante) para reducir las posibles órdenes a una orden de CONSULTA. Un único "1" en uno u otro de los primeros dos pulsos de la transmisión desde el lector de RFID 12 correspondiente a 1000 o 0100 se descodifica como una orden de CONSULTA. Aunque el código inicial de 01XX o 10XX puede representar varias órdenes, solo la orden de CONSULTA incluye un "00" para el tercer y cuarto dígitos. Por lo tanto, en lugar de descodificar cada bit con el fin de determinar su identidad, el módulo de descodificación 36 solo tiene que determinar que la cuenta incluye un único "1" en cualquiera de los primeros dos bits del flujo transmitido y solo bits cero en los dos segundos bits del flujo e identificar la orden como una orden de CONSULTA. Esto se realiza contando el intervalo de tiempo entre los bits sucesivos dentro del flujo muestreado e identificando el intervalo de tiempo entre bits "0" y "1" sucesivos (o entre bits "1" y "0" sucesivos), que, tal como se ha descrito anteriormente, es diferente del intervalo de tiempo entre bits "0" sucesivos. No es necesario determinar en dónde está ubicado el bit "1" en los primeros dos pulsos, solo que se incluya un bit "1" en los primeros dos bits y los últimos dos pulsos sean ambos bits cero. Después del proceso de descodificación descrito anteriormente, la etiqueta de RFID 14 cuenta regresivamente hasta que su temporizador de ranura llega a 0. La orden de CONSULTA puede incluir un campo que define cuántas ranuras están disponibles para seleccionar de forma aleatoria por la etiqueta de RFID 14.

En otro ejemplo, después de un proceso de sincronización, se realiza una descodificación de dos pulsos para identificar la siguiente orden como una orden de Resp_Consulta. Dos ceros corresponden a un "00" transmitido por el interrogador corresponde a una orden de Resp_Consulta debido a que ninguna otra orden incluye dos bits cero iniciales consecutivos. Por lo tanto, la medición del intervalo de tiempo entre pulsos "0" sucesivos revela que los primeros dos bits son ceros y se determina que la orden es una orden de Respuesta de Consulta. Esta orden se procesa si la etiqueta está en el estado de arbitraje. Antes de estar en el estado de arbitraje, se puede realizar una descodificación de cuatro bits o mayor.

Otro ejemplo del método de descodificación de la presente invención es la orden de "acuse de recibo" o "ACK". El sistema de descodificación de la presente invención identifica una orden de ACK con un único bit "1" en los primeros dos pulsos transmitidos. Por lo tanto, un único bit "1" correspondiente a una transmisión 10 o 01 desde el interrogador se descodifica como la orden de ACK. Esta es una descodificación de dos bits que se puede realizar solo si la etiqueta 14 está en el estado de acuse de recibo. En una forma de realización, la orden de ACK se descodifica una vez que el circuito integrado ASIC ha proporcionado un número RN16 y la máquina de estados realiza una transición a un estado de acuse de recibo.

Por tanto, la presente invención proporciona un enfoque de RFID de coste reducido mediante la puesta en práctica de protocolos de orden tales como EPC-C1 G2 en lectores de RFID 12 existentes sin modificar los lectores proporcionando un diseño de circuitos integrados ASIC 22 simplificado y eficiente con una lógica mejorada, que usa menos puertas lógicas que los diseños de circuitos integrados ASIC tradicionales. Esto se realiza contando el tiempo de duración entre un grupo de pulsos en lugar de descodificar bits individuales y limitando el número de órdenes que el lector de RFID 14 es capaz de descodificar. Las órdenes seleccionadas pueden, por ejemplo, relacionarse con la funcionalidad de EAS. El lector de RFID 12 establece sus parámetros de acuerdo con la estructura de órdenes puesta en práctica por la metodología de descodificación de la etiqueta de RFID.

A continuación, se analiza un ejemplo de cómo se aplica el método de descodificación de la presente invención a órdenes de RFID bajo un protocolo EPC-C1G2 convencional. El sistema de la presente invención puede desear escribir datos tales como información de identificación en la etiqueta 14. Por ejemplo, la orden recibida del lector de RFID 12 es "1110000110000000". Se realiza una función de descodificación de acuerdo con la presente invención para reducir las posibles órdenes a una orden EPC-C1G2 de "reserva para propietario", que se designa por los primeros ocho bits del flujo de bits anterior, que es 11100001. Este código determina si la orden es una orden "reservada para propietario". El descodificador cuenta entonces el tiempo de pulso de los siguientes 8 pulsos para determinar si una orden de escritura está en curso. Un tren con modulación por ancho de pulsos de "1000" seguido de 4 bits modulados de ceros, identifica una función de escritura. El proceso de descodificación de la presente invención descodifica los primeros cuatro bits para determinar si un bit "1" va seguido de cuatro bits "0", y si los últimos cuatro bits son todos bits "0". La función de descodificación puede descodificar la orden de 8 bits a la vez o puede descomponerse en un número menor de descodificaciones de bits. A continuación, la información de identificación se escribe en la etiqueta 14. De manera opcional, la transferencia puede incluir una verificación de redundancia de ciclo ("CRC"). Entonces se puede realizar una lectura de la etiqueta 14 para verificar la función de escritura.

En otra forma de realización, las órdenes de EAS que desactivan y reactivan la etiqueta de RFID 14 se incluyen en la estructura de órdenes simplificadas de la presente invención. Con el fin de identificar una orden de "matar" del lector de RFID 12, el circuito integrado ASIC 22 realiza primero una descodificación para reducir las órdenes posibles a una "orden de reserva para propietario" designado por el flujo de bits 1 1 100001. El módulo de descodificación 36 cuenta el tiempo de pulso de los siguientes 8 pulsos para determinar si hay una orden de "matar" en curso. Por ejemplo, un tren modulado en ancho de pulso de "1100" seguido de 4 bits de ceros modulados identifica una función de "matar", que desactiva la etiqueta de RFID 14. La función de descodificación puede descodificar la orden de 8 bits o puede descomponerse en un número menor de descodificaciones de bits.

Cuando se pone en práctica la orden de "matar", el circuito integrado ASIC 22 se desactiva y solo responderá a una orden de "Reactivar". Esta orden incluye una operación de escritura en el bit de activación. Debido a los mayores requisitos de energía, la orden de "Reactivar" requiere una operación de proximidad más cercana que las operaciones de solo lectura. Para reactivar una etiqueta que se ha desactivado, se pone en práctica una orden de "Reactivar". Esta orden requiere una operación de escritura en el bit de activación del circuito integrado ASIC 22. La orden permite que la etiqueta 14 reanude la operación y responda al lector 12. La ID y el contenido de la etiqueta se conservan en los valores antes de que se desactive la etiqueta 24. Una orden de "Reiniciar" hace que la etiqueta 14 vuelva a entrar en la población de etiquetas para su interrogación.

Cuando la etiqueta 14 está lista para recibir comunicaciones del lector 12, tiene lugar un proceso de calibración. La señalización de calibración inicia la comunicación de la etiqueta desde el lector 12. Basándose en su estado, la etiqueta de RFID 14 determina qué señales de calibración procesar, es decir, el preámbulo o la sincronización de tramas. Después de la calibración, este enfoque descodifica la orden del lector basándose en la modulación por ancho de pulsos. Una vez que la etiqueta de RFID 14 recibe una orden de "Acuse de Recibo" o "ACK" desde el lector de RFID 14, dejará de responder hasta que se produzca un ciclo de energía o se emita una orden de reinicio. La retención del estado de la etiqueta puede variar con el tiempo después de que se desconecte la alimentación de energía.

A continuación, se describe otra forma de realización de la presente invención en un entorno de interrogación de RFID. Las etiquetas de RFID 14 entran en el campo de interrogación de un lector de RFID 12 y reciben una orden de CONSULTA. La orden de CONSULTA se envía a uno de dos estados de inventario, por ejemplo, "Estado A" o "Estado B". Solo las etiquetas en el estado asociado con la orden de CONSULTA participan en las sesiones de interrogación. La etiqueta de RFID 14 selecciona un intervalo aleatorio dentro del valor Q proporcionado como parte de la orden de CONSULTA. El valor puede estar limitado por los parámetros de diseño del protocolo que se van a determinar. Cuando aparece su intervalo de tiempo, la etiqueta 14 proporciona un número aleatorio. En el protocolo C1G2, por ejemplo, una respuesta de acuse de recibo ("ACK") recibida desde el lector 12, dentro de un periodo de tiempo definido, hará

que la etiqueta 14 transmita su memoria de ID de EPC y CRC. Una etiqueta reconocida realiza una transición a un estado de inventario diferente, por ejemplo, el estado B, y no participa en interrogaciones de consulta posteriores dirigidas al inventario A. La etiqueta 14 no responderá a ninguna consulta posterior hasta que se reciba una orden de RESET. Si se recibe una orden de CONSULTA o de Respuesta de Consulta en lugar de una orden de ACK, la etiqueta no hace nada y espera la siguiente orden de CONSULTA.

En una forma de realización, la etiqueta 14 es silenciosa si después de su transmisión de ID de EPC recibe confirmación de acuerdo con la temporización del protocolo C 1 G2. En otra forma de realización, una orden de reinicio o un ciclo de suministro de energía de más de 1 segundo, por ejemplo, hará que la etiqueta 14 vuelva a entrar en la población de etiquetas a interrogar. Se puede poner en práctica una extensión de tiempo para la recepción de una orden de acuse de recibo ("ACK") por la etiqueta 14. La confirmación es la recepción de una orden de CONSULTA o de Respuesta de Consulta (después de que la etiqueta 14 envíe su ID), dentro de un periodo de tiempo predeterminado. Sin embargo, el periodo de tiempo se puede ampliar, por ejemplo, un máximo de 200 μ s, y asociarse a Tari como un múltiplo del tiempo de Tari. Si no se recibe una orden de CONSULTA o de Resp. Consulta dentro de 200 μ s, la etiqueta 14 no pasa a un estado silencioso y participa en la siguiente ronda de CONSULTA. Si no se recibe una orden de Acuse de Recibo ("ACK"), la etiqueta 14 espera a la siguiente orden de consulta para participar en el nuevo ciclo de interrogación. Si se recibe una orden de acuse de recibo, la etiqueta 14 no participará en las interrogaciones a menos que se produzca una orden de reinicio o un ciclo de suministro de energía. Este enfoque proporciona, de manera ventajosa, más capacidad para lectores de menor rendimiento. En una forma de realización, el circuito integrado ASIC 22 usa 12 bits para ID de EPC y CRC, un enlace descendente de 250 KHz con codificación de retrodispersión Miller 8 o 4 y opera con un Tari de 25 μ s.

La figura 4 es un diagrama de flujo que ilustra una secuencia de descodificación entre la etiqueta 14 y el lector 12 de acuerdo con los principios de la presente invención. Una etiqueta de RFID 14 dentro de una zona de interrogación del lector 12 comienza su proceso de descodificación (etapa S46) esperando una señal de PWM inalámbrica inicial del lector 12 (etapa S48). Se inicia el contador de bits dentro de la etiqueta (etapa 50). La etiqueta 14 efectúa el recuento de bits hasta que se produzca un intervalo de tiempo que indique el final de la transmisión (etapa S52) mientras continúa esperando y recibiendo pulsos de orden de PWM entrantes (etapa S54). La etiqueta 14 está dispuesta para almacenar de antemano el número de bits que puede esperar recibir en la orden de PWM. La etiqueta 14 puede, por tanto, validar el rango de recuento de ancho de pulso y, de manera opcional, puede realizar una verificación de bits válida (etapa S56). De manera opcional, si el número de bits transmitidos no coincide con el número de bits esperado, no se establece ningún estado de orden (etapa S58) y el proceso finaliza (etapa S68).

Si la verificación de bits es válida, el módulo de descodificación 36 continúa contando el número de bits recibidos (etapa S60) y descodifica la orden (etapa S62) utilizando el recuento total de bits para determinar la identidad de la orden tal como se ha descrito anteriormente. Si se identifica la orden, se ejecuta (etapa S64). Una serie de verificaciones, tales como, por ejemplo, el establecimiento de indicadores operativos con el fin de responder a las órdenes recibidas, o la forma de realización de operaciones de limpieza para configurar la siguiente orden, se realiza al final de la orden (etapa S66) antes de que finalice el proceso, y retorna para otra ronda de descodificación (etapa S68).

La presente invención se puede realizar en hardware, software o en una combinación de hardware y software. Cualquier tipo de sistema informático, u otro aparato adaptado para llevar a cabo los métodos descritos en el presente documento, es adecuado para realizar las funciones descritas en el presente documento.

Una combinación típica de hardware y software podría ser un sistema informático de propósito general o especializado que tenga uno o más elementos de procesamiento y un programa informático almacenado en un medio de almacenamiento que, cuando se carga y se ejecuta, controla el sistema informático de tal manera que este realiza los métodos descritos en el presente documento. La presente invención también se puede integrar en un producto de programa informático, que comprende todas las características que posibilitan la puesta en práctica de los métodos descritos en el presente documento y que, cuando se carga en un sistema informático, es capaz de realizar estos métodos. Medio de almacenamiento se refiere a cualquier dispositivo de almacenamiento volátil o no volátil.

Aplicación o programa informático en el presente contexto significa cualquier expresión, en cualquier lenguaje, código o notación, de un conjunto de instrucciones destinadas a hacer que un sistema que tiene una capacidad de procesamiento de información realice una función particular, o bien directamente o bien después de una cualquiera o ambas de las siguientes: a) conversión a otro lenguaje, código o notación; b) reproducción en una forma material diferente.

Además, a menos que anteriormente se hiciera mención alguna en sentido contrario, se debería hacer notar que ninguno de los dibujos adjuntos está a escala. De manera significativa, la presente invención se puede materializar en otras formas específicas sin apartarse de los atributos esenciales de la misma y, en consecuencia, se debería hacer referencia a las siguientes reivindicaciones, en lugar de a la memoria descriptiva anterior, como indicativas del alcance de la invención.

REIVINDICACIONES

- 5 1. Un método para descodificar una señal recibida desde un lector de identificación por radiofrecuencia, RFID (12), comprendiendo el método:
- recibir una señal modulada por ancho de pulso, PWM, desde el lector de RFID (12), comprendiendo la señal una serie de pulsos;
 - medir un intervalo de tiempo entre la recepción de dos pulsos consecutivos para determinar si los pulsos representan bits con valor cero o bits con valor igual a uno;
 - 10 - calcular una duración de pulso total para recibir un número total predeterminado de bits, representando la duración de pulso total una suma de los intervalos de tiempo medidos para la señal; y
- descodificar una orden, basándose la descodificación en la duración de pulso total calculada para recibir el número total predeterminado de bits y los valores determinados de los bits dentro de la duración de pulso total; y
- 15 permaneciendo sin codificar cada bit individual en el número total predeterminado de bits durante la descodificación de la orden.
2. El método según la reivindicación 1, en donde cada pulso está representado por un flanco positivo (38) y un flanco negativo (42) y en donde medir el intervalo de tiempo entre la recepción de dos pulsos consecutivos incluye medir el intervalo de tiempo entre la recepción de dos flancos positivos consecutivos (38).
- 20 3. El método según la reivindicación 1, que comprende además el seguimiento de un número total de pulsos recibidos con el fin de determinar cuándo ha cesado la transmisión.
- 25 4. El método según la reivindicación 1, en donde cada pulso incluye un periodo alto (40) y un periodo bajo (44) donde un pulso con un valor de bit de uno tiene un periodo alto (40) que tiene una duración mayor que la del periodo alto (40) de un pulso que tiene un valor de bit de cero.
- 30 5. El método según la reivindicación 4, que comprende además determinar cuándo ha cesado la transmisión mediante la detección de un intervalo de tiempo en el que no hay transición alguna desde uno del periodo alto (40) al periodo bajo (44) y del periodo bajo (44) al periodo alto (40), y determinar si el intervalo de tiempo excede un intervalo de tiempo predeterminado.
- 35 6. El método según la reivindicación 1, en donde la descodificación de la orden tiene lugar si un número total de pulsos recibidos es igual a un número total esperado de pulsos.
7. El método según la reivindicación 1, en donde la descodificación de la orden tiene lugar si la duración total de los pulsos se reconoce como correspondiente a una orden válida.
- 40 8. Un circuito (22) para su uso en un sistema de identificación por radiofrecuencia, RFID, comprendiendo el circuito:
- un receptor (34), estando el receptor (34) dispuesto para recibir una señal modulada por ancho de pulso, PWM, desde el lector de RFID (12), comprendiendo la señal una serie de pulsos; y
 - un descodificador (36), haciéndose que el descodificador (36) funcione para:
- 45
- medir un intervalo de tiempo entre la recepción de dos pulsos consecutivos para determinar si los pulsos representan bits con valor cero o bits con valor igual a uno;
 - calcular una duración de pulso total para recibir un número total predeterminado de bits, representando la duración de pulso total una suma de los intervalos de tiempo medidos para la señal; y
- 50
- descodificar una orden, basándose la descodificación en la duración de pulso total calculada para recibir el número total predeterminado de bits y los valores determinados de los bits dentro de la duración de pulso total; y permaneciendo sin codificar cada bit individual en el número total predeterminado de bits durante la descodificación de la orden.
- 55
9. El circuito (22) según la reivindicación 8, en donde cada pulso está representado por un flanco positivo (38) y un flanco negativo (42) y en donde medir el intervalo de tiempo entre la recepción de dos pulsos consecutivos incluye medir el intervalo de tiempo entre la recepción de dos flancos positivos consecutivos (38).
- 60 10. El circuito (22) según la reivindicación 8, en donde el descodificador (36) puede funcionar además para efectuar un seguimiento de un número total de pulsos recibidos con el fin de determinar cuándo ha cesado la transmisión.
11. El circuito (22) según la reivindicación 10, en donde cada pulso incluye un periodo alto (40) y un periodo bajo (44) donde un pulso con un valor de bit de uno tiene un periodo alto (40) que tiene una duración mayor que la del periodo alto (40) de un pulso que tiene un valor de bit de cero.
- 65

- 5 12. El circuito (22) según la reivindicación 11, en donde el descodificador determina cuándo ha cesado la transmisión mediante la detección de un intervalo de tiempo en el que no hay transición alguna desde uno del periodo alto (40) al periodo bajo (44) y del periodo bajo (44) al periodo alto (40), y determinar si el intervalo de tiempo excede un intervalo de tiempo predeterminado.
13. El circuito (22) según la reivindicación 8, en donde el descodificador descodifica la orden si el número total de pulsos recibidos es igual a un número total esperado de pulsos.
- 10 14. El circuito (22) según la reivindicación 8, en donde el descodificador (36) descodifica la orden si el recuento total se reconoce como correspondiente a una orden válida.
15. Una etiqueta de identificación por radiofrecuencia, RFID (14), que comprende:
- 15 una antena (23) dispuesta para recibir una señal modulada por ancho de pulso, PWM, teniendo la señal de PWM una serie de pulsos; y el circuito según la reivindicación 8, en comunicación con la antena (23).
- 20 16. La etiqueta de RFID (14) según la reivindicación 15, en donde cada pulso está representado por un flanco positivo (38) y un flanco negativo (42) y en donde medir el intervalo de tiempo entre la recepción de dos pulsos consecutivos incluye medir el intervalo de tiempo entre la recepción de dos flancos positivos consecutivos (38).
- 25 17. La etiqueta de RFID (14) según la reivindicación 15, en donde el descodificador (36) puede funcionar además para efectuar un seguimiento de un número total de pulsos recibidos con el fin de determinar cuándo ha cesado la transmisión.
- 30 18. La etiqueta de RFID (14) según la reivindicación 15, en donde el descodificador (36) descodifica la orden si el número total de pulsos recibidos es igual a un número total esperado de pulsos.
19. La etiqueta de RFID (14) según la reivindicación 15, en donde el descodificador (36) descodifica la orden si el recuento total se reconoce como correspondiente a una orden válida.
- 35 20. La etiqueta de RFID (14) según la reivindicación 15, en donde cada pulso incluye un periodo alto (40) y un periodo bajo (44) y en donde el descodificador (36) determina cuándo ha cesado la transmisión mediante la detección de un intervalo de tiempo en el que no hay transición alguna desde uno del periodo alto (40) al periodo bajo (44) y del periodo bajo (44) al periodo alto (40), y determinar si el intervalo de tiempo excede un intervalo de tiempo predeterminado.

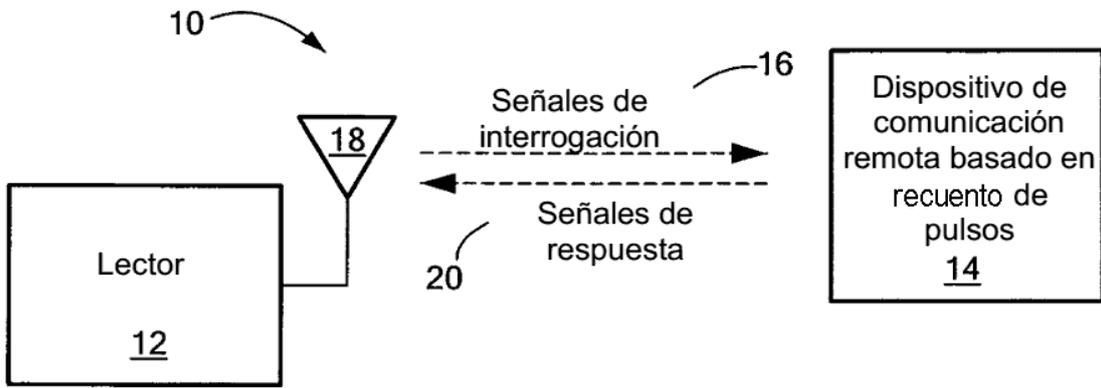


FIG. 1

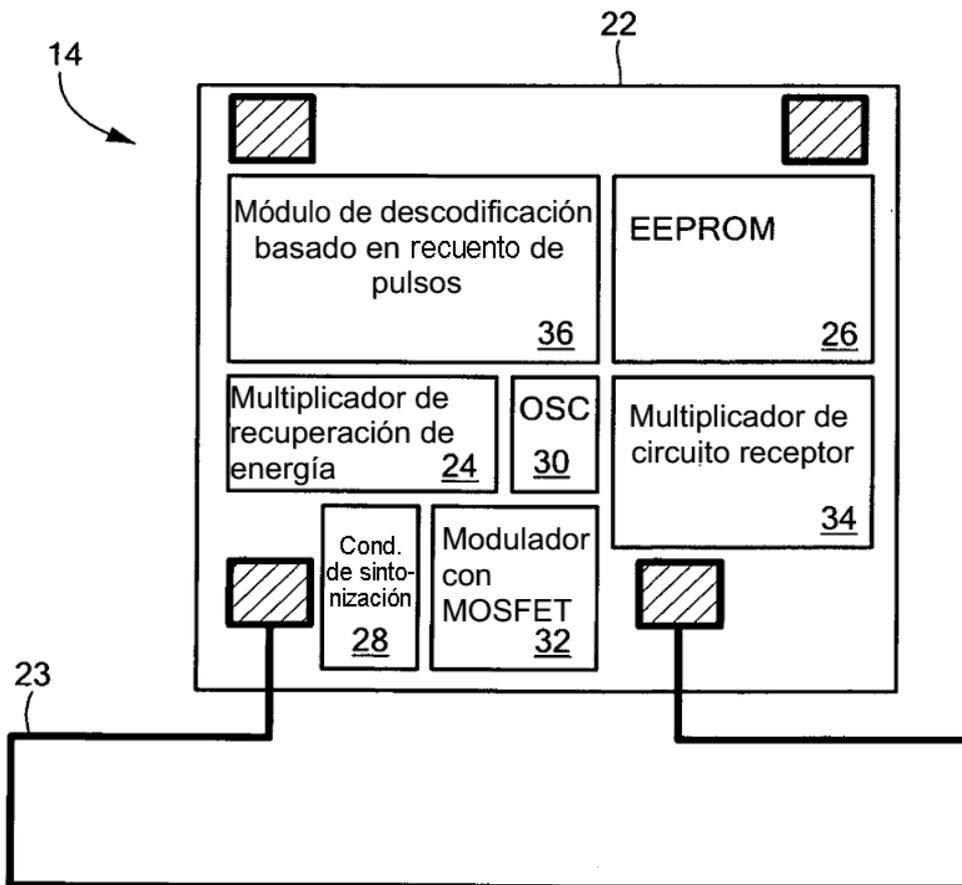


FIG. 2

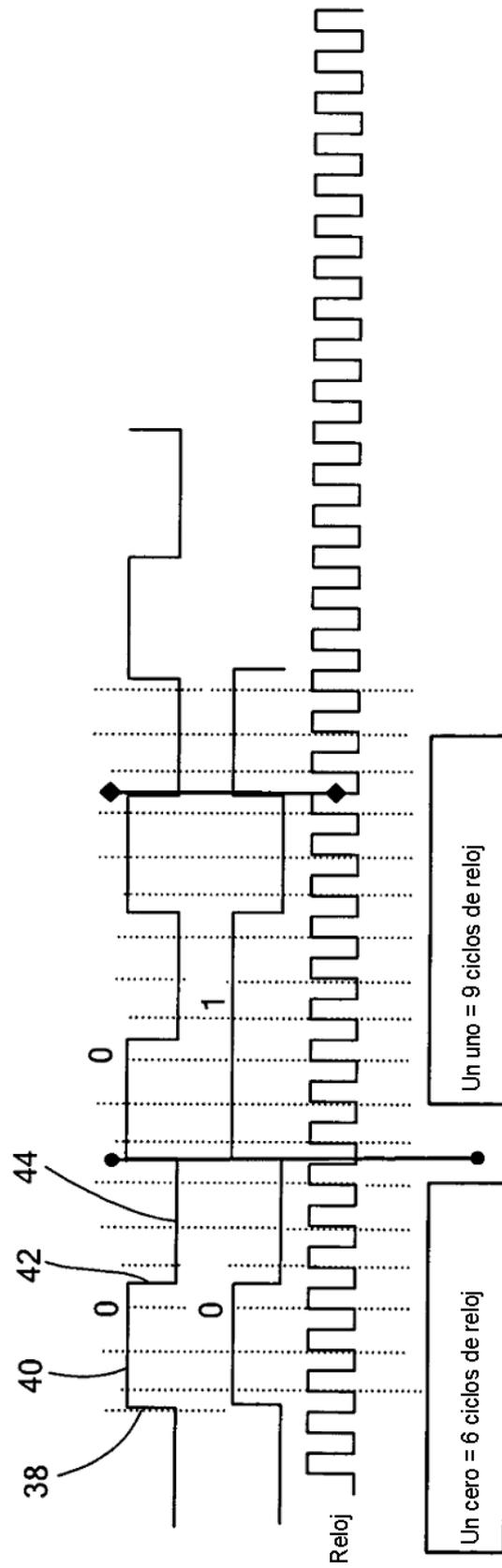


FIG. 3

FIG. 4

