

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 817 788**

51 Int. Cl.:

H01L 21/768 (2006.01)

H01L 23/48 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **26.02.2013 PCT/US2013/027729**

87 Fecha y número de publicación internacional: **06.09.2013 WO13130425**

96 Fecha de presentación y número de la solicitud europea: **26.02.2013 E 13708323 (4)**

97 Fecha y número de publicación de la concesión europea: **17.06.2020 EP 2820671**

54 Título: **Estructura y procedimiento para una TSV con alivio de tensión**

30 Prioridad:

27.02.2012 US 201213405600

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

08.04.2021

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)

**5775 Morehouse Drive
San Diego, CA 92121-1714, US**

72 Inventor/es:

**RAMACHANDRAN, VIDHYA y
GU, SHIQUN**

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 817 788 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Estructura y procedimiento para una TSV con alivio de tensión

5 **CAMPO TÉCNICO**

[0001] La presente divulgación se refiere en general a circuitos integrados (IC). Más específicamente, la presente divulgación se refiere al alivio de la tensión para vías a través de sustrato (TSV).

10 **ANTECEDENTES**

[0002] Cuando una TSV (vía a través del sustrato) se llena con un material que tiene un desfase de coeficiente de expansión térmica (CTE) en relación con su sustrato (por ejemplo, silicio), la TSV genera una alta tensión compresiva. En particular, la tensión compresiva se puede transmitir a través del sustrato circundante a los dispositivos contiguos. La tensión compresiva transferida puede provocar un cambio en los parámetros de los dispositivos que rodean la TSV.

[0003] Las técnicas convencionales para abordar la tensión compresiva incluyen una "región de exclusión" que rodea la TSV. La región de exclusión define un área que rodea la TSV en la que no se pueden colocar dispositivos sensibles. Desafortunadamente, una región de exclusión da como resultado una penalización del área de diseño del circuito. Por ejemplo, una región de exclusión puede tener un radio de cinco a diez micrómetros (5-10 um), dependiendo de la sensibilidad del dispositivo particular.

[0004] El cobre es un ejemplo de un material de relleno que tiene un desfase de CTE con el silicio. Cuando una TSV confinada por silicio tiene un ciclo térmico, el material de relleno de cobre dentro de las TSV se puede expandir hacia arriba y fuera de la TSV. El bombeo del cobre hacia arriba y fuera de la TSV puede interrumpir cualquier circuito cerca de la TSV. Aunque se describe con referencia al cobre, la expansión de cualquier material de relleno que tenga un desfase de CTE con respecto a su sustrato, cuando se usa para llenar una TSV, provoca los problemas mencionados anteriormente.

[0005] La publicación de solicitud de patente de EE. UU. US2009/0243047 A1 divulga una pastilla semiconductor con una vía a través de sustrato rodeada por una primera y segunda capas de aislamiento rebajadas y que incluye un material de relleno compatible en las partes rebajadas.

[0006] La publicación DE102 05 026 C1 divulga un sustrato semiconductor con vías a través de sustrato rodeadas por una zanja de aislamiento que está parcialmente llena con un material dieléctrico.

BREVE EXPLICACIÓN

[0007] La invención se define en las reivindicaciones independientes.

[0008] De acuerdo con un aspecto de la presente divulgación, se describe una pastilla semiconductor que incluye alivio de tensión para vías de a través de sustrato (TSV). La pastilla semiconductor incluye un sustrato semiconductor que tiene una cara activa. El sustrato semiconductor incluye capas conductoras conectadas a la cara activa. La pastilla semiconductor también incluye una vía a través de sustrato que se extiende a través del sustrato. En una configuración, la vía a través de sustrato incluye un diámetro sustancialmente constante a través de una longitud de la vía a través de sustrato. La vía a través de sustrato se llena con un material de relleno conductor. La pastilla semiconductor también incluye una primera y una segunda capa de aislamiento que rodean la vía a través de sustrato. En esta configuración, la segunda capa de aislamiento incluye dos partes: una parte rebajada cerca de la cara activa del sustrato que puede aliviar la tensión del material de relleno conductor, y una parte dieléctrica. Una composición de la parte rebajada puede diferir de la parte dieléctrica.

[0009] En otro aspecto de la divulgación, se describe un procedimiento para aliviar la tensión de las vías a través de sustrato (TSV). El procedimiento incluye definir una cavidad de vía a través de sustrato en un sustrato. El procedimiento también incluye depositar una primera y una segunda capa de aislamiento en la cavidad. El procedimiento incluye además llenar la cavidad con un material conductor. El procedimiento también incluye retirar una parte de la segunda capa de aislamiento para crear una parte rebajada.

[0010] A continuación, se describirán rasgos característicos y ventajas adicionales de la divulgación. Se debe apreciar por los expertos en la técnica que la presente divulgación se puede utilizar fácilmente como base para modificar o diseñar otras estructuras para llevar a cabo los mismos propósitos de la presente divulgación. También se debe tener en cuenta por los expertos en la técnica que dichas estructuras equivalentes no se apartan de las enseñanzas de la divulgación como se exponen en las reivindicaciones adjuntas. Los rasgos característicos novedosos, que se considera que son característicos de la divulgación, tanto en cuanto a su organización como a su procedimiento de funcionamiento, conjuntamente con otras ventajas, se entenderán mejor a partir de la siguiente descripción cuando se considere en relación con las figuras adjuntas. Sin embargo, se ha de entender expresamente que cada una de las figuras se proporciona solo para el propósito de ilustración y descripción, y no pretende ser una

definición de los límites de la presente divulgación.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

5 **[0011]** Para un entendimiento más completo de la presente divulgación, ahora se hace referencia a la siguiente descripción tomada junto con los dibujos adjuntos.

10 La FIGURA 1 muestra una vista en sección transversal que ilustra un dispositivo de circuito integrado (IC) que incluye dispositivos activos de acuerdo con un aspecto de la divulgación.

15 La FIGURA 2 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 1, que incluye una capa fotorresistente para proporcionar una abertura de tamaño incrementado para una vía a través de sustrato (TSV) de acuerdo con un aspecto de la divulgación.

20 La FIGURA 3 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 2, que incluye una capa de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

25 La FIGURA 4 muestra una vista en sección transversal del dispositivo de IC de la FIGURA 3, que ilustra una vía a través de sustrato (TSV) rodeada por la capa de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

30 La FIGURA 5 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 4, que incluye un rebajo de aislamiento formado dentro de la capa de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

35 La FIGURA 6 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 5, que incluye un rebajo de aislamiento y la capa de aislamiento de revestimiento formada en una pared lateral de una cavidad de TSV de acuerdo con un aspecto de la divulgación.

40 La FIGURA 7 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 6, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación.

45 La FIGURA 8 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 7, que incluye una vía a través de sustrato que tiene una capa de aislamiento de revestimiento y un material de relleno dentro de un rebajo de aislamiento de pared lateral de acuerdo con un aspecto de la divulgación.

50 La FIGURA 9 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 1, que ilustra la primera y segunda capas de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

55 La FIGURA 10 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 9, que ilustra una vía a través de sustrato (TSV) rodeada por la primera y segunda capas de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

60 La FIGURA 11 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 10, que incluye un rebajo de aislamiento formado dentro de la segunda capa de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

65 La FIGURA 12 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 11, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación.

La FIGURA 13 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 12, que incluye un material de relleno dentro de un rebajo de aislamiento de un aislamiento de revestimiento de múltiples capas de acuerdo con un aspecto de la divulgación.

La FIGURA 14 muestra una vista en sección transversal que ilustra un dispositivo de IC de la FIGURA 9, que incluye una vía a través de sustrato (TSV) rodeada por la primera, segunda y tercera capas de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

La FIGURA 15 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 14, que incluye un rebajo de aislamiento formado dentro de la segunda capa de aislamiento de revestimiento de acuerdo con un aspecto de la divulgación.

La FIGURA 16 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 15, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación.

La FIGURA 17 muestra una vista en sección transversal que ilustra el dispositivo de IC de la FIGURA 16, que incluye

un material de relleno dentro de un rebajo de aislamiento de un aislamiento de revestimiento de múltiples capas de acuerdo con un aspecto de la divulgación.

La FIGURA 18 es un diagrama de bloques que ilustra un procedimiento para formar vías a través de sustrato (TSV) que incluyen una o más capas de aislamiento de revestimiento y un rebajo de aislamiento en una pared lateral de la TSV, de acuerdo con un aspecto de la divulgación.

La FIGURA 19 es un diagrama de bloques que muestra un sistema de comunicación inalámbrico en el que se puede emplear de forma ventajosa una configuración de la divulgación.

DESCRIPCIÓN DETALLADA

[0012] Diversos aspectos de la divulgación proporcionan técnicas para mitigar los problemas relacionados con el impacto de la tensión de TSV (vía a través de sustrato) en dispositivos contiguos. De acuerdo con un aspecto de la divulgación, se describe una película de aislamiento de revestimiento que separa una parte conductora de un vía a través de sustrato (TSV) de una capa de sustrato (por ejemplo, silicio). En una configuración, una capa de aislamiento de revestimiento se rebaja alrededor de la TSV a una profundidad en el intervalo de unos pocos micrómetros. En otra configuración, el vacío del rebajo de aislamiento se rellena con un material compatible. Los ejemplos de materiales compatibles incluyen, pero no se limitan a, poliimida y otros materiales compatibles similares. En otro aspecto de la divulgación, tras el proceso de formación de TSV, las capas de interconexión de la parte final de la línea (BEOL) se fabrican en la oblea para completar un dispositivo de IC.

[0013] De forma ventajosa, el rebajo abierto entre la TSV y la capa de sustrato permite el alivio de tensión de la TSV y reduce la tensión transmitida a los dispositivos contiguos dentro del sustrato. Del mismo modo, al permitir una trayectoria para que el material de relleno de TSV se expanda en una cavidad de rebajo, se puede reducir el bombeo del material de relleno. Variar una composición de la capa de aislamiento de revestimiento proporciona diferentes ventajas. Rellenar el rebajo con un material compatible puede proporcionar ventajas similares con un esquema de integración más sólido.

[0014] La FIGURA 1 muestra una vista en sección transversal que ilustra un dispositivo de circuito integrado (IC) 100 que incluye los dispositivos activos 112-116 de acuerdo con un aspecto de la divulgación. De forma representativa, el dispositivo de IC 100 incluye un sustrato (por ejemplo, una oblea de silicio) 102 que incluye una región de aislamiento de zanjas poco profundas (STI) 130. En esta configuración, la región STI 130 es un material semimetálico u otro similar. Por encima de la región STI 130 hay una capa de dieléctrico entre capas (ILD) 120 que incluye una capa de interconexión de la parte delantera de la línea (FEOL) 110. El ILD 120 puede incluir los dispositivos activos 112-116 y los alambres conductores (por ejemplo, vías) 121-128. En esta configuración, la capa de ILD 120 es un ILD de contacto formado por un óxido de silicio u otro material similar para evitar el cortocircuito entre los alambres conductores 121-128. En una configuración alternativa, la capa de ILD 120 es un dieléctrico de bajo K u otro material similar.

[0015] La FIGURA 2 muestra una vista en sección transversal que ilustra el dispositivo de IC 200 de la FIGURA 1, que incluye una capa fotorresistente 234 para proporcionar una cavidad de TSV de tamaño incrementado 236 (por ejemplo, cincuenta micrómetros) para una o más capas de aislamiento y una TSV (vía a través de sustrato) de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 2, después de depositar la capa de parada de pulido 132 sobre una superficie de la capa de ILD 120, la litografía define una cavidad de TSV (vía a través de sustrato) 236 que es ligeramente más grande que una TSV final real (véase las FIGURAS 4 - 8). En esta configuración, un tamaño de la TSV es del orden de 0,25-0,5 micrómetros (μm). La capa de parada de pulido 132 puede estar formada por un carburo de silicio, nitruro de silicio u otro material protector similar.

[0016] La FIGURA 3 muestra una vista en sección transversal que ilustra el dispositivo de IC 300 de la FIGURA 2, con una capa de aislamiento de revestimiento 340 de acuerdo con un aspecto de la divulgación. En esta configuración, un proceso de grabado y/o litográfico graba a través de la capa de ILD 120, la región STI 130 y la oblea de silicio 102. Una vez que se completa el grabado, una deposición de aislamiento de revestimiento forma la capa de aislamiento de revestimiento 340 sobre la capa de parada de pulido 132 y las paredes laterales de la cavidad de TSV 236. La capa de aislamiento de revestimiento 340 se puede formar con una capa de vidrio de sílice no fluorado (USG), ortosilicato de tetraetilo (TEOS), óxido de silicio, nitruro de silicio u otro precursor similar para formar una película de óxido. La capa de aislamiento de revestimiento 340 también se puede formar con una capa de material orgánico tal como un aislante orgánico. La capa de aislamiento de revestimiento 340 puede tener un espesor de un cuarto de micrómetro.

[0017] La FIGURA 4 muestra una vista en sección transversal que ilustra el dispositivo de IC 400 de la FIGURA 3, que incluye una vía a través de sustrato (TSV) 450 rodeada por la capa de aislamiento de revestimiento 340 de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 4, se realiza un proceso de llenado y pulido de TSV para llenar la cavidad de TSV con un material de relleno para formar la TSV 450, que está rodeada por la capa de aislamiento de revestimiento 340. En el ejemplo ilustrado, el material de relleno es cobre. La capa de aislamiento de revestimiento 340 evita que el material de relleno dentro de la TSV 450 entre en contacto con la oblea de silicio 102. El material de relleno puede incluir, pero no se limita a, cobre, wolframio u otro material de relleno similar que tenga un desfase de coeficiente de expansión térmica (CTE) con respecto al material de sustrato, que en este ejemplo es

silicio. Como se muestra en la FIGURA 4, la tensión compresiva 452 puede afectar los dispositivos activos 112-116 dentro de la capa de ILD 120, y/o la oblea de silicio 102.

5 **[0018]** La FIGURA 5 muestra una vista en sección transversal que ilustra el dispositivo de IC 500 de la FIGURA 4, que incluye un rebajo de aislamiento 542 formado dentro de la capa de aislamiento de revestimiento 440 de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 5, se realiza un grabado químicamente selectivo de la capa de aislamiento de revestimiento 440. De forma representativa, el grabado químicamente selectivo retira la capa de parada de pulido 132 que está sobre la capa de aislamiento de revestimiento 440 y forma el rebajo de aislamiento 542 a una profundidad de uno a dos micrómetros. En un aspecto de la divulgación, la profundidad del rebajo de aislamiento se basa en qué tan profundo se extienden los dispositivos (por ejemplo, los dispositivos activos 112-116) dentro de la oblea de silicio 102, que se puede determinar de acuerdo con la tecnología del transistor. Como se muestra en la FIGURA 5, el proceso de grabado químicamente selectivo provoca la formación del rebajo de aislamiento 542 para proporcionar alivio de tensión para el material de relleno de la TSV 450.

15 **[0019]** La FIGURA 6 muestra una vista en sección transversal que ilustra el dispositivo de IC 600 de la FIGURA 5, que incluye un rebajo de aislamiento 542 y la capa de aislamiento de revestimiento 440 formada en una pared lateral de la TSV 450 de acuerdo con un aspecto de la divulgación. De forma representativa, se realiza una retirada de parada de pulido para retirar la capa de parada de pulido 132 en preparación para la formación de un apilamiento de interconexión en la parte final de la línea, como se muestra en la FIGURA 7.

20 **[0020]** La FIGURA 7 muestra una vista en sección transversal que ilustra el dispositivo de IC 700 que incluye la FIGURA 6, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación. De forma representativa, después de que se completa el procesamiento de TSV, las capas de interconexión BEOL del apilamiento de interconexión BEOL 790 se fabrican en la oblea 102 para completar la formación del dispositivo IC 700. En esta configuración, el rebajo de aislamiento 542 proporciona alivio de tensión para el material de relleno de TSV para reducir y/o evitar que el material de relleno se bombee hacia arriba y fuera de la TSV.

25 **[0021]** La FIGURA 8 muestra una vista en sección transversal que ilustra el dispositivo de IC 800 de la FIGURA 7, que incluye una TSV 450 que tiene una capa de aislamiento de revestimiento 440 y un material de relleno compatible 860 dentro de un rebajo de aislamiento de pared lateral 542 de acuerdo con un aspecto de la divulgación. En este aspecto de la divulgación, el material de relleno compatible 860 puede ser una poliimida u otro material similar. En esta configuración, el material de relleno compatible 860 absorbe la tensión compresiva 554 de la TSV 450 y/o los dispositivos circundantes.

30 **[0022]** La FIGURA 9 muestra una vista en sección transversal que ilustra el dispositivo IC 900 de la FIGURA 1, con una primera capa de aislamiento de revestimiento 940 y una segunda capa de aislamiento de revestimiento 970 de acuerdo con la invención. En una configuración, la primera capa de aislamiento de revestimiento 940 y la segunda capa de aislamiento de revestimiento 970 son químicamente distintas. De forma representativa, la FIGURA 9 ilustra una variación de la deposición de aislamiento de revestimiento en la que se forma un aislamiento de revestimiento de múltiples capas sobre la capa de parada de pulido 132 y las paredes laterales de la cavidad de TSV 936. En esta configuración, las capas de aislamiento de revestimiento múltiple pueden incluir un óxido, un nitruro u otro material dieléctrico similar.

35 **[0023]** La FIGURA 10 muestra una vista en sección transversal que ilustra el dispositivo de IC 1000 de la FIGURA 9, con una vía a través de sustrato (TSV) 950 rodeada por la primera capa de aislamiento de revestimiento 940 y la segunda capa de aislamiento de revestimiento 970 de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 10, los procesos de llenado y pulido de TSV proporcionan la TSV 950 que incluye un aislamiento de revestimiento multicapa (940, 970) en las paredes laterales de TSV. Como se muestra en la FIGURA 10, las flechas 1052 ilustran la tensión compresiva provocada por la TSV 950 rellena de cobre.

40 **[0024]** La FIGURA 11 muestra una vista en sección transversal que ilustra el dispositivo de IC 1100 de la FIGURA 10, que incluye un rebajo de aislamiento 1172 formado dentro de la segunda capa de aislamiento de revestimiento 970 de acuerdo con un aspecto de la divulgación. De forma representativa, se realiza un grabado de rebajo de aislamiento de revestimiento. En esta configuración, el grabado de rebajo de aislamiento de revestimiento es un grabado químicamente selectivo que solo retira una parte de una de las dos capas de aislamiento de revestimiento 940/970. Como se muestra en la FIGURA 11, el rebajo de aislamiento 1172 puede proporcionar una barrera de aislamiento adicional entre el material de relleno de TSV y el silicio de la oblea 102.

45 **[0025]** La FIGURA 12 muestra una vista en sección transversal que ilustra el dispositivo de IC 1200 de la FIGURA 11, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación. De forma representativa, después de que se completa el procesamiento de TSV, las capas de interconexión BEOL de un apilamiento de interconexión BEOL 1290 se fabrican en la oblea de silicio 102 para completar la formación del dispositivo de IC 1200. En esta configuración, el rebajo de aislamiento 1172 proporciona alivio de tensión para el material de relleno de TSV para reducir y/o evitar que el material de relleno se bombee hacia arriba y fuera de la TSV 950.

[0026] La FIGURA 13 muestra una vista en sección transversal que ilustra el dispositivo de IC 1300 de la FIGURA 12, que incluye un material de relleno compatible 1360 dentro de un rebajo de aislamiento de un aislamiento de revestimiento multicapa (940, 970) de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 13, la TSV 950 incluye una primera capa de aislamiento de revestimiento 940, una segunda capa de aislamiento de revestimiento 970 y un material de relleno compatible 1360 dentro de un rebajo de aislamiento de pared lateral 1142 de acuerdo con un aspecto de la divulgación. En este aspecto de la divulgación, el material de relleno compatible puede ser una poliimida u otro material similar. En esta configuración, el material de relleno compatible 1360 absorbe la tensión compresiva 1054 de la TSV 950 y/o los dispositivos circundantes.

[0027] La FIGURA 14 muestra una vista en sección transversal que ilustra el dispositivo de IC 1400 de la FIGURA 9, que incluye una vía a través de sustrato (TSV) 1450 rodeada de la primera, segunda y tercera capas de aislamiento de revestimiento (1440, 1470, 1480) de acuerdo con la invención. En una configuración, la primera capa de aislamiento de revestimiento 1440, la segunda capa de aislamiento de revestimiento 1470 y la tercera capa de aislamiento de revestimiento 1480 son químicamente distintas. De forma representativa, la FIGURA 14 ilustra una variación de la deposición de aislamiento de revestimiento en la que se forma un aislamiento de revestimiento de múltiples capas sobre la capa de parada de pulido 132 y las paredes laterales de la cavidad de TSV 1450. Como se muestra en la FIGURA 14, las flechas 1452 ilustran la tensión compresiva provocada por una TSV 1450 rellena de cobre. En esta configuración, las capas de aislamiento de revestimiento múltiple pueden incluir un óxido, un nitruro u otro material dieléctrico similar.

[0028] La FIGURA 15 muestra una vista en sección transversal que ilustra el dispositivo de IC 1500 de la FIGURA 14, que incluye un rebajo de aislamiento 1582 formado dentro de la segunda capa de aislamiento de revestimiento 1470 de acuerdo con un aspecto de la divulgación. De forma representativa, se realiza un grabado de rebajo de aislamiento de revestimiento. En esta configuración, el grabado de rebajo de aislamiento de revestimiento es un grabado químicamente selectivo que solo retira una parte de una de las tres capas de aislamiento de revestimiento 1440/1470/1480. Como se muestra en la FIGURA 15, el rebajo de aislamiento 1582 puede proporcionar una barrera de aislamiento adicional entre el material de relleno de TSV y el material de la oblea 102.

[0029] La FIGURA 16 muestra una vista en sección transversal que ilustra el dispositivo de IC 1600 de la FIGURA 15, tras una fabricación de apilamiento en la parte final de la línea (BEOL) de acuerdo con un aspecto de la divulgación. De forma representativa, después de que se completa el procesamiento de TSV, las capas de interconexión BEOL de un apilamiento de interconexión BEOL 1690 se fabrican en la oblea 102 para completar la formación del dispositivo de IC 1600. En esta configuración, el rebajo de aislamiento 1582 proporciona alivio de tensión para el material de relleno de TSV para reducir y/o evitar que el material de relleno se bombee hacia arriba y fuera de la TSV 1450.

[0030] La FIGURA 17 muestra una vista en sección transversal que ilustra el dispositivo de IC 1700 de la FIGURA 16, que incluye un material de relleno compatible 1760 dentro de un rebajo de aislamiento de un aislamiento de revestimiento multicapa (1440, 1470, 1480) de acuerdo con un aspecto de la divulgación. Como se muestra en la FIGURA 17, una TSV 1450 incluye una primera capa de aislamiento de revestimiento 1440, una segunda capa de aislamiento de revestimiento 1470, una tercera capa de aislamiento de revestimiento 1480 y un material de relleno compatible 1760 dentro de un rebajo de aislamiento de pared lateral 1582 (FIGURA 16) de acuerdo con un aspecto de la divulgación. En este aspecto de la divulgación, el material de relleno compatible 1760 puede ser una poliimida u otro material similar. En esta configuración, el material de relleno compatible 1760 absorbe la tensión compresiva 1454 de la TSV 1450 y/o los dispositivos circundantes.

[0031] La FIGURA 18 es un diagrama de bloques que ilustra un procedimiento 1800 para formar una vía a través de sustrato (TSV) que incluye una o más capas de aislamiento de revestimiento y un rebajo de aislamiento en una pared lateral de la TSV, de acuerdo con un aspecto de la divulgación. En el bloque 1810, una cavidad de TSV 236/936 se define a través de un sustrato, por ejemplo, como se muestra en las FIGURAS 2, 3 y 9. Aunque la presente descripción ha sido principalmente con respecto a un sustrato de silicio, también se contemplan otros materiales de sustrato. En el bloque 1812, se deposita una capa de aislamiento de revestimiento en la cavidad de TSV y en una capa de parada de pulido, por ejemplo, como se muestra en las FIGURAS 3, 9 y 14. En el bloque 1814, la vía a través de sustrato 450/1050/1450 se llena con un material conductor, por ejemplo, como se muestra en las FIGURAS 4, 10 y 14. Aunque la presente descripción ha sido principalmente con respecto a un relleno de cobre, también se contemplan otros materiales de relleno. En el bloque 1816, la capa de aislamiento de revestimiento se graba para crear una parte rebajada. Por ejemplo, como se muestra en las FIGURAS 5, 11 y 15, el grabado de la capa de aislamiento de revestimiento deja un rebajo de aislamiento de revestimiento 542/1172/1582 en una pared lateral de la TSV 450/950/1450.

[0032] La FIGURA 19 es un diagrama de bloques que muestra un sistema de comunicación inalámbrica 1900 ejemplar en el que se puede emplear de forma ventajosa una configuración de la divulgación. Para propósitos ilustrativos, la FIGURA 19 muestra tres unidades remotas 1920, 1930 y 1950 y dos estaciones base 1940. Se reconocerá que los sistemas de comunicación inalámbrica pueden tener muchas más unidades remotas y estaciones base. Las unidades remotas 1920, 1930 y 1950 incluyen los dispositivos de IC 1925A, 1925C y 1925B, que incluyen la vía a través de sustrato (TSV) divulgada rodeada por una capa de aislamiento de revestimiento. Se reconocerá que

5 cualquier dispositivo que contenga un IC también puede incluir una TSV rodeada por la capa de aislamiento de revestimiento descrita aquí, incluyendo las estaciones base, dispositivos de conmutación y equipos de red. La FIGURA 19 muestra las señales de enlace directo 1980 desde la estación base 1940 y las unidades remotas 1920, 1930 y 1950, y las señales de enlace inverso 1990 desde las unidades remotas 1920, 1930 y 1950 a las estaciones base 1940.

10 **[0033]** En la FIGURA 19, la unidad remota 1920 se muestra como un teléfono móvil, la unidad remota 1930 se muestra como un ordenador portátil y la unidad remota 1950 se muestra como una unidad remota de ubicación fija en un sistema de bucle local inalámbrico. Por ejemplo, las unidades remotas pueden ser teléfonos móviles, unidades de sistemas de comunicación personal (PCS) de mano, unidades de datos portátiles tales como asistentes de datos personales, dispositivos habilitados para GPS, dispositivos de navegación, descodificadores, reproductores de música, reproductores de vídeo, unidades de entretenimiento, unidades de datos de ubicación fija tales como equipos de lectura de medidores o cualquier otro dispositivo que almacene o recupere datos o instrucciones de un ordenador, o cualquier combinación de los mismos. Aunque la FIGURA 19 ilustra unidades remotas de acuerdo a las enseñanzas de la divulgación, la divulgación no está limitada a estas unidades ilustradas ejemplares. Los aspectos de la presente divulgación se pueden emplear adecuadamente en cualquier dispositivo que incluya una TSV rodeada por una capa de aislamiento de revestimiento.

20 **[0034]** Para una implementación en firmware y/o software, las metodologías se pueden implementar con módulos (por ejemplo, procedimientos, funciones y así sucesivamente) que realizan las funciones descritas en el presente documento. Cualquier medio legible por máquina que incorpore instrucciones de forma tangible se puede usar para implementar las metodologías descritas en el presente documento. Por ejemplo, se pueden almacenar códigos de software en una memoria y ejecutarse por una unidad procesadora. La memoria se puede implementar dentro de la unidad procesadora o ser externa a la unidad procesadora. Como se usa en el presente documento, el término "memoria" se refiere a cualquier tipo de memoria a largo plazo, a corto plazo, volátil, no volátil u otra memoria, y no se debe limitar a ningún tipo de memoria o número de memorias particulares, ni al tipo de medio en el que se almacene la memoria.

30 **[0035]** Aunque la presente divulgación y sus ventajas se han descrito en detalle, se debe entender que se pueden realizar diversos cambios, sustituciones y alteraciones en el presente documento sin apartarse de la tecnología de la divulgación como se define en las reivindicaciones adjuntas. Por ejemplo, los términos relacionales, tales como "por encima" y "por debajo" se usan con respecto a un sustrato o dispositivo electrónico. Por supuesto, si el sustrato o dispositivo electrónico está invertido, por encima se convierte en por debajo y viceversa. Adicionalmente, si se orienta lateralmente, por encima y por debajo se pueden referir a los lados de un sustrato o dispositivo electrónico. Además, el alcance de la presente solicitud no pretende limitarse a los modos de realización particulares del proceso, máquina, fabricación, composición de la materia, medios, procedimientos y etapas descritos en la memoria descriptiva. Como un experto en la técnica apreciará fácilmente a partir de la divulgación, se pueden utilizar los procesos, máquinas, fabricación, composiciones de materia, medios, procedimientos o etapas, actualmente existentes o que se van a desarrollar en un futuro, que realizan sustancialmente la misma función o logran sustancialmente el mismo resultado que los modos de realización correspondientes descritos en el presente documento de acuerdo con la presente divulgación. En consecuencia, las reivindicaciones adjuntas pretenden incluir dentro de su alcance dichos procesos, máquinas, fabricación, composiciones de materia, medios, procedimientos o etapas.

REIVINDICACIONES

1. Una pastilla semiconductor que comprende:
 - 5 un sustrato (102) que tiene una cara activa;
 - capas conductoras acopladas a la cara activa;
 - 10 una vía a través de sustrato (950, 1450) en una cavidad de vía que se extiende a través del sustrato y que tiene un diámetro sustancialmente constante a través de una longitud de la vía a través de sustrato, comprendiendo la vía a través de sustrato un material de relleno conductor;
 - 15 una primera capa de aislamiento (940, 1440) que rodea la vía a través de sustrato y se proporciona en una pared lateral de la cavidad de vía; y
 - 20 una segunda capa de aislamiento (970, 1470) que rodea la vía a través de sustrato, la segunda capa de aislamiento formada entre la primera capa de aislamiento y el relleno conductor y que comprende dos partes, una parte rebajada (1172, 1582) y una parte dieléctrica, en la que la parte dieléctrica de la segunda capa de aislamiento se proporciona en la primera capa de aislamiento, y la parte rebajada define un espacio cerca de la cara activa del sustrato y entre la primera capa de aislamiento y el material de relleno conductor, pudiendo el material en el espacio aliviar la tensión del material de relleno conductor.
2. La pastilla semiconductor de la reivindicación 1, en la que el espacio es un espacio vacío.
- 25 3. La pastilla semiconductor de la reivindicación 1, en la que el espacio comprende un material de relleno compatible (1360, 1760).
- 30 4. La pastilla semiconductor de la reivindicación 1, en la que la segunda capa de aislamiento está compuesta de un material seleccionado de un grupo que consiste en vidrio de sílice no fluorado (USG), ortosilicato de tetraetilo (TEOS), óxido de silicio, nitruro de silicio y un aislante orgánico.
5. La pastilla semiconductor de la reivindicación 1, que comprende además:
 - 35 una región de aislamiento de zanjas poco profundas (STI) formada dentro del sustrato semiconductor; y
 - una capa dieléctrica entre capas (ILD) formada en una superficie del sustrato semiconductor y la región (STI).
6. La pastilla semiconductor de la reivindicación 1, incorporada en al menos uno de un reproductor de música, un reproductor de vídeo, una unidad de entretenimiento, un dispositivo de navegación, un dispositivo de comunicaciones, un asistente digital personal (PDA), una unidad de datos de ubicación fija y un ordenador.
- 40 7. Un procedimiento de fabricación de una vía a través de sustrato, que comprende:
 - 45 definir una cavidad de vía a través de sustrato en un sustrato que tiene una cara activa;
 - depositar una primera capa de aislamiento en las paredes laterales de la cavidad de vía;
 - depositar una segunda capa de aislamiento en la primera capa de aislamiento en la cavidad;
 - 50 llenar la cavidad con un material conductor; y
 - retirar una parte de la segunda capa de aislamiento para crear una parte rebajada separada y vacía cerca de la cara activa, definida la parte rebajada entre la primera capa de aislamiento y el material conductor.
- 55 8. El procedimiento de fabricación de la vía a través de sustrato de la reivindicación 7, que comprende además llenar la parte rebajada con un material de relleno compatible.
9. El procedimiento de fabricación de la vía a través de sustrato de la reivindicación 8, en el que la segunda capa de aislamiento se forma a partir de un material seleccionado de un grupo que consiste en vidrio de sílice no fluorado (USG), ortosilicato de tetraetilo (TEOS), óxido de silicio, nitruro de silicio y un aislante orgánico.
- 60 10. El procedimiento de fabricación de la vía a través de sustrato de la reivindicación 7, que comprende además:
 - 65 realizar un fresado químico selectivo para retirar la parte de la segunda capa de aislamiento para crear la parte rebajada.

11. El procedimiento de fabricación de la vía a través de sustrato de la reivindicación 7, que comprende además:

incorporar la vía a través de sustrato que incluye la segunda capa de aislamiento que tiene la parte rebajada dentro de una pastilla semiconductor; e

5

integrar la pastilla semiconductor en al menos uno de un reproductor de música, un reproductor de vídeo, una unidad de entretenimiento, un dispositivo de navegación, un dispositivo de comunicaciones, un asistente digital personal (PDA), una unidad de datos de ubicación fija y un ordenador.

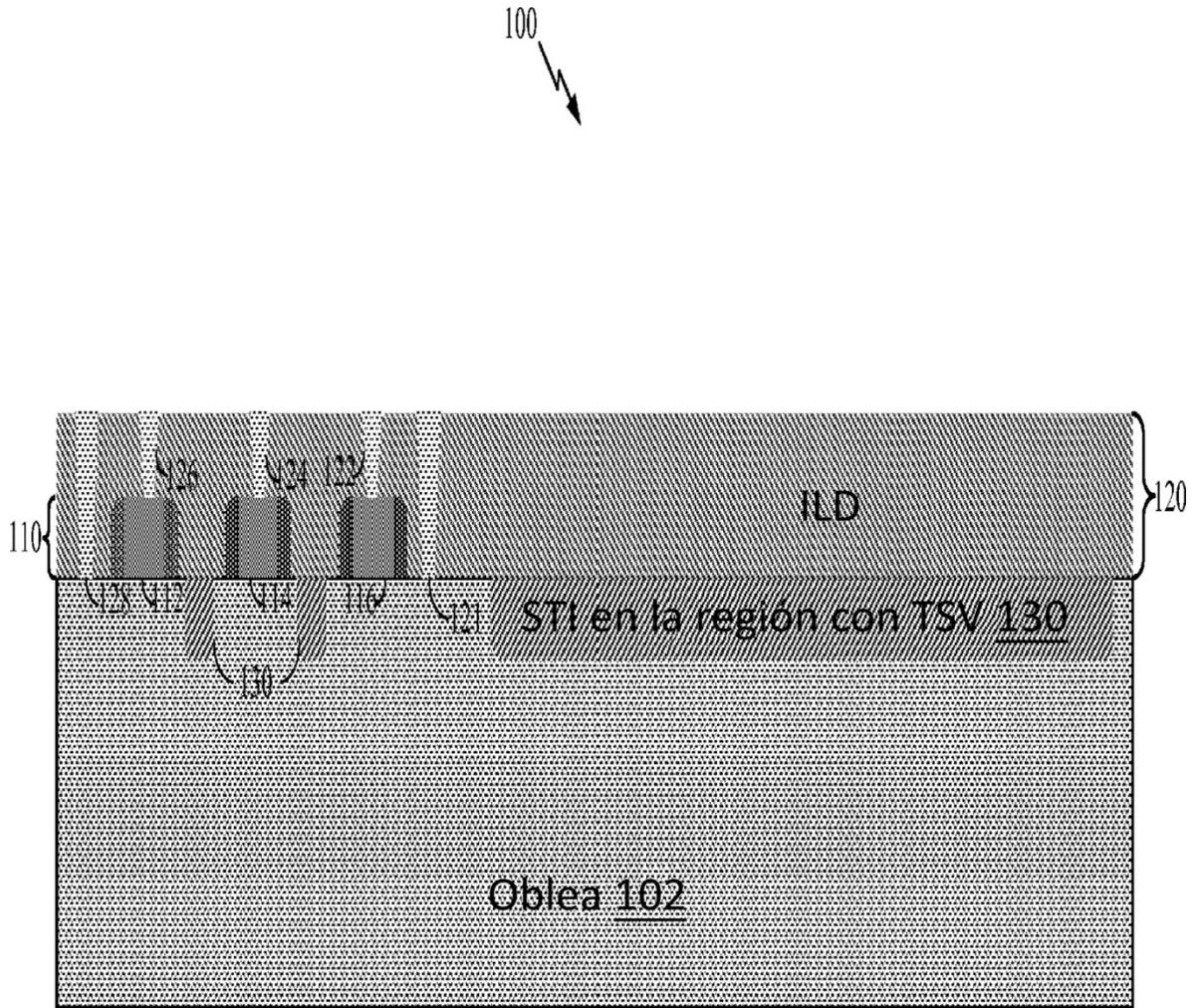


FIG. 1

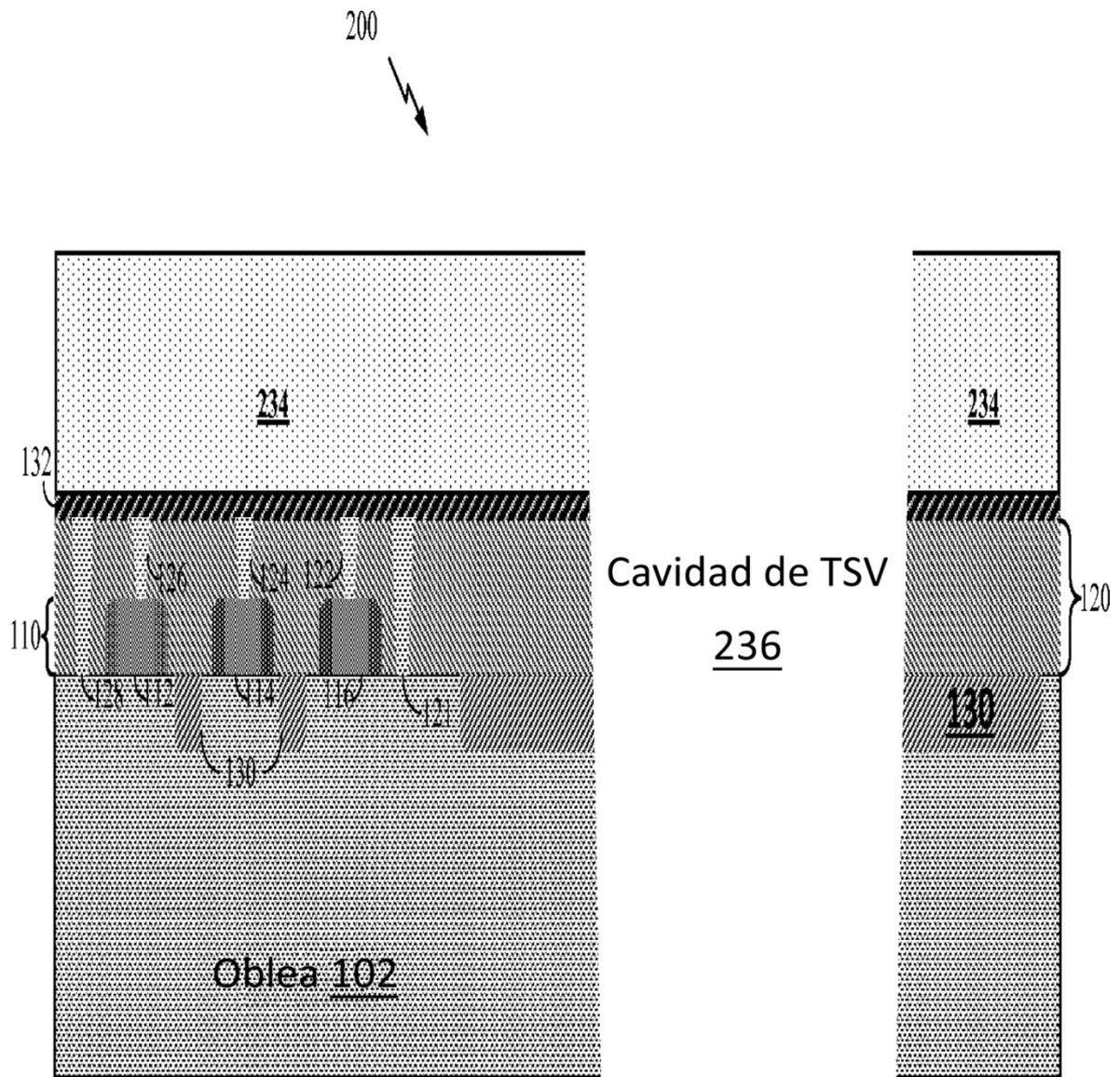


FIG. 2

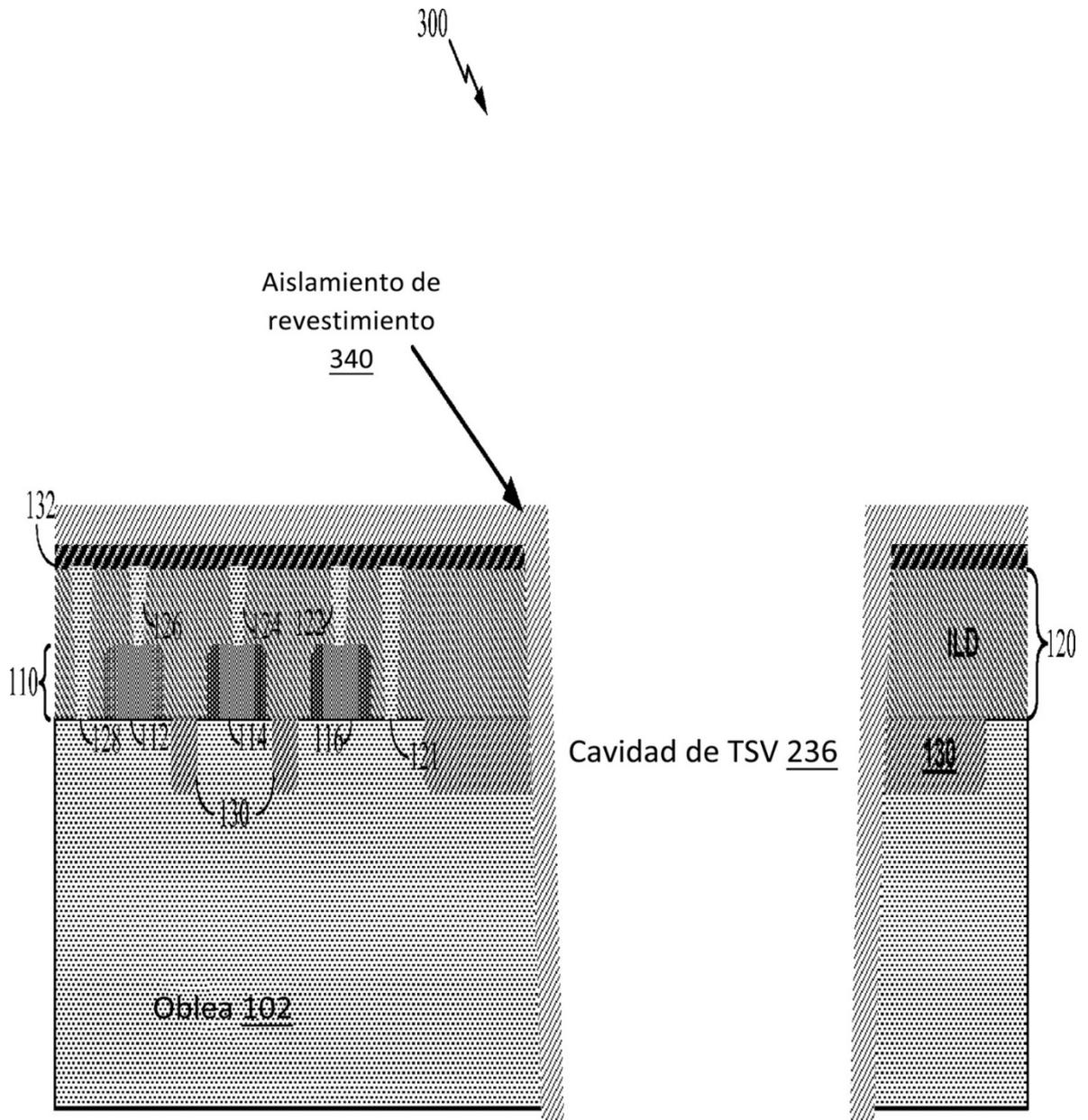


FIG. 3

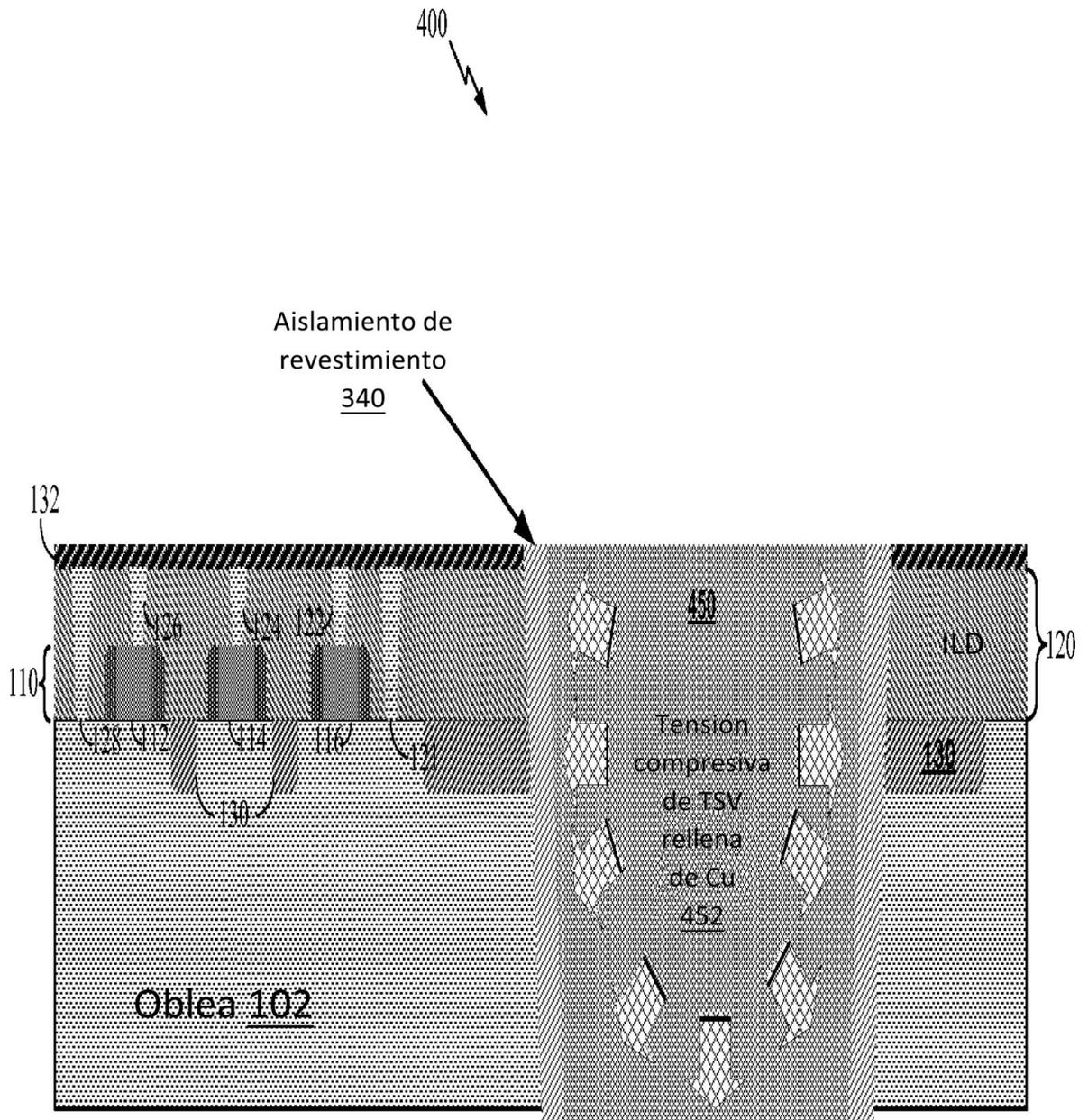
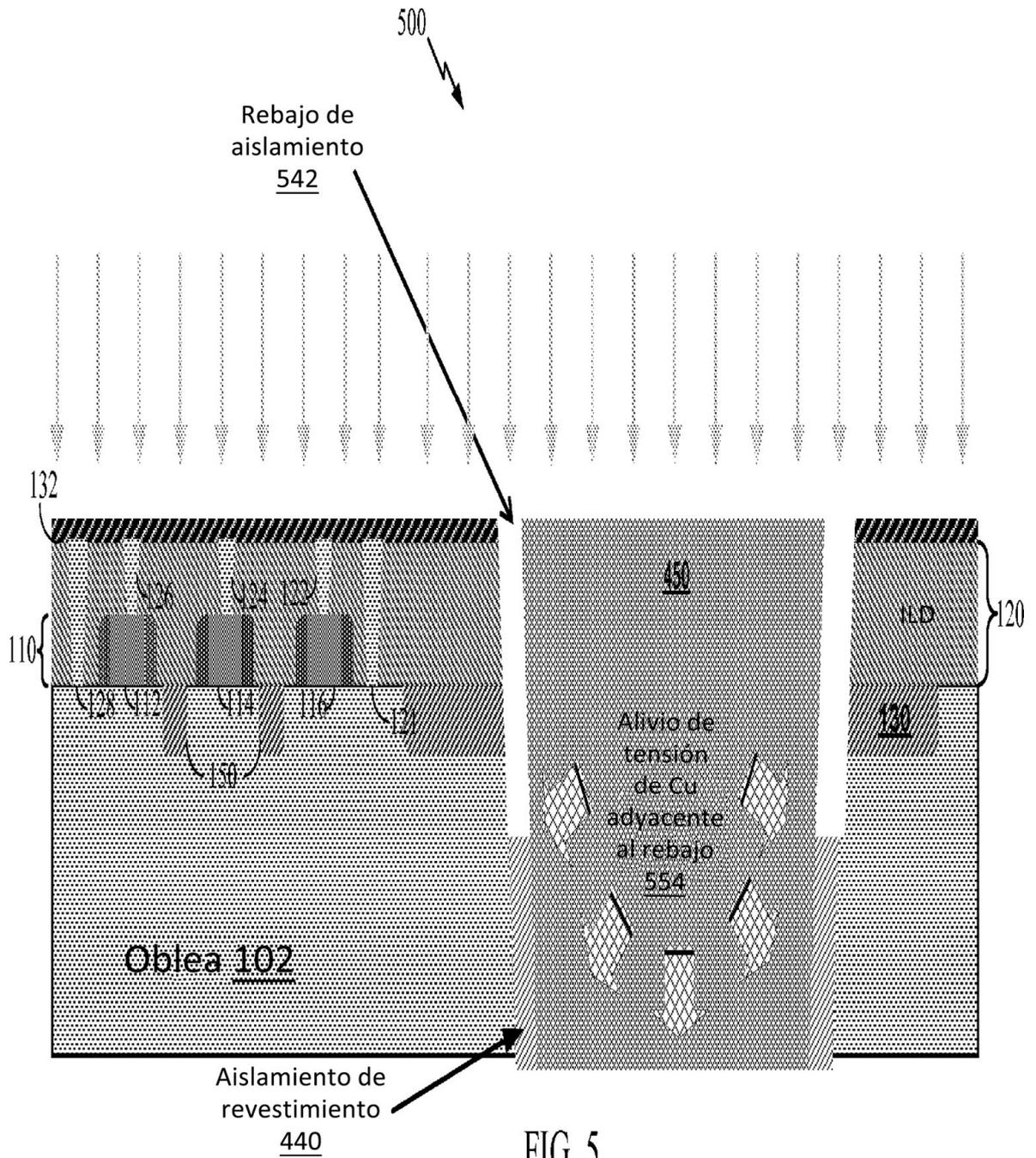
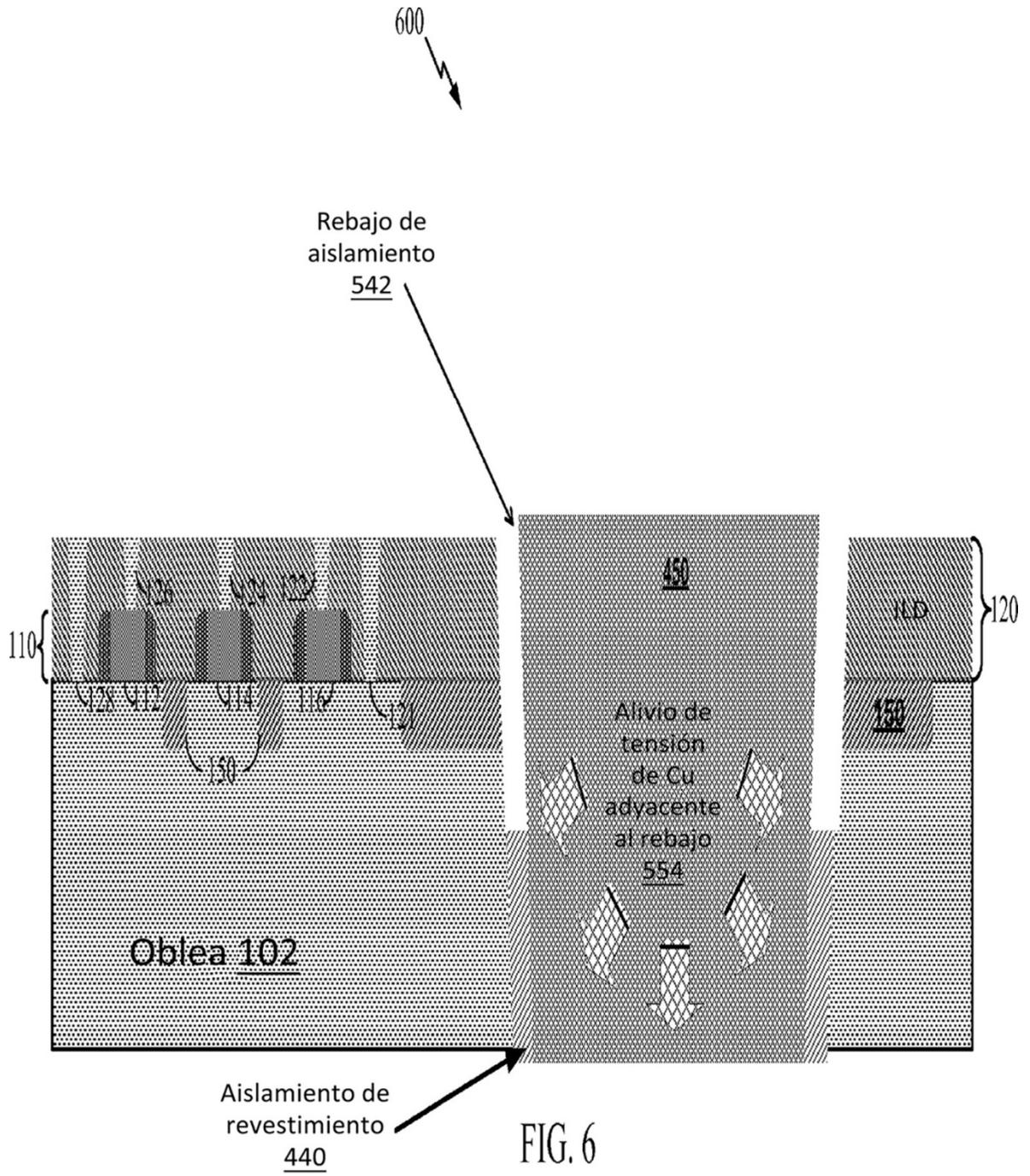
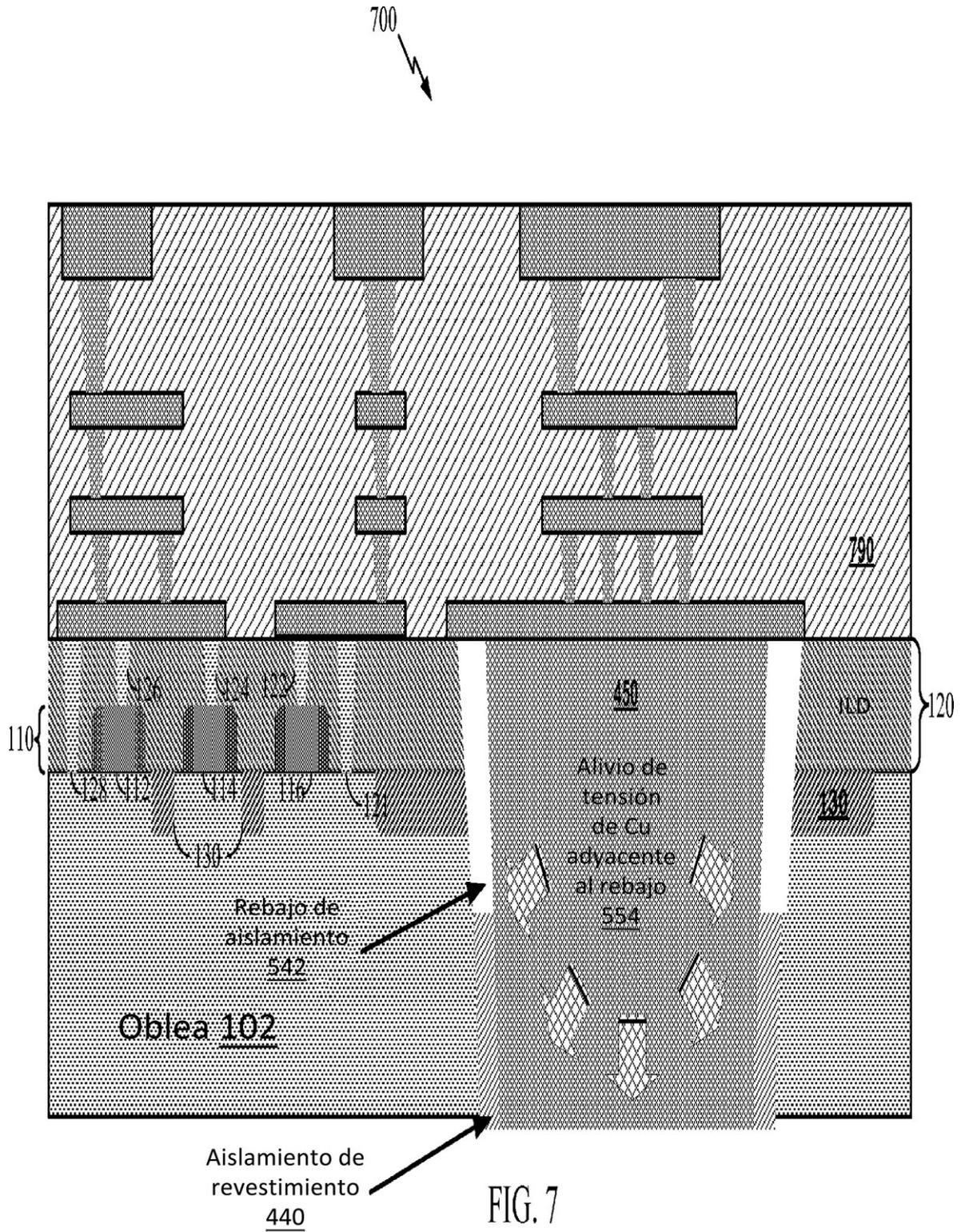
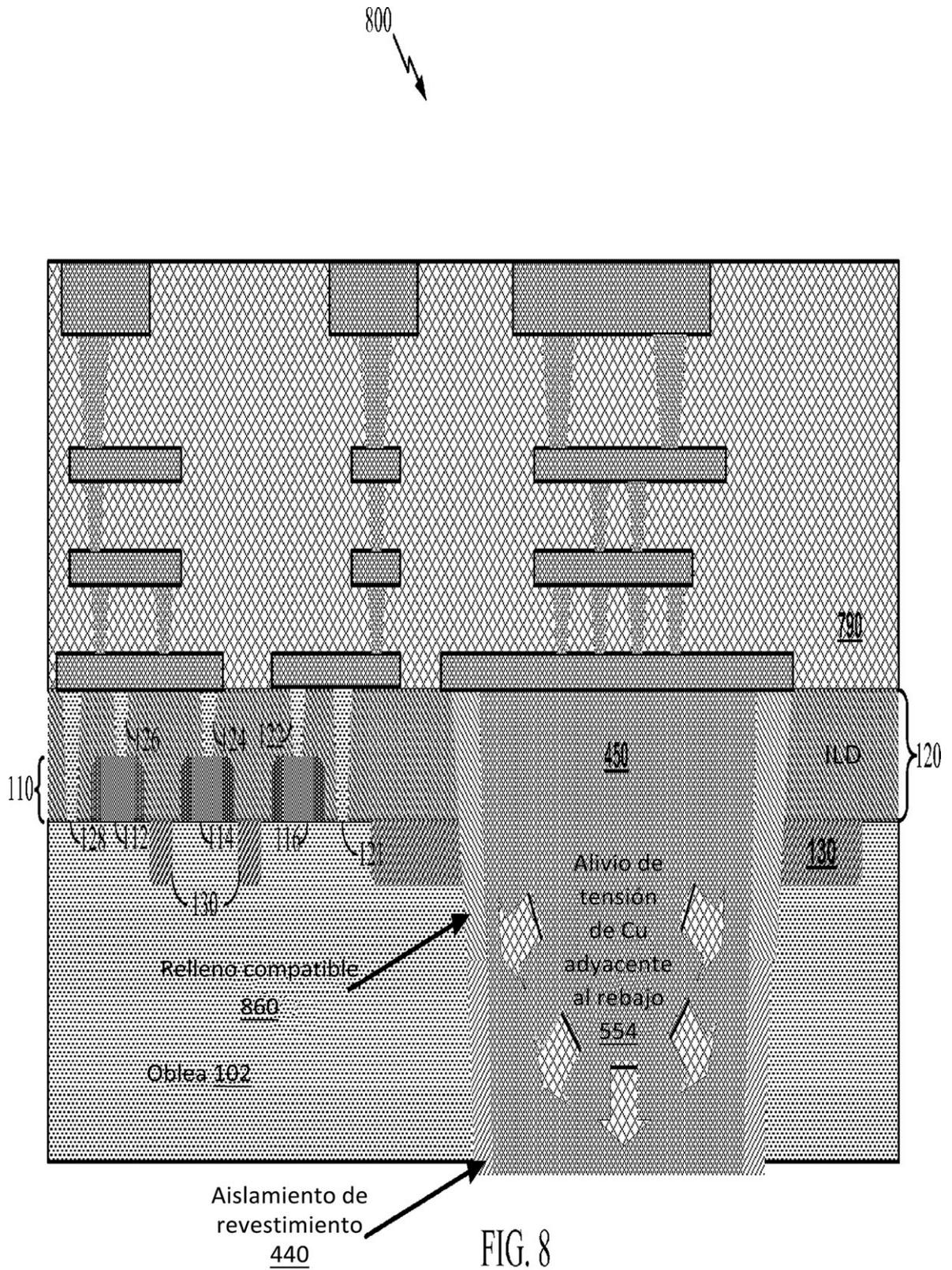


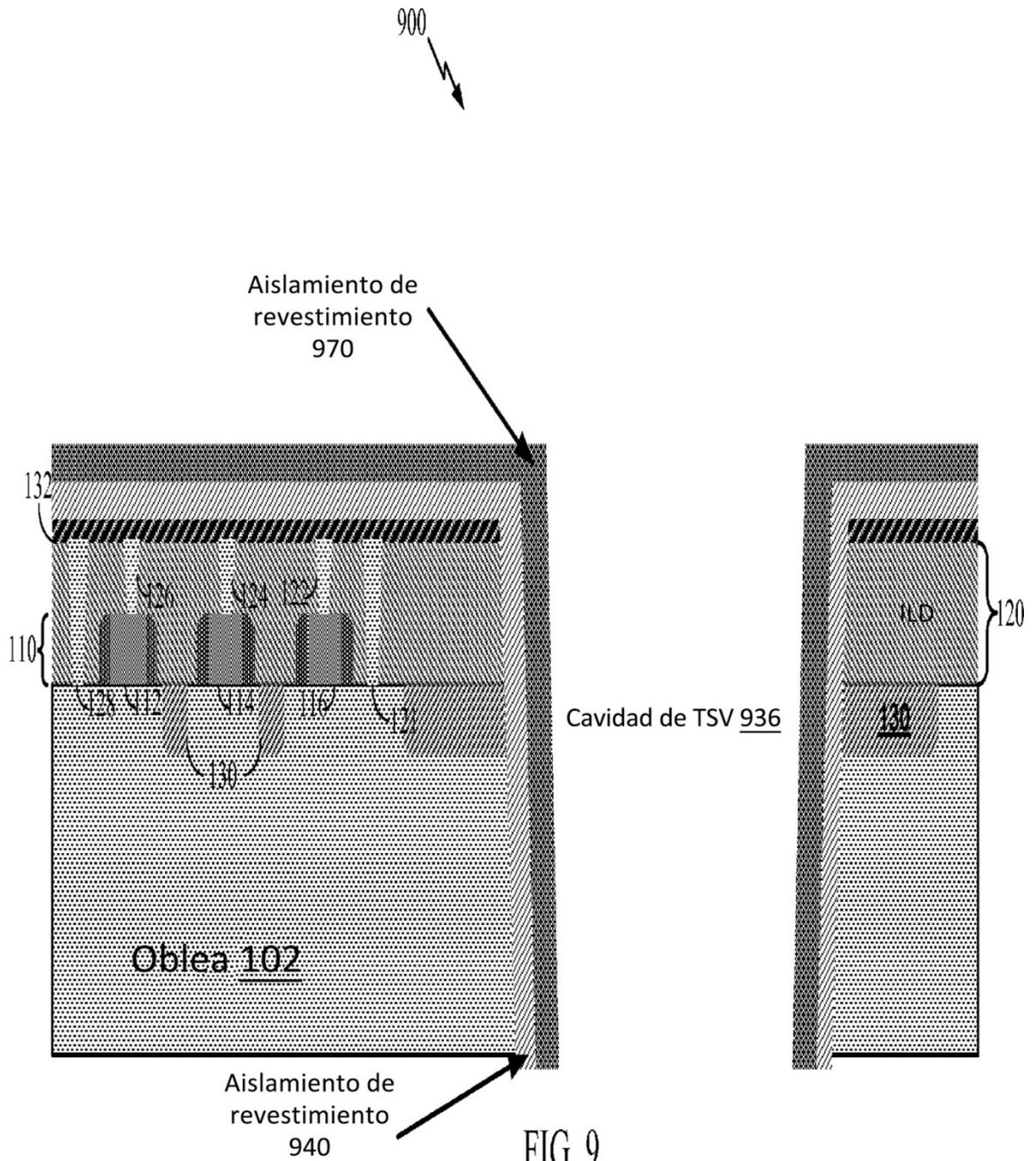
FIG. 4

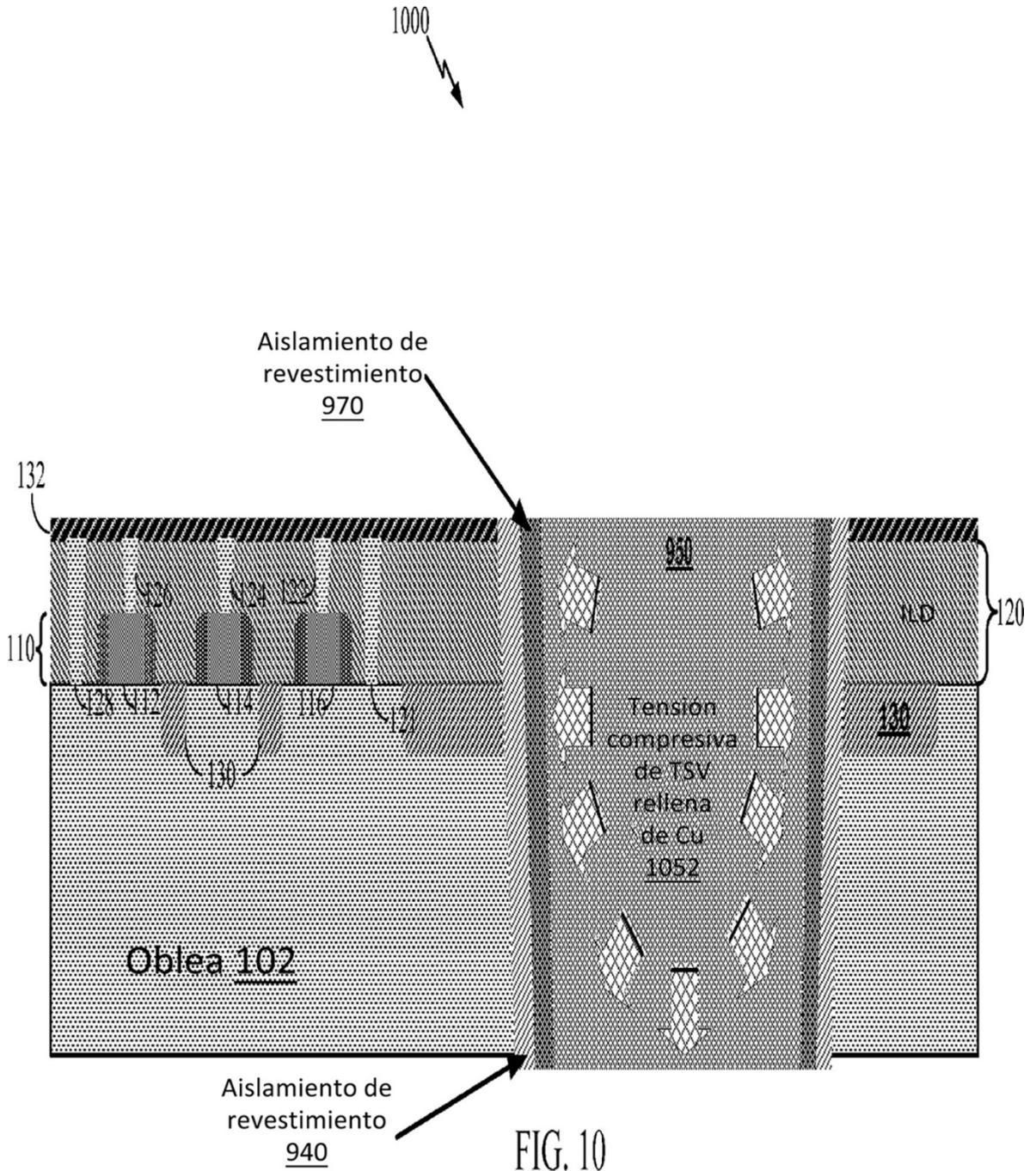












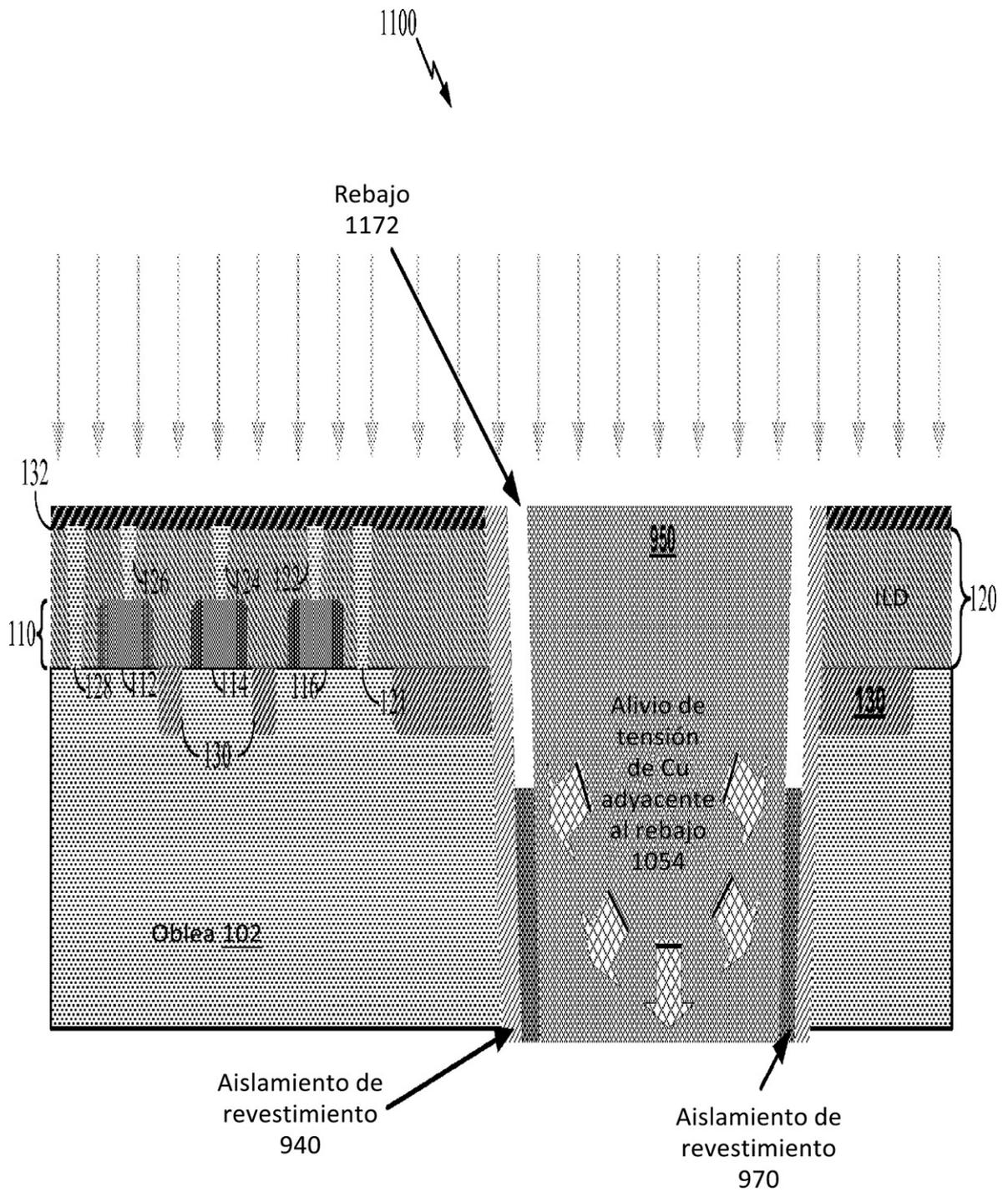


FIG. 11

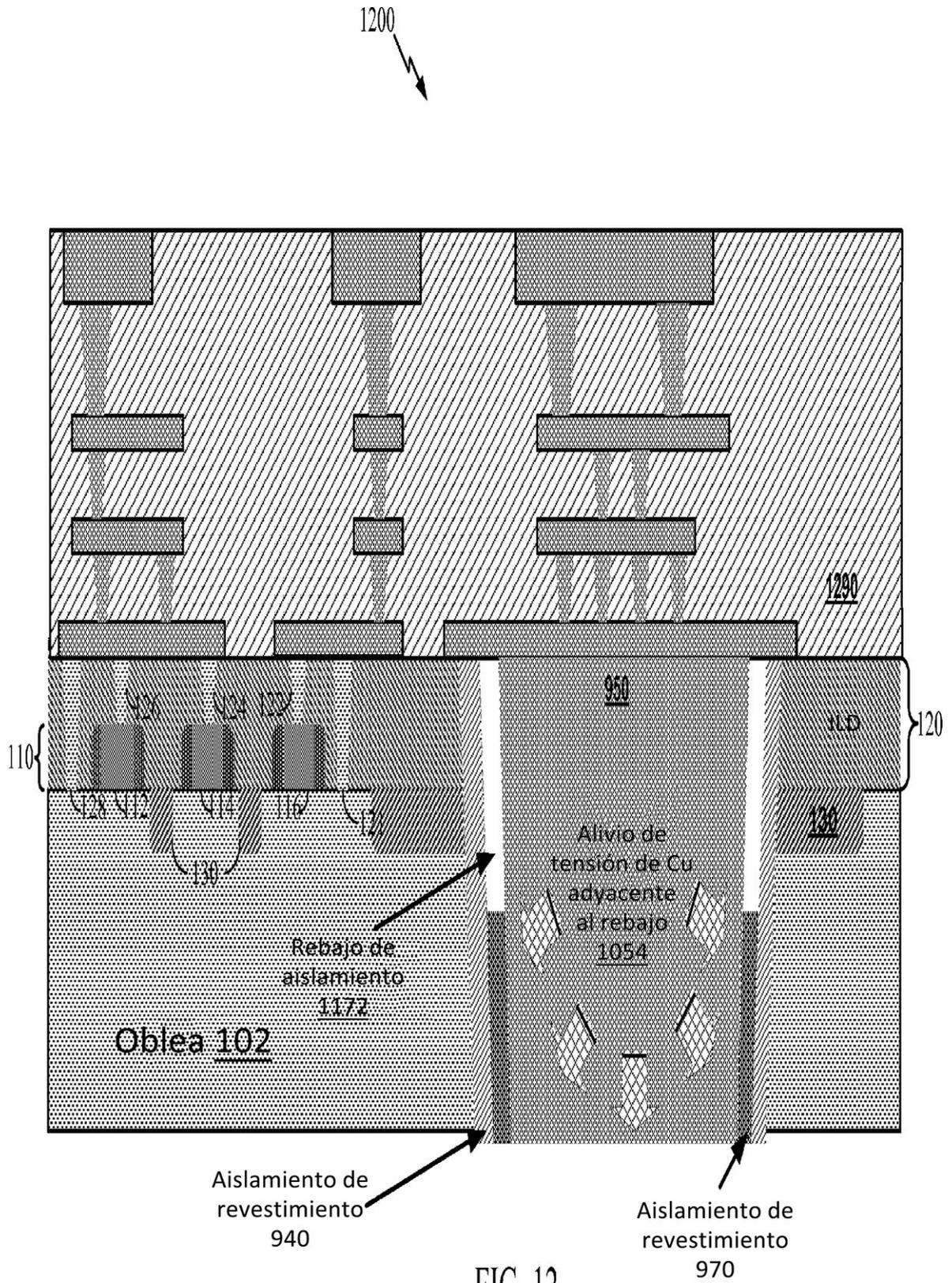


FIG. 12

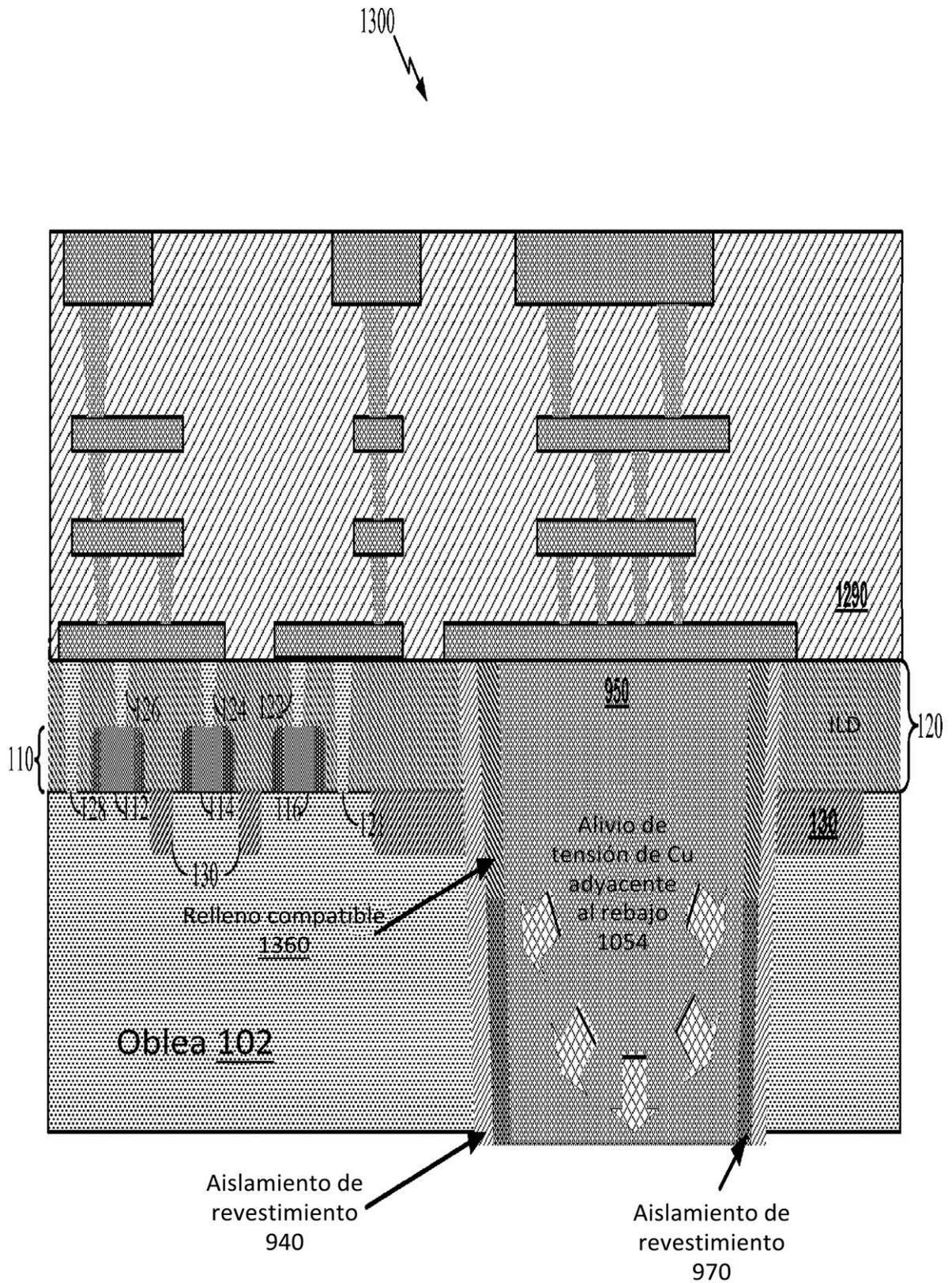
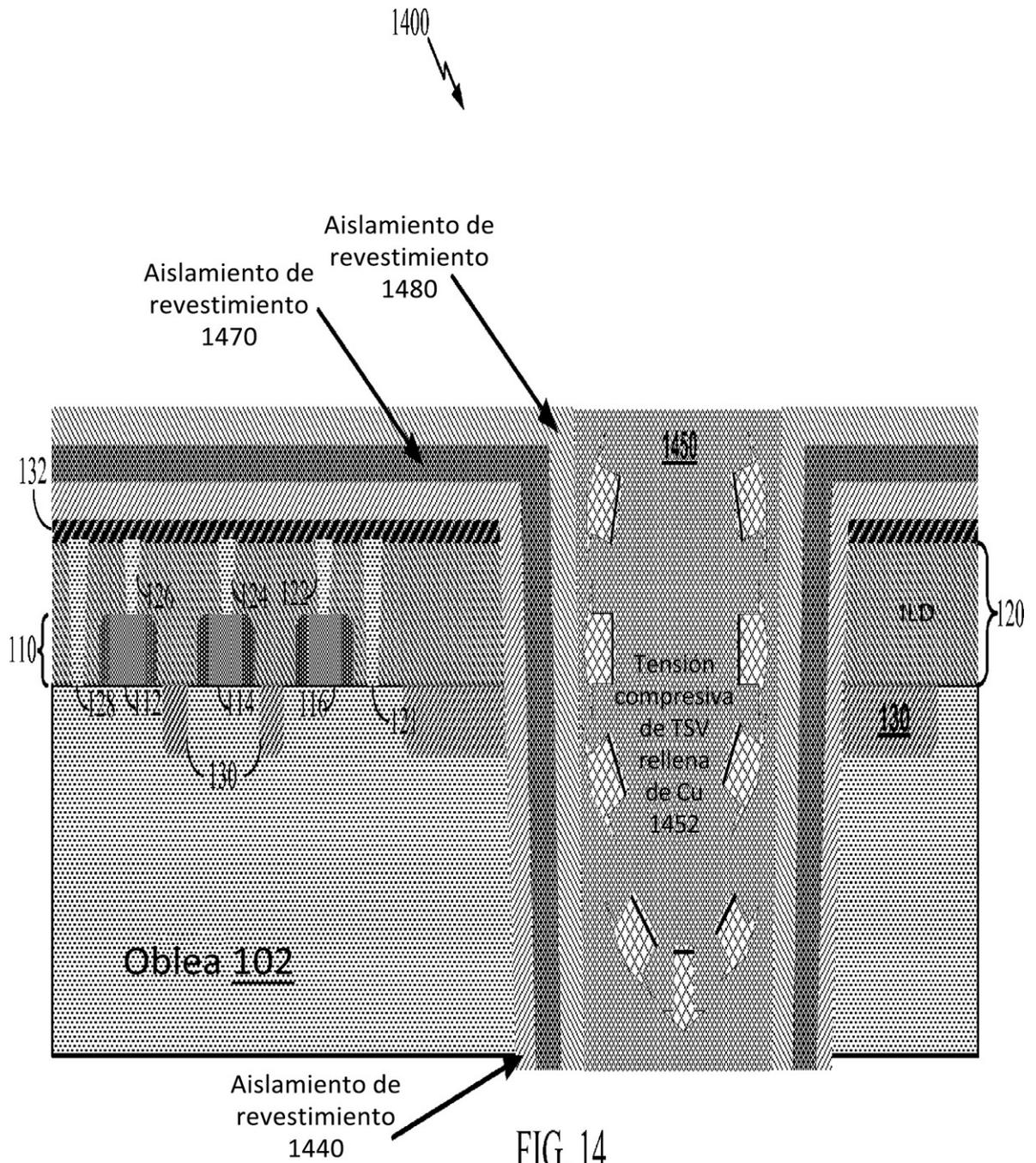


FIG. 13



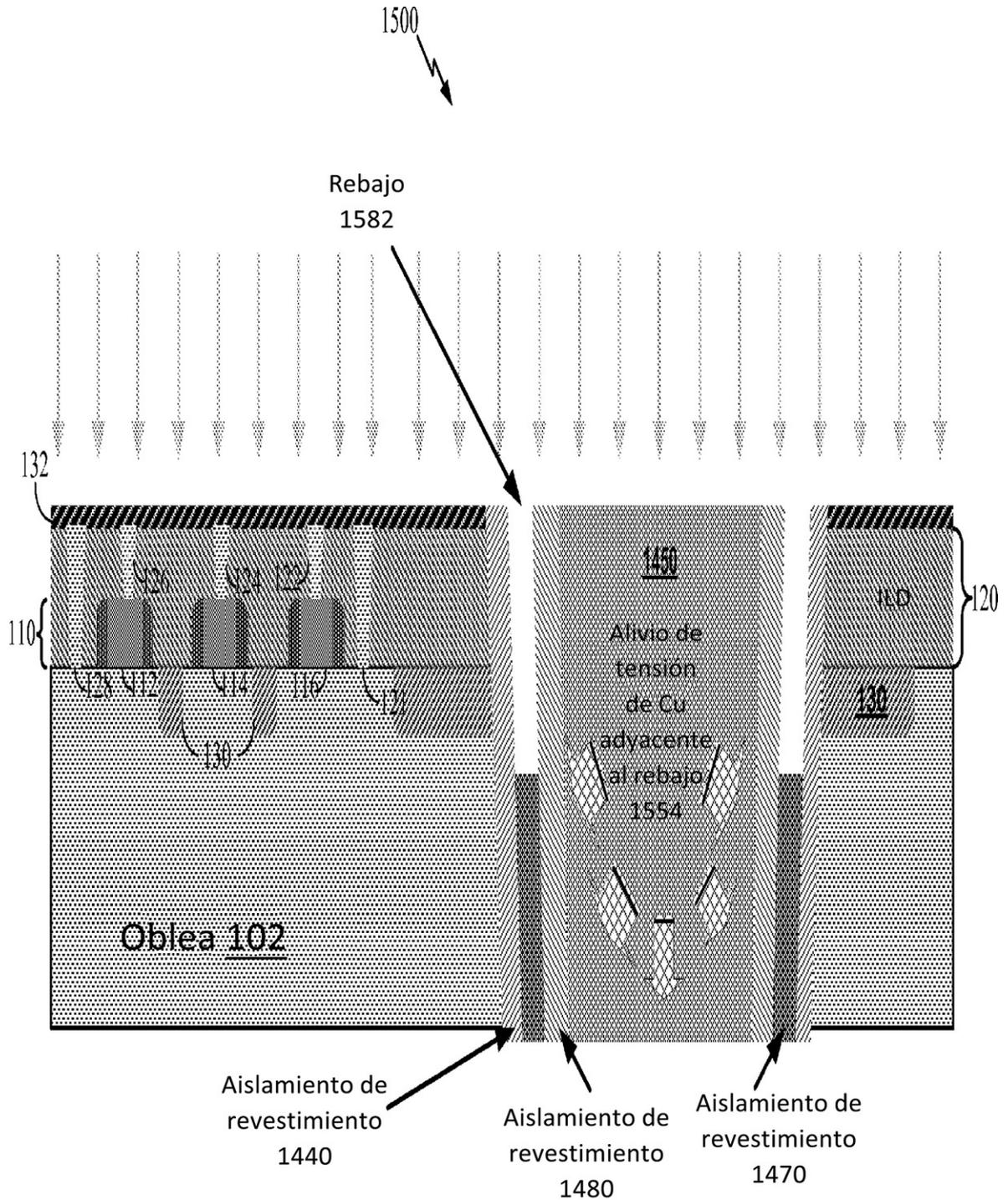


FIG. 15

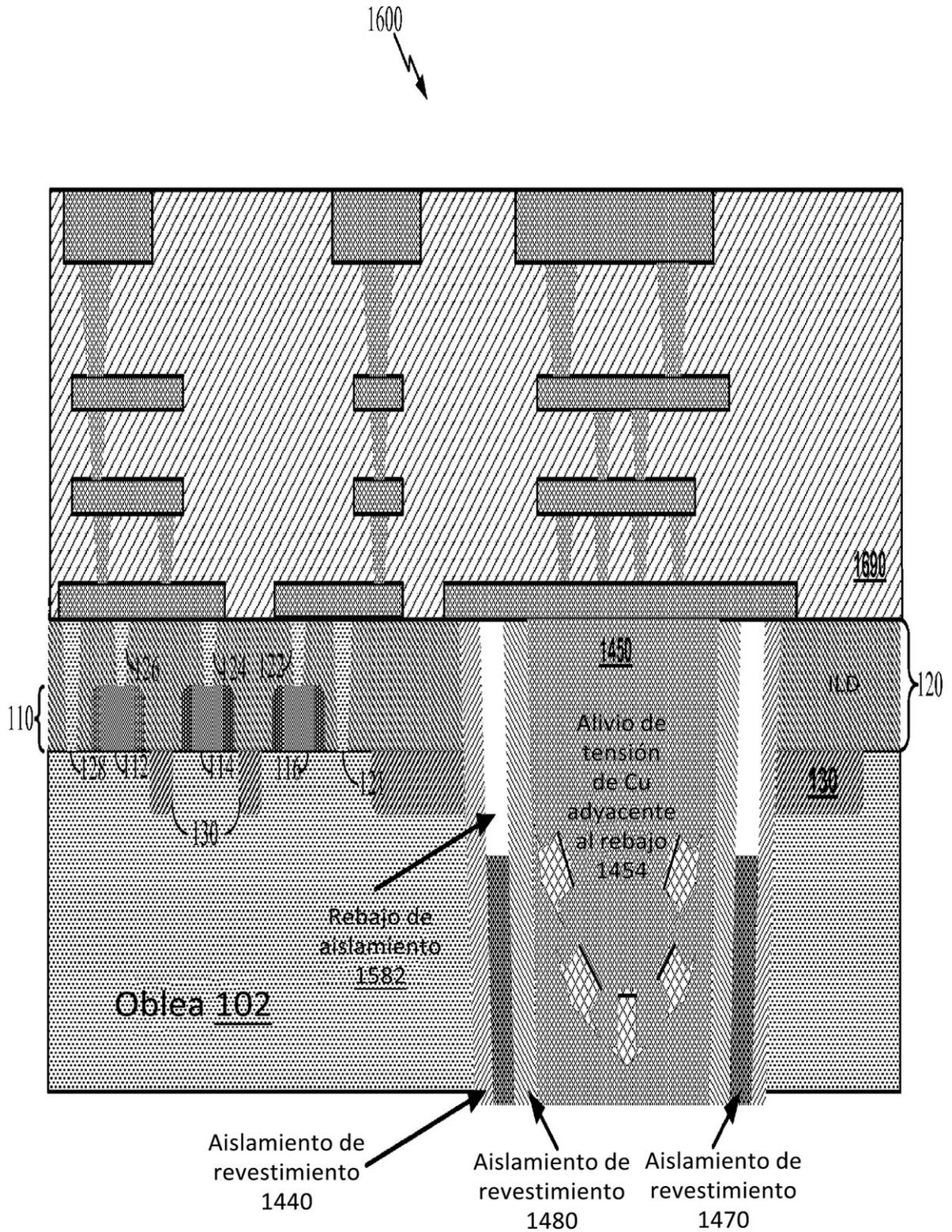


FIG. 16

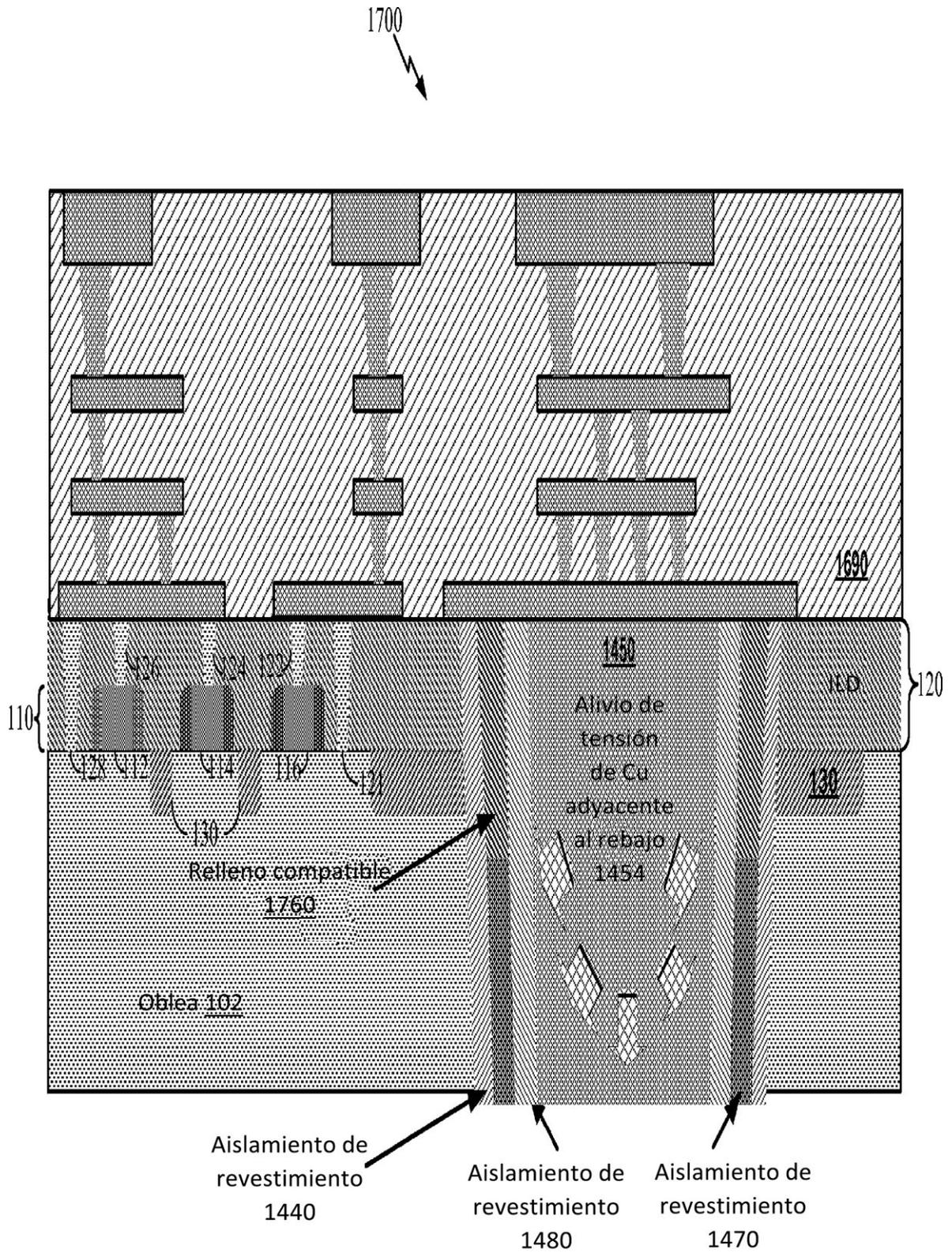


FIG. 17

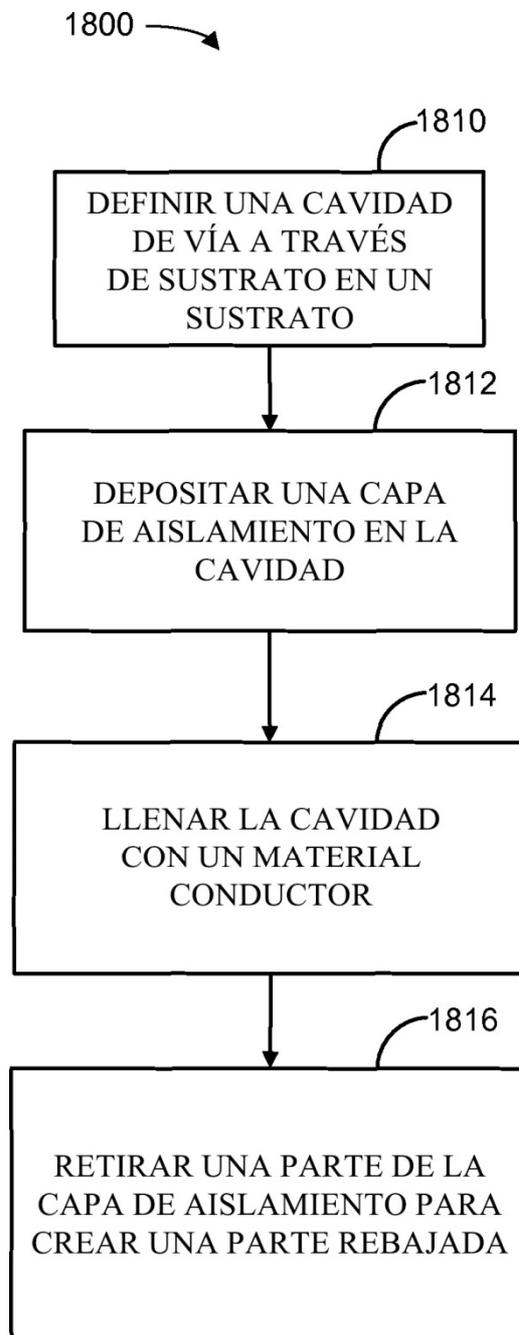


FIG. 18

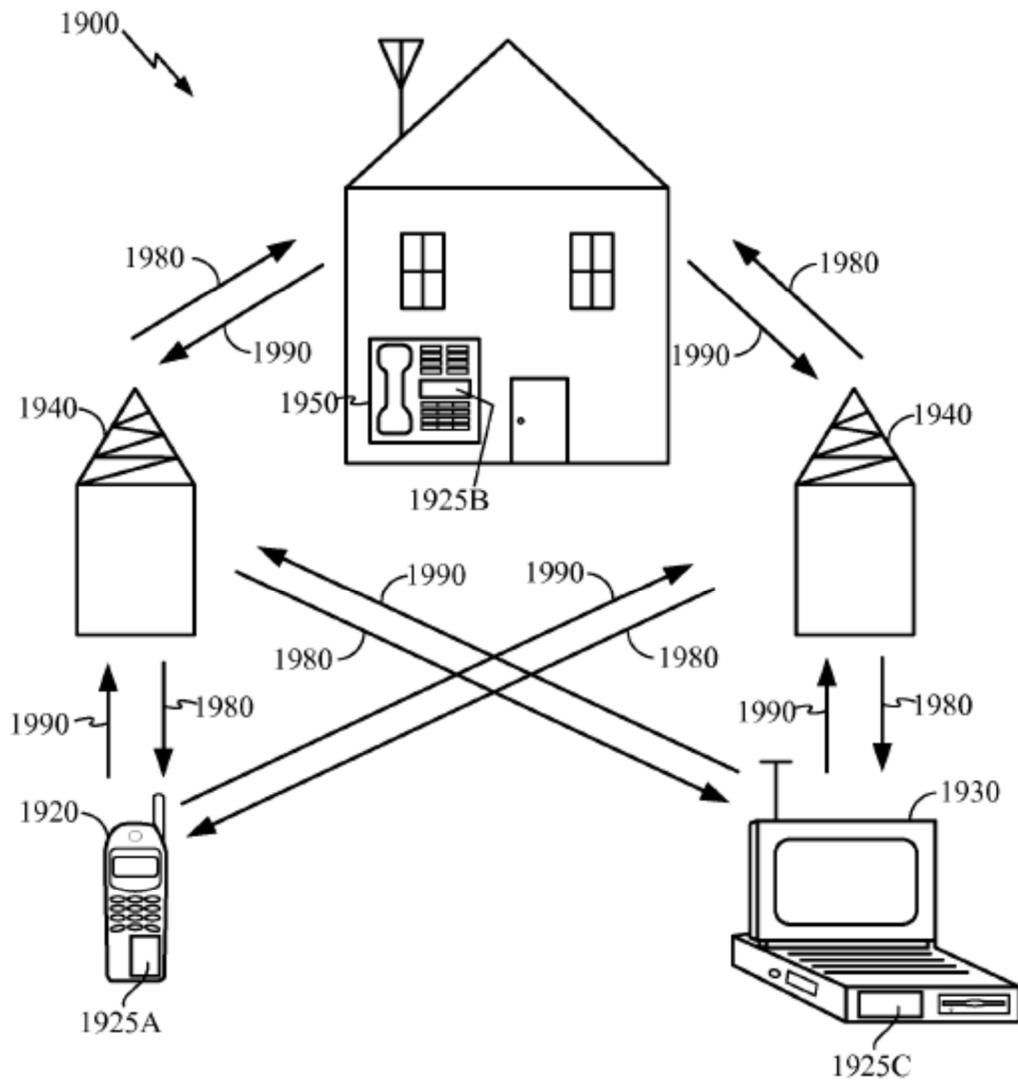


FIG. 19