

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 814 001**

51 Int. Cl.:

H04L 1/00 (2006.01)

H03M 13/09 (2006.01)

H03M 13/39 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **31.03.2017 PCT/US2017/025421**

87 Fecha y número de publicación internacional: **07.12.2017 WO17209836**

96 Fecha de presentación y número de la solicitud europea: **31.03.2017 E 17719395 (0)**

97 Fecha y número de publicación de la concesión europea: **27.05.2020 EP 3465959**

54 Título: **Construcciones de código polar mejoradas mediante la colocación estratégica de bits CRC**

30 Prioridad:

01.06.2016 US 201662344031 P

30.12.2016 US 201615395713

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

25.03.2021

73 Titular/es:

QUALCOMM INCORPORATED (100.0%)

5775 Morehouse Drive

San Diego, CA 92121-1714, US

72 Inventor/es:

KUDEKAR, SHRINIVAS y

RICHARDSON, THOMAS JOSEPH

74 Agente/Representante:

FORTEA LAGUNA, Juan José

ES 2 814 001 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Construcciones de código polar mejoradas mediante la colocación estratégica de bits CRC

5 **CAMPO TÉCNICO**

10 **[0001]** La tecnología que se describe a continuación se refiere, en general, a las comunicaciones inalámbricas y, más en particular, a un procedimiento y a aparatos para mejorar la latencia de descodificación y el rendimiento de los códigos polares, por ejemplo, mediante la colocación estratégica de bits CRC. Los modos de realización permiten y proporcionan técnicas de codificación que se pueden usar en diferentes tamaños de paquetes de datos y se pueden usar para canales de control/datos según se desee.

INTRODUCCIÓN

15 **[0002]** En un transmisor de todos los enlaces de comunicación inalámbrica modernos, una secuencia de salida de bits de un código de corrección de errores se puede correlacionar con una secuencia de símbolos de modulación complejos. A continuación, estos símbolos se pueden usar para crear una forma de onda adecuada para su transmisión a través de un canal inalámbrico. A medida que aumentan las velocidades de transferencia de datos, el rendimiento de descodificación en el lado del receptor puede ser un factor limitante para las velocidades de transferencia de datos que se pueden alcanzar. La codificación de datos sigue siendo importante para la mejora continua de la comunicación inalámbrica.

20 **[0003]** En el documento de conferencia "Segmented CRC-Aided SC List Polar Decoding" de Huayi Zahou *et al.*, 2016 IEEE83RD VEHICULAR TECHNOLOGY CONFERENCE (VTC SPRING), IEEE, 15 de mayo de 2016 (15/05/2016), páginas 1-5, se divulga que los bits CRC pueden colocarse a intervalos regulares en un flujo de datos para ser codificados por un código polar.

BREVE EXPLICACIÓN

30 **[0004]** Determinados aspectos de la presente divulgación proporcionan técnicas y aparatos para mejorar las comunicaciones inalámbricas, la latencia de descodificación y el rendimiento relacionados con los códigos polares. La invención se define mediante las características de las reivindicaciones independientes. Modos de realización ventajosos de la presente invención son la materia objeto de las reivindicaciones dependientes.

35 **[0005]** A continuación se resumen algunos aspectos de la presente divulgación para proporcionar un entendimiento básico de la tecnología analizada. Esta breve explicación no es una visión general exhaustiva de todas las características contempladas de la divulgación y no pretende identificar elementos clave o críticos de todos los aspectos de la divulgación, ni delimitar el alcance de algunos o todos los aspectos de la divulgación. Su único propósito es presentar algunos conceptos de uno o más aspectos de la divulgación de manera resumida como preludeo de la descripción más detallada que se presenta posteriormente.

40 **[0006]** Determinados aspectos proporcionan un procedimiento para comunicaciones inalámbricas. El procedimiento incluye, en general, generar una palabra de código codificando bits de información, usar una interpretación multidimensional de un código polar de longitud N, determinar, en base a uno o más criterios, una pluralidad de ubicaciones dentro de la palabra de código para insertar códigos de corrección de errores, generar los códigos de corrección de errores en base a porciones correspondientes de los bits de información, insertar los códigos de corrección de errores en la pluralidad de ubicaciones determinada y transmitir la palabra de código.

45 **[0007]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, al menos un procesador configurado para generar una palabra de código codificando bits de información, usar una interpretación multidimensional de un código polar de longitud N, determinar, en base a uno o más criterios, una pluralidad de ubicaciones dentro de la palabra de código para insertar códigos de corrección de errores, generar los códigos de corrección de errores en base a porciones correspondientes de los bits de información, insertar los códigos de corrección de errores en la pluralidad de ubicaciones determinada y transmitir la palabra de código. El aparato también incluye, en general, una memoria acoplada al al menos un procesador, así como una interfaz de comunicación para comunicación inalámbrica.

50 **[0008]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, medios para generar una palabra de código codificando bits de información, usar una interpretación multidimensional de un código polar de longitud N, medios para determinar, en base a uno o más criterios, una pluralidad de ubicaciones dentro de la palabra de código para insertar códigos de corrección de errores, medios para generar los códigos de corrección de errores en base a porciones correspondientes de los bits de información, medios para insertar los códigos de corrección de errores en la pluralidad de ubicaciones determinada y medios para transmitir la palabra de código.

55 **[0009]** Determinados aspectos proporcionan un medio no transitorio legible por ordenador para comunicaciones

5 inalámbricas. El medio no transitorio legible por ordenador incluye, en general, código para generar una palabra de código codificando bits de información, usar una interpretación multidimensional de un código polar de longitud N , determinar, en base a uno o más criterios, una pluralidad de ubicaciones dentro de la palabra de código para insertar códigos de corrección de errores, generar los códigos de corrección de errores en base a porciones correspondientes de los bits de información, insertar los códigos de corrección de errores en la pluralidad de ubicaciones determinada y transmitir la palabra de código.

10 **[0010]** Determinados aspectos proporcionan un procedimiento para comunicaciones inalámbricas. El procedimiento incluye, en general, recibir una palabra de código generada codificando bits de información usando una interpretación multidimensional de un código polar de longitud N , descodificar partes de la palabra de código, y verificar las partes descodificadas de la palabra de código en base a códigos de corrección de errores insertados, en base a uno o más criterios, en una pluralidad de ubicaciones en la palabra de código.

15 **[0011]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, al menos un procesador configurado para recibir una palabra de código generada codificando bits de información usando una interpretación multidimensional de un código polar de longitud N , descodificar partes de la palabra de código, y verificar las partes descodificadas de la palabra de código en base a códigos de corrección de errores insertados, en base a uno o más criterios, en una pluralidad de ubicaciones en la palabra de código.

20 **[0012]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, medios para recibir una palabra de código generada codificando bits de información usando una interpretación multidimensional de un código polar de longitud N , medios para descodificar partes de la palabra de código, y medios para verificar las partes descodificadas de la palabra de código en base a códigos de corrección de errores insertados, en base a uno o más criterios, en una pluralidad de ubicaciones en la palabra de código.

25 **[0013]** Determinados aspectos proporcionan un medio no transitorio legible por ordenador para comunicaciones inalámbricas. El medio no transitorio legible por ordenador incluye, en general, código para recibir una palabra de código generada codificando bits de información usando una interpretación multidimensional de un código polar de longitud N , descodificar partes de la palabra de código, y verificar las partes descodificadas de la palabra de código en base a códigos de corrección de errores insertados, en base a uno o más criterios, en una pluralidad de ubicaciones en la palabra de código.

30 **[0014]** Determinados aspectos proporcionan un procedimiento para comunicaciones inalámbricas. El procedimiento incluye, en general, generar una palabra de código codificando bits de información usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales, donde el primer código comprende un código polar, codificar además los bits en cada uno de los K canales usando un segundo código de longitud M , y transmitir la palabra de código.

35 **[0015]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, al menos un procesador configurado para generar una palabra de código codificando bits de información usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales, donde el primer código comprende un código polar, y codificar además los bits en cada uno de los K canales usando un segundo código de longitud M . El aparato también incluye, en general, un transmisor configurado para transmitir la palabra de código. Adicionalmente, el aparato incluye también, en general, una memoria acoplada al al menos un procesador.

40 **[0016]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, medios para generar una palabra de código codificando bits de información usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales, donde el primer código comprende un código polar, medios para codificar además los bits en cada uno de los K canales usando un segundo código de longitud M , y medios para transmitir la palabra de código.

45 **[0017]** Determinados aspectos proporcionan un medio no transitorio legible por ordenador para comunicaciones inalámbricas. El medio no transitorio legible por ordenador incluye, en general, instrucciones para generar una palabra de código codificando bits de información usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales, donde el primer código comprende un código polar, codificar además los bits en cada uno de los K canales usando un segundo código de longitud M , y transmitir la palabra de código.

50 **[0018]** Determinados aspectos proporcionan un procedimiento para comunicaciones inalámbricas. El procedimiento incluye, en general, recibir una palabra de código correspondiente a bits de información codificados usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales y un segundo código de longitud M para codificar además los bits en cada uno de los K canales, donde el primer código comprende un código polar, y descodificar la palabra de código usando una descodificación de lista de cancelaciones sucesivas (SC).

55 **[0019]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, al menos un procesador configurado para recibir una palabra de código correspondiente a bits de información codificados usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales y un

segundo código de longitud M para codificar además los bits en cada uno de los K canales, donde el primer código comprende un código polar, y descodificar la palabra de código usando una descodificación de lista de cancelaciones sucesivas (SC).

5 **[0020]** Determinados aspectos proporcionan un aparato para comunicaciones inalámbricas. El aparato incluye, en general, medios para recibir una palabra de código correspondiente a bits de información codificados usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales y un segundo código de longitud M para codificar además los bits en cada uno de los K canales, donde el primer código comprende un código polar, y medios para descodificar la palabra de código usando una descodificación de lista de cancelaciones sucesivas (SC).

10 **[0021]** Determinados aspectos proporcionan un medio no transitorio legible por ordenador para comunicaciones inalámbricas. El medio no transitorio legible por ordenador incluye, en general, código para recibir una palabra de código correspondiente a bits de información codificados usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales y un segundo código de longitud M para codificar además los bits en cada uno de los K canales, donde el primer código comprende un código polar, y descodificar la palabra de código usando una descodificación de lista de cancelaciones sucesivas (SC).

15 **[0022]** Las técnicas pueden plasmarse en procedimientos, aparatos y productos de programas informáticos. Otros aspectos, características y modos de realización de la presente invención resultarán evidentes a los expertos en la técnica, después de revisar la siguiente descripción de unos modos de realización ejemplares específicos de la presente invención junto con las figuras adjuntas. Aunque las características de la presente invención se pueden analizar en relación con determinados modos de realización y figuras proporcionados a continuación, todos los modos de realización de la presente invención pueden incluir una o más de las características ventajosas analizadas en el presente documento. En otras palabras, aunque al analizarlos se puede indicar que uno o más modos de realización tienen determinadas características ventajosas, también se puede usar una o más de dichas características de acuerdo con los diversos modos de realización de la invención analizados en el presente documento. De manera similar, aunque los modos de realización ejemplares se pueden analizar a continuación como modos de realización de dispositivo, sistema o procedimiento, se debe entender que dichos modos de realización ejemplares se pueden implementar en diversos dispositivos, sistemas y procedimientos.

30 **BREVE DESCRIPCIÓN DE LOS DIBUJOS**

[0023] Para que las características de la presente divulgación mencionadas anteriormente se puedan entender en detalle, se puede ofrecer una descripción más particular, resumida antes brevemente, haciendo referencia a los aspectos, algunos de los cuales se ilustran en los dibujos adjuntos. Sin embargo, cabe señalar que los dibujos adjuntos ilustran solo determinados aspectos típicos de esta divulgación y, por lo tanto, no se han de considerar limitantes de su alcance, ya que la descripción puede admitir otros aspectos igualmente eficaces.

40 La FIG. 1 ilustra un sistema de comunicación inalámbrica de ejemplo, de acuerdo con determinados aspectos de la presente divulgación.

La FIG. 2 ilustra un diagrama de bloques de un punto de acceso y de un terminal de usuario, de acuerdo con determinados aspectos de la presente divulgación.

45 La FIG. 3 ilustra un diagrama de bloques de un dispositivo inalámbrico de ejemplo, de acuerdo con determinados aspectos de la presente divulgación.

50 La FIG. 4 es un diagrama de bloques simplificado que ilustra un descodificador, de acuerdo con determinados aspectos de la presente divulgación.

La FIG. 5 es un diagrama de bloques simplificado que ilustra un descodificador, de acuerdo con determinados aspectos de la presente divulgación.

55 La FIG. 6 ilustra operaciones de ejemplo para comunicaciones inalámbricas mediante una estación base (BS), de acuerdo con determinados aspectos de la presente divulgación.

La FIG. 7 ilustra operaciones de ejemplo para comunicaciones inalámbricas mediante un equipo de usuario (UE), de acuerdo con determinados aspectos de la presente divulgación.

60 La FIG. 8 ilustra un código polar bidimensional, de acuerdo con determinados aspectos de la presente divulgación.

La FIG. 9 ilustra una lista de descodificación de ejemplo, de acuerdo con determinados aspectos de la presente divulgación.

65 La FIG. 10 ilustra operaciones de ejemplo para comunicaciones inalámbricas mediante una estación base (BS),

de acuerdo con determinados aspectos de la presente divulgación.

La FIG. 11 ilustra operaciones de ejemplo para comunicaciones inalámbricas mediante un equipo de usuario (UE), de acuerdo con determinados aspectos de la presente divulgación.

5

DESCRIPCIÓN DETALLADA

[0024] Los códigos polares son el primer esquema de codificación que consiguen capacidad de forma demostrable con una complejidad de codificación y descodificación casi lineal (en longitud de bloque). Sin embargo, un inconveniente principal del uso de códigos polares es el rendimiento de longitud finita y la latencia del descodificador. Determinados aspectos de la presente divulgación proporcionan técnicas y aparatos para mejorar las comunicaciones inalámbricas, la latencia de descodificación y el rendimiento relacionados con los códigos polares. Por ejemplo, en algunos casos, mejorar el rendimiento y reducir la latencia de la descodificación de lista SC puede implicar insertar selectivamente códigos de corrección de errores (por ejemplo, CRC) en diferentes ubicaciones dentro de una palabra de código de código polar, mientras que en otros casos, mejorar el rendimiento y reducir la latencia de la descodificación de lista SC puede implicar codificar bits de información usando primero un código polar y, a continuación, codificar adicionalmente los bits sometidos a codificación polar usando un código no polar, por ejemplo, como se describe con mayor detalle posteriormente.

[0025] Diversos aspectos de la divulgación se describen con más detalle más adelante en el presente documento con referencia a los dibujos adjuntos. Sin embargo, esta divulgación se puede realizar de muchas formas diferentes y no se debería interpretar que está limitada a alguna estructura o función específica presentada a lo largo de esta divulgación. En cambio, estos aspectos se proporcionan de modo que esta divulgación sea exhaustiva y completa, y transmita por completo el alcance de la divulgación a los expertos en la técnica. En base a las enseñanzas en el presente documento, un experto en la técnica debería apreciar que el alcance de la divulgación pretende abarcar cualquier aspecto de la divulgación divulgada en el presente documento, ya sea implementado de forma independiente de, o combinado con, cualquier otro aspecto de la divulgación. Por ejemplo, un aparato se puede implementar o un procedimiento se puede llevar a la práctica usando un número cualquiera de los aspectos expuestos en el presente documento. Además, el alcance de la divulgación pretende abarcar un aparato o procedimiento de este tipo que se lleve a la práctica usando otra estructura, funcionalidad, o estructura y funcionalidad, además de, o aparte de, los diversos aspectos de la divulgación expuestos en el presente documento. Se debería entender que cualquier aspecto de la divulgación divulgado en el presente documento se puede realizar mediante uno o más elementos de una reivindicación.

[0026] El término "ejemplar" se usa en el presente documento en el sentido de "que sirve de ejemplo, caso o ilustración". Cualquier aspecto descrito en el presente documento como "ejemplar" no ha de interpretarse necesariamente como preferente o ventajoso con respecto a otros aspectos.

[0027] Aunque en el presente documento se describen aspectos particulares, muchas variaciones y permutaciones de estos aspectos se encuentran dentro del alcance de la divulgación. Aunque se mencionan algunos beneficios y ventajas de los aspectos preferentes, el alcance de la divulgación no pretende estar limitado a beneficios, usos u objetivos particulares. En cambio, los aspectos de la divulgación pretenden ser ampliamente aplicables a diferentes tecnologías inalámbricas, configuraciones de sistema, redes y protocolos de transmisión, algunos de los cuales se ilustran a modo de ejemplo en las figuras y en la siguiente descripción de los aspectos preferentes. La descripción detallada y los dibujos son meramente ilustrativos de la divulgación, en lugar de limitantes, estando definido el alcance de la divulgación por las reivindicaciones adjuntas y equivalentes de las mismas.

SISTEMA DE COMUNICACIÓN INALÁMBRICA DE EJEMPLO

[0028] Las técnicas descritas en el presente documento se pueden usar para diversas redes de comunicación inalámbrica, tales como redes de multiplexación por división ortogonal de frecuencia (OFDM), redes de Acceso Múltiple por División de Tiempo (TDMA), redes de Acceso Múltiple por División de Frecuencia (FDMA), redes FDMA Ortogonales (OFDMA), redes FDMA de Única Portadora (SC-FDMA), redes de Acceso Múltiple por División de Código (CDMA) etc. Los términos "redes" y "sistemas" se usan a menudo de forma intercambiable. Una red CDMA puede implementar una tecnología de radio tal como el Acceso Radioeléctrico Terrestre Universal (UTRA), CDMA2000, etc. UTRA incluye CDMA de Banda Ancha (W-CDMA) y Baja Velocidad de Chip (LCR). CDMA2000 abarca las normas IS-2000, IS-95 e IS-856. Una red TDMA puede implementar una tecnología de radio tal como el Sistema Global de Comunicaciones Móviles (GSM). Una red OFDMA puede implementar una tecnología de radio tal como UTRA Evolucionado (E-UTRA), IEEE 802.11, IEEE 802.16, (por ejemplo, WiMAX (Interoperabilidad Mundial para Acceso por Microondas)), IEEE 802.20, Flash-OFDMA®, etc. UTRA, E-UTRA y GSM son parte del Sistema Universal de Telecomunicaciones Móviles (UMTS). La Evolución a Largo Plazo (LTE) y la Evolución a Largo Plazo Avanzada (LTE-A) son versiones nuevas del UMTS que usan E-UTRA. UTRA, E-UTRA, GSM, UMTS y LTE se describen en documentos de una organización denominada "Proyecto de Colaboración de Tercera Generación" (3GPP). CDMA2000 se describe en documentos de una organización denominada "Proyecto 2 de Colaboración de Tercera Generación" (3GPP2). CDMA2000 se describe en documentos de una organización denominada "Proyecto 2 de Colaboración de Tercera Generación" (3GPP2). Estas diversas tecnologías y normas de radio son conocidas en la

65

técnica. Para mayor claridad, a continuación se describen determinados aspectos de las técnicas para LTE y LTE-A.

[0029] Las enseñanzas del presente documento se pueden incorporar en (por ejemplo, implementarse en o realizarse por) una variedad de aparatos cableados o inalámbricos (por ejemplo, nodos). En algunos aspectos, un nodo comprende un nodo inalámbrico. Dicho nodo inalámbrico puede proporcionar, por ejemplo, conectividad para, o hacia, una red (por ejemplo, una red de área amplia tal como Internet o una red celular) por medio de un enlace de comunicación alámbrico o inalámbrico. En algunos aspectos, un nodo inalámbrico implementado de acuerdo con las enseñanzas del presente documento puede comprender un punto de acceso o un terminal de acceso.

[0030] Un punto de acceso ("AP") puede comprender, implementarse como o conocerse como, un NodoB, un controlador de red de radio ("RNC"), un eNodoB, un controlador de estación base ("BSC"), una estación transceptora base ("BTS"), una estación base ("BS"), una función transceptora ("TF"), un encaminador de radio, un transceptor de radio, un conjunto de servicios básicos ("BSS"), un conjunto de servicios ampliados ("ESS"), una estación base de radio ("RBS"), o con alguna otra terminología. En algunas implementaciones, un punto de acceso puede comprender un conjunto de descodificador, un centro de medios o cualquier otro dispositivo adecuado que esté configurado para comunicarse a través de un medio inalámbrico o alámbrico.

[0031] Un terminal de acceso ("AT") puede comprender, implementarse como o conocerse como, un terminal de acceso, una estación de abonado, una unidad de abonado, una estación móvil, una estación remota, un terminal remoto, un terminal de usuario, un agente de usuario, un dispositivo de usuario, un equipo de usuario, una estación de usuario, o con alguna otra terminología. En algunas implementaciones, un terminal de acceso puede comprender un teléfono celular, un teléfono sin cables, un teléfono de Protocolo de Inicio de Sesión ("SIP"), una estación de bucle local inalámbrico ("WLL"), un asistente digital personal ("PDA"), un dispositivo manual con capacidad de conexión inalámbrica, una estación ("STA") o algún otro dispositivo de procesamiento adecuado conectado a un módem inalámbrico. Por consiguiente, uno o más aspectos enseñados en el presente documento pueden incorporarse en un teléfono (por ejemplo, un teléfono celular o teléfono inteligente), un ordenador (por ejemplo, un ordenador portátil), un dispositivo de comunicación portátil, un dispositivo informático portátil (por ejemplo, un asistente de datos personal), una tableta electrónica, un dispositivo de entretenimiento (por ejemplo, un dispositivo de música o de vídeo o una radio por satélite), una pantalla de televisión, una cámara plegable, una cámara de vídeo de seguridad, una grabadora de vídeo digital (DVR), un dispositivo de sistema de posicionamiento global, un equipo industrial/sensor, un dispositivo médico, un automóvil/vehículo, un dispositivo que puede implantarse en una persona, dispositivos ponibles o cualquier otro dispositivo adecuado que esté configurado para comunicarse a través de un medio inalámbrico o alámbrico.

[0032] Con referencia a la FIG. 1, se ilustra un sistema de comunicación inalámbrica de acceso múltiple, de acuerdo a un aspecto. En un aspecto de la presente divulgación, el sistema de comunicación inalámbrica de la FIG. 1 puede ser un sistema inalámbrico de banda ancha móvil basado en multiplexación por división ortogonal de frecuencia (OFDM). Un punto de acceso (AP) 100 puede incluir grupos de múltiples antenas, donde un grupo incluye las antenas 104 y 106, otro grupo incluye las antenas 108 y 110, y otro grupo adicional incluye las antenas 112 y 114. En la FIG. 1 solo se muestran dos antenas para cada grupo de antenas, aunque puede utilizarse un número mayor o menor de antenas en cada grupo de antenas. Un terminal de acceso 116 (AT) puede estar en comunicación con las antenas 112 y 114, donde las antenas 112 y 114 transmiten información al terminal de acceso 116 a través de un enlace directo 120 y reciben información desde el terminal de acceso 116 a través de un enlace inverso 118. El terminal de acceso 122 puede estar en comunicación con las antenas 106 y 108, donde las antenas 106 y 108 transmiten información al terminal de acceso 122 a través de un enlace directo 126 y reciben información desde el terminal de acceso 122 a través de un enlace inverso 124. En un sistema FDD, los enlaces de comunicación 118, 120, 124 y 126 pueden usar diferentes frecuencias para la comunicación. Por ejemplo, el enlace directo 120 puede usar una frecuencia diferente a la usada por el enlace inverso 118.

[0033] Cada grupo de antenas y/o el área en la que están diseñadas para comunicarse se denomina a menudo sector del punto de acceso. En un aspecto de la presente divulgación, cada grupo de antenas puede estar diseñado para comunicarse con terminales de acceso en un sector de las áreas cubiertas por el punto de acceso 100.

[0034] En la comunicación a través de los enlaces directos 120 y 126, las antenas de transmisión del punto de acceso 100 pueden utilizar conformación de haz para mejorar la razón entre señal y ruido de los enlaces directos para los diferentes terminales de acceso 116 y 122. Asimismo, un punto de acceso que usa conformación de haz para transmitir a terminales de acceso dispersados aleatoriamente por toda su cobertura causa menos interferencia en los terminales de acceso de células vecinas que un punto de acceso que transmite a través de una única antena a todos sus terminales de acceso.

[0035] La FIG. 2 ilustra un diagrama de bloques de un aspecto de un sistema transmisor 210 (también conocido, por ejemplo, como el punto de acceso) y de un sistema receptor 250 (también conocido, por ejemplo, como el terminal de acceso) en un sistema de comunicaciones inalámbricas, por ejemplo, un sistema MIMO 200. En el sistema transmisor 210 se proporcionan datos de tráfico para una pluralidad de flujos de datos desde una fuente de datos 212 a un procesador de datos de transmisión (TX) 214.

[0036] En un aspecto de la presente divulgación, cada flujo de datos se puede transmitir a través de una respectiva

antena de transmisión. El procesador de datos de TX 214 formatea, codifica e intercala los datos de tráfico para cada flujo de datos basándose en un esquema de codificación particular seleccionado para que ese flujo de datos proporcione datos codificados.

5 **[0037]** Los datos codificados para cada flujo de datos se pueden multiplexar con datos piloto usando técnicas OFDM. Los datos piloto son típicamente un patrón de datos conocido que se procesa de una forma conocida y que se puede usar en el sistema receptor para estimar la respuesta de canal. Los datos piloto multiplexados y los datos codificados para cada flujo de datos se modulan entonces (es decir, se correlacionan con símbolos) en base a un esquema de modulación particular (por ejemplo, BPSK, QPSK, m-PSK o m-QAM) seleccionado para que ese flujo de datos proporcione símbolos de modulación. La velocidad de transferencia de datos, la codificación y la modulación para cada flujo de datos pueden determinarse mediante instrucciones realizadas por el procesador 230.

15 **[0038]** Los símbolos de modulación para todos los flujos de datos se proporcionan a continuación a un procesador MIMO de TX 220, que puede procesar adicionalmente los símbolos de modulación (por ejemplo, para OFDM). A continuación, el procesador MIMO de TX 220 proporciona N_T flujos de símbolos de modulación a N_T transmisores (TMTR) 222a a 222t. En determinados aspectos de la presente divulgación, el procesador MIMO de TX 220 aplica pesos de conformación de haz a los símbolos de los flujos de datos y a la antena desde la cual se está transmitiendo el símbolo.

20 **[0039]** Cada transmisor 222 recibe y procesa un flujo de símbolos respectivo para proporcionar una o más señales analógicas, y acondiciona adicionalmente (por ejemplo, amplifica, filtra y aumenta en frecuencia) las señales analógicas para proporcionar una señal modulada adecuada para su transmisión a través del canal MIMO. N_T señales moduladas de los transmisores 222a a 222t se transmiten a continuación desde N_T antenas 224a a 224t, respectivamente.

25 **[0040]** En el sistema receptor 250, las señales moduladas transmitidas pueden ser recibidas por N_R antenas 252a a 252r, y la señal recibida desde cada antena 252 puede proporcionarse a un respectivo receptor (RCVR) 254a a 254r. Cada receptor 254 puede acondicionar (por ejemplo, filtrar, amplificar y reducir en frecuencia) una señal recibida respectiva, digitalizar la señal acondicionada para proporcionar muestras y procesar adicionalmente las muestras para proporcionar un flujo de símbolos "recibido" correspondiente.

30 **[0041]** A continuación, un procesador de datos de RX 260 recibe y procesa los N_R flujos de símbolos recibidos desde N_R receptores 254 basándose en una técnica de procesamiento de receptor particular para proporcionar N_T flujos de símbolos "detectados". A continuación, el procesador de datos de RX 260 desmodula, desintercala y descodifica cada flujo de símbolos detectado para recuperar los datos de tráfico para el flujo de datos. El procesamiento realizado por el procesador de datos de RX 260 puede ser complementario al realizado por el procesador MIMO de TX 220 y el procesador de datos de TX 214 en el sistema transmisor 210.

35 **[0042]** Un procesador 270 determina periódicamente qué matriz de precodificación se va a usar. El procesador 270 formula un mensaje de enlace inverso que comprende una parte de índice de matriz y una parte de valor de rango. El mensaje de enlace inverso puede comprender diversos tipos de información con respecto al enlace de comunicación y/o al flujo de datos recibido. A continuación, el mensaje de enlace inverso es procesado por un procesador de datos de TX 238, que también recibe datos de tráfico para una pluralidad de flujos de datos desde una fuente de datos 236, modulado por un modulador 280, acondicionado por transmisores 254a a 254r y transmitido de vuelta al sistema transmisor 210.

40 **[0043]** En el sistema transmisor 210, las señales moduladas del sistema receptor 250 son recibidas por antenas 224, acondicionadas por receptores 222, desmoduladas por un desmodulador 240 y procesadas por un procesador de datos de RX 242 para extraer el mensaje de enlace inverso transmitido por el sistema receptor 250. A continuación, el procesador 230 determina qué matriz de precodificación va a usarse para determinar los pesos de conformación de haz y, a continuación, procesa el mensaje extraído.

45 **[0044]** La FIG. 3 ilustra diversos componentes que se pueden utilizar en un dispositivo inalámbrico 302 que se puede emplear en el sistema de comunicación inalámbrica de la FIG. 1. El dispositivo inalámbrico 302 es un ejemplo de un dispositivo que se puede configurar para implementar los diversos procedimientos descritos en el presente documento. El dispositivo inalámbrico 302 puede ser un punto de acceso 100 de la FIG. 1 o cualquiera de los terminales de acceso 116, 122.

50 **[0045]** El dispositivo inalámbrico 302 puede incluir un procesador 304 que controla el funcionamiento del dispositivo inalámbrico 302. El procesador 304 también se puede denominar unidad de procesamiento central (CPU). La memoria 306, que puede incluir tanto memoria de solo lectura (ROM) como memoria de acceso aleatorio (RAM), proporciona instrucciones y datos al procesador 304. Una parte de la memoria 306 también puede incluir memoria de acceso aleatorio no volátil (NVRAM). El procesador 304 realiza típicamente operaciones lógicas y aritméticas basándose en instrucciones de programa almacenadas en la memoria 306. Las instrucciones de la memoria 306 pueden ser ejecutables para implementar los procedimientos descritos en el presente documento.

[0046] El dispositivo inalámbrico 302 también puede incluir un alojamiento 308 que puede incluir un transmisor 310 y un receptor 312 para permitir la transmisión y la recepción de datos entre el dispositivo inalámbrico 302 y una ubicación remota. El transmisor 310 y el receptor 312 se pueden combinar para formar un transceptor 314. Una única antena o una pluralidad de antenas de transmisión 316 se pueden fijar al alojamiento 308 y acoplarse eléctricamente al transceptor 314. El dispositivo inalámbrico 302 también puede incluir múltiples transmisores, múltiples receptores y múltiples transceptores (no mostrados).

[0047] El dispositivo inalámbrico 302 también puede incluir un detector de señales 318 que se puede usar con la intención de detectar y cuantificar el nivel de señales recibidas por el transceptor 314. El detector de señales 318 puede detectar dichas señales como energía total, energía por subportadora por símbolo, densidad espectral de potencia y otras señales. El dispositivo inalámbrico 302 también puede incluir un procesador de señales digitales (DSP) 320 para su uso en el procesamiento de señales.

[0048] Además, el dispositivo inalámbrico también puede incluir un codificador 322 para su uso en la codificación de señales a transmitir (por ejemplo, implementando las operaciones 600 y/o 1000) y un decodificador 324 para su uso en la decodificación de señales recibidas (por ejemplo, implementando las operaciones 700 y/o 1100).

[0049] Los diversos componentes del dispositivo inalámbrico 302 pueden estar acoplados entre sí mediante un sistema de bus 326, que puede incluir un bus de alimentación, un bus de señal de control y un bus de señal de estado, además de un bus de datos. El procesador 304 puede configurarse para acceder a instrucciones almacenadas en la memoria 306 para realizar un acceso sin conexión, de acuerdo con aspectos de la presente divulgación que se analizan a continuación.

[0050] La FIG. 4 es un diagrama de bloques simplificado que ilustra un codificador, de acuerdo con determinados aspectos de la presente divulgación. La FIG. 4 ilustra una parte de un módem de radiofrecuencia (RF) 404 que puede configurarse para proporcionar un mensaje codificado para su transmisión inalámbrica. En un ejemplo, un codificador 406 en una estación base (por ejemplo, el punto de acceso 100 y/o el sistema transmisor 210) (o un terminal de acceso en la ruta inversa) recibe un mensaje 402 para su transmisión. El mensaje 402 puede contener datos y/o voz codificada u otro contenido dirigido al dispositivo receptor. El codificador 406 codifica el mensaje usando un esquema de modulación y codificación (MCS) adecuado, típicamente seleccionado en base a una configuración definida por el punto de acceso 100/sistema transmisor 210 u otra entidad de red. En algunos casos, el codificador 406 puede codificar el mensaje usando las técnicas descritas posteriormente (por ejemplo, implementando las operaciones 600 y/o 1000 descritas posteriormente). A continuación, un flujo de bits codificado 408 producido por el codificador 406 se puede proporcionar a un correlacionador 410 que genera una secuencia de símbolos Tx 412 que son modulados, amplificados y procesados de otro modo por la cadena de Tx 414 para producir una señal de RF 416 para su transmisión a través de la antena 418.

[0051] La FIG. 5 es un diagrama de bloques simplificado que ilustra un decodificador, de acuerdo con determinados aspectos de la presente divulgación. La FIG. 5 ilustra una parte de un módem de RF 510 que puede configurarse para recibir y decodificar una señal transmitida de forma inalámbrica que incluye un mensaje codificado (por ejemplo, un mensaje codificado usando un código polar como se describe a continuación). En varios ejemplos, el módem 510 que recibe la señal puede residir en el terminal de acceso, en la estación base o en cualquier otro aparato o medio adecuado para llevar a cabo las funciones descritas. Una antena 502 proporciona una señal de RF 416 (es decir, la señal de RF producida en la FIG. 4) a un terminal de acceso (por ejemplo, el terminal de acceso 116, 122 y/o 250). Una cadena de RF 506 procesa y desmodula la señal de RF 416 y puede proporcionar una secuencia de símbolos 508 a un descorrelacionador 512, que produce un flujo de bits 514 representativo del mensaje codificado.

[0052] A continuación se puede usar un decodificador 516 para decodificar cadenas de información de m bits de un flujo de bits que se ha codificado usando un esquema de codificación (por ejemplo, un código polar). El decodificador 516 puede comprender un decodificador de Viterbi, un decodificador algebraico, un decodificador de mariposa u otro decodificador adecuado. En un ejemplo, un decodificador de Viterbi emplea el conocido algoritmo de Viterbi para encontrar la secuencia más probable de estados de señalización (la ruta de Viterbi) que corresponde a un flujo de bits 514 recibido. El flujo de bits 514 puede decodificarse en base a un análisis estadístico de LLR calculadas para el flujo de bits 514. En un ejemplo, un decodificador de Viterbi puede comparar y seleccionar la ruta de Viterbi correcta que define una secuencia de estados de señalización usando una prueba de cociente de verosimilitud para generar LLR a partir del flujo de bits 514. Los cocientes de verosimilitud se pueden usar para comparar estadísticamente el ajuste de una pluralidad de rutas de Viterbi candidatas usando una prueba de cociente de verosimilitud que compara el logaritmo de un cociente de verosimilitud para cada ruta de Viterbi candidata (es decir, la LLR) para determinar qué ruta tendrá en cuenta con mayor probabilidad la secuencia de símbolos que produjo el flujo de bits 514. A continuación, el decodificador 516 puede decodificar el flujo de bits 514 basándose en las LLR para determinar el mensaje 518 que contiene datos y/o voz codificada u otro contenido transmitido desde la estación base (por ejemplo, el punto de acceso 100 y/o el sistema transmisor 210). El decodificador puede decodificar el flujo de bits 514 de acuerdo con aspectos de la presente divulgación presentados a continuación (por ejemplo, implementando las operaciones 700 y/o 1100 descritas posteriormente).

EJEMPLO DE CONSTRUCCIONES DE CÓDIGO POLAR MEJORADAS MEDIANTE LA COLOCACIÓN

ESTRATÉGICA DE BITS CRC

[0053] Los códigos polares son el primer esquema de codificación que consiguen capacidad de forma demostrable con una complejidad de codificación y descodificación casi lineal (en longitud de bloque). Los códigos polares son ampliamente considerados como candidatos para la corrección de errores en los sistemas inalámbricos de próxima generación. Los códigos polares tienen muchas propiedades deseables, tales como la construcción determinista (por ejemplo, basada en una transformada rápida de Hadamard), márgenes de error muy bajos y predecibles, y descodificación simple basada en cancelaciones sucesivas (SC).

[0054] Sin embargo, un inconveniente principal del uso de códigos polares es el rendimiento de longitud finita y la latencia del descodificador. Por ejemplo, los códigos polares tienen una distancia mínima que crece con la raíz cuadrada de la longitud de bloque y, por lo tanto, el error de descodificación SC no se reduce de forma exponencialmente rápida en la longitud de bloque. Además, el descodificador SC funciona intrínsecamente en serie y esto da como resultado una gran latencia de descodificación.

[0055] En algunos casos, para mejorar sus exponentes de error, los códigos polares se concatenan con una verificación de redundancia cíclica (CRC). Este código concatenado ha mejorado la distancia mínima y, cuando se combina con el descodificador de lista SC, el rendimiento mejora considerablemente. Sin embargo, una desventaja que aún existe es la latencia del descodificador. Además, la energía empleada en la codificación CRC podría ser cara para longitudes de bloque entre cortas y medianas.

[0056] Por lo tanto, aspectos de la presente divulgación proporcionan varias mejoras en el esquema básico de polarización, que pueden dar como resultado un rendimiento mejorado así como una latencia mejorada de la descodificación de lista SC. Por ejemplo, en algunos casos, mejorar el rendimiento y reducir la latencia de la descodificación de lista SC puede implicar usar una verificación de paridad distribuida, donde los códigos de corrección de errores (por ejemplo, CRC) se insertan selectivamente en diferentes ubicaciones dentro de una palabra de código de código polar, mientras que en otros casos, mejorar el rendimiento y reducir la latencia de la descodificación de lista SC puede implicar codificar bits de información usando primero un código polar y, a continuación, codificar adicionalmente los bits sometidos a codificación polar usando un código no polar.

[0057] La FIG. 6 ilustra operaciones 600 de ejemplo para comunicaciones inalámbricas, de acuerdo con determinados aspectos de la presente divulgación. De acuerdo con determinados aspectos, las operaciones 600 pueden ser realizadas por una estación base (BS) (por ejemplo, punto de acceso 100/sistema transmisor 210). Debe observarse que, si bien las operaciones 600 se describen como realizadas por una estación base, las operaciones 600 también podrían ser realizadas por un equipo de usuario (UE) (terminal de acceso 116). En otros escenarios, los aspectos pueden ser usados por dispositivos capaces de actuar como UE/BS de manera híbrida, así como en entornos virtuales (tales como escenarios SDN/NFV).

[0058] Las operaciones 600 comienzan en 602 con la generación de una palabra de código mediante la codificación bits de información, usando una interpretación multidimensional de un código polar de longitud N . En 604, la BS determina, basándose en uno o más criterios, una pluralidad de ubicaciones dentro de la palabra de código para insertar códigos de corrección de errores. Dicha colocación puede denominarse verificación de paridad distribuida y/o inserción de CRC estratégica. En 606, la BS genera los códigos de corrección de errores basándose en las porciones correspondientes de los bits de información (es decir, un conjunto de bits de información que aparece antes del código de corrección de errores). En 608, la BS inserta los códigos de corrección de errores en la pluralidad de ubicaciones determinada. En 610, la BS transmite la palabra de código, por ejemplo usando uno o más transmisores (por ejemplo, TMTR 222) y una o más antenas (por ejemplo, una o más antenas 224). Debe entenderse que la palabra de código puede transmitirse de diferentes maneras, tal como transmitirse a través de una línea cableada o a través de un medio inalámbrico, o almacenarse en un medio legible por ordenador (por ejemplo, un disco compacto, unidad USB), etc.

[0059] La FIG. 7 ilustra operaciones 700 de ejemplo para comunicaciones inalámbricas, de acuerdo con determinados aspectos de la presente divulgación. Las operaciones 700 pueden realizarse, por ejemplo, por un equipo de usuario (UE) (por ejemplo, terminal de acceso 116/sistema receptor 250). Cabe destacar que aunque se describe que las operaciones 700 son realizadas por un UE, las operaciones 700 también podrían realizarse por una estación base (por ejemplo, punto de acceso 100). En otros escenarios, los aspectos pueden ser usados por dispositivos capaces de actuar como UE/BS de manera híbrida, así como en entornos virtuales (tales como escenarios SDN/NFV).

[0060] Las operaciones 700 comienzan en 702, con la recepción de una palabra de código generada mediante la codificación de bits de información usando una interpretación multidimensional de un código polar de longitud N . Debe entenderse que la palabra de código puede recibirse de diferentes maneras, tal como recibirse a través de una línea cableada o a través de un medio inalámbrico, o desde un medio legible por ordenador (por ejemplo, un disco compacto, unidad USB), etc. En 704, el UE descodifica partes de la palabra de código. En 706, el UE verifica las partes descodificadas de la palabra de código basándose en códigos de corrección de errores insertados, en base a uno o más criterios, en una pluralidad de ubicaciones en la palabra de código.

[0061] Como se indica anteriormente, los códigos polares son códigos de bloque lineales de longitud $N=2^n$, donde

su matriz generadora se construye usando la n -ésima potencia de Kronecker de la matriz $G = \begin{pmatrix} 1 & 0 \\ 1 & 1 \end{pmatrix}$, denotada como G^n . Por ejemplo, la Ecuación (1) muestra la matriz generadora resultante para $n=3$.

$$G^{\otimes 3} = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{bmatrix} \quad \text{Ec. 1}$$

5
[0062] De acuerdo con determinados aspectos, se puede generar una palabra de código (por ejemplo, por una BS) usando la matriz generadora para codificar una pluralidad de bits de entrada (por ejemplo, bits de información). Por ejemplo, dado un número de bits de entrada $u=(u_0, u_1, \dots, u_{N-1})$, se puede generar un vector de palabra de código resultante $x=(x_0, x_1, \dots, x_{N-1})$ codificando los bits de entrada usando la matriz generadora G . A continuación, esta palabra de código resultante puede ser transmitida por la estación base a través de un medio inalámbrico y recibida por un UE.

10
[0063] Cuando los vectores recibidos se descodifican (por ejemplo, por el UE) usando un descodificador de cancelaciones sucesivas (SC), cada bit estimado, u_i , tiene una probabilidad de error predeterminada dado que los bits $u_{0:i-1}$ se descodificaron correctamente, lo que tiende a 0 o 0.5. Además, la proporción de bits estimados con una baja probabilidad de error tiende hacia la capacidad del canal subyacente. Los códigos polares aprovechan un fenómeno denominado polarización de canal al usar los bits K más fiables para transmitir información, mientras se establecen, o congelan, los $(N-K)$ bits restantes a un valor predeterminado, tal como 0, por ejemplo como se explica a continuación.

15
[0064] Para valores de N muy grandes, los códigos polares transforman el canal en N canales "virtuales" paralelos para los N bits de información. Si C es la capacidad del canal, entonces hay casi $N \cdot C$ canales que están completamente libres de ruido y hay $N(1 - C)$ canales que son completamente ruidosos. El esquema básico de codificación polar implica entonces congelar (es decir, no transmitir) los bits de información que se enviarán a lo largo del canal completamente ruidoso y enviar información solo a lo largo de los canales perfectos. Para valores de N entre bajos y medianos, esta polarización puede no estar completa en el sentido de que podría haber varios canales que no son completamente inservibles ni completamente libres de ruido (es decir, canales que están en transición). Dependiendo de la velocidad de transmisión, estos canales en transición se congelan o se usan para la transmisión.

20
[0065] De acuerdo con un aspecto de la invención reivindicada, para reducir la complejidad, los códigos polares pueden representarse en dos dimensiones. Por ejemplo, sea $N = K \times M$, donde K, M son potencias de 2 (el exponente se denota como k, m respectivamente). Por ejemplo, la FIG. 8 ilustra un código polar de tamaño $N = 128$, reorganizado en dos dimensiones, que tiene cuatro columnas ($K = 4$) y treinta y dos filas ($M = 32$). De acuerdo con determinados aspectos, la velocidad del código ilustrado en la FIG. 8 es $\frac{1}{2}$. Los bits de información pueden colocarse en la posición correspondiente a un '1' y no se coloca información en la posición correspondiente a un '0'. La polarización se puede realizar primero en la segunda dimensión, por ejemplo usando la matriz de Hadamard G^m (es decir, el código interno). Por ejemplo, para determinar la palabra de código, primero se puede considerar la polarización a lo largo de cualquier columna (por ejemplo, matriz de Hadamard de tamaño $M = 32$). Esto da lugar a M canales, algunos de los cuales son "malos", algunos de los cuales son "buenos" y otros están en "transición". Ahora, cada uno de estos M canales puede polarizarse aún más usando la matriz de Hadamard G^k (por ejemplo, matriz de Hadamard de tamaño $K = 4$). Esto da como resultado el mismo código polar que si hubiéramos usado la matriz de Hadamard G^n . Es decir, para el ejemplo ilustrado en la FIG. 8, esto nos da exactamente los mismos canales que una polarización con una matriz Hadamard de tamaño 128. Debe observarse que el descodificador de cancelaciones sucesivas (SC) actúa de arriba abajo y de izquierda a derecha. (es decir, comienza en la primera fila (de izquierda a derecha) y a continuación sigue con la siguiente fila (de izquierda a derecha) y así sucesivamente). Por lo tanto, en esencia, G^n se ha factorizado en forma de tensores.

25
[0066] Determinados aspectos de la presente divulgación proponen usar esta forma bidimensional para representar y modificar códigos polares a fin de lograr varios beneficios, tales como una menor latencia de descodificación y un rendimiento potencialmente mejor.

30
[0067] Por ejemplo, típicamente, cuando los códigos de corrección de errores (por ejemplo, códigos CRC) se concatenan con un código polar, la CRC se realiza al final del proceso de descodificación. Sin embargo, a veces debido a algunos canales "malos" que se usan para la transmisión, la ruta de descodificación correcta puede eliminarse de la lista de descodificación mantenida por el descodificador en algún lugar intermedio del proceso de descodificación que da como resultado un error, conocido como tasa de error de bloque. Por lo tanto, para ayudar a

aliviar este problema, un UE puede realizar la CRC a intervalos regulares (por ejemplo, conocidos *a priori* por el descodificador del UE) en lugar de solo al final, de modo que la ruta correcta se mantenga durante más tiempo en la lista de descodificación y así mejorar el rendimiento.

5 **[0068]** De acuerdo con determinados aspectos, una estación base puede determinar una partición de los bits de información, como se explica a continuación, de modo que un UE pueda realizar una CRC para cada partición. Por ejemplo, un descodificador del UE puede conocer las posiciones en las que están colocados los bits CRC y realizar la CRC para la partición de los bits de información previamente descodificados. De acuerdo con aspectos, realizar la CRC a intervalos regulares podría garantizar que la ruta de descodificación correcta permanezca dentro de la lista.

10 **[0069]** De acuerdo con determinados aspectos, la vista bidimensional del código polar ofrece una forma de hacerlo. Por ejemplo, una estación base puede identificar algunos de los canales dentro de la transición en la que la estación base puede colocar los bits CRC. De manera más precisa, la estación base puede determinar las columnas de la matriz generadora que representan todos o algunos de los canales en transición. La estación base puede usar entonces los bits CRC para codificar la información enviada en los canales polarizados "buenos" (de estos canales en transición). Esto garantizaría un mejor rendimiento y complejidad en comparación con la descodificación de lista SC estándar con una CRC al final.

15 **[0070]** Un ejemplo de esta técnica de acuerdo con un modo de realización de la invención reivindicada se muestra en la FIG. 8. De acuerdo con determinados aspectos, los códigos de bloque dispuestos en filas de velocidad 1 (por ejemplo, 1111) pueden causar una proliferación de las rutas que pueden ser truncadas realizando la CRC como se muestra en la FIG. 8. En algunos casos, puede ser necesario realizar una CRC con más frecuencia que el esquema estándar (es decir, más de una vez al final de la descodificación). Sin embargo, la ganancia de codificación al realizar la CRC con mayor frecuencia podría más que compensar la pérdida de energía por bit de información. Esto se debería a que hay más CRC para el mismo tamaño de lista que el esquema estándar y/o también puede lograr el mismo rendimiento que el esquema estándar pero con un tamaño de lista más pequeño. Esto último sería beneficioso para lograr una complejidad de implementación y latencia de descodificación más bajas, lo que permitiría una comunicación global más eficiente (por ejemplo, tanto en potencia como en tiempo).

20 **[0071]** De acuerdo con determinados aspectos, esto sería un esquema en el lado del transmisor que permitiría la descodificación de lista SC de código polar + CRC con menor complejidad al reducir el tamaño de la lista y, sin embargo, obtener el mismo rendimiento que la descodificación de lista SC estándar con un tamaño de lista más grande. Es decir, por ejemplo, como se indica anteriormente, para reducir la complejidad de la descodificación, la BS puede determinar una pluralidad de ubicaciones dentro de una palabra de código para insertar códigos CRC, por ejemplo, en base a uno o más criterios (por ejemplo, ubicaciones de códigos de bloque dispuestos en filas de velocidad 1 dentro de una palabra de código y/o donde una ruta de descodificación correcta se elimina típicamente de la lista de descodificación) como se explica a continuación.

25 **[0072]** Por ejemplo, como se ilustra en la FIG. 8, la estación base puede determinar estas ubicaciones (por ejemplo, 802, 804 y 806) observando los diferentes códigos de bloque dispuestos en filas dentro del código polar. Por ejemplo, en algunos casos, la estación base puede buscar la primera ubicación (por ejemplo, una fila) en el código polar que tenga un código de bloque dispuesto en filas de velocidad 1 (por ejemplo, en 802) y puede insertar los bits CRC, cubriendo todas las filas que conducen a la fila con el código de bloque dispuesto en filas de velocidad 1 (por ejemplo, la porción 808), en esta ubicación. Por ejemplo, la estación base puede determinar la inserción de bits CRC que cubren todas las filas que conducen a la fila con el código de bloque dispuesto en filas de velocidad 1, ya que los códigos de bloque de tasa uno proliferarán en la lista de descodificación y crearán muchas rutas. Por ejemplo, como se ilustra, la ubicación CRC 802 puede cubrir la porción 808 del código polar, la ubicación CRC 804 puede cubrir la porción 810 del código polar y la ubicación CRC 806 puede cubrir la porción 812 del código polar. En algunos casos, los bits CRC para una porción particular pueden cubrir los bits dentro de esa porción y también los bits en una porción previa. Por ejemplo, los bits CRC colocados en la ubicación 804 pueden cubrir la porción 810 así como la porción 808. De acuerdo con aspectos, la inserción de bits CRC en estos puntos puede reducir el número de elementos de lista en la ruta de descodificación y ayudar a garantizar que la ruta de descodificación correcta (por ejemplo, en el UE) permanezca en la lista de descodificación.

30 **[0073]** En otros casos, de acuerdo con la técnica anterior, la estación base puede determinar las ubicaciones para colocar los bits CRC basándose en un análisis estadístico de en qué puntos la ruta de descodificación correcta normalmente se elimina de la lista de descodificación. Por ejemplo, la estación base y/o el UE pueden recibir información con respecto a una variedad de parámetros (por ejemplo, canal, velocidades, longitudes de bloque) y determinar una ubicación en el proceso de descodificación donde la ruta correcta (típicamente) es eliminada. En consecuencia, conocer la ubicación particular en la que una ruta de descodificación correcta es eliminada la lista de descodificación implica que realizar la CRC o cualquier otra codificación de corrección de errores antes de esta ubicación particular ayudaría a garantizar que la ruta correcta no se elimine prematuramente de la lista y permanezca hasta el final del proceso de descodificación.

35 **[0074]** La FIG. 9 ilustra un ejemplo de rutas correctas que son eliminadas de una lista de descodificación y la determinación de posiciones para insertar códigos de corrección de errores, por ejemplo en base a un análisis

estadístico, de acuerdo con determinados aspectos de la presente divulgación. De acuerdo con determinados aspectos, en cada posición en la lista de descodificación SC (por ejemplo, u_0, u_1, u_2) un elemento en la lista se divide en dos rutas, una con el bit correspondiente establecido en 0 y otro con ese bit establecido en 1. Los 4 elementos superiores de la lista (en base a una métrica de máxima probabilidad) se muestran en 902, y el elemento correcto (o la palabra de código transmitida) se muestra como la ruta de descodificación 904. Las rutas de descodificación 906 son los elementos fuera de los 4 superiores. En este ejemplo, la ruta correcta se elimina de la lista en la posición 3 (por ejemplo, mientras se descodifica el bit de información u_2) y en la posición i . Por lo tanto, si se realiza una CRC/se ejecuta un código de corrección de errores hasta la posición 3, ayudaría a mantener el elemento correcto en la lista más allá de la posición 3. De forma similar, en la fase posterior de la descodificación SC, la ruta correcta se elimina de la lista en la posición i . Por lo tanto, usar un código de corrección de errores/CRC para codificar bits hasta la posición i ayudaría a mantener la ruta correcta en la lista más allá de la posición i .

[0075] Como se indica, la colocación de los códigos de corrección de errores puede basarse en una determinación de cuándo una ruta de descodificación correcta se elimina típicamente de la lista de descodificación, por ejemplo, como se ilustra en la FIG. 9. Por ejemplo, la descodificación de lista SC estándar se puede ejecutar varias veces y se puede registrar la posición más probable en la que la ruta correcta se elimina de la lista (por ejemplo, las posiciones 3 e i en la FIG. 9). Se puede usar un código de corrección de errores/CRC para codificar bits hasta esta posición y, a continuación, el proceso de descodificación se puede repetir varias veces y, con gran probabilidad, la ruta correcta se eliminará de la lista mucho más tarde. Esta posición se registra ahora y nuevamente se puede usar un código de corrección de errores/CRC para codificar bits hasta esta posición. Este experimento se puede repetir varias veces para encontrar las posiciones más probables en las que la ruta correcta se elimina de la lista, y las restricciones de verificación de paridad adecuadas (por ejemplo, bits CRC) se colocan en esos puntos para garantizar que la ruta correcta permanezca en la lista durante el mayor tiempo posible.

[0076] De acuerdo con determinados aspectos, la BS puede generar estos códigos CRC basándose en porciones (o subconjuntos) de bits de información de la palabra de código (por ejemplo, los bits de información que conducen a un código de bloque dispuesto en filas de velocidad 1). En algunos casos, estas porciones de bits de información pueden comprender un mismo número de bits (por ejemplo, lo que significa que los bits CRC están colocados en ubicaciones regulares dentro del código polar).

[0077] Además, en algunos casos, la BS puede insertar códigos de corrección de errores (por ejemplo, códigos CRC) de forma selectiva, generados para al menos uno de los bits de uno o más de los M canales codificados con un código polar de tasa inferior a 1 o bits de uno o más los M canales codificados con un código polar de velocidad 1 (por ejemplo, como se indicó anteriormente).

[0078] En consecuencia, un UE puede recibir la palabra de código y códigos CRC, y, durante la descodificación, puede verificar porciones de la palabra de código basándose en los códigos CRC (por ejemplo, en lugar de intentar verificar toda la palabra de código al final del proceso de descodificación). Es decir, el UE puede recibir la palabra de código que incluye los códigos CRC, y puede descodificar una primera porción de la palabra de código que conduce a un primer código CRC, descodificar una segunda porción de la palabra de código (por ejemplo, después del primer CRC) que conduce a un segundo código CRC, y así sucesivamente. Como se indicó anteriormente, la estación base puede insertar selectivamente las ubicaciones del primer y segundo códigos CRC para garantizar que la ruta de descodificación correcta no se elimine de la lista de descodificación.

[0079] De acuerdo con determinados aspectos, si la dimensión K es mucho más pequeña que M , entonces un UE puede realizar una descodificación de lista SC para el código polar G^k haciendo una réplica de la memoria para los K mensajes recibidos, lo que puede ayudar a reducir la latencia.

[0080] Otra forma de reducir la latencia puede ser usar determinadas reglas de descodificación para determinados códigos de bloque dispuestos en filas formados por una fila en la palabra de código. Por ejemplo, como se ilustra en la FIG. 8, la BS puede insertar diversos códigos 'triviales' a lo largo de las filas de la matriz generadora bidimensional, que indican al UE cómo descodificar una porción de la palabra de código. Por ejemplo, una fila de todo '0000' es simplemente un código de velocidad 0, que puede indicar al UE que no realice la descodificación; una fila de todo '1111' es un código de velocidad 1, que puede indicar al UE que tome decisiones firmes sobre los G^m códigos polares, que se pueden realizar en paralelo; una fila '0111' es un código de verificación de paridad única (SPC), que puede indicar al UE que tome decisiones firmes y cambie el signo del bit menos fiable si no se satisface la paridad; y una fila '0001' es un código de repetición, que puede indicar al UE que tome la suma de todas las LLR y luego tome una decisión firme. De acuerdo con determinados aspectos, el único código no trivial es una fila '0011' que es un código de Reed-Muller de velocidad $\frac{1}{2}$, en cuyo caso el UE puede tener un descodificador especializado para la descodificación de acuerdo con este código.

[0081] De acuerdo con determinados aspectos, las reglas de descodificación mencionadas anteriormente corresponden a la descodificación de máxima probabilidad para ese código. Una vez que se toman las decisiones firmes para estos códigos de bloque de longitud 4, el descodificador SC (por ejemplo, en el UE) puede ejecutarse en paralelo a lo largo de las 4 columnas (la dimensión M) y se obtienen las LLR para el siguiente código de bloque en la siguiente fila de longitud 4. Dado que el número de códigos no triviales es pequeño y la mayoría de los códigos son

triviales, esto ayuda a reducir la latencia de descodificación del descodificador SC. Debe observarse que ejecutar el descodificador SC en paralelo no sería demasiado complejo ya que no es necesario hacer una réplica de la memoria y el mismo hardware que se usa para el código polar completo se usa esencialmente para descodificar las diferentes porciones del código polar.

5 [0082] Otra forma de reducir la latencia de descodificación puede ser la siguiente. Por ejemplo, considérese nuevamente la interpretación de código polar bidimensional y recuérdese que las decisiones firmes solo se pueden tomar a lo largo de las filas. Por lo tanto, el UE puede realizar la descodificación de lista SC para el código polar dispuesto en filas concatenado con una CRC. En este caso, el número de bits CRC requeridos sería mayor que en el esquema estándar. Sin embargo, si K se mantiene pequeño, entonces puede hacerse réplicas de los mensajes recibidos (que tienen más memoria) para reducir la latencia del descodificador de lista SC. En algunos casos, esto puede no ser posible cuando se realiza la descodificación de lista SC en todo el código polar. La replicación de los mensajes recibidos en este caso (es decir, la descodificación de todo el código polar) requeriría una memoria prohibitivamente grande. Además, los bits CRC se pueden ser usados selectivamente por la estación base para, por ejemplo, proteger los canales en transición y algunos canales buenos en una fase más temprana del proceso de descodificación para obtener un mejor rendimiento.

EJEMPLO DE CONSTRUCCIÓN DE CÓDIGO POLAR GENERALIZADA

20 [0083] De acuerdo con determinados aspectos, en lugar de usar un código polar en ambas dimensiones (es decir, las dimensiones 'k' y 'm', como se describe anteriormente), un código no polar (por ejemplo, el código de Reed-Muller o los códigos de Hamming extendidos o los códigos híbridos polares de Reed-Muller) podrían usarse en una primera dimensión (por ejemplo, la dimensión K) y un código polar en una segunda dimensión. Por ejemplo, una estación base puede codificar primero los bits de información (para cada fila) usando un código no polar general de velocidad apropiada (por ejemplo, menor que la capacidad del canal polarizado correspondiente) y, a continuación, cada columna puede multiplicarse por la matriz de Hadamard de tamaño M para obtener el código final. En otras palabras, una estación base puede usar un primer código (por ejemplo, Reed-Muller, códigos de Hamming extendidos, etc.) para codificar bits de información en una primera dimensión, y puede usar un segundo código (por ejemplo, un código polar) para codificar adicionalmente los bits de información en una segunda dimensión, dando como resultado una palabra de código que es el producto del primer y segundo códigos.

35 [0084] La FIG. 10 ilustra operaciones 1000 de ejemplo para comunicaciones inalámbricas mediante una estación base (por ejemplo, punto de acceso 100/sistema transmisor 210), por ejemplo, para generar una palabra de código usando dos esquemas de codificación diferentes. Debe observarse que, si bien las operaciones 1000 se describen como realizadas por una estación base, las operaciones 1000 también podrían ser realizadas por un equipo de usuario (UE) (terminal de acceso 116). En otros escenarios, los aspectos pueden ser usados por dispositivos capaces de actuar como UE/BS de manera híbrida, así como en entornos virtuales (tales como escenarios SDN/NFV).

40 [0085] Las operaciones 1000 comienzan en 1002 con la generación de una palabra de código mediante la codificación de bits de información usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales. En 1004, la BS codifica adicionalmente los bits en cada uno de los K canales usando un segundo código de longitud M, donde el primer código comprende un código polar. En 1006, la BS transmite la palabra de código, por ejemplo usando uno o más transmisores (por ejemplo, TMTR 222) y una o más antenas (por ejemplo, una o más antenas 224). Debe entenderse que la palabra de código puede transmitirse de diferentes maneras, tal como transmitirse a través de una línea cableada o a través de un medio inalámbrico, o almacenarse en un medio legible por ordenador (por ejemplo, un disco compacto, unidad USB), etc.

50 [0086] La FIG. 11 ilustra operaciones 1100 de ejemplo para comunicaciones inalámbricas mediante un equipo de usuario (UE) (por ejemplo, terminal de acceso 116/sistema receptor 250), por ejemplo, para codificar una palabra de código usando dos esquemas de codificación diferentes. Cabe destacar que aunque se describe que las operaciones 1100 son realizadas por un UE, las operaciones 1100 también podrían realizarse por una estación base (por ejemplo, punto de acceso 100). En otros escenarios, los aspectos pueden ser usados por dispositivos capaces de actuar como UE/BS de manera híbrida, así como en entornos virtuales (tales como escenarios SDN/NFV).

55 [0087] Las operaciones 1100 comienzan en 1102 con la recepción de una palabra de código correspondiente a bits de información codificados usando un primer código de longitud K para obtener bits para su transmisión por medio de K canales y un segundo código de longitud M para codificar además los bits en cada uno de los K canales, donde el primer código comprende un código polar. Debe entenderse que la palabra de código puede recibirse de diferentes maneras, tal como recibirse a través de una línea cableada o a través de un medio inalámbrico, o desde un medio legible por ordenador (por ejemplo, un disco compacto, unidad USB), etc. En 1104, el UE descodifica la palabra de código usando la descodificación de lista de cancelaciones sucesivas (SC).

65 [0088] Como se indica anteriormente, en lugar de codificar usando un código polar tanto en la primera dimensión como en la segunda dimensión, se pueden usar códigos generales no polares (por ejemplo, un código de Hamming extendido o un código Reed-Muller) junto con códigos polares.

Más precisamente, considérese el flujo de bits de información, $u^{(i)} = (u_1^{(i)}, u_2^{(i)}, \dots, u_{KR}^{(i)})$, donde R es la velocidad de transmisión y $1 \leq i \leq M$. Cada uno de los flujos U puede codificarse primero en la dirección G^k usando la matriz generadora para un código de bloque lineal, tal como un código de Reed-Muller, un código híbrido polar de Reed-Muller, o un código de Hamming extendido para obtener un conjunto de bits codificados $x^{(i)}$. Por ejemplo, $x^{(i)} = u^{(i)}G$, donde G es la matriz generadora de cualquier código de bloque lineal, tal como el código de Reed-Muller, un código híbrido polar de Reed-Muller, un código de Hamming extendido o un código de verificación de paridad de baja densidad (LDPC). A continuación, como antes, el conjunto de bits codificados, $x^{(i)}$, que se obtiene mediante una codificación usando un código de bloque lineal, puede entonces codificarse además en la dirección G^m usando un código polar de velocidad 1.

[0089] Además, de acuerdo con determinados aspectos, los códigos de bloque lineales (es decir, los códigos no polares) pueden usar diversas velocidades, cada una de las cuales puede ajustarse a la capacidad del canal virtual subyacente. En otras palabras, cada uno de los canales virtuales puede codificarse adicionalmente con otro código de bloque lineal cuya velocidad se ajusta específicamente a la capacidad de ese canal virtual.

[0090] Como se indica anteriormente, después de recibir una palabra de código generada usando dos esquemas de codificación, la descodificación por parte del UE se realiza nuevamente de arriba abajo descodificando primero el código dispuesto en filas y, a continuación, ejecutando un descodificador SC a lo largo de la columna (en paralelo para las cuatro columnas). Más precisamente, los códigos dispuestos en filas pueden descodificarse por el UE que, a continuación, puede usarse para descodificar el código polar. En otras palabras, la descodificación en el UE se produce secuencialmente y conjuntamente entre el código polar y el código no polar. Por ejemplo, la descodificación puede realizarse de la siguiente manera. El UE puede empezar a descodificar en la fila superior, por ejemplo, en la FIG. 8. En cualquier fila i -ésima, el UE puede ejecutar un descodificador SC primero en cada columna en paralelo (a lo largo de las 4 columnas se ejecutan 4 descodificadores SC como en la FIG. 8). A continuación, el UE puede calcular la LLR para cada bit en la i -ésima fila usando el árbol de descodificador SC. Una vez que el UE calcula las LLR para cada bit en la i -ésima fila, el UE puede invocar el i -ésimo descodificador orientado a filas (para el código no polar) y descodificar la palabra de código o mantener una lista de palabras de código si se usa un descodificador de lista generalizado.

[0091] De acuerdo con determinados aspectos, una ventaja de usar, por ejemplo, los códigos híbridos polares de Reed-Muller para codificar aún más los canales "virtuales" de un código polar puede ser que estos códigos proporcionan una distancia mínima mejorada con respecto al código polar estándar sin sacrificar la tasa de información mediante el uso de una CRC.

[0092] Otra forma de reducir la latencia de descodificación puede ser mediante el uso de una descodificación de lista SC generalizada. Por ejemplo, suponiendo la interpretación bidimensional del código polar, se puede mantener una lista que cubra todas las palabras de código posibles de los códigos de bloque dispuestos en filas, en lugar de bits individuales. Más precisamente, en lugar de realizar un seguimiento de los bits individuales, el UE puede mantener una lista que cubra todas las palabras de código posibles de los códigos de bloque dispuestos en filas y utilizarla para truncar rutas de descodificación que, por ejemplo, no son posibles. De acuerdo con determinados aspectos, esto permitiría una descodificación de lista SC de alto rendimiento. Sin embargo, es posible que el tamaño de la lista deba mantenerse pequeño para permitir una descodificación de baja complejidad, por ejemplo, manteniendo solo las palabras de código superiores (por ejemplo, en base a la métrica de logaritmo máximo (ML)) de la lista. Es decir, para mantener la lista pequeña, el UE puede mantener solo las palabras de código superiores de la lista, seleccionando estas palabras de código basándose en una métrica ML. Además, el realizar la CRC como se muestra en la FIG. 8 ayudaría a mantener pequeño el número de rutas y también a mantener la ruta correcta en la lista durante más tiempo.

[0093] Las diversas operaciones de procedimientos descritos anteriormente se pueden realizar por cualquier medio adecuado que pueda realizar las funciones correspondientes. Los medios pueden incluir diversos componente(s) y/o módulo(s) de hardware y/o software que incluyen, pero sin limitarse a, un circuito, un circuito integrado específico de la aplicación (ASIC) o un procesador. En general, cuando hay operaciones ilustradas en las figuras, estas operaciones pueden tener unos componentes correspondientes de medios más función homólogos, con numeración similar.

[0094] Por ejemplo, los medios de transmisión pueden comprender un transmisor (por ejemplo, el transmisor 222) y/o una o más antenas 224 del punto de acceso 210 ilustrado en la FIG. 2, el transmisor 254 y/o la antena 252 del terminal de acceso 250 ilustrado en la FIG. 2, el transmisor 310 y/o una o más antenas 316 representados en la FIG. 3 y/o la antena 418 ilustrada en la FIG. 4. Los medios de recepción pueden comprender un receptor (por ejemplo, el receptor 222) y/o una o más antenas 224 del terminal de acceso 250 ilustrado en la FIG. 2, el receptor 312 y/o una o más antenas 316 representados en la FIG. 3 y/o la antena 502 ilustrada en la FIG. 5. Los medios de generación, los medios de determinación, los medios de inserción, los medios de codificación, los medios de descodificación, los medios de verificación, los medios de mantenimiento y/o los medios de preservación pueden comprender un sistema de procesamiento, que puede incluir uno o más procesadores, tales como el procesador de datos de RX 242, el procesador de datos de TX 214 y/o el procesador 230 del punto de acceso 210 ilustrado en la FIG. 2, el procesador de datos de RX 260, el procesador de datos de TX 238 y/o el procesador 270 del terminal de acceso 250 ilustrado en la FIG. 2, el procesador 304 y/o el DSP 320 representados en la FIG. 3, el codificador 406 ilustrado en la FIG. 4 y/o el

descodificador 516 ilustrado en la FIG. 5.

[0095] Como se usa en el presente documento, el término "determinar" engloba una amplia variedad de acciones. Por ejemplo, "determinar" puede incluir calcular, computar, procesar, obtener, investigar, consultar (por ejemplo, consultar una tabla, una base de datos u otra estructura de datos), averiguar y similares. Además, "determinar" puede incluir recibir (por ejemplo, recibir información), acceder (por ejemplo, acceder a datos en una memoria) y similares. Además, "determinar" puede incluir resolver, seleccionar, elegir, establecer y similares.

[0096] Tal como se usa en el presente documento, el término "receptor" puede referirse a un receptor de RF (por ejemplo, de una sección de entrada de RF) o a una interfaz (por ejemplo, de un procesador) para recibir estructuras procesadas por una sección de entrada de RF (por ejemplo, por medio de un bus). De manera similar, el término "transmisor" puede referirse a un transmisor de RF de una sección de entrada de RF o a una interfaz (por ejemplo, de un procesador) para proporcionar estructuras a una sección de entrada de RF para su transmisión (por ejemplo, por medio de un bus).

[0097] Como se usa en el presente documento, una expresión que haga referencia a "al menos uno de" una lista de elementos se refiere a cualquier combinación de esos elementos, incluidos elementos individuales. Como ejemplo, "al menos uno de: a, b o c" pretende abarcar a, b, c, a-b, a-c, b-c y a-b-c, así como cualquier combinación con múltiplos del mismo elemento (por ejemplo, a-a, a-a-a, a-a-b, a-a-c, a-b-b, a-c-c, b-b, b-b-b, b-b-c, c-c y c-c-c o cualquier otra ordenación de a, b y c).

[0098] Los diversos bloques, módulos y circuitos lógicos ilustrativos descritos en relación con la presente divulgación se pueden implementar o realizar con un procesador de propósito general, un procesador de señales digitales (DSP), un circuito integrado específico de la aplicación (ASIC), una matriz de puertas programables por campo (FPGA) u otro dispositivo de lógica programable (PLD), lógica de puertas discretas o lógica de transistores, componentes de hardware discretos o cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de propósito general puede ser un microprocesador pero, de forma alternativa, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estados disponible comercialmente. Un procesador también se puede implementar como una combinación de dispositivos informáticos, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo de DSP o cualquier otra configuración de este tipo.

[0099] Las etapas de un procedimiento o algoritmo descrito en relación con la presente divulgación se pueden realizar directamente en hardware, en un módulo de software ejecutado por un procesador o en una combinación de los dos. Un módulo de software puede residir en cualquier forma de medio de almacenamiento que se conozca en la técnica. Algunos ejemplos de medios de almacenamiento que se pueden usar incluyen memoria de acceso aleatorio (RAM), memoria de solo lectura (ROM), memoria flash, memoria EPROM, memoria EEPROM, registros, un disco duro, un disco extraíble, un CD-ROM, etc. Un módulo de software puede comprender una única instrucción o muchas instrucciones, y puede estar distribuido a través de varios segmentos de código diferentes, entre diferentes programas y a través de múltiples medios de almacenamiento. Un medio de almacenamiento se puede acoplar a un procesador de modo que el procesador pueda leer información de, y escribir información en, el medio de almacenamiento. De forma alternativa, el medio de almacenamiento puede estar integrado en el procesador.

[0100] Los procedimientos divulgados en el presente documento comprenden una o más etapas o acciones para lograr el procedimiento descrito. Las etapas y/o acciones de procedimiento se pueden intercambiar entre sí sin apartarse del alcance de las reivindicaciones. En otras palabras, a menos que se especifique un orden específico de etapas o acciones, el orden y/o el uso de etapas y/o acciones específicas se puede modificar sin apartarse del alcance de las reivindicaciones.

[0101] Las funciones descritas se pueden implementar en hardware, software, firmware o en cualquier combinación de los mismos. Si se implementan en hardware, una configuración de hardware de ejemplo puede comprender un sistema de procesamiento en un nodo inalámbrico. El sistema de procesamiento se puede implementar con una arquitectura de bus. El bus puede incluir un número cualquiera de buses y puentes de interconexión, dependiendo de la aplicación específica del sistema de procesamiento y de las restricciones de diseño globales. El bus puede enlazar conjuntamente diversos circuitos, incluidos un procesador, medios legibles por máquina y una interfaz de bus. La interfaz de bus se puede usar para conectar un adaptador de red, entre otras cosas, al sistema de procesamiento por medio del bus. El adaptador de red se puede usar para implementar las funciones de procesamiento de señales de la capa PHY. En el caso de un terminal de usuario 122 (véase la FIG. 1), una interfaz de usuario (por ejemplo, teclado, pantalla, ratón, palanca de mando, etc.) también se puede conectar al bus. El bus también puede enlazar otros diversos circuitos, tales como fuentes de temporización, dispositivos periféricos, reguladores de tensión, circuitos de gestión de potencia y similares, que son bien conocidos en la técnica y, por lo tanto, no se describirán más.

[0102] El procesador puede encargarse de gestionar el bus y el procesamiento general, incluida la ejecución de software almacenado en los medios legibles por máquina. El procesador se puede implementar con uno o más procesadores de propósito general y/o de propósito especial. Ejemplos incluyen microprocesadores, microcontroladores, procesadores DSP y otros circuitos que puedan ejecutar software. Software se deberá interpretar

ampliamente en el sentido de instrucciones, datos o cualquier combinación de los mismos, independientemente de que se denomine software, firmware, middleware, microcódigo, lenguaje de descripción de hardware o de otro modo. Los medios legibles por máquina pueden incluir, a modo de ejemplo, RAM (memoria de acceso aleatorio), memoria flash, ROM (memoria de solo lectura), PROM (memoria programable de solo lectura), EPROM (memoria de solo lectura programable y borrable), EEPROM (memoria de solo lectura programable y eléctricamente borrable), registros, discos magnéticos, discos ópticos, discos duros o cualquier otro medio de almacenamiento adecuado, o cualquier combinación de los mismos. Los medios legibles por máquina se pueden integrar en un producto de programa informático. El producto de programa informático puede comprender materiales de embalaje.

[0103] En una implementación en hardware, los medios legibles por máquina pueden formar parte del sistema de procesamiento separado del procesador. Sin embargo, como apreciarán fácilmente los expertos en la técnica, los medios legibles por máquina, o cualquier parte de los mismos, pueden ser externos al sistema de procesamiento. A modo de ejemplo, los medios legibles por máquina pueden incluir una línea de transmisión, una onda portadora modulada por datos y/o un producto informático separado del nodo inalámbrico, donde el procesador puede acceder a todos ellos a través de la interfaz de bus. De forma alternativa, o adicional, los medios legibles por máquina, o cualquier parte de los mismos, se pueden integrar en el procesador, tal como puede ser el caso de la memoria caché y/o de archivos de registro generales.

[0104] El sistema de procesamiento se puede configurar como un sistema de procesamiento de propósito general con uno o más microprocesadores que proporcionen la funcionalidad de procesador y una memoria externa que proporcione al menos una parte de los medios legibles por máquina, enlazados todos ellos junto con otros circuitos de soporte a través de una arquitectura de bus externa. De forma alternativa, el sistema de procesamiento se puede implementar con un ASIC (circuito integrado específico de la aplicación), donde el procesador, la interfaz de bus, la interfaz de usuario (en el caso de un terminal de acceso), los circuitos de soporte y al menos una parte de los medios legibles por máquina están integrados en un único chip o con una o más FPGA (matrices de puertas programables *in situ*), PLD (dispositivos de lógica programable), controladores, máquinas de estados, lógica de puertas, componentes de hardware discretos o cualquier otro circuito adecuado, o cualquier combinación de circuitos que pueda realizar la diversa funcionalidad descrita a lo largo de esta divulgación. Los expertos en la técnica reconocerán el mejor modo de implementar la funcionalidad descrita para el sistema de procesamiento, dependiendo de la aplicación particular y de las restricciones de diseño globales impuestas al sistema global.

[0105] Los medios legibles por máquina pueden comprender una pluralidad de módulos de software. Los módulos de software incluyen instrucciones que, cuando se ejecutan por el procesador, hacen que el sistema de procesamiento realice diversas funciones. Los módulos de software pueden incluir un módulo de transmisión y un módulo de recepción. Cada módulo de software puede residir en un único dispositivo de almacenamiento o puede estar distribuido a través de múltiples dispositivos de almacenamiento. A modo de ejemplo, un módulo de software se puede cargar en una RAM desde un disco duro cuando se produzca un evento desencadenante. Durante la ejecución del módulo de software, el procesador puede cargar parte de las instrucciones en memoria caché para incrementar la velocidad de acceso. Una o más líneas de memoria caché se pueden cargar a continuación en un archivo de registro general para su ejecución por el procesador. Cuando se haga referencia a la funcionalidad de un módulo de software a continuación, se entenderá que dicha funcionalidad es implementada por el procesador cuando ejecuta instrucciones de ese módulo de software.

[0106] Si se implementan en software, las funciones se pueden almacenar en o transmitir a través de un medio legible por ordenador como una o más instrucciones o código. Los medios legibles por ordenador incluyen tanto medios de almacenamiento informático como medios de comunicación, incluido cualquier medio que facilite la transferencia de un programa informático desde un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que se pueda acceder mediante un ordenador. A modo de ejemplo y no de limitación, dichos medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otros dispositivos de almacenamiento en disco óptico, almacenamiento en disco magnético u otros dispositivos de almacenamiento magnético, o cualquier otro medio que se pueda usar para transportar o almacenar código de programa deseado en forma de instrucciones o estructuras de datos y al que se pueda acceder mediante un ordenador. Asimismo, cualquier conexión recibe apropiadamente la denominación de medio legible por ordenador. Por ejemplo, si el software se transmite desde una página web, un servidor u otra fuente remota usando un cable coaxial, un cable de fibra óptica, un par trenzado, una línea de abonado digital (DSL) o tecnologías inalámbricas tales como infrarrojos (IR), radio y microondas, entonces el cable coaxial, el cable de fibra óptica, el par trenzado, la DSL o las tecnologías inalámbricas tales como infrarrojos, radio y microondas se incluyen en la definición de medio. Los discos, como se usan en el presente documento, incluyen el disco compacto (CD), el disco láser, el disco óptico, el disco versátil digital (DVD), el disco flexible y el disco Blu-ray®, donde algunos discos reproducen normalmente datos de forma magnética, mientras que otros discos reproducen datos de forma óptica con láseres. Por tanto, en algunos aspectos, los medios legibles por ordenador pueden comprender medios no transitorios legibles por ordenador (por ejemplo, medios tangibles). Además, en relación con otros aspectos, los medios legibles por ordenador pueden comprender medios transitorios legibles por ordenador (por ejemplo, una señal). Las combinaciones de lo anterior también se deben incluir dentro del alcance de medios legibles por ordenador.

[0107] Por tanto, determinados aspectos pueden comprender un producto de programa informático para realizar las

operaciones presentadas en el presente documento. Por ejemplo, un producto de programa informático de este tipo puede comprender un medio legible por ordenador que tenga instrucciones almacenadas (y/o codificadas) en el mismo, siendo las instrucciones ejecutables por uno o más procesadores para realizar las operaciones descritas en el presente documento. Con respecto a determinados aspectos, el producto de programa informático puede incluir material de embalaje.

5

[0108] Además, se debe apreciar que los módulos y/u otros medios apropiados para realizar los procedimientos y técnicas descritos en el presente documento se pueden descargar y/u obtener de otro modo por un terminal de usuario y/o una estación base, según corresponda. Por ejemplo, un dispositivo de este tipo se puede acoplar a un servidor para facilitar la transferencia de medios para realizar los procedimientos descritos en el presente documento. De forma alternativa, se pueden proporcionar diversos procedimientos descritos en el presente documento a través de medios de almacenamiento (por ejemplo, RAM, ROM, un medio físico de almacenamiento tal como un disco compacto (CD) o un disco flexible, etc.), de modo que un terminal de usuario y/o una estación base puedan obtener los diversos procedimientos tras acoplarse o proporcionar los medios de almacenamiento al dispositivo. Además, se puede utilizar cualquier otra técnica adecuada para proporcionar a un dispositivo los procedimientos y técnicas descritos en el presente documento.

10

15

[0109] Se ha de entender que las reivindicaciones no están limitadas a la configuración y componentes precisos ilustrados anteriormente. Se pueden realizar diversas modificaciones, cambios y variantes en la disposición, el funcionamiento y los detalles de los procedimientos y aparatos descritos anteriormente sin apartarse del alcance de las reivindicaciones.

20

REIVINDICACIONES

1. Un procedimiento de comunicaciones inalámbricas, que comprende:
- 5 generar un código polar bidimensional de tamaño N, donde el código polar bidimensional tiene K columnas y M filas, donde $N = K \times M$, correspondiendo a una operación de codificación externa con un código de longitud K y una operación de codificación interna con un código de longitud M;
- 10 determinar una pluralidad de ubicaciones de códigos de bloque dispuestos en filas que tienen una velocidad de 1 dentro del código polar bidimensional;
- 15 generar información de verificación de redundancia en base a porciones de una secuencia de bits de información, definiéndose las porciones por la pluralidad de ubicaciones de los códigos de bloque dispuestos en fila que tienen una velocidad de 1;
- 20 insertar la información de verificación de redundancia en la secuencia de bits de información en ubicaciones correspondientes a la pluralidad de ubicaciones de los códigos de bloque dispuestos en filas que tienen una velocidad de 1;
- 25 generar una palabra de código en base a la secuencia de bits de información, incluida la información de verificación de redundancia; y
- transmitir la palabra de código a través de un canal inalámbrico.
2. El procedimiento de la reivindicación 1, que comprende además
- 30 codificar los bits de información usando un primer código polar de longitud K para obtener bits para su transmisión por medio de K canales; y codificar adicionalmente los bits en cada uno de los K canales usando un segundo código polar de longitud M.
3. El procedimiento de la reivindicación 2, que comprende además insertar información de verificación de redundancia generada selectivamente para al menos uno de:
- 35 bits de uno o más de los K canales codificados con el segundo código polar, donde el segundo código polar tiene una velocidad menor que 1; o
- bits de uno o más de los K canales codificados con el segundo código polar, donde el segundo código polar tiene una velocidad de 1.
4. El procedimiento de la reivindicación 1, en el que:
- 40 la información de verificación de redundancia comprende valores de verificación de redundancia cíclica, CRC, generados a partir de subconjuntos prefijados de los bits de información; y
- 45 cada subconjunto tiene el mismo número de bits de información.
5. El procedimiento de la reivindicación 1, que comprende además insertar en la palabra de código uno o más códigos que indican cómo descodificar porciones de la palabra de código, donde el uno o más códigos comprenden al menos uno de entre un código de verificación de paridad única, SPC, un código de repetición o un código de velocidad cero.
6. Un procedimiento de comunicaciones inalámbricas, que comprende:
- 55 recibir, a través de un canal inalámbrico, una palabra de código codificada usando un código polar bidimensional de tamaño N, donde el código polar bidimensional tiene K columnas y M filas, donde $N = K \times M$, correspondiendo a una operación de codificación externa con un código de longitud K y una operación de codificación interna con un código de longitud M;
- 60 descodificar la palabra de código usando el código polar bidimensional para generar una secuencia de bits de información, donde la descodificación es una descodificación de lista de cancelaciones sucesivas; y
- 65 verificar porciones de la secuencia de bits de información en base a la información de verificación de redundancia insertada en la secuencia de bits de información en ubicaciones correspondientes a una pluralidad de códigos de bloque dispuestos en filas que tienen una velocidad de 1 en el código polar bidimensional, donde la información de verificación de redundancia se ha generado en el transmisor en base a porciones de la secuencia de bits de información definida por la pluralidad de ubicaciones de los

códigos de bloque dispuestos en filas que tienen una velocidad de 1.

7. El procedimiento de la reivindicación 6, en el que la palabra de código comprende:

5 bits de información codificados usando un primer código polar de longitud K para obtener bits para su transmisión por medio de K canales; y

bits en cada uno de los K canales codificados adicionalmente usando un segundo código polar de longitud M .

10

8. El procedimiento de la reivindicación 7, en el que la descodificación comprende:

15 descodificar bits de los K canales codificados con el segundo código polar que tiene una velocidad menor que 1 usando un primer enfoque de descodificación, donde el primer enfoque de descodificación comprende realizar una descodificación de lista de cancelaciones sucesivas, SC; y

descodificar bits de los K canales codificados con el segundo código polar que tiene velocidad 1 usando un segundo enfoque de descodificación, donde el segundo enfoque de descodificación implica tomar decisiones firmes.

20

9. El procedimiento de la reivindicación 8, que comprende además:

hacer una réplica de al menos una porción de la palabra de código recibida; y

25

usar la porción replicada de la palabra de código para reducir la latencia de la descodificación de lista SC.

10. El procedimiento de la reivindicación 6, en el que la información de verificación de redundancia comprende valores de verificación de redundancia cíclica, CRC, generados a partir de subconjuntos prefijados de la secuencia de bits de información, y donde cada subconjunto tiene el mismo número de bits de información.

30

11. El procedimiento de la reivindicación 10, en el que descodificar la palabra de código usando el código polar bidimensional comprende:

35 realizar una descodificación SC por columnas de uno o más bits de la secuencia de bits de información en base a los valores CRC; y

realizar una descodificación de lista por filas después de la descodificación SC por columnas.

40

12. El procedimiento de la reivindicación 6, en el que la descodificación comprende:

determinar, a partir de la palabra de código, uno o más códigos que indican cómo descodificar las porciones de la palabra de código, donde el uno o más códigos comprenden al menos uno de entre un código de verificación de paridad única, SPC, un código de repetición o un código de velocidad cero; y

45

descodificar las porciones de la palabra de código en base al uno o más códigos.

13. Un aparato para comunicaciones inalámbricas, que comprende:

50

al menos un procesador configurado para:

generar un código polar bidimensional de tamaño N , donde el código polar bidimensional tiene K columnas y M filas, donde $N = K \times M$, correspondiendo a una operación de codificación externa con un código de longitud K y una operación de codificación interna con un código de longitud M ;

55

determinar una pluralidad de códigos de bloque dispuestos en filas que tienen una velocidad de 1 dentro del código polar bidimensional;

generar información de verificación de redundancia en base a porciones de una secuencia de bits de información, definiéndose las porciones por la pluralidad de códigos de bloque dispuestos en filas que tienen una velocidad de 1;

60

insertar la información de verificación de redundancia en la secuencia de bits de información en ubicaciones correspondientes a la pluralidad de códigos de bloque dispuestos en fila que tienen una velocidad de 1;

65

y

generar una palabra de código en base a la secuencia de bits de información, incluida la información de verificación de redundancia; y un transmisor configurado para transmitir la palabra de código a través de un canal inalámbrico.

5
14. El aparato de la reivindicación 13, en el que el al menos un procesador está configurado para generar la palabra de código mediante las etapas de:

10
codificar los bits de información usando un primer código polar de longitud K para obtener bits para su transmisión por medio de K canales; y

codificar adicionalmente los bits en cada uno de los K canales usando un segundo código polar de longitud M .

15
15. Un aparato para comunicaciones inalámbricas, que comprende:

un receptor configurado para recibir, a través de un canal inalámbrico, una palabra de código codificada usando un código polar bidimensional de tamaño N , donde el código polar bidimensional tiene K columnas y M filas, donde $N = K \times M$, correspondiendo a una operación de codificación externa con un código de longitud K y una operación de codificación interna con un código de longitud M ;

20
al menos un procesador configurado para:

25
descodificar la palabra de código usando el código polar bidimensional para generar una secuencia de bits de información, donde la descodificación es una descodificación de lista de cancelaciones sucesivas; y

30
verificar porciones de la secuencia de bits de información en base a la información de verificación de redundancia insertada en la secuencia de bits de información en ubicaciones correspondientes a una pluralidad de códigos de bloque dispuestos en filas que tienen una velocidad de 1 en el código polar bidimensional, donde la información de verificación de redundancia se ha generado en el transmisor en base a porciones de la secuencia de bits de información definida por la pluralidad de ubicaciones de los códigos de bloque dispuestos en filas que tienen una velocidad de 1; y

35
una memoria acoplada al al menos un procesador.

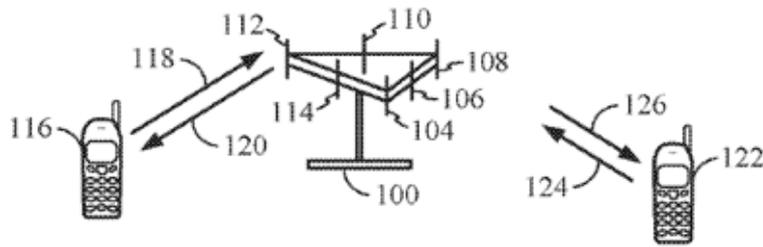


FIG. 1

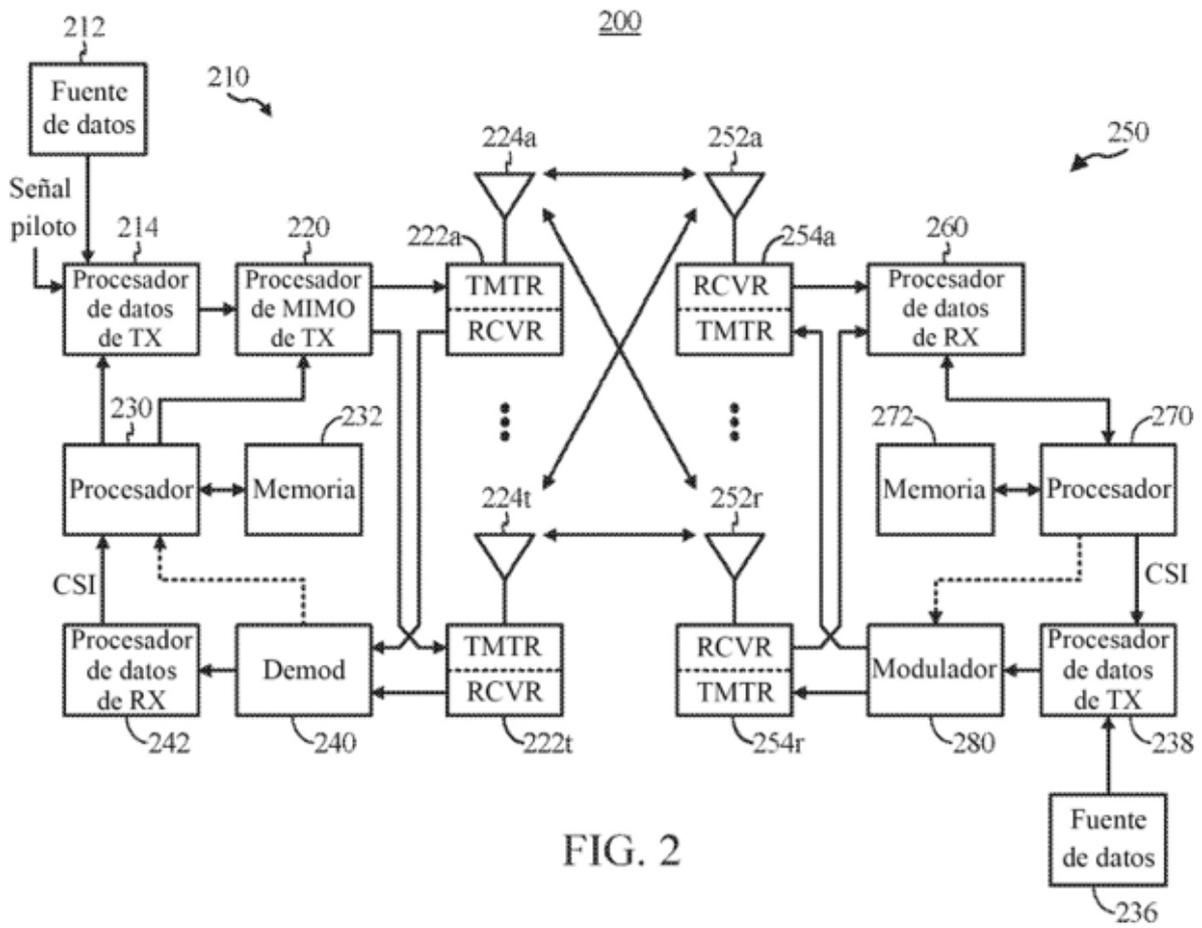


FIG. 2

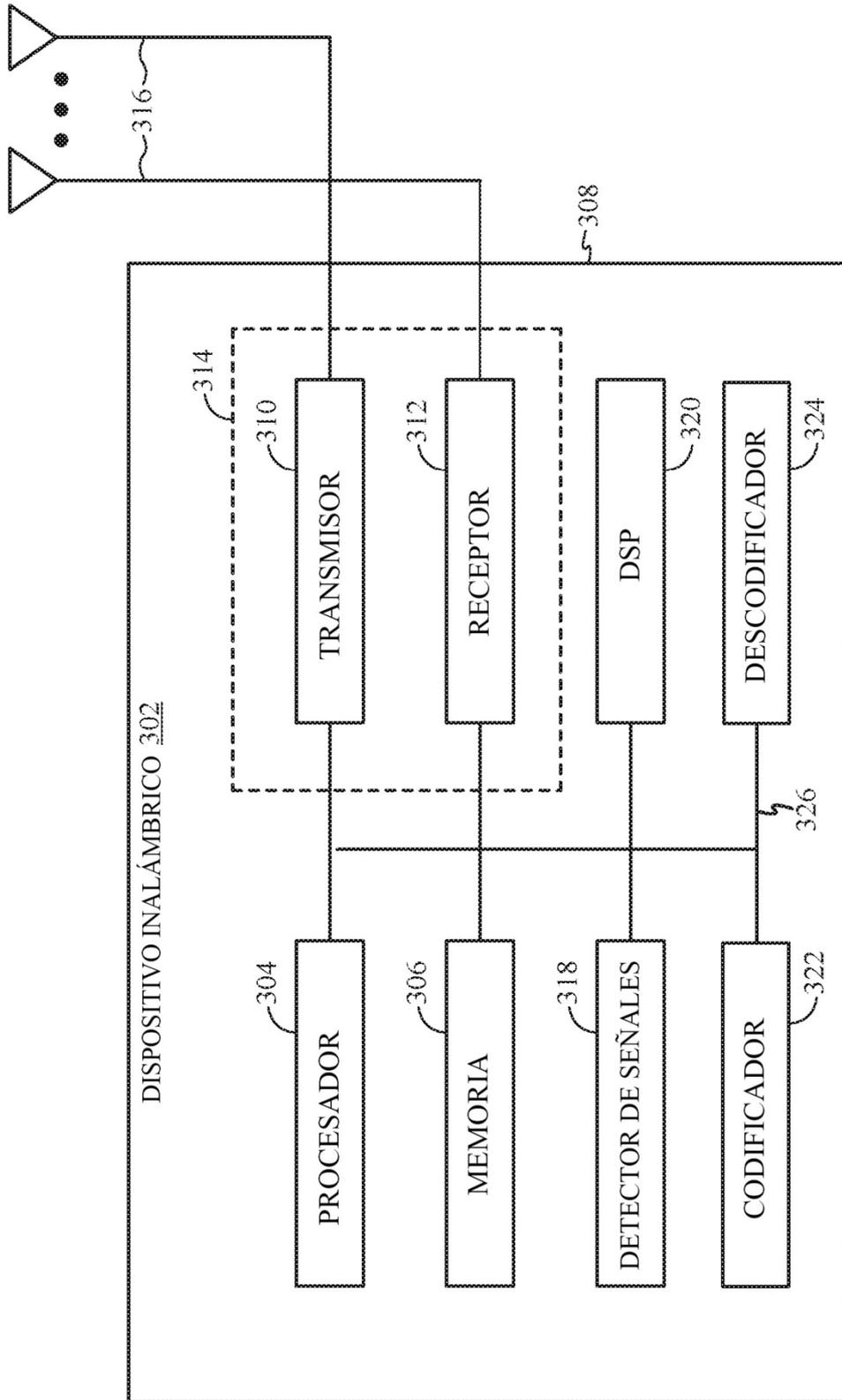


FIG. 3

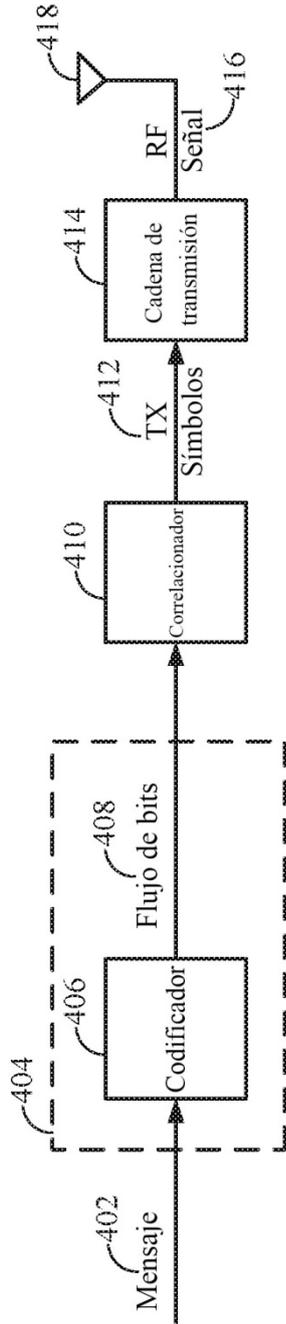


FIG. 4

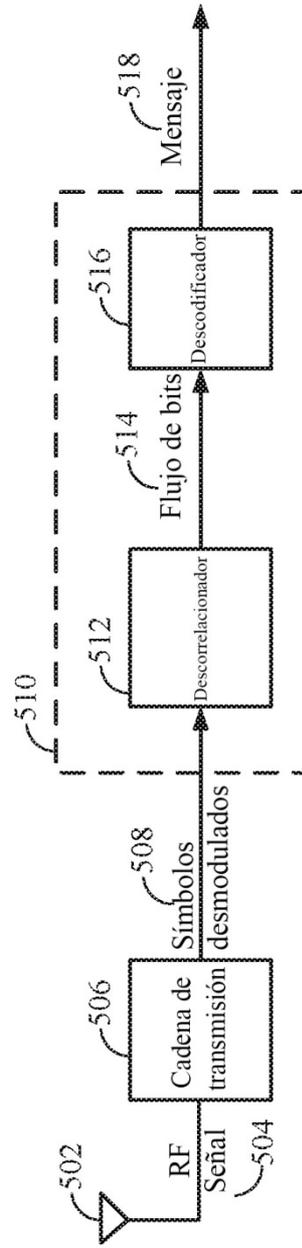


FIG. 5

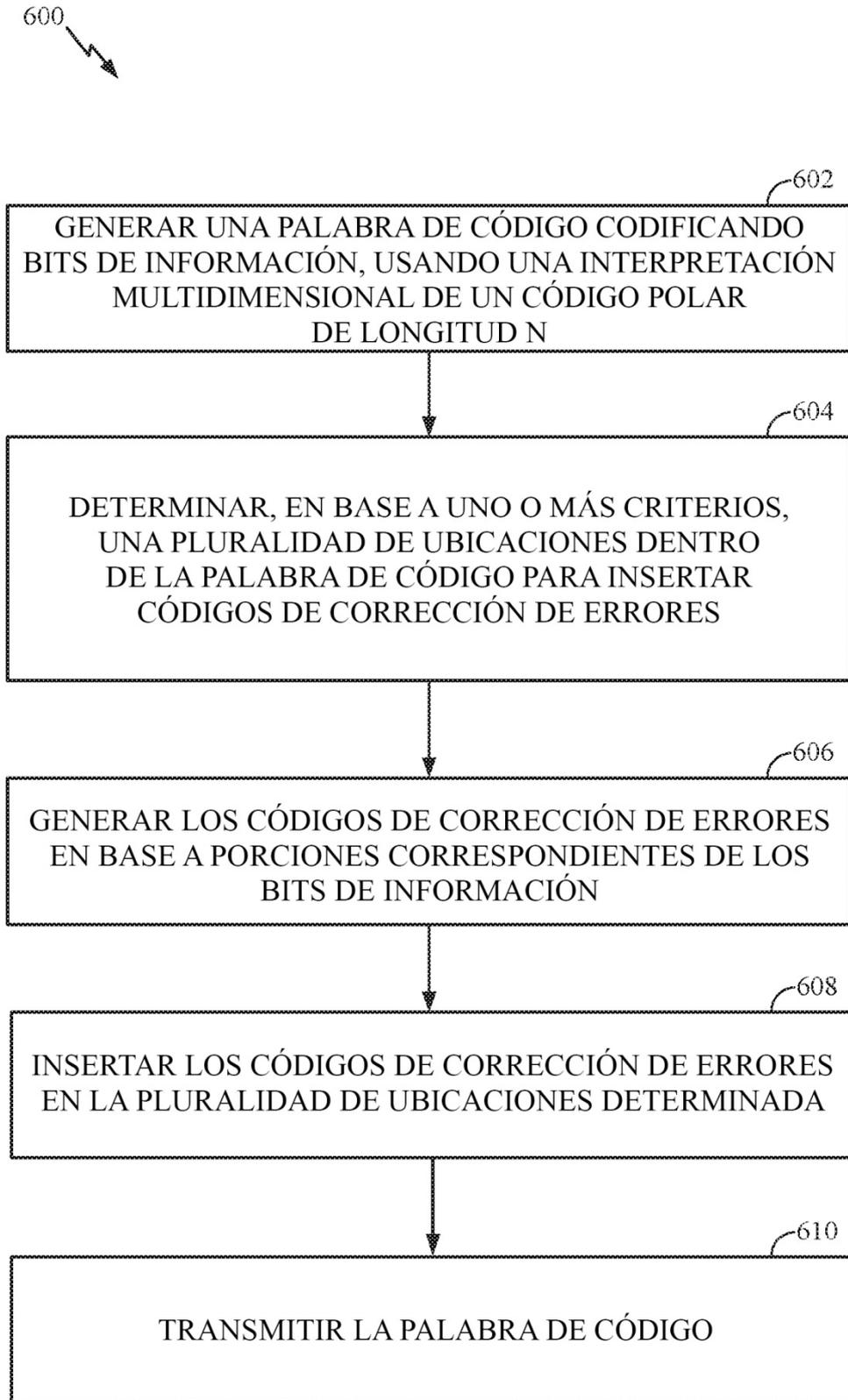


FIG. 6

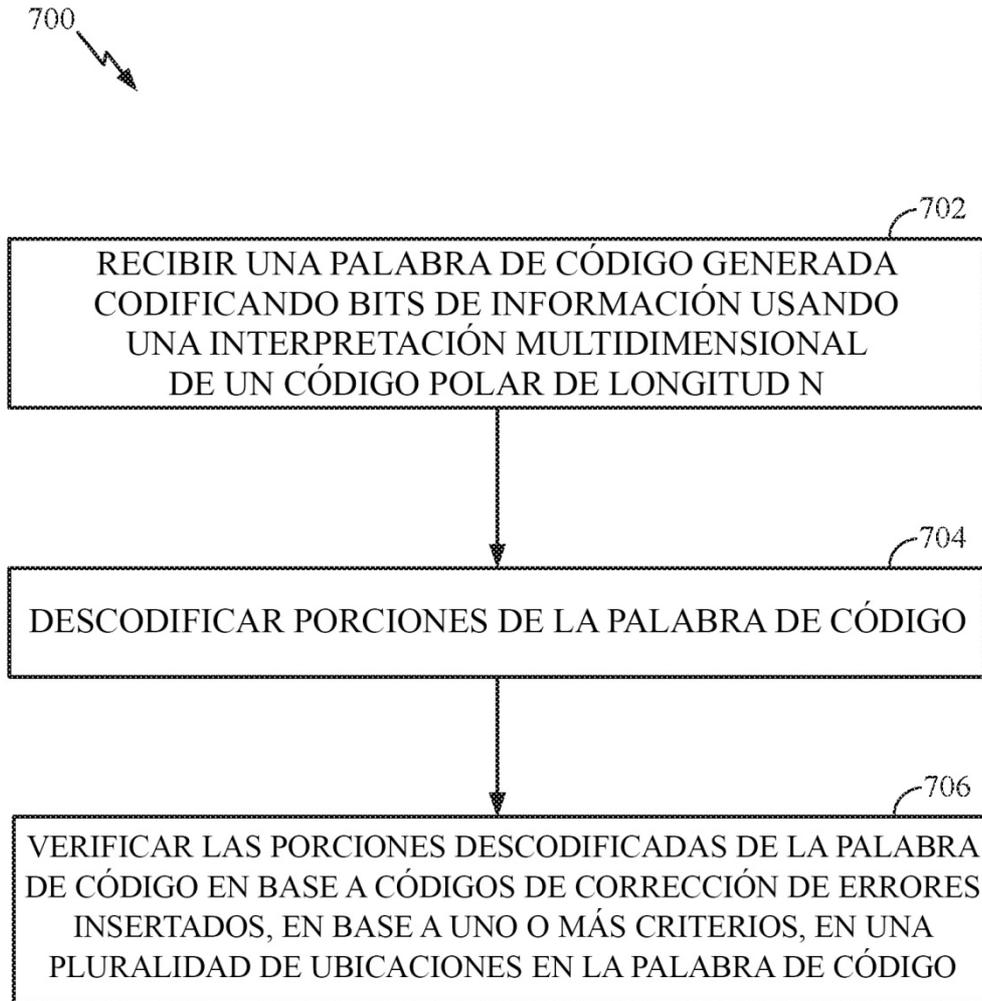


FIG. 7

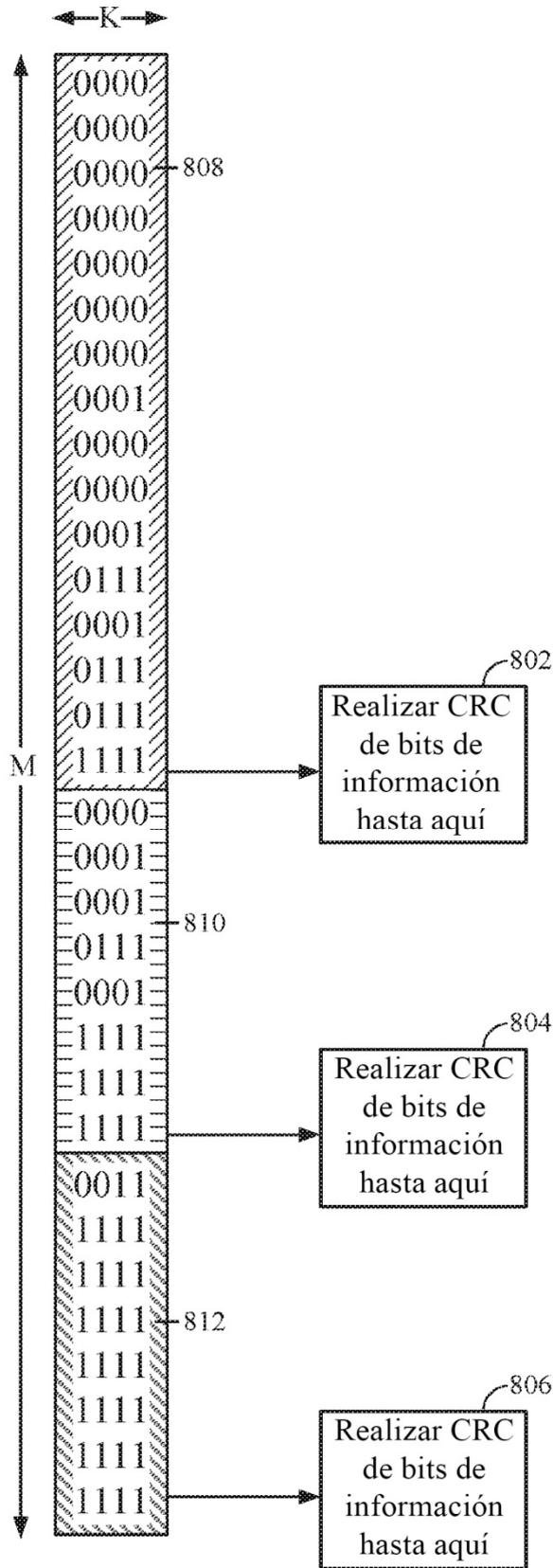


FIG. 8

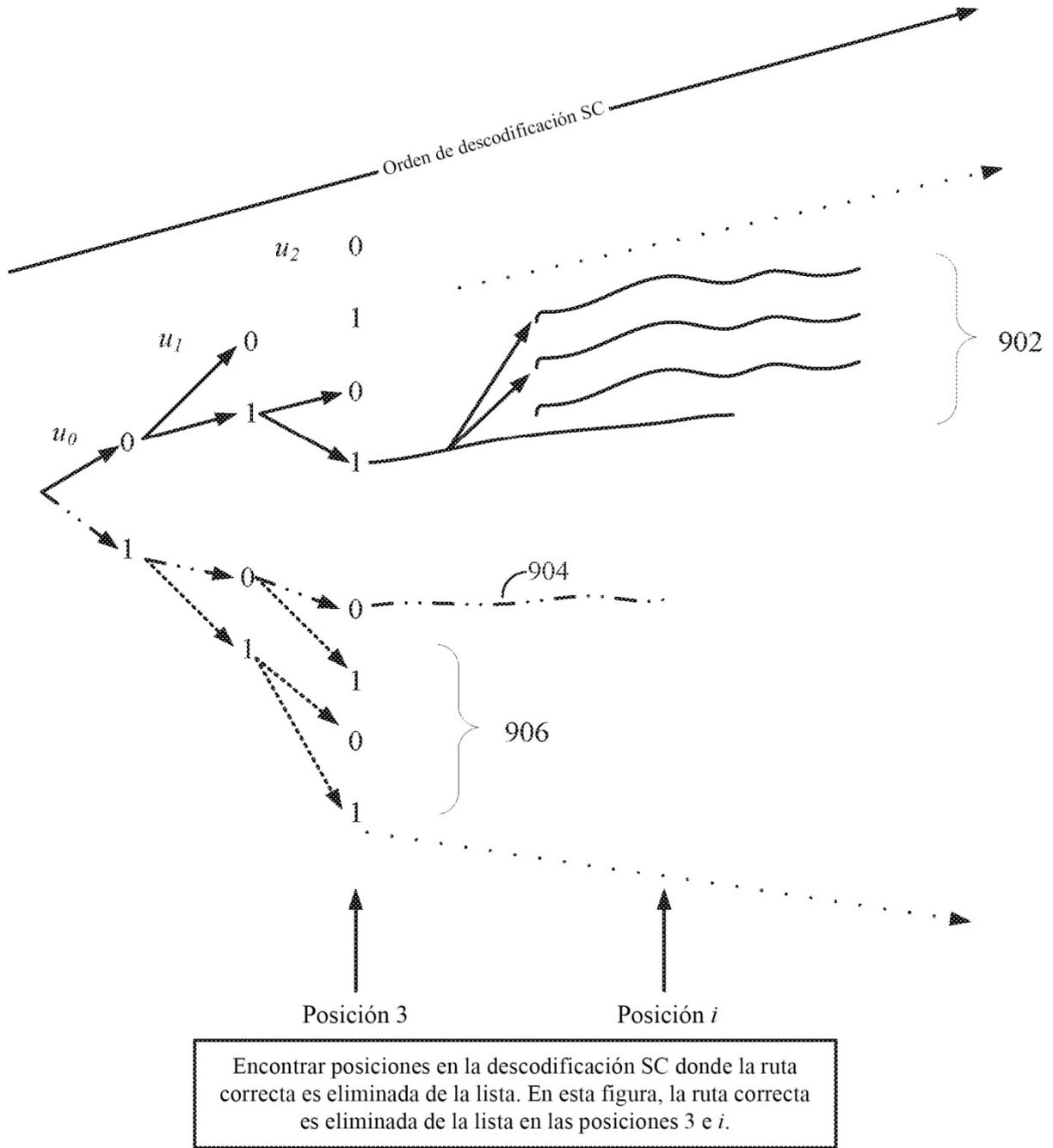


FIG. 9

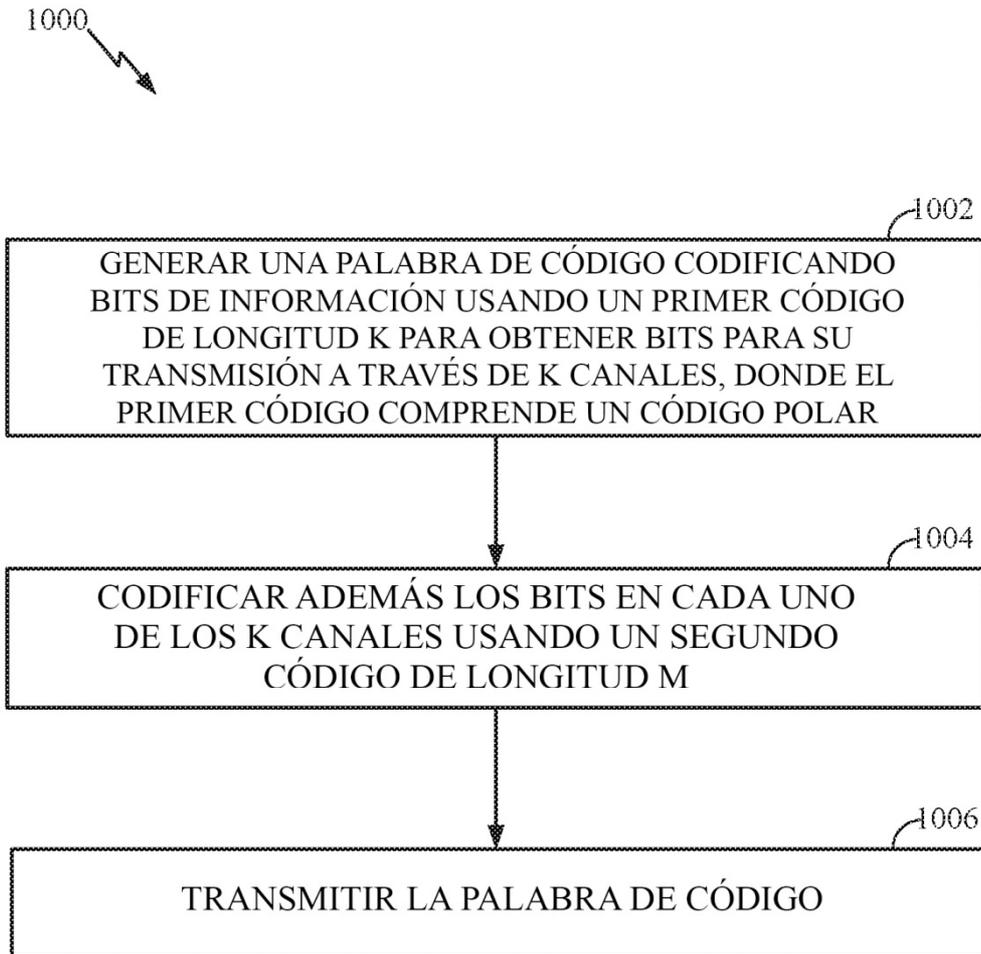


FIG. 10

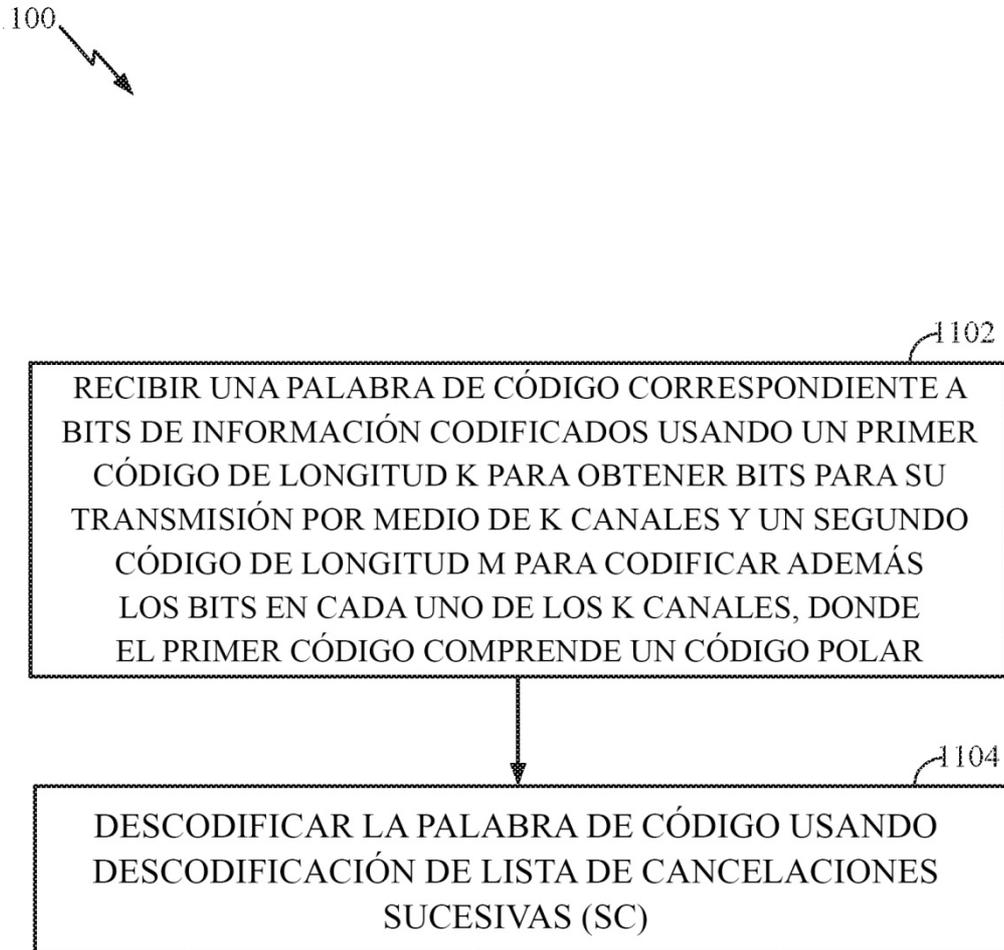


FIG. 11