

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 813 125**

51 Int. Cl.:

G06F 11/16 (2006.01)

G06F 11/07 (2006.01)

G06F 11/30 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **26.06.2017 PCT/EP2017/065637**

87 Fecha y número de publicación internacional: **01.02.2018 WO18019497**

96 Fecha de presentación y número de la solicitud europea: **26.06.2017 E 17735044 (4)**

97 Fecha y número de publicación de la concesión europea: **27.05.2020 EP 3469484**

54 Título: **Transmisión de datos entre unidades computacionales mediante tecnología de señales seguras**

30 Prioridad:

25.07.2016 DE 102016213554

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

22.03.2021

73 Titular/es:

**SIEMENS MOBILITY GMBH (100.0%)
Otto-Hahn-Ring 6
81739 München, DE**

72 Inventor/es:

SCHWEISSTHAL, HANS-HELMUT

74 Agente/Representante:

CARVAJAL Y URQUIJO, Isabel

Observaciones:

Véase nota informativa (Remarks, Remarques o Bemerkungen) en el folleto original publicado por la Oficina Europea de Patentes

ES 2 813 125 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Transmisión de datos entre unidades computacionales mediante tecnología de señales seguras

La presente invención se relaciona con un sistema y un procedimiento para transmitir datos entre unidades computacionales mediante tecnología de señales seguras.

5 El término "tecnología de señales seguras" debería entenderse en relación con la presente invención coincidente con el correspondiente término en la tecnología ferroviaria. Como referencia puede servir, por ejemplo, la norma EN 50129. "Tecnología de señales seguras" significa fundamentalmente que la probabilidad de que ocurra un peligro definido se encuentra por debajo de un valor umbral predeterminado. La seguridad en tecnología de señales generalmente se genera realizando cálculos de manera redundante. Los cálculos se llevan a cabo preferentemente de manera diversamente redundante. Los términos "redundante" y "multicanal" se utilizan en lo sucesivo como sinónimos. A tal efecto puede existir en una unidad computacional, por ejemplo, un primer hardware y un segundo hardware diferente, es decir diverso. Un cálculo se lleva a cabo entonces en cada caso en el primer hardware y en el segundo hardware y se comparan los respectivos resultados. Solo si los resultados coinciden, se considera correcto el cálculo y se procesa ulteriormente. Alternativamente, el primer y el segundo hardware pueden también ser idénticos. Entonces se introduce diversidad a nivel de software, por ejemplo, realizando en el primer y segundo hardware un cálculo redundante en base a diferentes programas, por ejemplo, en diferentes idiomas de programación. La diversidad también puede realizarse a nivel de hardware y a nivel de software. La redundancia no está limitada además al uso de solo dos canales.

El estado actual de la técnica se ilustra esquemáticamente en la Figura 1.

20 Gracias al documento US 5 987 554 A1 se conocen un procedimiento y un dispositivo para conectar buses. Estos incluyen un procesador de interfaz del sistema, conectado con un primer bus y que contiene un registro de comandos, al que puede accederse a través de un segundo bus. Se prevén un búfer de peticiones y un búfer de respuestas, a los que puede accederse a través del segundo bus y conectados con el procesador de interfaz. El búfer de peticiones puede usarse para almacenar información, que debería transmitirse a través del procesador de interfaz del segundo bus al primero, mientras que el búfer de respuestas puede utilizarse para almacenar información, que debería transmitirse a través del procesador de interfaz del primer bus al segundo bus. El procesador de interfaz puede contener un registro de estado para mostrar el estado del control de la interfaz. El control de la interfaz puede contener también un registro de comandos, para recibir comandos transmitidos por el segundo bus.

30 F. POLLACK et al. describen en "Una arquitectura de ordenador tolerante a fallos VLSI agresivos", COMPCON PRIMAVERA 190: TRIGÉSIMO QUINTA CONFERENCIA IEEE DE LA SOCIEDAD INTERNACIONAL DE COMPUTADORAS DE apalancamiento INTELECTUAL; 26 de febrero-2 de marzo de 1990; SAN FRANCISCO, CA, EE. UU.; [CONFERENCIA INTERNACIONAL DE LA SOCIEDAD DEL ORDENADOR (COMPCON)], SOC COMPUT. IEEE, LOS ALAMITOS, CA, EE. UU., 26 de febrero de 1990 (1990-02-26), páginas 134-142, un módulo de entrada y salida para enviar y recibir datos a través de una línea de datos. El módulo de entrada y salida comprende una SRAM.

Una unidad computacional 10 con tecnología de señales seguras en el anterior sentido, por ejemplo, un ordenador principal 10 con tecnología de señales seguras, comprende además un reloj con tecnología de señales seguras 16 y está configurada para ejecutar un protocolo de enlace 18 para la transmisión de datos con tecnología de señales seguras, como cualquier aplicación 12. Un reloj con tecnología de señales seguras está además configurado de tal manera, que este reloj funcione de manera estrictamente monótona, es decir no se detenga y siempre discurra sólo en una dirección. Los datos 14 generados por la aplicación 12 pueden entonces reenviarse como datos 20 protegidos por medio del protocolo de enlace 18 y provistos de una fecha del reloj seguro 16 a través de una memoria de entrada y salida 22, por ejemplo, DPRAM o FIFO, a un módulo de entrada y salida 24 no con tecnología de señales seguras para la transmisión a través de una línea de datos 26, por ejemplo, un bus, una LAN, etc., a una unidad computacional analógica (no representada en la Fig. 1) con tecnología de señales seguras. Una sincronización de los relojes de las unidades computacionales en tecnología de señales puede realizarse además por medio de procedimientos habituales de sincronización, por ejemplo, según PTP (Protocolo de Tiempo de Precisión: Precision Time Protocol) según la IEC 1588, que existe como software gratuito para diversos sistemas operativos.

El módulo de entrada y salida puede proporcionarse, además, por ejemplo, como UART en serie, como controlador de Ethernet o como microordenador, por ejemplo, basado en Linux. Como módulo de entrada y salida se usan generalmente componentes convencionales, fabricados en serie (los llamados componentes COTS, "productos comerciales que son externos a la propia plataforma "commercial off-the-shelf"), que no son seguros en tecnología de señales. La integridad de la señal se proporciona en el ordenador principal con tecnología de señales seguras.

Un ejemplo de un ordenador principal con tecnología de señales seguras es un ordenador de la serie Simis TCC de la empresa Siemens. Como protocolo de enlace para la transmisión de datos puede emplearse, por ejemplo, el protocolo "capa de enlace segura" ("Safe Link Layer") según UNISIG Subset 057. Un módulo de entrada y salida descrito anteriormente puede o bien conectarse como componente del circuito a un ordenador con tecnología de señales seguras permanentemente acoplado a una placa (como, por ejemplo, un ordenador SIMIS FM del Fab. Siemens) o se puede insertar como módulo de comunicación en un marco de módulo (como, por ejemplo, como conjunto PNET5 en relación con el Simis TCC antes mencionado).

El objeto de la presente invención consiste en simplificar un sistema para la transmisión de datos con tecnología de señales seguras.

Conforme a la invención, a tal efecto se proporcionan módulos de entrada y salida para enviar y recibir datos a través de una línea de datos. El módulo de entrada y salida comprende una máquina de protocolo para un protocolo de enlace para la transmisión de datos, así como un reloj. De este modo, el módulo de entrada y salida está configurado para proteger los datos a transmitir por medio del protocolo de enlace y/o para procesar los datos recibidos protegidos por el protocolo de enlace. Además, el módulo de entrada y salida está diseñado para proporcionar a los datos salientes protegidos una fecha, en base al reloj, y comparar la fecha de los datos entrantes con la actual, indicada por el reloj. Las instrucciones para el procesamiento del reloj y la máquina de protocolo se almacenan además como control de secuencia duro en una memoria de solo lectura del módulo de entrada y salida. Un sistema operativo se vuelve así prescindible en el módulo de entrada y salida.

El procedimiento conforme a la invención para transmitir datos entre unidades computacionales mediante tecnología de señales seguras comprende los siguientes pasos: se proporciona un ordenador principal con tecnología de señales seguras. Además, se proporciona un módulo de entrada y salida conforme a la invención del tipo antes descrito acoplable al ordenador principal.

Según un primer modo de operación preferido, la integridad de la señal de los datos transmitidos y recibidos puede garantizarse por el hecho de que la máquina de protocolo del módulo de entrada y salida está configurada de manera redundante como máquina de protocolo con tecnología de señales seguras, y de que el reloj del módulo de entrada y salida está configurado de manera redundante como reloj con tecnología de señales seguras.

Preferentemente, el módulo de entrada y salida está configurado además como componente de sistema-en-un-chip. Un módulo de entrada y salida tal puede proporcionarse entonces en forma de un componente COTS.

Según un segundo modo de operación preferido, la integridad de la señal de los datos transmitidos puede garantizarse por el hecho de que, en vez de un módulo de entrada y salida multicanal con tecnología de señales seguras, se proporciona un conjunto de entrada y salida. Este conjunto de entrada y salida comprende un primer módulo de entrada y salida conforme a la invención, no necesariamente con tecnología de señales seguras, y un segundo módulo de entrada y salida conforme a la invención, no necesariamente con tecnología de señales seguras. El primer módulo de entrada y salida es, además, en comparación con el segundo módulo de entrada y salida, diferente. De este modo, es decir, Producción de diferente redundancia mediante combinación del primer y segundo módulo de entrada y salida, puede establecerse seguridad en tecnología de señales.

Un ordenador principal con tecnología de señales seguras, al que está acoplado el conjunto de entrada y salida, puede entonces incluir además un módulo de comparación, configurado para comparar los datos recibidos por el primer módulo de entrada y salida con los datos recibidos por el segundo módulo de entrada y salida.

También el primer y el segundo módulo de entrada y salida del conjunto de entrada y salida pueden estar configurados como componente de sistema-en-un-chip en forma de un componente COTS.

La invención se define en las reivindicaciones independientes 1,6 a 9.

Las reivindicaciones dependientes 2 a 5 y 10 especifican configuraciones convenientes del objeto de su reivindicación principal.

La invención brinda una serie de ventajas: Un ordenador principal con tecnología de señales seguras se alivia por el hecho de que las tareas de fechado por medio del reloj con tecnología de señales seguras y el registro de copia de seguridad de los datos salientes y el procesamiento de protocolo de los datos entrantes se externalizan en el módulo de entrada y salida separado conforme a la invención. De este modo se reducen, respecto al ordenador principal con tecnología de señales seguras, los costes de integración específicos del proyecto, pues el protocolo de enlace y el reloj seguro ya no tienen que proporcionarse en el ordenador principal. Los costes de integración surgen solo una vez, en el desarrollo del módulo de entrada y salida conforme a la invención. Por primera vez hay ahora disponible un módulo de entrada y salida seguro en términos de tecnología de señales, disponible como componente de

sistema-en-un-chip y que incluye una máquina de protocolo para un protocolo de seguridad y un reloj codificado de manera segura en términos de tecnología de señales.

Otra ventaja esencial de la invención consiste en que un fechado de los datos salientes y una verificación de una fecha de los datos entrantes se realizan ahora directamente cerca del hardware en el módulo de entrada y salida, y no como hasta ahora, en el nivel de aplicación del ordenador principal. Las fechas generadas de este modo y los tiempos de tránsito medidos de los datos transmitidos son considerablemente más precisos que hasta ahora, pues las demoras producidas hasta ahora por los tiempos de tránsito desde el nivel de aplicación a través de una pila de protocolos al módulo de entrada y salida (o viceversa) ya no ocurren. Ahora se pueden alcanzar valores inferiores a un milisegundo. Esto es particularmente ventajoso en relación con las aplicaciones en tiempo real.

Al reubicar el reloj en el módulo de entrada y salida también se simplifica significativamente una sincronización de los relojes de las unidades computacionales involucradas en una transmisión de datos. En particular, las fechas que se utilizan para sincronizar los relojes ahora están determinadas por relojes que son seguros en términos de tecnología de señales.

El modo de operación, en que, en vez de un módulo de entrada y salida multicanal con tecnología de señales seguras, se use un conjunto de entrada y salida con dos módulos de entrada y salida no necesariamente seguros en tecnología de señales, pero diferentes, ofrece la ventaja de que pueden evitarse los llamados errores de "modo común" ("common mode"), por ejemplo, en caso de fallo de corriente. También puede, al fallar un módulo de entrada y salida del conjunto, realizarse aún una transmisión de datos al menos de una manera no segura en términos de tecnología de señales. Resumiendo, mediante la invención puede mejorarse la tecnología de transmisión de datos entre unidades computacionales mediante tecnología de señales seguras con referencia a un ajuste de relojes y una comunicación de datos sin pérdidas en tiempo real.

Según el modo de operación del módulo de entrada y salida en que la máquina de protocolo está configurada de manera redundante como máquina de protocolo con tecnología de señales seguras y el reloj está configurado de manera redundante como reloj con tecnología de señales seguras, según una variante preferida, la máquina de protocolo puede estar configurada de manera diversamente redundante. Alternativa- o adicionalmente, el reloj puede estar configurado de manera diversamente redundante. Estas dos medidas incrementan en cada caso la seguridad en tecnología de señales del módulo de entrada y salida. En un primer modo de operación de un sistema para transmitir datos entre unidades computacionales mediante tecnología de señales seguras, al menos una unidad computacional con tecnología de señales seguras comprende un ordenador principal con tecnología de señales seguras, es decir, multicanal o redundante, preferentemente de manera diversamente redundante, así como un módulo de entrada y salida multicanal conforme a la invención y con tecnología de señales seguras acoplado al ordenador principal. En un segundo modo de operación de un sistema para transmitir datos entre unidades computacionales mediante tecnología de señales seguras, una unidad computacional con tecnología de señales seguras comprende un ordenador principal con tecnología de señales seguras, un conjunto de entrada y salida del tipo antes descrito acoplado al ordenador principal, así como un módulo de comparación, configurado para comparar los datos recibidos por el primer módulo de entrada y salida con los datos recibidos por el segundo módulo de entrada y salida.

Las propiedades, características y ventajas de esta invención descritas anteriormente y la manera en que se logran se aclaran y comprenden mejor en relación con la siguiente descripción de los ejemplos de ejecución, que se describen más a fondo en relación con los dibujos. Muestran:

Figura 1 una unidad computacional con tecnología de señales seguras según el estado de la técnica, que está configurada para transmitir/recibir datos a/de otra unidad computacional con tecnología de señales seguras;

Figura 2 una correspondiente unidad computacional con tecnología de señales seguras según un primer modo de operación preferido de la invención;

Figura 3 una correspondiente unidad computacional con tecnología de señales seguras según un segundo modo de operación preferido de la invención; y

Figura 4 esquemáticamente, pasos de un modo de operación preferido de un procedimiento conforme a la invención para transmitir datos entre unidades computacionales mediante tecnología de señales seguras.

En la Figura 1 se muestra una unidad computacional 10, ya descrita anteriormente con brevedad, asegurada en tecnología de señales según el estado actual de la técnica, que está configurada para transmitir/recibir datos a/desde otra unidad computacional con tecnología de señales seguras (no mostrada en la Fig. 1). La unidad computacional 10 está diseñada multicanal y comprende un reloj 16 protegido multicanal. La unidad computacional

10 está configurada para ejecutar de manera redundante el protocolo de enlace 18 para la transmisión de datos, así como una aplicación 12. Los datos 14 generados por la aplicación 12 se envían a una memoria de entrada y salida 22 como datos 20, protegidos por el protocolo de seguridad 18 y provistos de una fecha generada por el reloj seguro, y desde allí se transmiten por medio de un módulo de entrada y salida convencional, por ejemplo, un UART en serie o un controlador de Ethernet, a través de una línea de datos 26 como, por ejemplo, un bus, una LAN o similar, a otra unidad computacional con tecnología de señales seguras analógica, no mostrada en la Fig. 1.

En la Fig. 1, como también en las siguientes Figuras 2 y 3, se representa hardware configurado multicanal con tecnología de señales seguras por medio de un rectángulo parcialmente sombreado en la esquina superior izquierda, como, por ejemplo, la unidad computacional 10 o el reloj seguro 16 en la Fig. 1. El software diseñado seguro en términos de tecnología de señales se representa con un óvalo parcialmente sombreado a la izquierda, como la aplicación 12 o el protocolo de seguridad 18 en la Fig. 1. Los homólogos correspondientes no seguros en términos de tecnología de señales (ver Fig. 3) no muestran en cada caso ningún sombreado.

En la Fig. 2 se representa esquemáticamente una unidad computacional 110 con tecnología de señales seguras diseñada asimismo para transmitir/recibir datos a/desde otra unidad computacional con tecnología de señales seguras (no mostrada en la Fig. 2) según un primer modo de operación de la invención.

Esta comprende un ordenador principal con tecnología de señales seguras 11. Éste está configurado para ejecutar la aplicación 12 con tecnología de señales seguras y enviar los datos 14 generados por la aplicación 12 a una memoria de entrada y salida.

En comparación con la Fig. 1, las funcionalidades del registro de copia de seguridad y del fechado dejan de localizarse en el ordenador principal 11, sino que se externalizan en un módulo de entrada y salida 50, que está acoplado al ordenador principal 11. El módulo de entrada y salida 50 está diseñado como componente de sistema-en-un-chip y comprende un reloj 16 multicanal protegido con tecnología de señales seguras, así como una máquina de protocolo 118 con tecnología de señales seguras para ejecutar un protocolo de enlace 18 para la transmisión de datos. Los datos 14 tomados de la memoria de entrada y salida 22 pueden protegerse por medio del protocolo de enlace 18 y pueden dotarse de una fecha en función del reloj 16. Los datos 20 protegidos y fechados resultantes pueden transmitirse entonces a la otra unidad computacional a través de la línea de datos 26.

Dado que el módulo de entrada y salida 50 solo tiene un rango de funciones conocido y decidido, las instrucciones para el procesamiento del reloj y la máquina de protocolo 118 pueden existir duramente codificadas en una memoria de solo lectura 17 del módulo de entrada y salida 50. Para la programación se pueden usar diferentes lenguajes de programación, como, por ejemplo, C, ensamblador o - para FPGA sin núcleo de CPU - por ejemplo, VHDL.

El módulo de entrada y salida con tecnología de señales seguras 50 puede comprender, por ejemplo, dos módulos FPGA o módulos de microcontrolador físicamente separados, que sean redundantes en paralelo y estén acoplados entre sí sueltos (cíclicamente) o permanentemente (bloqueados). De este modo pueden proporcionarse en un módulo de entrada y salida 50 el reloj 16 con tecnología de señales seguras y la máquina de protocolo 18 con tecnología de señales seguras. Cada uno de ambos módulos físicamente separados puede además proporcionar un canal de una arquitectura multicanal.

La integración se puede llevar a cabo además según la EN 50129 SIL4 y proporciona un informe de validación con certificado de seguridad. El resultado de la integración en el nivel más bajo es entonces un componente COTS con tecnología de señales seguras. Una unidad libremente programable según el estado actual de la técnica, según el modo de operación según la Fig. 2, se ha convertido en un módulo dedicado de entrada y salida 50 con un rango fijo e inmutable de funciones, que es funcional incluyendo un reloj seguro, protocolos de sincronización y seguridad y un certificado de seguridad.

En la Fig. 3 se representa esquemáticamente una unidad computacional 210 con tecnología de señales seguras según un segundo modo de operación de la invención.

La principal diferencia respecto al modo de operación según la Fig. 2 estriba en que, en vez del módulo de entrada y salida 50 multicanal con tecnología de señales seguras, ahora se proporcionan dos módulos de entrada y salida 152, 154 diferentes, en cada caso no necesariamente con tecnología de señales seguras, que se combinan en el conjunto de entrada y salida 150 indicado.

Cada uno de los módulos de entrada y salida 152, 154 comprende un reloj 116, 216 y una máquina de protocolo 218, 318 para ejecutar un protocolo de enlace 18. Las instrucciones para el procesamiento del reloj y la máquina de protocolo 218, 318 están, tal y como se describe en relación con la Fig. 2, codificadas en una memoria de solo lectura 117, 217 del respectivo módulo de entrada y salida 152, 154. El primer módulo de entrada y salida 152 está diseñado diverso, en comparación con el segundo módulo de entrada y salida 154. La diversidad puede existir al

nivel del hardware utilizado. Alternativa o adicionalmente, también el software implementado (reloj, máquina de protocolo) puede configurarse diversamente.

5 En cierto sentido, el conjunto de entrada y salida 150 según la Fig. 3 puede considerarse como un módulo, que surge cuando se separan los dos canales del módulo de entrada y salida con tecnología de señales seguras 50 de la Fig. 2, por lo cual surgen los módulos de entrada y salida 152, 154.

En combinación, el primer y el segundo módulo de entrada y salida 152, 154 pueden considerarse como un módulo de entrada y salida seguro en términos de tecnología de señales. Esto es válido al menos cuando la computadora principal 111 comprenda un módulo de comparación 30, configurado para comparar los datos de entrada recibidos por los dos módulos de entrada y salida 152, 154.

10 Los datos protegidos y fechados 120, 220 que salen de manera redundante de la unidad computacional 210 son comparados por un módulo de comparación de una unidad computacional (no mostrada) receptora en tecnología de señales, que tiene que soportar asimismo los protocolos de enlace implementados por la máquina de protocolo 218, 318, al nivel de los datos de aplicación 14, 14'. En la unidad computacional receptora se verifican además las respectivas fechas para determinar si los relojes 116, 216 están sincronizados dentro de los límites prescritos, solo
15 avanzan y no se han detenido.

Los módulos de entrada y salida 152, 154 también pueden producirse en forma de componentes de sistema-en-un-chip y proporcionarse como componentes COTS.

La Fig. 4 muestra esquemáticamente los pasos de un modo de operación preferido de un procedimiento conforme a la invención para transmitir datos entre unidades computacionales mediante tecnología de señales seguras.

20 El método comprende los siguientes pasos: En el paso S1 se proporciona un ordenador principal con tecnología de señales seguras.

Además, en el paso S2, se proporciona un módulo de entrada y salida del tipo descrito anteriormente, que se puede acoplar al ordenador principal, que comprende una máquina de protocolo para un protocolo de enlace para la transmisión de datos y un reloj, donde las instrucciones para el procesamiento del reloj y la máquina de protocolo
25 están almacenadas como control de secuencia dura en una memoria de solo lectura del módulo de entrada y salida.

Según un primer modo de operación, pueden proporcionarse un ordenador principal 11 y un módulo de entrada y salida con tecnología de señales seguras 50 según la Fig. 2.

Según un segundo modo de operación, pueden proporcionarse un ordenador principal 111 y un conjunto de entrada y salida 150 según la Fig. 3, que comprenda un primer y un segundo módulo de entrada y salida 152, 154 del tipo descrito anteriormente con referencia al paso S2.
30

Aunque la invención se ha ilustrado y descrito en detalle mediante ejemplos de ejecución preferidos, la invención no está limitada por los ejemplos mostrados y el experto puede deducir otras variaciones, sin abandonar el alcance de la invención.

REIVINDICACIONES

1. Módulo de entrada y salida (50; 152; 154) para enviar y recibir datos a través de una línea de datos (26), caracterizado por las siguientes características:

- una máquina de protocolo (118; 218; 318) para un protocolo de enlace para la transmisión de datos, y

- un reloj (16; 116; 216), donde

- las instrucciones para el procesamiento del reloj y de la máquina de protocolo se almacenan como control de secuencia en una memoria de solo lectura (17; 117; 217) del módulo de entrada y salida.

2. Módulo de entrada y salida (50) según la reivindicación 1, caracterizado porque

- la máquina de protocolo (118) está configurada redundante como máquina de protocolo con tecnología de señales seguras y porque

- el reloj (16) está configurado redundante como reloj con tecnología de señales seguras.

3. Módulo de entrada y salida (50) según la reivindicación 2, caracterizado porque la máquina de protocolo (118) está configurada de manera diversamente redundante.

4. Módulo de entrada y salida (50) según la reivindicación 2 ó 3, caracterizado porque el reloj (16) está configurado de manera diversamente redundante.

5. Módulo de entrada y salida (50; 152; 154) según una de las reivindicaciones 1 a 4, caracterizado porque el módulo de entrada y salida está configurado como componente de sistema-en-un-chip.

6. Conjunto de entrada y salida (150), comprendiendo

- un primer módulo de entrada y salida (152) según la reivindicación 1 ó 5 y

- un segundo módulo de entrada y salida (154) según la reivindicación 1 ó 5, caracterizado porque el primer módulo de entrada y salida (152) está configurado diferente, en comparación con el segundo módulo de entrada y salida (154).

7. Sistema para transmitir datos entre unidades computacionales mediante tecnología de señales seguras, donde al menos una unidad computacional con tecnología de señales seguras (110) comprende

- un ordenador principal con tecnología de señales seguras (11) así como

- un módulo de entrada y salida (50), según una de las reivindicaciones 2 a 5, acoplado con el ordenador principal.

8. Sistema para transmitir datos entre unidades computacionales mediante tecnología de señales seguras, donde una unidad computacional con tecnología de señales seguras (210) comprende

- un ordenador principal con tecnología de señales seguras (111),

- un conjunto de entrada y salida (150) según la reivindicación 6 acoplado con el ordenador principal, así como

- un módulo de comparación (30),

donde el módulo de comparación está configurado para comparar los datos recibidos por el primer módulo de entrada y salida (152) con los datos recibidos por el segundo módulo de entrada y salida (154)

9. Procedimiento para transmitir datos entre unidades computacionales mediante tecnología de señales seguras, comprendiendo los pasos:

- provisión (S1) de un ordenador principal con tecnología de señales seguras (11; 111),

- provisión (S2) de un módulo de entrada y salidas (50; 152) según una de las reivindicaciones 1 a 5, acoplable con el ordenador principal.

5 10. Procedimiento según la reivindicación 9, caracterizado porque el módulo de entrada y salida (152) está formado como primer módulo de entrada y salida por un conjunto de entrada y salida (150) según la reivindicación 6 acoplable al ordenador principal (111), comprendiendo además un paso de

- provisión de un módulo de comparación (30), configurado para comparar los datos recibidos por el primer módulo de entrada y salida (152) con los datos recibidos por el segundo módulo de entrada y salida (154).

FIG 1
Estado del Arte

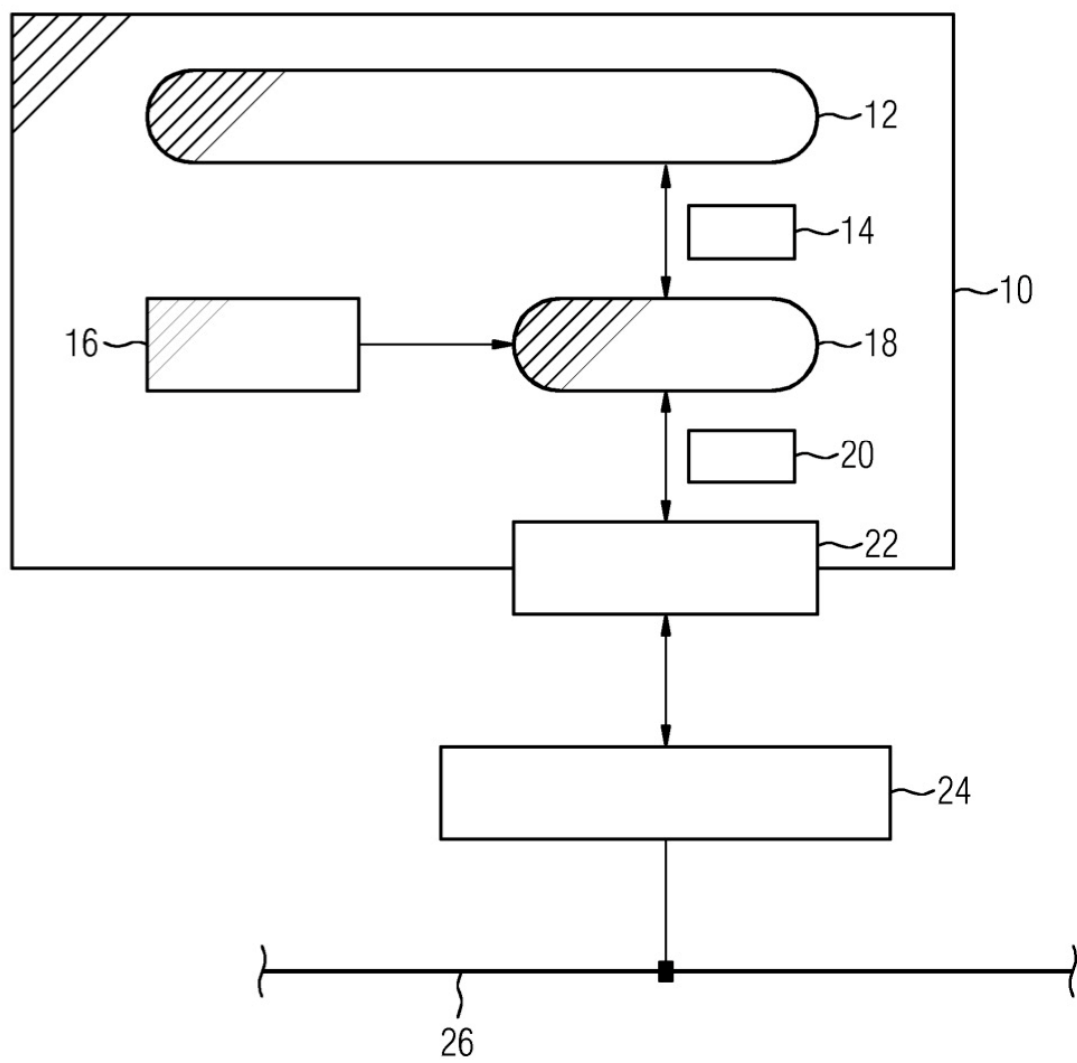


FIG 2

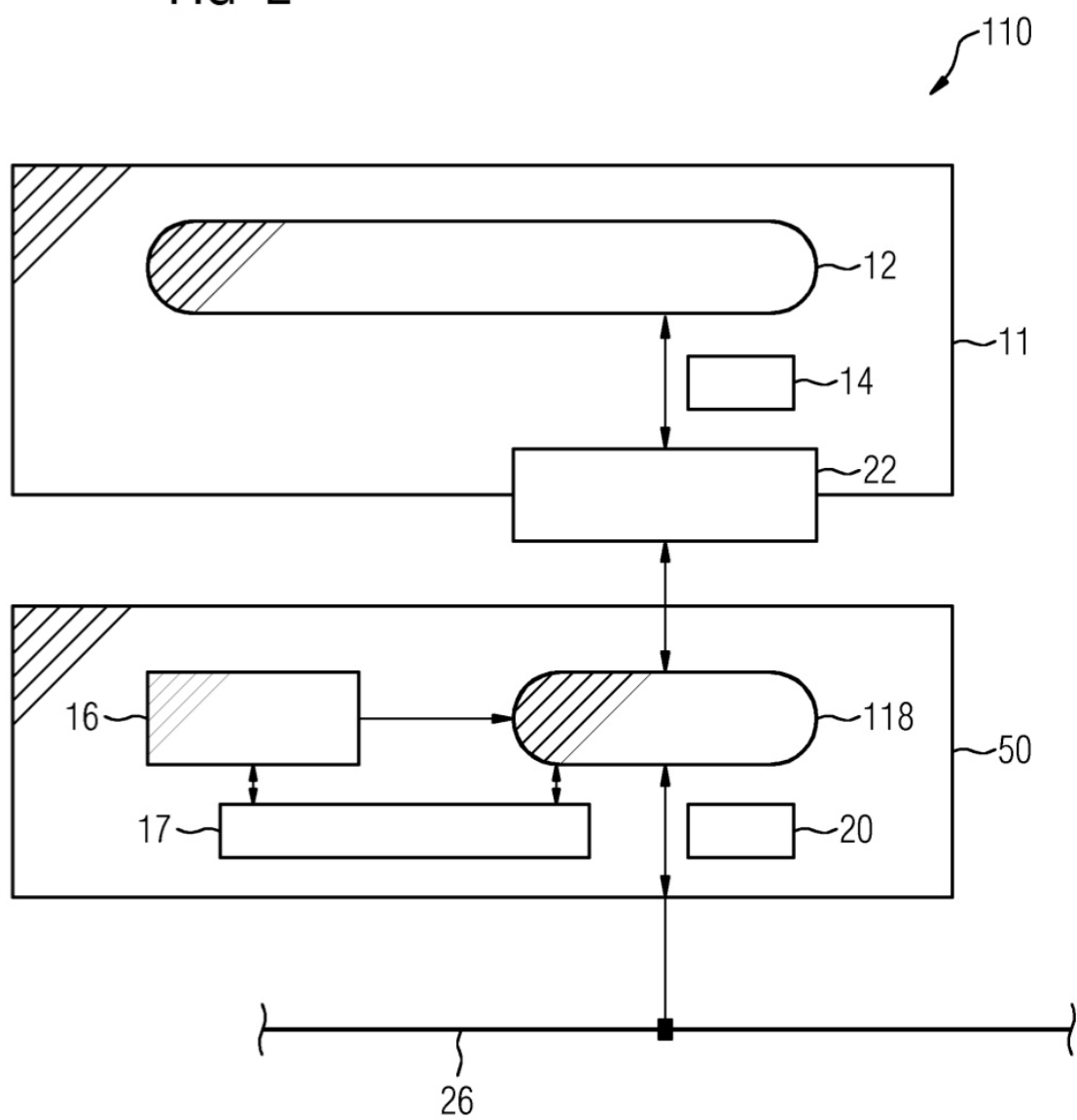


FIG 3

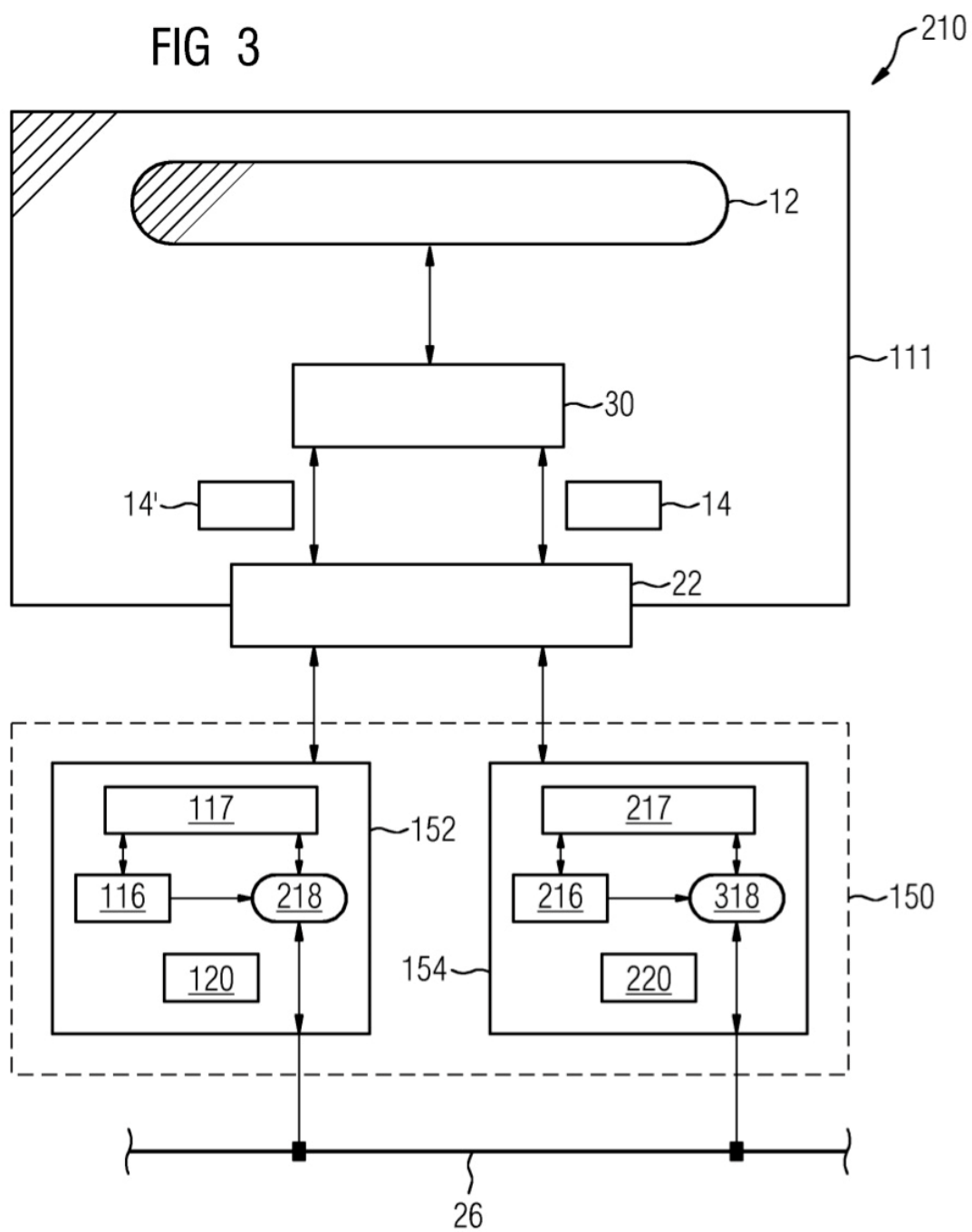


FIG 4

