

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 812 524**

51 Int. Cl.:

**H01L 29/861** (2006.01)

**H01L 21/329** (2006.01)

**H01L 29/872** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **19.04.2013 PCT/US2013/037358**

87 Fecha y número de publicación internacional: **24.10.2013 WO13158986**

96 Fecha de presentación y número de la solicitud europea: **19.04.2013 E 13778627 (3)**

97 Fecha y número de publicación de la concesión europea: **27.05.2020 EP 2839509**

54 Título: **Un diodo de heterounión de metal-semiconductor-metal (MSM)**

30 Prioridad:

**19.04.2012 US 201261687163 P**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**17.03.2021**

73 Titular/es:

**CARNEGIE MELLON UNIVERSITY (100.0%)  
5000 Forbes Avenue  
Pittsburgh, PA 15213, US**

72 Inventor/es:

**HUSSIN, ROZANA;  
CHEN, YIXUAN y  
LUO, YI**

74 Agente/Representante:

**LEHMANN NOVO, María Isabel**

ES 2 812 524 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Un diodo de heterounión de metal-semiconductor-metal (MSM)

Campo de utilización

La presente descripción se refiere en general a diodos, y específicamente a dispositivos de diodos de alta velocidad.

5 Antecedentes

Los diodos típicos tienen una frecuencia de corte en el intervalo alto de gigahercios (GHz) o bajo de terahercios (THz) (p. ej., una frecuencia de corte inferior a 10 THz), lo que establece un límite en el intervalo de frecuencia de funcionamiento. Ejemplos de tales diodos incluyen un diodo Schottky, un diodo para tunelizar hacia atrás y un diodo para tunelizar metal-aislante-metal (MIM).

10 Los diodos de alta velocidad, por ejemplo, diodos que tienen una frecuencia de corte superior a 10 THz, son elementos clave para una amplia gama de aplicaciones. Por ejemplo, un diodo de alta velocidad combinado con una antena óptica (denominada como una antena rectificadora "rectena") puede conducir a operaciones en frecuencias ópticas, tales como generación coherente y detección de señales de infrarrojo a más allá de infrarrojos, y rectificación de radiación solar para conversión de energía. En estas operaciones, la antena óptica es responsable de la recogida y emisión de luz, mientras que el diodo debe operar lo suficientemente rápido para igualar las frecuencias ópticas correspondientes y posee otras características requeridas de corriente-tensión (I-V), tales como excelente no linealidad y rectificación. Por tanto, la obtención de diodos altamente no lineales que tengan una frecuencia de corte y una velocidad operativa superior a 100 THz es de profunda importancia tecnológica y científica.

20 El documento US 20100237313 describe un dispositivo de memoria de semiconductor no volátil que incluye un sustrato, primeros cables, celdas de memoria incluyendo cada una un elemento de resistencia variable y una porción de un elemento de diodo, segundos cables que cruzan respectivamente los primeros cables para ser perpendiculares a los primeros cables y cada uno de los cuales contiene una porción restante del elemento de diodo, y los cables superiores formados a través de una capa aislante entre capas, respectivamente, y los primeros cables están conectados a los cables superiores a través de los primeros contactos, respectivamente, y los segundos cables están conectados a los cables superiores a través de segundos contactos, respectivamente.

30 El documento US20070015348 describe un diodo Schottky de dorso con dorso de metal/semiconductor/metal, un dispositivo de memoria de resistencia que utiliza el diodo MSM, y se proporcionan procesos de fabricación asociados. El método incluye: proporcionar un sustrato; formando un electrodo inferior metálico que superpone al sustrato, que tiene una primera función de trabajo; formando una capa de semiconductor que se superpone al electrodo inferior metálico, que tiene una segunda función de trabajo, menor que la primera función de trabajo; y, formando un electrodo superior metálico que se superpone a la capa de semiconductor, que tiene una tercera función de trabajo, mayor que la segunda función de trabajo. Los electrodos metálicos superior e inferior pueden ser de materiales tales como Pt, Au, Ag, TiN, Ta, Ru, o TaN. En un aspecto, el electrodo superior metálico y el electrodo inferior metálico están hechos del mismo material y, por lo tanto, tienen funciones de trabajo idénticas.

35 El documento US5140381 describe un dispositivo de detección óptica que comprende un diodo MSM en el que las capas metálicas están hechas de diferentes materiales, de modo que se forman barreras potenciales de diferentes alturas con la capa de semiconductor.

Resumen

40 La presente exposición describe aparatos y métodos relacionados con un diodo de heterounión metal-semiconductor-metal (MSM). El grosor de una capa de semiconductor cristalina de un diodo MSM es menor o comparable a un trayecto libre medio de portadores de carga emitidos en una capa de semiconductor del diodo MSM, lo que puede dar como resultado un transporte casi balístico de portadores a través de la capa de semiconductor y conducir a una densidad de corriente de emisión termoiónica excepcionalmente alta a la vez que exhibe una excelente rectificación y no linealidad. Una resistencia en serie del diodo MSM puede ser extremadamente pequeña. Una frecuencia de corte del diodo MSM puede superar los 100 THz.

45 La presente invención proporciona un diodo según se ha definido en la reivindicación 1. Realizaciones ventajosas están establecidas en las reivindicaciones dependientes.

Implementaciones de la exposición pueden incluir una o más de las siguientes características.

50 En algunas implementaciones, el diodo puede tener una frecuencia de corte superior a 100THz. En algunas implementaciones, el diodo puede tener una frecuencia de corte superior a 1000 THz. En algunas implementaciones, la primera capa de metal y la segunda capa de metal pueden ser del mismo metal. En algunas implementaciones, la primera capa de metal puede ser de un primer metal, la segunda capa de metal puede ser de un segundo metal y el primer metal y el segundo metal pueden ser metales diferentes. Una interfaz de la capa de semiconductor puede doparse

degenerativamente para la creación de un contacto óhmico. La capa de semiconductor puede incluir uno o más semiconductores monocristalinos, semiconductores policristalinos o una combinación. La capa de semiconductor puede incluir uno o más semiconductores tales como silicio (Si), germanio (Ge), silicio germanio (SiGe), antimonio de aluminio (AlSb), antimonio de galio (GaSb), arseniuro de galio (GaAs), antimonio de indio (InSb), arseniuro de indio (InAs), arseniuro de indio y galio (InGaAs), nitruro de galio (GaN), fosforo de indio (InP), seleniuro de cadmio (CdSe), telururo de cadmio (CdTe), sulfuro de cadmio (CdS), seleniuro de zinc (ZnSe), telururo de zinc (ZnTe), sulfuro de zinc (ZnS), óxido de zinc (ZnO), óxido de titanio (TiO<sub>2</sub>), sulfuro de plomo (PbS) y telururo de plomo (PbTe). La primera capa de metal y la segunda capa de metal pueden incluir cada una al menos un metal seleccionado del grupo que consiste en plata (Ag), aluminio (Al), oro (Au), cobalto (Co), cromo (Cr), cobre (Cu), gadolinio (Gd), hafnio (Hf), indio (In), iridio (Ir), magnesio (Mg), manganeso (Mn), molibdeno (Mo), níquel (Ni), plomo (Pb), paladio (Pd), platino (Pt), rodio (Rh), tantalio (Ta), titanio (Ti), tungsteno (W) y zinc (Zn).

En otro aspecto de la presente exposición, un método para fabricar un diodo comprende: proporcionar un semiconductor que tiene un primer lado y un segundo lado opuesto al primer lado, teniendo el semiconductor un grosor entre el primer lado y el segundo lado, basándose el grosor en un trayecto libre medio de un portador de carga emitido al semiconductor; depositar un primer metal en el primer lado del semiconductor; y depositar un segundo metal en el segundo lado del semiconductor.

Las implementaciones de la exposición pueden incluir una o más de las siguientes características. La obtención del semiconductor puede incluir la obtención de un sustrato de materiales en capas que incluye una capa que comprende el semiconductor y una o más de otras capas que comprenden al menos un material que es diferente del semiconductor, uniendo el primer lado del semiconductor a una oblea portadora para colocar el semiconductor. primer metal entre el semiconductor y la oblea portadora, y retirar una o más capas para exponer el segundo lado del semiconductor. En algunas implementaciones, depositar el primer metal en el primer lado del semiconductor puede incluir modelar el primer lado del semiconductor. En algunas implementaciones, depositar el primer metal en el primer lado del semiconductor puede incluir depositar el primer metal directamente sobre el primer lado del semiconductor como una película metálica uniforme. Unir el primer lado del semiconductor a la oblea portadora puede incluir unir el primer lado del semiconductor a la oblea portadora usando un adhesivo. El método puede incluir el dopado degenerado de una superficie de la capa de semiconductor para la creación de un contacto óhmico.

En otro aspecto aún de la presente exposición, un diodo de heterounión de metal-semiconductor-metal de tipo p (diodo MSM) comprende: una capa de silicio que tiene un primer lado y un segundo lado opuesto al primer lado, estando una superficie del primer lado dopada con boro a una concentración superficial de  $1 \times 10^{20} \text{ cm}^{-3}$ , teniendo la capa de silicio un grosor entre el primer lado y el segundo lado, siendo el grosor de la capa de silicio de 30 nm; una capa de platino depositada en el primer lado de la capa de silicio; una primera interfaz de heterounión entre la capa de silicio y la capa de platino; una capa de cobalto depositada en el segundo lado de la capa de silicio; y una segunda interfaz de heterounión entre la capa de silicio y la capa de cobalto.

En otro aspecto aún de la presente exposición, un diodo de heterounión de metal-semiconductor-metal de tipo n (diodo MSM) comprende: una capa de silicio que tiene un primer lado y un segundo lado opuesto al primer lado, estando una superficie del primer lado dopada con fósforo a una concentración superficial de  $2 \times 10^{20} \text{ cm}^{-3}$ , teniendo la capa de silicio un grosor entre el primer lado y el segundo lado, siendo el grosor de la capa de silicio de 60 nm; una primera capa de cromo depositada en el primer lado de la capa de silicio; una primera interfaz de heterounión entre la primera capa de cromo y la capa de silicio; una segunda capa de cromo depositada en el segundo lado de la capa de silicio; y una segunda interfaz de heterounión entre la segunda capa de cromo y la capa de silicio.

Los detalles de una o más implementaciones se establecen en los dibujos adjuntos y la siguiente descripción. Otras características, objetos y ventajas resultarán evidentes a partir de la descripción, los dibujos y las reivindicaciones.

#### Breve descripción de las figuras

La FIG. 1 muestra un ejemplo de un diodo de heterounión metal-semiconductor-metal (MSM).

Las FIGS. 2a-d muestran ejemplos de diagramas de bandas de energía para diferentes diodos MSM.

La FIG. 3 es un diagrama de flujo de un proceso para fabricar un diodo MSM.

La FIG. 4 muestra vistas laterales de un diodo MSM durante diferentes etapas de fabricación.

La FIG. 5 es un gráfico que muestra ejemplos de características de densidad de corriente frente a tensión (J-V) para diodos MSM con y sin dopaje superficial.

La FIG. 6 es un gráfico que muestra ejemplos de características J-V para diferentes diodos MSM y un diodo Schottky.

Las FIGS. 7a-c muestran ejemplos de diagramas de bandas de energía correspondientes a los diferentes diodos MSM de la FIG. 6.

La FIG. 7d muestra un ejemplo de un diagrama de bandas de energía correspondiente al diodo Schottky de la FIG. 6.

Descripción detallada

La FIG. 1 muestra un ejemplo de un diodo 100 de heterounión metal-semiconductor-metal (MSM). Como se muestra en la FIG. 1, un diodo 100 MSM incluye una fina capa de semiconductor 102 colocada entre dos electrodos 104 y 106 metálicos. El semiconductor 102 puede ser un semiconductor cristalino, por ejemplo, un semiconductor cristalino monocristalino o un semiconductor policristalino. Un grosor 116 del semiconductor 102 se basa, por ejemplo, aproximadamente o comparable con, un trayecto libre medio de portadores de carga, lo que puede dar como resultado un transporte de portador casi balístico a través de la capa de semiconductor 102. Las heterouniones 112 y 114 del diodo 100 MSM incluyen dos interfaces de contacto y barreras de energía en lados opuestos de la capa de semiconductor 102. Las estructuras de bandas de energía asimétricas se forman dopando selectivamente un lado de la capa de semiconductor 102. Adicionalmente, pueden seleccionarse diferentes materiales para los metales 104 y 106.

El diodo 100 de heterounión MSM puede construirse utilizando materiales semiconductores y metálicos adecuados. El semiconductor 102 puede ser, pero no se limita a, silicio (Si), germanio (Ge), silicio germanio (SiGe), antimonio de aluminio (AlSb), antimonio de galio (GaSb), arseniuro de galio (GaAs), antimonio de indio (InSb), arseniuro de indio (InAs), arseniuro de indio y galio (InGaAs), fosfuro de indio (InP), seleniuro de cadmio (CdSe), telururo de cadmio (CdTe), sulfuro de plomo (PbS) y telururo de plomo (PbTe). Los metales 104 y 106 a ambos lados del semiconductor 102 pueden ser, entre otros, plata (Ag), aluminio (Al), oro (Au), cobalto (Co), cromo (Cr), cobre (Cu), gadolinio (Gd), hafnio (Hf), indio (In), iridio (Ir), magnesio (Mg), manganeso (Mn), molibdeno (Mo), níquel (Ni), plomo (Pb), paladio (Pd), platino (Pt), rodio (Rh), tantalio (Ta), titanio (Ti), tungsteno (W) y zinc (Zn). Pueden usarse otros materiales adecuados diferentes de los enumerados anteriormente. Se puede configurar una frecuencia de corte de un diodo MSM seleccionando diferentes combinaciones de semiconductores y materiales metálicos.

Las FIGS. 2a-d muestran ejemplos de diagramas de bandas de energía 200, 210, 220 y 230 para diferentes diodos MSM. En los diagramas de bandas de energía 200, 210, 220 y 230,  $h'$  y  $e'$  representan los portadores de carga emitidos en la capa de semiconductor en una dirección mostrada por las flechas 202, 212, 222 y 232. Las FIGS. 2a y 2b muestran los diagramas de bandas de energía 200 y 210 para diodos MSM de tipo p. Las FIGS. 2c y 2d muestran los diagramas de bandas de energía 220 y 230 para diodos MSM de tipo n. La FIG. 2a representa un diodo MSM tipo p que incluye diferentes materiales para metales M1 y M2. La FIG. 2c representa un diodo MSM de tipo n que incluye diferentes materiales para los metales M3 y M4. La FIG. 2b muestra un diodo MSM tipo p que, según la invención, incluye un semiconductor dopado que está selectivamente en un lado. La FIG. 2d representa un diodo MSM de tipo n que, según la invención, incluye un semiconductor que está dopado selectivamente en un lado. Para los diodos MSM de las FIGS. 2b y 2d que tienen el dopado selectivo en un lado del semiconductor, los metales M5 y M6 pueden ser del mismo material, y los metales M7 y M8 pueden ser el mismo material.

La FIG. 3 es un diagrama de flujo de un proceso 300 para fabricar un diodo MSM. Brevemente, el proceso 300 incluye el dopado selectivo de una superficie de un semiconductor de un sustrato en capas, por ejemplo, una oblea (302) de semiconductor sobre aislante (SOI), depositando un primer metal en un primer lado del semiconductor (304), uniendo el primer lado del semiconductor a una oblea portadora para colocar el primer metal entre el semiconductor y la oblea portadora (306), eliminando selectivamente otras capas del sustrato en capas, por ejemplo, una capa de sustrato semiconductor a granel y una capa de aislante eléctrico, para exponer un segundo lado del semiconductor (308) y depositar un segundo metal en el segundo lado del semiconductor (310).

La FIG. 4 muestra vistas laterales de un diodo MSM durante diferentes etapas (a)-(f) de fabricación. Se proporciona (etapa (a)), el diodo MSM que incluye una fina capa de semiconductor monocristalina, por ejemplo, una capa 401 de silicio (Si), de grosor, perfil de dopaje y orientación del cristal deseados. El diodo MSM se puede fabricar a escala de oblea.

Se puede usar una técnica de dar la vuelta-unir para que diferentes capas de metal se puedan modelar y depositar en ambos lados de la delgada capa de semiconductor 401 de un sustrato en capas, por ejemplo, una oblea estándar 400 de silicio sobre aislante (SOI) que incluye una capa 401 de silicio, una capa 402 aislante (p. ej., SiO<sub>2</sub>), y un sustrato 403 de silicio a granel. Las heterouniones de MSM se pueden fabricar a partir de la oblea 400 de SOI usando grabados químicos o de plasma selectivos de modo que una capa individual del material deseado, por ejemplo, la capa de silicio 401, puede obtenerse y colocarse entre metales seleccionados. Una técnica para fabricar un diodo de heterounión MSM se describe en detalle a continuación.

1. Dopaje de contacto somero.

Dependiendo de la aplicación del diodo MSM, la superficie de uno o ambos lados de la capa 401 de silicio puede doparse para crear un contacto óhmico para la inyección del portador en la capa 401 de silicio. La capa 401 de silicio tiene un grosor apropiado, por ejemplo, 70 nm o menos. Una superficie de la capa 401 de silicio de la oblea 400 de SOI se limpia primero y luego se dopa con el tipo de dopaje apropiado (por ejemplo, un diodo de tipo p se dopa con un dopante de tipo p tal como boro, y un diodo de tipo n se dopa por un dopante tipo n tal como fósforo), concentración (p. ej., dopado degenerado para minimizar la resistividad de la superficie) y profundidad utilizando un método apropiado (p. ej., implantación, centrifugación o difusión en fase gaseosa).

La FIG. 5 representa un gráfico 500 que muestra ejemplos de características de densidad de corriente frente a tensión (J-V) para un diodo MSM 506 con dopado superficial en un lado de inyección de portador de una capa de semiconductor y un diodo MSM 508 sin dopado superficial en un lado de inyección de portadores de una capa de semiconductor. El gráfico 500 incluye el eje 502, el eje 504, la curva 510 y la curva 512. El eje 502 es la densidad de corriente en amperios por  $\text{cm}^2$ . El eje 504 es la tensión de polarización en voltios. La curva 510 representa la característica de densidad de corriente frente a la tensión (J-V) para el diodo MSM 506. La curva 512 representa la característica de densidad de corriente frente a la tensión (J-V) para el diodo MSM 508.

Cada diodo MSM 506 y 508 de la FIG. 5 puede ser un diodo MSM de tipo p que tiene una capa M1 de cobalto (Co), una capa de silicio, y una capa M2 de platino (Pt). Si bien la resistencia en serie en un diodo MSM es muy baja y no es un componente importante de limitación de corriente o de limitación de velocidad, la impedancia de contacto  $R_c$  podría convertirse en un factor de limitación de velocidad cuando el diodo está bajo una alta polarización directa (por ejemplo, mayor que polarización de banda plana). Como se muestra en la FIG. 5, una corriente del diodo MSM 508 sin dopaje superficial se desvía de la curva exponencial 510 a aproximadamente 0,2 V, la polarización de banda plana 520, mientras que una corriente del diodo MSM 506 con dopaje superficial aumenta exponencialmente más allá de la polarización 520 de banda plana. Dependiendo de la aplicación específica y las condiciones operativas, un diodo MSM puede contener una capa de semiconductor con una superficie sin dopar.

## 2. Fabricación dar la vuelta-unir

Volviendo a la FIG. 4, la oblea 400 de SOI dopada en la superficie está modelada mediante fotolitografía estándar. La fotoresistencia modelada puede ser reticulada para mejorar su resistencia. A continuación, se graba la oblea 400 de SOI (por ejemplo, en plasma de  $\text{O}_2$ ) para eliminar cualquier residuo de fotoresistencia en las áreas modeladas. Cualquier dióxido de silicio recién formado en las áreas modeladas se elimina, por ejemplo, sumergiendo brevemente la oblea 400 de SOI en grabado de óxido de tampón químico (BOE).

La oblea 400 de SOI se carga en una cámara de deposición de metal (por ejemplo, evaporación por haz de electrones o pulverización catódica). Cuando la presión base de la cámara es suficientemente baja (por ejemplo, menos de  $2 \times 10^{-6}$  Torr), se deposita (etapa (b)) un primer metal 404, tal como el platino (Pt). La capa 404 de Pt tiene un grosor que es suficientemente grande (por ejemplo, 15 nm) para formar un excelente contacto con la capa 401 de Si. Una capa de aluminio (Al) (no mostrada) que tiene un grosor suficiente para la conexión externa o el contacto de medición (por ejemplo, 100 nm) puede depositarse sobre la capa 404 de Pt a una tasa adecuada (por ejemplo, aproximadamente 0,1 nm/s) para asegurar una excelente calidad de película metálica. Se pueden usar otros materiales metálicos diferentes de Pt y Al.

Después de la deposición de la capa metálica 404, la oblea 400 de SOI se da la vuelta y se une a una oblea portadora 405 usando un adhesivo 406 (etapa (c)). La capa 404 de metal se coloca entre la capa 401 de Si y la oblea portadora 405. El adhesivo 406 puede ser un adhesivo aislante o un adhesivo conductor. Por ejemplo, se puede usar un adhesivo conductor para unir la oblea 400 de SOI a la oblea portadora 405 cuando la oblea 400 de SOI dopada en la superficie no tiene un patrón, por ejemplo, cuando Pt y Al se depositan directamente sobre la oblea 400 de SOI dopada en la superficie como una película de metal uniforme sin modelar.

En la etapa (d), el sustrato 403 de silicio a granel de la oblea 400 de SOI se adelgaza (por ejemplo, mediante esmerilado o pulido con papel de lija) y se elimina completamente mediante grabado selectivo de Si (por ejemplo, utilizando grabado con difluoruro de xenón ( $\text{XeF}_2$ )) para exponer la capa 402 de  $\text{SiO}_2$ . En la etapa (e), la capa 402 de  $\text{SiO}_2$  se ataca selectivamente (por ejemplo, sumergiéndola en BOE). La estructura restante 407 es la capa delgada 401 de silicio del dispositivo con el lado dopado y el contacto metálico y el electrodo 404 depositados previamente, unidos a la oblea portadora 405 por el adhesivo 406.

Se realiza una segunda fotolitografía para definir segundas áreas de contacto de metal con coincidencia designada a la capa 404 de Pt en el otro lado de la capa 401 de silicio del dispositivo. El fotoprotector modelado puede ser reticulado para mejorar su resistencia al ataque químico. A continuación, se graba la estructura 407 (por ejemplo, en plasma de  $\text{O}_2$ ) para eliminar cualquier residuo fotoresistente en las áreas modeladas. Cualquier dióxido de silicio recién formado en las áreas modeladas se elimina, por ejemplo, sumergiendo brevemente en grabado de óxido de tampón químico (BOE).

La estructura 407 se carga en una cámara de deposición de metal (por ejemplo, evaporación por haz de electrones o pulverización catódica). Cuando la presión base de la cámara es suficientemente baja (por ejemplo, menos de  $2 \times 10^{-6}$  Torr), se deposita (etapa (f)) una segunda capa metálica 408, por ejemplo, de cobalto (Co). La capa 408 de Co tiene un grosor que es suficientemente grande (por ejemplo, 15 nm) para formar un excelente contacto con la capa 401 de Si. Una capa de aluminio (Al) (no mostrada) que tiene un grosor que es suficiente para la conexión externa o el contacto de medición (por ejemplo, 100 nm) puede ser depositada sobre la capa 408 de Co a una tasa adecuada (por ejemplo, aproximadamente 0,1 nm/s) para asegurar una excelente calidad de película metálica. Se pueden usar otros materiales metálicos diferentes del Co y Al. Después de que se ha depositado la segunda capa metálica 408, los diodos 410 y 412 de Co-Si-Pt de tipo p están listos para cualquier medición o aplicación eléctrica.

La fotolitografía descrita anteriormente se puede reemplazar utilizando máscaras de sombra durante la deposición del metal. En general, también se puede aplicar cualquier técnica litográfica apropiada, incluyendo fotolitografía, litografía por

haz de electrones y litografía de impresión. Por ejemplo, la litografía por haz de electrones se puede realizar como una alternativa a la fotolitografía para dispositivos de menor tamaño.

La FIG. 6 representa los gráficos 600 y 650 que muestran ejemplos de características de densidad de corriente frente a tensión (J-V) para diferentes diodos MSM y un diodo Schottky. Los gráficos 600 incluyen el eje 602, el eje 604 y las curvas 610, 612, 614 y 616. El eje 602 es la densidad de corriente en amperios por cm<sup>2</sup>. El eje 604 es la tensión de polarización en voltios. La curva 610 representa una curva J-V semilogarítmica predicha de un diodo de iridio-silicio-iridio (Ir-Si-Ir) de tipo p. La curva 612 representa una curva J-V semilogarítmica experimental de un diodo Co-Si-Pt de tipo p. La curva 614 representa una curva J-V semilogarítmica experimental de un diodo de cromo-silicio-cromo (Cr-Si-Cr) de tipo n. La curva 616 representa una curva teórica J-V semilogarítmica de un diodo Schottky de Cr-Si. A modo de comparación, la FIG. 6 incluye una curva J-V calculada 616 para un diodo Schottky de Cr-Si estándar y una curva J-V 610 predicha para un diodo MSM de Ir-Si-Ir tipo p. Los resultados experimentales indican que un diodo MSM de baja altura de barrera, tal como un diodo de Ni-InGaAs-Ni o el diodo Ir-Si-Ir de tipo p, se puede utilizar potencialmente para rectificar eficientemente la radiación de frecuencia óptica a polarización cero para conversión de energía solar a eléctrica. Además, la FIG. 6 incluye un gráfico 650 insertado que incluye el eje 652, el eje 654 y la curva 656. El eje 652 es la densidad de corriente en amperios por cm<sup>2</sup>. El eje 654 es la tensión de polarización en voltios. La curva 656 representa una curva J-V lineal del diodo Co-Si-Pt de tipo p.

FIGS. 7a-c muestran ejemplos de diagramas de bandas de energía 700, 710 y 720 correspondientes a las diferentes curvas J-V 610, 612 y 614 de los diferentes diodos MSM de la FIG. 6. La FIG. 7d muestra un ejemplo de un diagrama 730 de bandas de energía correspondiente a la curva J-V semilogarítmica teórica 616 del diodo Schottky de la FIG. 6. En los diagramas de bandas de energía 700, 710, 720 y 730, h<sup>+</sup> y e<sup>-</sup> representan los portadores de carga emitidos en la capa de semiconductor en una dirección mostrada por las flechas 702, 712, 722 y 732.

La capa 714 de Si para el diodo de Co-Si-Pt de tipo p y la capa 724 de Si para el diodo de Cr-Si-Cr de tipo n se puede dopar con una concentración de dopantes que es de 5x10<sup>15</sup> cm<sup>-3</sup> o menos. Para el diodo de Co-Si-Pt de tipo p, el grosor de la capa 714 de Si puede ser de aproximadamente 30 nm, y una superficie en contacto con la capa 716 de Pt puede doparse de manera degenerativa con boro con una concentración superficial estimada de aproximadamente 1x10<sup>20</sup> cm<sup>-3</sup>. Para el dispositivo de Cr-Si-Cr de tipo n, el grosor de la capa 724 de Si puede ser de aproximadamente 60 nm, y un lado de la capa 724 de Si puede estar dopado de manera degenerativa con fósforo con una concentración superficial estimada de aproximadamente 2x10<sup>20</sup> cm<sup>-3</sup>. Se calcularon resistencias de contacto R<sub>c</sub>, es decir, las impedancias de tunelización del portador de metal a Si, que eran aproximadamente de 5x10<sup>-9</sup> Ωcm<sup>2</sup> y 2x10<sup>-8</sup> Ωcm<sup>2</sup> para las interfaces Pt-Si y Cr-Si, respectivamente.

El tamaño de un diodo MSM se define por una superposición en una sección de una capa de semiconductor entre los contactos metálicos superior e inferior del diodo. Las curvas J-V para diodos MSM tanto de tipo p como de tipo n exhiben un aumento exponencial en función de la polarización directa, dada por la siguiente ecuación:

$$J(V) = J_0 [exp(qV/\eta k_B T) - 1], \quad (1)$$

donde J<sub>0</sub> es la densidad de corriente de saturación, T es la temperatura, q es la carga del electrón, V es la polarización a través del diodo, k<sub>B</sub> es la constante de Boltzmann, y η es el factor de idoneidad que es 1,25 tanto para dispositivos de tipo p como de tipo n. Generalmente, los grosores de las capas de silicio de los dispositivos dan como resultado características de corriente-tensión (I-V) que siguen el mecanismo de emisión termoiónica. Se espera que la contribución de tunelizar sea pequeña, especialmente a bajas polarizaciones. La correspondiente J<sub>0</sub> para los diodos de Co-Si-Pt y de Cr-Si-Cr son 8,5x10<sup>1</sup> A/cm<sup>2</sup> y 1,3x10<sup>-1</sup> A/cm<sup>2</sup>, respectivamente. Estos valores son significativamente más altos que los valores de J<sub>0</sub> para diodos Schottky de Co-Si y de Cr-Si.

Mientras que un diodo MSM descrito en la presente exposición puede tener algunas características similares a un diodo Schottky típico, un diodo MSM incluye características que son diferentes a las de un diodo Schottky típico. Por ejemplo, en un diodo MSM, los portadores se lanzan directamente desde un emisor de metal donde la densidad de electrones es muy alta, y los portadores se desplazan a través del semiconductor balísticamente. Además, tanto con el emisor como con el colector de metal, una resistencia en serie R<sub>S</sub> en un diodo MSM puede ser inferior a 10<sup>-11</sup> Ωcm<sup>2</sup>, que puede ser prácticamente insignificante, dando lugar a una frecuencia de corte superior a 100 THz.

Debido a una alta densidad de corriente, un límite de frecuencia de corte real de un diodo MSM no se caracterizó completamente antes de que se "quemara" un contacto eléctrico lejos de una unión de diodos. Basado en las curvas J-V mostradas en la FIG. 6, que muestran que las corrientes de los diodos MSM no exhiben una desviación notable de las curvas ascendentes exponenciales, el límite superior de las resistencias en serie puede ser estimado en 5x10<sup>-9</sup> Ωcm<sup>2</sup> y 3x10<sup>-8</sup> Ωcm<sup>2</sup> para los diodos de Co-Si-Pt y de Cr-Si-Cr respectivamente, según un nivel de ruido en la medición.

Dado que la capa de silicio está completamente agotada, la capacitancia de un diodo MSM se puede evaluar mediante la siguiente ecuación:

$$C = \epsilon A/d \quad (2)$$

donde  $\epsilon$  es una constante dieléctrica,  $A$  es el tamaño de un dispositivo, y  $d$  es el grosor de una capa de silicio. Capacidades correspondientes para los dispositivos Co-Si-Pt y Cr-Si-Cr cuando se normalizan a  $1 \text{ cm}^2$  son  $3,5 \times 10^{-7} \text{ F}$  y  $1,8 \times 10^{-7} \text{ F}$ , respectivamente. Las frecuencias de corte se pueden evaluar mediante la siguiente ecuación:

$$F = 1/(2\pi R_S C) \tag{3}$$

5 y se estima que son  $1 \times 10^{14} \text{ Hz}$  y  $3,7 \times 10^{13} \text{ Hz}$  para los diodos Co-Si-Pt y Cr-Si-Cr, respectivamente.

10 La Tabla 1 a continuación resume las densidades de corriente  $J_0$  de saturación para diferentes dispositivos de diodo. La densidad de corriente de saturación observada de un diodo MSM es sustancialmente más alta que la de un diodo Schottky convencional con uniones metal-semiconductor limitadoras de corriente idénticas, tanto para dispositivos MSM de tipo p como de tipo n. La  $J_0$  observada tanto para los diodos de tipo p como de tipo n está entre 100-1000 veces mayor que los valores calculados utilizando un mecanismo de emisión termiónico típico que asume que solo ciertos portadores pueden contribuir a la corriente eléctrica. Estos portadores tienen componentes verticales (a la interfaz de unión) de sus velocidades  $v_{\perp}$  que pueden proporcionar suficiente energía cinética para superar las barreras.

TABLA 1. Densidades de corriente de saturación de diodos Schottky y MSM.

	Altura de barrera limitadora de emisión (eV)	$J_0$ – diodo de Schottky ( $\text{A}/\text{cm}^2$ )	$J_0$ – diodo MSM ( $\text{A}/\text{cm}^2$ )
Co-Si(p)	0.45	$9 \times 10^{-2}$	$8.5 \times 10^1$
Cr-Si(n)	0.6	$1 \times 10^{-3}$	$1.3 \times 10^{-1}$
Cr-Si(p)	0.57	$1.3 \times 10^{-3}$	$3 \times 10^{-1}$

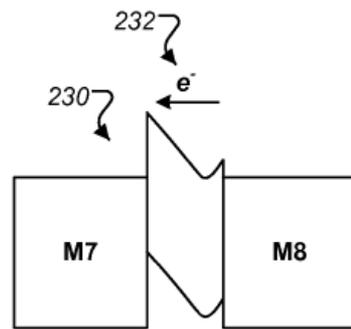
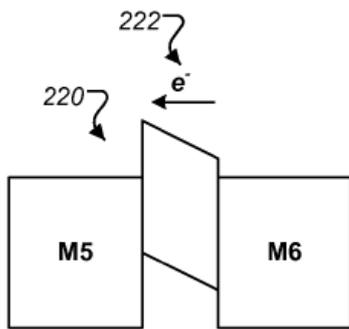
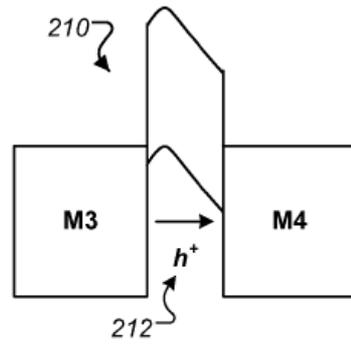
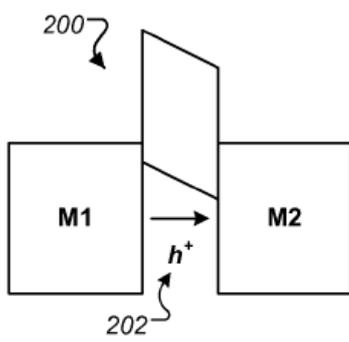
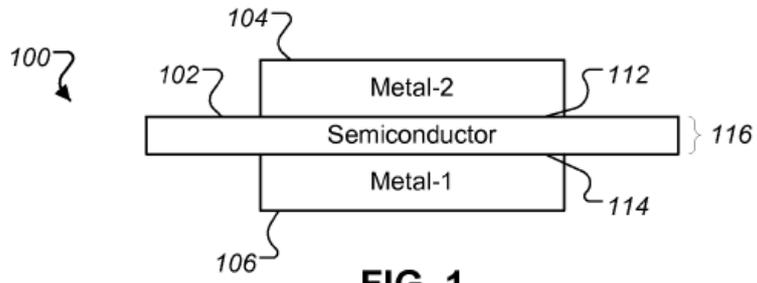
$T = 300 \text{ K}$  y constante de Richardson =  $120 \text{ A}/(\text{cm}^2\text{K}^2)$  se usaron para el cálculo.

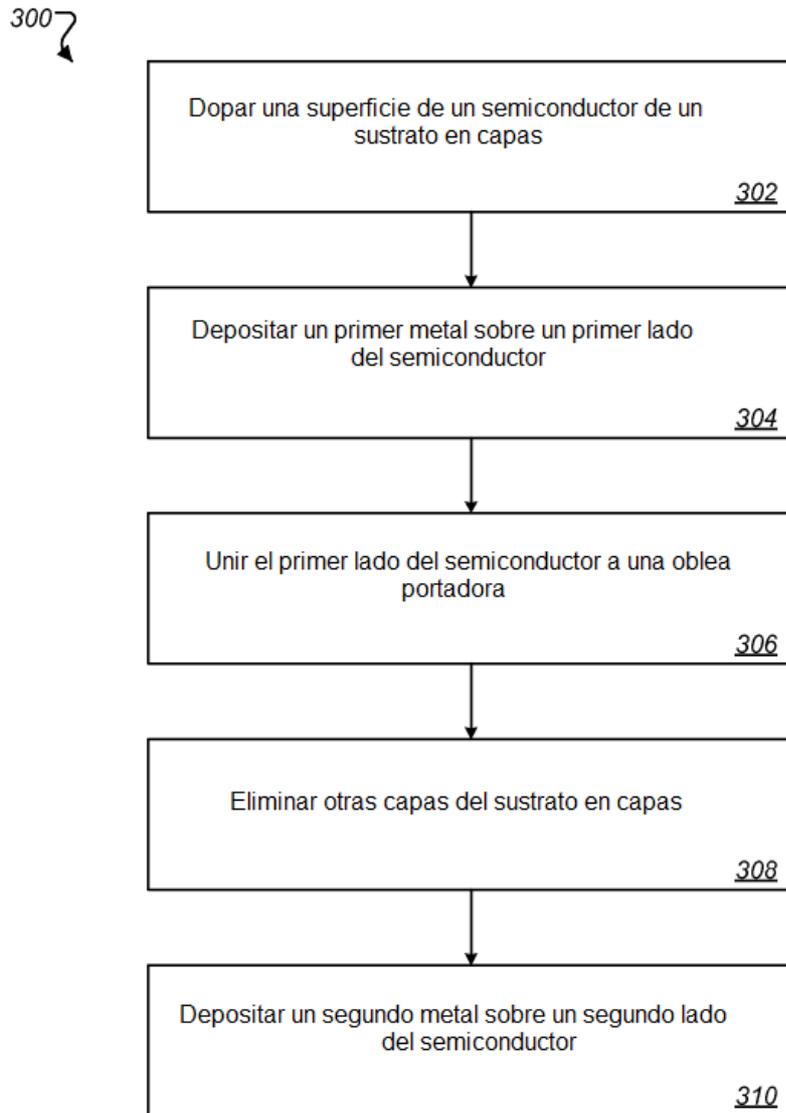
15 Se han descrito varias implementaciones. No obstante, se pueden realizar diversas modificaciones sin apartarse del alcance de los procesos y técnicas aquí descritos. Además, los procesos representados en las figuras no requieren el orden particular mostrado, o el orden secuencial, para lograr resultados deseables. Además, se pueden proporcionar otras etapas, o se pueden eliminar etapas, de los procesos descritos, y se pueden añadir o eliminar otros componentes del aparato y sistemas descritos. Por consiguiente, el alcance de la presente invención está definido solamente por las  
20 siguientes reivindicaciones.

**REIVINDICACIONES**

1. Un diodo de heterounión metal-semiconductor-metal que incluye:  
 dos electrodos metálicos (104, 106); y  
 una fina capa de semiconductor (102) posicionada entre los dos electrodos metálicos,
- 5 en donde el grosor (116) de la capa de semiconductor es menor o comparable a los trayectos medios libres de portadoras de carga en la capa de semiconductor, dando como resultado un transporte de portadores casi balístico a través de la capa de semiconductor,
- 10 en donde las heterouniones (112, 114) entre los electrodos metálicos y la capa de semiconductor del diodo (100) de heterounión metal-semiconductor-metal incluyen las respectivas interfaces de contacto y barreras de energía en lados opuestos de la capa de semiconductor;
- en donde el diodo está caracterizado por que  
 un lado de la capa de semiconductor (102) en el que se forma una de las heterouniones se dopa selectivamente para hacer asimétrica la estructura de bandas del diodo de heterounión metal-semiconductor-metal.
- 15 2. El diodo de heterounión metal-semiconductor-metal de la reivindicación 1, en donde la fina capa de semiconductor es un monocristal.
3. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en donde la capa (102) de semiconductor es de silicio, germanio, silicio germanio, antimonio de aluminio, antimonio de galio, arseniuro de galio, antimonio de indio, arseniuro de indio, arseniuro de indio y galio, fosforo de indio, seleniuro de cadmio, telururo de cadmio, sulfuro de plomo, o telururo de plomo.
- 20 4. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en donde los metales de los electrodos metálicos (104, 106) a ambos lados de la capa de semiconductor (102) son plata, aluminio, oro, cobalto, cromo, cobre, gadolinio, hafnio, indio, iridio, magnesio, manganeso, molibdeno, níquel, plomo, paladio, platino, rodio, tantalio, titanio, tungsteno o zinc.
- 25 5. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en donde la capa de semiconductor del diodo de heterounión metal-semiconductor-metal contiene una superficie sin dopar.
6. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en el que la resistencia en serie  $R_s$  es en el diodo de heterounión metal-semiconductor-metal inferior a  $10^{-11}$  cm<sup>2</sup>.
7. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en donde la fina capa de semiconductor es una capa de silicio.
- 30 8. El diodo de heterounión metal-semiconductor-metal de cualquier reivindicación anterior, en donde la frecuencia de corte del diodo de heterounión metal-semiconductor-metal es superior a 100 THz.
9. Un convertidor de energía solar a eléctrica que comprende un diodo de heterounión metal-semiconductor-metal de baja altura de barrera de cualquier reivindicación anterior, en donde el diodo de heterounión metal-semiconductor-metal de baja altura de barrera es un diodo de heterounión Ni-InGaAs-Ni o un diodo Ir-Si-Ir de tipo p.

35





**FIG. 3**

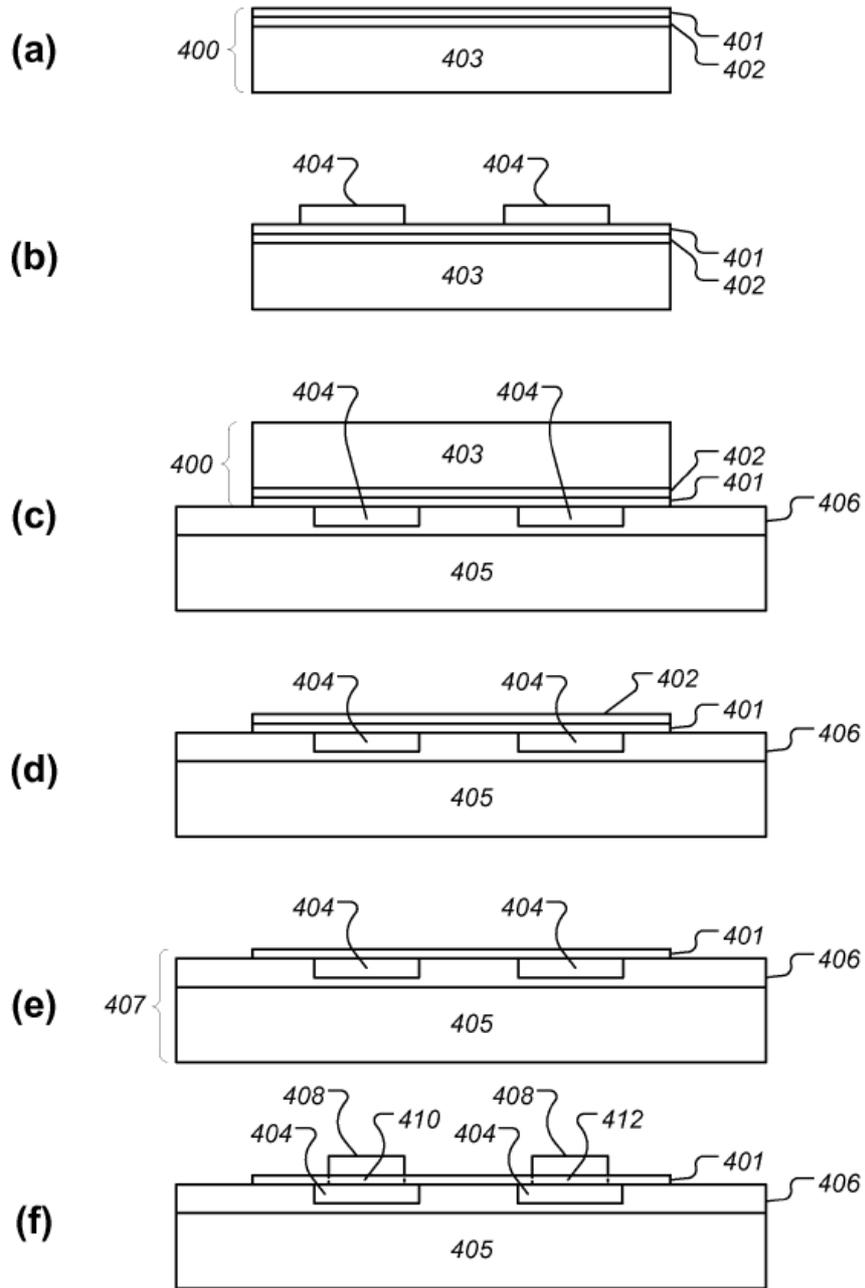


FIG. 4

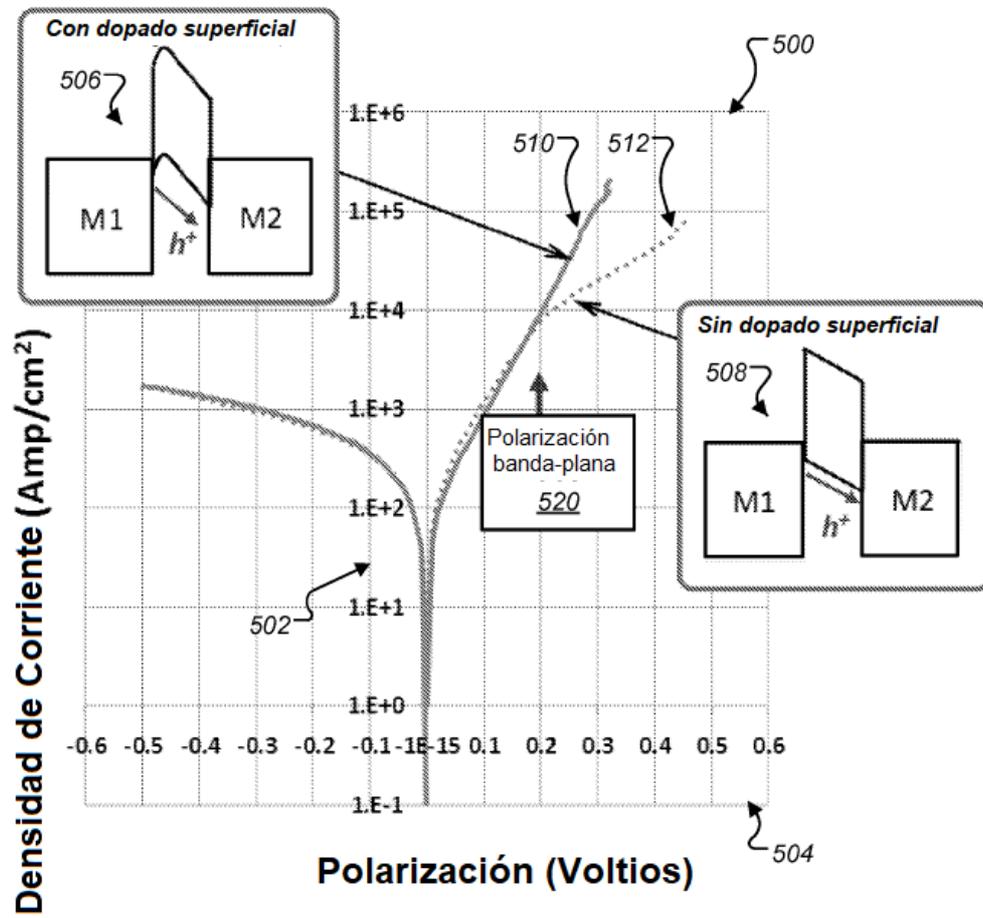


FIG. 5

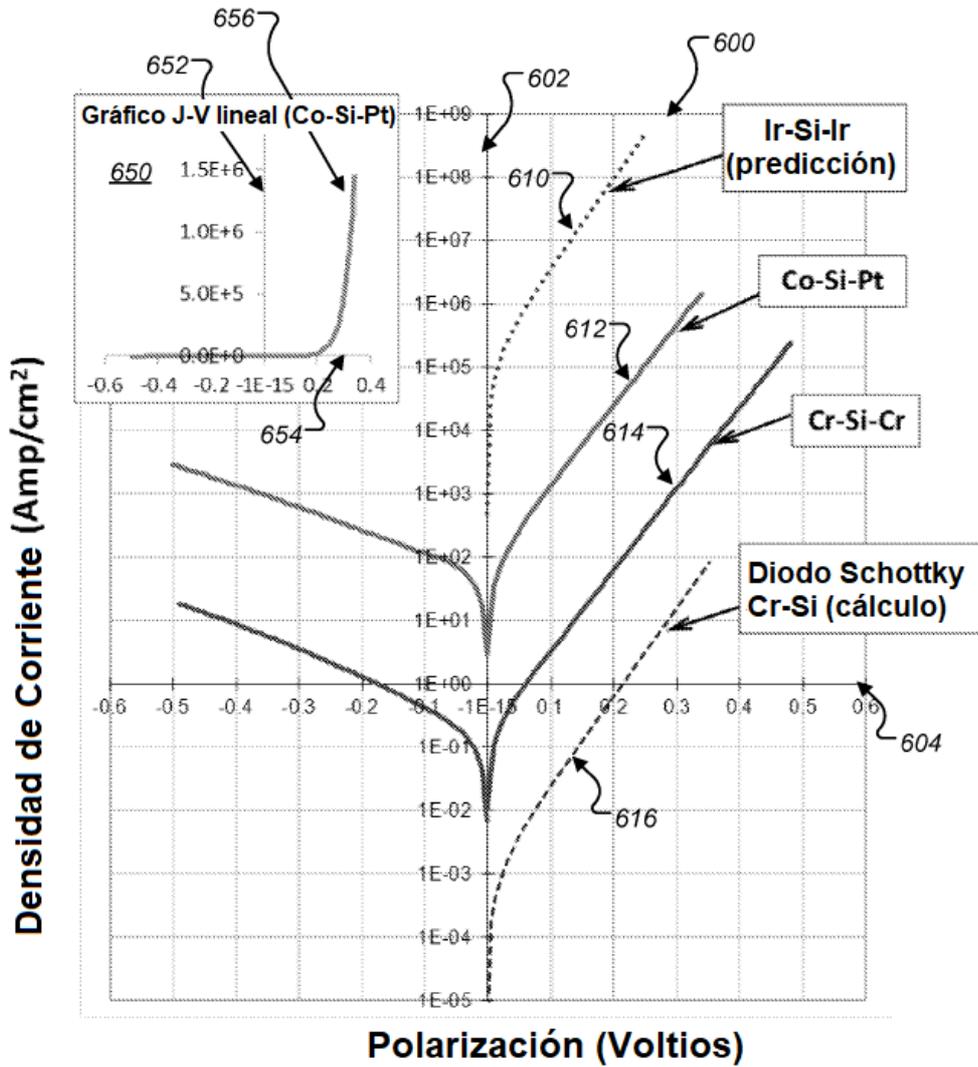


FIG. 6

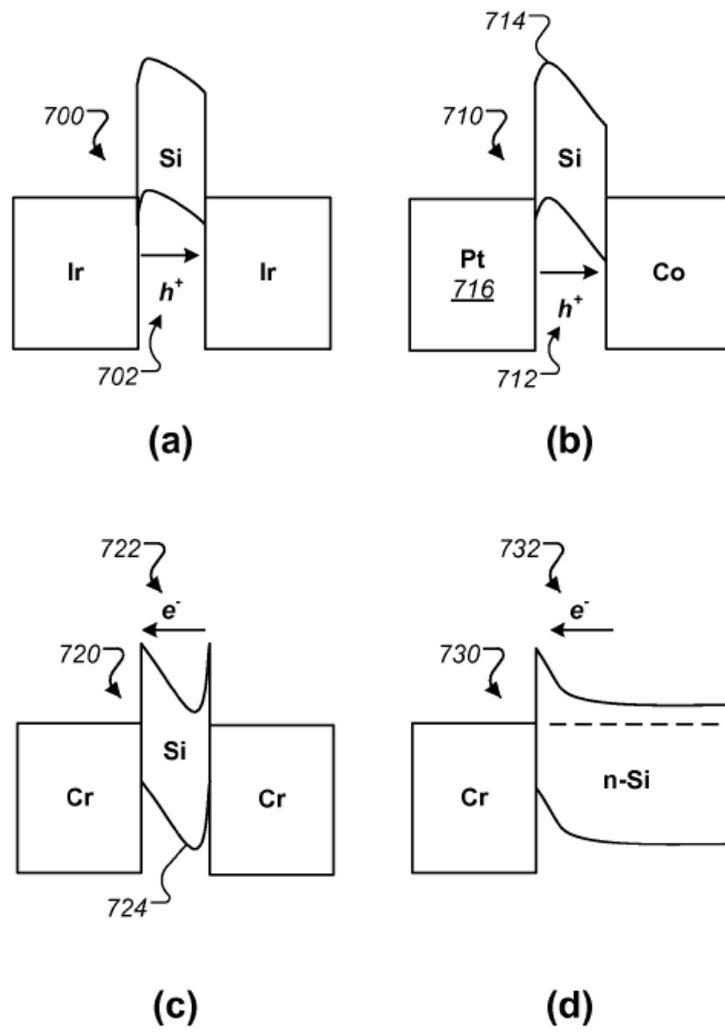


FIG. 7