

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 809 879**

51 Int. Cl.:

**H04W 16/00** (2009.01)

**H03M 13/45** (2006.01)

**H04L 1/00** (2006.01)

**H04L 1/16** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **06.09.2013 PCT/CN2013/083080**

87 Fecha y número de publicación internacional: **03.07.2014 WO14101465**

96 Fecha de presentación y número de la solicitud europea: **06.09.2013 E 13867361 (1)**

97 Fecha y número de publicación de la concesión europea: **01.07.2020 EP 2941033**

54 Título: **Método, aparato y sistema para retroalimentar la decodificación de detención temprana**

30 Prioridad:

**27.12.2012 CN 201210580220**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**08.03.2021**

73 Titular/es:

**ZTE CORPORATION (100.0%)  
ZTE Plaza, Keji Road South, Hi-Tech Industrial  
Park, Nanshan District  
Shenzhen, Guangdong 518057, CN**

72 Inventor/es:

**WANG, MEIYING;  
DING, JIEWEI y  
LIU, TAO**

74 Agente/Representante:

**ISERN JARA, Jorge**

ES 2 809 879 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Método, aparato y sistema para retroalimentar la decodificación de detención temprana

## 5 Campo técnico

La presente invención se refiere al campo de la comunicación móvil, que incluye, por ejemplo, un método, aparato y sistema para retroalimentar la decodificación de detención temprana.

## 10 Antecedente

El desarrollo y la popularización de las redes móviles, que incluyen el Sistema Global de Comunicación Móvil (GSM), etc. en los últimos 20 años han traído un gran éxito a los servicios globales de comunicación de voz móviles. Con el rápido desarrollo de los servicios de voz personales, las redes de datos inalámbricas también se han desarrollado a partir de la tecnología del Servicio general de radio por paquetes (GPRS)/Tecnología de acceso de paquetes de alta velocidad (HSPA) hacia sistemas de evolución a largo plazo (LTE), que pueden proporcionar un acceso inalámbrico de alto ancho de banda red para soportar mejor varias aplicaciones móviles. Sin embargo, también existen riesgos ocultos, el más grave de los cuales proviene del Protocolo de voz sobre Internet (VOIP).

15 LTE, que es una arquitectura de protocolo de Internet (IP) basada en un subsistema multimedia IP (IMS), puede realizar una voz basada en conmutación de paquetes (PS). Sin embargo, en comparación con un servicio de voz de conmutación de circuitos (CS) tradicional, un servicio de voz basado en un dominio PS, que tiene desventajas que incluyen una alta tasa de caída de llamadas, largo retraso de llamadas y un bajo rendimiento de seguridad y similares, difícilmente puede lograr la misma experiencia de servicio de llamada que la del servicio de voz CS tradicional. Después de los esfuerzos concertados de la industria del Proyecto de Asociación de 3<sup>a</sup>. Generación (3GPP), CS Fall Back (CSFB), es decir, volver a la Segunda Generación (2G) o la Tercera Generación (3G) se cree que es una etapa importante para evolucionar de una red de CS a un proceso completo de IP. Es decir, un usuario reside en una red LTE, cuando realiza o contesta una llamada de voz, el acceso de Experiencia de Usuario (UE) se cambia de la red LTE a una red 2G/3G, de este modo se realiza un servicio de voz en el dominio CS del 2G/3G.

20 Por lo tanto, los servicios de voz CS tradicionales se deben desarrollar adicionalmente, ya que un usuario aún necesita usar un servicio de voz CS tradicional cuando realiza o responde una llamada de voz incluso en una red LTE 4G. Mientras tanto, con el rápido desarrollo de los servicios de voz y de datos, las capacidades del sistema de los servicios de voz de R99 CS se deben mejorar, o los servicios de datos más altos se deben ser soportar con la misma cantidad de usuarios de R99.

25 De acuerdo con los protocolos, se puede aprender que los ajustes de un servicio de voz tradicional R99 CS 12,2k son los siguientes: codificación adaptativa de multitasa (AMR), intervalo de tiempo de transmisión (TTI) de 20 ms, codificación convolucional 1/3 y adaptación de tasa fija. Mediante la simulación basada en los servicios de voz tradicionales R99 CS 12,2k, una variedad de compañías descubrió que un UE puede realizar la decodificación con éxito sin recibir todos los datos de un TTI. La Fig. 1 es un diagrama esquemático que muestra la exactitud de la decodificación de detención temprana de enlace descendente de acuerdo con la técnica relacionada. El eje horizontal en la Fig. 1 representa el tiempo de decodificación (ms) y el eje vertical representa la exactitud de decodificación. Como se muestra en la Fig 1, los datos de un TTI de 20 ms se pueden decodificar básicamente con éxito dentro de 12 ms a 18 ms, lo que significa que los datos después de los datos decodificados con éxito ya no son necesarios. Para reducir dicha transmisión de potencia innecesaria y reducir la interferencia, la industria propone un mecanismo de decodificación de detención temprana para el servicio R99.

30 El llamado mecanismo de decodificación de detención temprana se explica de la siguiente manera. Para un enlace ascendente, un Nodo B (NodeB) decodifica un canal físico de datos dedicado (DPDCH) a intervalos dentro de cada TTI y retroalimenta un resultado de decodificación a un UE. Después de que la decodificación tiene éxito, el UE detiene la transmisión del DPDCH en el TTI y comienza la transmisión nuevamente cuando llega el siguiente TTI. Para un enlace descendente, el UE decodifica un canal físico dedicado (DPCH) a intervalos dentro de cada TTI y retroalimenta un resultado de decodificación al NodeB. Después de que la decodificación tiene éxito, el NodeB detiene la transmisión de un DPDCH en el TTI y comienza la transmisión nuevamente cuando llega el siguiente TTI. Después de que la decodificación de los DPDCH tanto del enlace ascendente como del enlace descendente tiene éxito, el UE y el NodeB detienen la transmisión de un canal físico de control dedicado (DPCCH) en el TTI simultáneamente y comienzan la transmisión nuevamente cuando llega el siguiente TTI. Por lo tanto, para realizar la decodificación de detención temprana, para el enlace ascendente, se deben cumplir dos condiciones: el NodeB debe estar habilitado para adquirir un Indicador de combinación de formato de transporte (TFCI) lo antes posible, y el resultado de decodificación del enlace descendente se puede retroalimentar al NodeB para notificar al NodeB que detenga la transmisión del DPDCH en el TTI.

35 En un servicio R99 tradicional, solo hay dos canales en el enlace ascendente, es decir, un canal físico de control dedicado (DPCCH) y un DPDCH. El DPCCH se usa para enviar información de control, que incluye un piloto, un TFCI y un control de potencia de transmisión (TPC), etc., mientras que el DPDCH se usa para enviar información de datos, excluyendo la

información de retroalimentación sobre un resultado de decodificación de enlace descendente. El TFCI incluye 10 bits originales. Después de codificar los 10 bits originales de acuerdo con [32,10], los primeros 30 bits se distribuyen uniformemente en 15 ranuras del DPCCH, y un NodeB al menos necesita 10 ms para obtener un resultado de decodificación de TFCI. La Fig. 2 es un diagrama esquemático que muestra la exactitud de la decodificación de detención temprana de enlace ascendente de acuerdo con la técnica relacionada. El eje horizontal en la Fig. 2 representa el tiempo de decodificación (ms) y el eje vertical representa la exactitud de la decodificación. Como se muestra en la Fig. 2, un NodeB puede comenzar a intentar decodificar a aproximadamente 6 ms. Se puede observar que el diseño del TFCI en la técnica relacionada difícilmente puede satisfacer los requerimientos de decodificación de detención temprana, lo que produce un pobre efecto de decodificación de detención temprana de un UE y un NodeB.

En la actualidad, no existe una solución efectiva para resolver al menos uno de los problemas en la técnica relacionada ya que un lado de NodeB no puede obtener un TFCI a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana.

El documento de patente US 2012/281675 se refiere a las comunicaciones digitales, y más específicamente, a técnicas para reducir la potencia de transmisión y mejorar la capacidad de los sistemas inalámbricos de comunicaciones digitales. Se revela que el canal de control comprende, entre otros, datos piloto y bits del TFCI, y además revela que los datos piloto se pueden reducir en tamaño, para acomodar bits de ACK o NACK para permitir la decodificación de terminación temprana.

El documento de patente US 2006/176976 se refiere a un dispositivo transmisor de radio que incluye una capa flexible uno, y a un método para operar un transmisor de radio que incluye una capa flexible. La invención se refiere también a un dispositivo móvil y a una estación transceptora base. Se revela que el tamaño de los bits del TFCI se puede reducir para liberar espacio para otros datos de contenido.

Sin embargo, los problemas identificados anteriormente siguen sin resolverse.

#### Sumario

Para resolver al menos uno de los problemas en la técnica relacionada que un lado de NodeB no puede obtener un TFCI a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana, las realizaciones de la presente invención proporcionan un método y un sistema de acuerdo con las reivindicaciones 1 y 7 adjuntas para retroalimentar una decodificación de detención temprana para resolver los problemas técnicos anteriores.

De acuerdo con un aspecto de las realizaciones de la presente invención, una realización de la presente invención proporciona un método para retroalimentar una decodificación de detención temprana, en donde el método incluye un lado ajusta bits del TFCI codificados, y envía los bits del TCFI ajustados a un lado de NodeB por medio de un dominio de TFCI de un DPCCH; después de enviar los bits del TCFI ajustados al lado de NodeB, el lado del terminal realiza una operación de decodificación en un DPCH de enlace descendente y retroalimenta, por medio de un dominio de TFCI inactivo del DPCCH de enlace ascendente, un resultado de decodificación al lado de NodeB.

En un ejemplo de realización, el lado del terminal que ajusta los bits de TCFI codificados puede incluir: el lado del terminal realiza una operación de reducción de los bits del TFCI originales; y/o el lado del terminal codifica los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código.

En un ejemplo de realización, antes de enviar los bits de TCFI ajustados al lado de NodeB por medio del dominio de TFCI del DPCCH de enlace ascendente, el método también puede incluir: el lado del terminal aumenta la proporción del dominio de TFCI en el DPCCH de enlace ascendente.

En un ejemplo de realización, el método también puede incluir: el lado del terminal aumenta la potencia de transmisión del dominio de TFCI del DPCCH de enlace ascendente.

De acuerdo con otro aspecto de las realizaciones de la presente invención, una realización de la presente invención también proporciona un método para retroalimentar la decodificación de detención temprana, en donde el método incluye: un lado de NodeB recibe los bits del TFCI codificados enviados por un lado del terminal, en donde los bits de TCFI codificados son bits del TFCI obtenidos después de que el lado del terminal realiza una operación de reducción de bits; el lado de NodeB realiza una operación de decodificación de los bits del TFCI recibidos, realiza, de acuerdo con un resultado de decodificación de la operación de decodificación realizada de los bits del TFCI recibidos, una operación de decodificación en un DPDCH de enlace ascendente, y retroalimenta un resultado de decodificación de la operación de decodificación realizada en el DPDCH de enlace ascendente al lado del terminal.

En un ejemplo de realización, el lado del terminal que realiza la operación de reducción de bits puede incluir: el lado del terminal realiza la operación de reducción de bits en los bits del TFCI originales, y/o el lado del terminal codifica los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código.

De acuerdo con otro aspecto de las realizaciones de la presente invención, una realización de la presente invención también proporciona un sistema para retroalimentar la decodificación de detención temprana, en donde el sistema incluye: un aparato para retroalimentar la decodificación de detención temprana aplicada a un lado del terminal y el aparato para retroalimentar la decodificación de detención temprana aplicado a un lado de NodeB.

A través de las realizaciones de la presente invención, un lado del terminal ajusta los bits del TFCI codificados y envía los bits de TFCI ajustados a un lado NodeB a través de un dominio de TFCI de un DPCCCH; y después de realizar una operación de decodificación en un DPCH de enlace descendente, retroalimenta, a través de un dominio de TFCI inactivo del DPCCCH de enlace ascendente, el resultado de decodificación al lado del NodeB, de este modo resuelve al menos uno de los problemas en la técnica relacionada de que un NodeB no puede obtener un TFCI a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana. En virtud de la solución técnica, sin añadir un nuevo canal de código, se utiliza completamente un dominio de TFCI de un DPCCCH y se ahorra la potencia de transmisión de un terminal. Mientras tanto, la cantidad de veces que el terminal y el NodeB intentan detener la decodificación de detención temprana disminuye, por lo que se ahorran recursos de decodificación.

#### Breve descripción de los dibujos

La Fig. 1 es un diagrama esquemático que muestra la exactitud de decodificación de detención temprana de enlace descendente de acuerdo con la técnica relacionada;

La Fig. 2 es un diagrama esquemático que muestra la exactitud de decodificación de detención temprana de enlace ascendente de acuerdo con la técnica relacionada;

La Fig. 3 es un cuadro de flujo de un método para retroalimentar la decodificación de detención temprana de un lado del terminal de acuerdo con una realización de la presente invención;

La Fig. 4 es un cuadro de flujo de un método para retroalimentar la decodificación de detención temprana de un lado de NodeB de acuerdo con una realización de la presente invención;

La Fig. 5 es un diagrama estructural de una nueva trama de DPCCCH de acuerdo con una realización de la presente invención;

La Fig. 6 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de 5 bits y el uso de 6 bits para un piloto una condición de canal de ruido gaussiano blanco aditivo (AWGN) de acuerdo con una realización de la presente invención;

La Fig. 7 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de 5 bits y el uso de 6 bits para un piloto en una condición de canal PA3 de acuerdo con una realización de la presente invención;

La Fig. 8 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de [32,10] y el uso de [20,7] para codificar un TFCI de acuerdo con una realización de la presente invención;

La Fig. 9 es un diagrama esquemático que muestra la exactitud de retroalimentación de un resultado de decodificación de enlace descendente mediante el uso de un dominio de TFCI inactivo de acuerdo con una realización de la presente invención;

La Fig. 10 es un diagrama de bloques estructural del aparato para retroalimentar la decodificación de detención temprana implementada en un lado del terminal de acuerdo con una realización de la presente invención;

La Fig. 11 es un diagrama de bloques estructural del aparato para retroalimentar la decodificación de detención temprana implementada a un lado de NodeB de acuerdo con una realización de la presente invención; y

La Fig. 12 es un diagrama de bloques estructural de un sistema para retroalimentar la decodificación de detención temprana de acuerdo con una realización de la presente invención.

#### Descripción detallada de las realizaciones

Para resolver el problema del pobre efecto de decodificación de detención temprana de un lado del terminal y un lado de NodeB en la técnica relacionada, las realizaciones de la presente invención proporcionan un método, aparato y sistema para retroalimentar la decodificación de detención temprana. La presente invención se describirá adicionalmente en detalles a continuación junto con los dibujos y realizaciones acompañantes. Se debe entender que las realizaciones específicas descritas en la presente solo se usan para explicar la presente invención, en lugar de limitar la presente invención.

La presente realización proporciona un método para retroalimentar la decodificación de detención temprana. El método se puede implementar en un lado del terminal. La Fig. 3 es un cuadro de flujo de un método para retroalimentar la decodificación de detención temprana de un lado del terminal de acuerdo con una realización de la presente invención. Como se muestra en la Fig. 3, el método incluye las siguientes etapas (Etapa 302 a Etapa 304).

Etapa 302: un lado del terminal ajusta los bits del TFCI codificados, y envía los bits de TCFI ajustados a un lado de NodeB a través de un dominio de TFCI de un DPCCH de enlace ascendente.

Etapa 304: después de enviar los bits de TCFI ajustados al lado de NodeB, el lado del terminal realiza una operación de decodificación en un DPCH de enlace descendente y retroalimenta, a través de un dominio de TFCI inactivo del DPCCH de enlace ascendente, el resultado de decodificación al lado de NodeB.

Mediante el método, el lado del terminal ajusta los bits de TCFI codificados, y envía, a través del dominio de TFCI del DPCCH, al lado de NodeB los bits de TCFI ajustados; y después de realizar la operación de decodificación en el DPCH de enlace descendente, retroalimenta, a través del dominio de TFCI inactivo del DPCCH de enlace ascendente, el resultado de decodificación al lado de NodeB, de este modo se resuelve al menos uno de los problemas en la técnica relacionada, el de un NodeB que no puede obtener un TFCI a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana. En virtud de esta solución técnica, sin añadir un nuevo canal de código, se utiliza completamente un dominio de TFCI de un DPCCH y se ahorra la potencia de transmisión de un terminal. Mientras tanto, la cantidad de veces que el terminal y el NodeB intentan detener la decodificación temprana disminuye, por lo que se ahorran recursos de decodificación.

Para un servicio R99, actualmente hay mucho menos de 1024 combinaciones de TFCI en servicios reales. Por lo tanto, es demasiado para especificar 10 bits para un TFCI en protocolos 3GPP, por lo que los bits del TFCI se pueden ajustar para reducir el número de bits del TFCI, de modo de completar la transmisión del TFCI antes de intentar por primera vez la decodificación de detención temprana. Sobre esta base, la presente realización proporciona un ejemplo de implementación, es decir, el lado del terminal puede ajustar los bits de TFCI de la siguiente manera: el lado del terminal realiza una operación de reducción en los bits del TFCI originales; y/o el lado del terminal codifica los bits del TFCI originales usando un método de codificación de alta tasa de código.

A través del ejemplo de realización, se reduce el número de bits originales del TFCI, y mediante el uso del método de codificación con la misma tasa de código, se reduce el número de bits del TFCI codificados. Alternativamente, el número de bits originales del TFCI no se ajusta, y el TFCI se codifica usando el método de codificación con una tasa de código relativamente alta; de esta manera, el número de bits del TFCI codificado es menor que el número de bits de un TFCI que se obtiene mediante una operación de codificación general, de este modo se reduce el número de bits de TFCI codificados. Alternativamente, se reduce el número de los bits originales del TFCI, y el TFCI se codifica usando el método de codificación con una tasa de código relativamente alta, de este modo se reduce el número de los bits codificados del TFCI.

Para permitir que el lado NodeB obtenga el TFCI antes y mejorar la exactitud de la codificación TFCI del lado NodeB y la exactitud de retroalimentación del resultado de codificación del enlace descendente por el terminal, el método también puede incluir: el lado del terminal aumenta la proporción del dominio de TFCI en el DPCCH de enlace ascendente, y el lado del terminal aumenta la potencia de transmisión del dominio de TFCI del enlace ascendente DPCCH.

En correspondencia con el método para retroalimentar la decodificación de detención temprana de un lado del terminal de acuerdo con la realización anterior, la presente realización proporciona un método para retroalimentar la decodificación de detención temprana que se puede implementar en un lado de NodeB. La Fig. 4 es un cuadro de flujo de un método para retroalimentar la decodificación de detención temprana de un lado de NodeB de acuerdo con una realización de la presente invención. Como se muestra en la Fig. 4, el método incluye las siguientes etapas (Etapa 402 a Etapa 406).

Etapa 402: un lado de NodeB recibe bits del TFCI codificados enviados por un lado del terminal, en donde los bits de TCFI codificados son bits del TFCI obtenidos después de que el lado del terminal realiza una operación de reducción de bits.

Etapa 404: el lado de NodeB realiza una operación de decodificación en los bits del TFCI recibidos.

Etapa 406: el lado de NodeB realiza, de acuerdo con un resultado de decodificación de la operación de decodificación realizada en los bits del TFCI recibidos, una operación de decodificación en un DPDCH de enlace ascendente, y retroalimentar un resultado de decodificación de la operación de decodificación realizada en el DPDCH de enlace ascendente al lado del terminal.

Mediante el método anterior, después de recibir los bits del TFCI ajustado por el lado del terminal, el lado de NodeB realiza la operación de decodificación, realiza la operación de decodificación para el DPDCH de enlace ascendente de acuerdo con el resultado de decodificación del TFCI, y finalmente retroalimenta el resultado de decodificación para el DPDCH de enlace ascendente al lado del terminal, de este modo se resuelve el problema de la técnica relacionada de que un lado

NodeB no puede obtener un TFCI a tiempo durante la decodificación de detención temprana. En virtud de la solución técnica, sin añadir un nuevo canal de código, se utiliza completamente un dominio de TFCI de un DPCCH y se ahorra la potencia de transmisión de un terminal. Mientras tanto, el lado NodeB comienza a intentar realizar la decodificación para un DPDCH de enlace ascendente solo después de que el lado del terminal finaliza la transmisión del TFCI, por lo tanto, el número de veces que el NodeB intenta la decodificación de detención temprana disminuye y se ahorran recursos de decodificación.

Para la operación de reducción de bits realizada por el lado del terminal, la presente realización proporciona un ejemplo de implementación, es decir, el lado del terminal puede realizar la operación de reducción de bits de la siguiente manera: el lado del terminal realiza la operación de reducción de bits en los bits del TFCI originales, y/o el lado del terminal codifica los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código. La operación de reducir el número de bits del TFCI por el lado del terminal se ha descrito anteriormente y no se repetirá aquí.

Mediante la reducción del número de bits del TFCI, la presente realización puede completar la transmisión del TFCI antes de intentar por primera vez la decodificación de detención temprana, y puede usar un dominio de TFCI inactivo de las varias ranuras después del DPCCH para retroalimentar el resultado de decodificación de detención temprana de enlace descendente. Un método de implementación específico se describe a continuación.

Etapa 1: dentro de un TTI, un UE reduce los bits de TFCI codificados (es decir, equivalente a reducir el número de bits de TFCI codificados), y utiliza un dominio de TFCI de un DPCCH para transmitir los bits del TFCI, de modo que la transmisión de los bits del TFCI se pueden terminar dentro de una trama.

Etapa 2: después de recibir todos los bits de TFCI codificados, un NodeB comienza a decodificar el TFCI y decodifica un DPDCH de enlace ascendente de acuerdo con un resultado de decodificación del TFCI.

Etapa 3: después de finalizar la transmisión de los bits de TFCI codificados, el UE comienza a decodificar un DPCH de enlace descendente y utiliza un dominio de TFCI inactivo en cada ranura del DPCCH después de que las ranuras transmitan los bits de TFCI dentro de este TTI para retroalimentar un resultado de decodificación de enlace descendente.

Mediante el método de implementación, no es necesario añadir un nuevo canal de código en el enlace ascendente y se ahorra la potencia de transmisión del UE. Mientras tanto, el número de veces para que el NodeB intente la decodificación de detención temprana disminuye, y el NodeB puede comenzar a intentar la decodificación después de que se decodifique el TFCI, de este modo se ahorran recursos de decodificación.

El método para retroalimentar la decodificación de detención temprana se introducirá a través de un ejemplo de realización siguiente. Dentro de un TTI, el terminal reduce el número de bits originales del TFCI y utiliza un nuevo método de codificación para reducir el número de bits de TFCI codificados. Actualmente hay un máximo de 127 combinaciones de TFCI en los servicios reales, lo que significa que un TFCI de 7 bits es suficiente. Por lo tanto, en este ejemplo de realización, la codificación de TFCI se cambia del original [32,10] a [20,7]. Un factor de dispersión SP = 256 del DPCCH permanece sin cambios. Se aumenta la proporción de un dominio de TFCI en cada ranura del DPCCH, es decir, el formato de ranura del DPCCH se cambia del tradicional [6 2 0 2] a [5 3 0 2], lo que significa que en los símbolos de 10 bits de una ranura, el piloto ocupa 5 bits, el TFCI ocupa 3 bits, la información de retroalimentación (FBI) ocupa 0 bits y el TPC ocupa 2 bits, por lo que solo necesita 7 ranuras para finalizar la transmisión de un TFCI de 20 bits.

Después de recibir todos los bits de TFCI codificados, el NodeB realiza la decodificación para el TFCI y realiza, de acuerdo con el resultado de la decodificación del TFCI, una operación de decodificación al DPDCH de enlace ascendente.

Después de finalizar la transmisión de los bits de TFCI, el terminal comienza a decodificar el DPCH de enlace descendente y utiliza un dominio de TFCI inactivo en cada ranura del DPCCH después de las ranuras para transmitir los bits de TFCI dentro del TTI actual para realimentar el resultado de decodificación de enlace descendente. El método de codificación que se muestra en la Tabla 1 se aplica para retroalimentar el resultado de la decodificación de detención temprana.

Tabla 1

ACK	[1 1 1]
NACK	[0 0 0]

El método de codificación [20,7] utilizado para el TFCI es el mismo que el método de codificación de tipo B del indicador de calidad de canal (CQI) de una sola portadora de entrada múltiple y salida múltiple (MIMO) de portadora única en el protocolo 25.212. Siempre que la entrada sea  $a = (a_0 a_1 a_2 a_3 a_4 a_5 a_6)$  y la salida es  $b = (b_0 b_1 \dots b_{19})$ , entonces

$$b_i = \left( \sum_{n=0}^1 (a_n \times M_{i,n}) + \sum_{n=2}^4 (a_n \times M_{i,n+1}) + a_5 \times M_{i,7} + a_6 \times M_{i,10} \right) \bmod 2$$

Los valores de M son como se muestran en la Tabla 2.

5

Tabla 2

i	Mi,0	Mi,1	Mi,2	Mi,3	Mi,4	Mi,5	Mi,6	Mi,7	Mi,8	Mi,9	Mi,10
0	1	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0
2	0	0	0	1	0	0	0	0	0	0	0
3	0	0	0	0	1	0	0	0	0	0	0
4	0	0	0	0	0	1	0	0	0	0	0
5	0	0	0	0	0	0	0	1	0	0	0
6	0	0	0	0	0	0	0	0	1	0	1
7	0	0	0	0	0	0	0	0	0	1	1
8	1	0	1	0	0	0	1	1	1	0	1
9	1	1	0	1	0	0	0	1	1	1	1
10	0	1	1	0	1	0	0	0	1	1	1
11	1	0	1	1	0	1	0	0	0	1	0
12	1	1	0	1	1	0	1	0	0	0	0
13	1	1	1	0	1	1	0	1	0	0	0
14	0	1	1	1	0	1	1	0	1	0	1
15	0	0	1	1	1	0	1	1	0	1	0
16	0	0	0	1	1	1	0	1	1	0	1
17	1	0	0	0	1	1	1	0	1	1	1
18	0	1	0	0	0	1	1	1	0	1	0
19	1	1	1	1	1	1	1	1	1	1	1

10

15

20

La Fig. 5 es un diagrama estructural de una nueva trama de DPCCH de acuerdo con una realización de la presente invención. Se puede ver en la Fig. 5 que, para el DPCCH, slotformat = [5 3 0 2], lo que significa que en los símbolos de 10 bits de una ranura, el piloto ocupa 5 bits, el TFCI ocupa 3 bits, el FBI ocupa 0 bits, y TPC ocupa 2 bits. Para un TTI de 20 ms, los dominios de TFCI de las primeras 7 ranuras se utilizan para transmitir los dominios TFCI y TFCI de las diversas ranuras después de que las primeras 7 ranuras se utilizan para retroalimentar un resultado de decodificación de enlace descendente. Por lo tanto, un NodeB solo necesita 7 ranuras para obtener un TFCI de enlace ascendente, y un terminal puede comenzar a retroalimentar un resultado de decodificación de enlace descendente. Es decir, un enlace ascendente y un enlace descendente pueden comenzar a intentar la decodificación de detención temprana antes de 4.67 ms respectivamente. De acuerdo con la Fig. 1 y la Fig. 2, se puede ver que, para un servicio de voz R9912.2K CS, la exactitud de la decodificación de detención temprana sin importar un enlace ascendente o un enlace descendente es casi 0 antes de 6 ms. Por lo tanto, al usar la solución de diseño de la presente invención, no solo se puede transmitir un TFCI sin añadir un nuevo canal de código y se ahorra la potencia de transmisión de un UE, sino que también, disminuye el número de veces que un NodeB y un UE pueden intentar la decodificación de detención temprana disminuye, y pueden comenzar a intentar decodificar 7 ranuras más tarde, es decir, pueden comenzar a intentar la decodificación cuando la exactitud para la decodificación de detención temprana es relativamente alta, de este modo se ahorran recursos de decodificación.

25

La Fig. 6 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de 5 bits y uso de 6 bits para un piloto en una condición de canal de AWGN de acuerdo con una realización de la presente invención. La Fig. 7 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de 5 bits y el uso de 6 bits para un piloto en una condición de canal PA3 de acuerdo con una realización de la presente invención. Se puede observar en la Fig. 6 y la

Fig. 7 que, en comparación con el caso de usar 6 bits para un piloto, no hay impacto negativo en el rendimiento de decodificación de un DPDCH al usar 5 bits para un piloto, por lo tanto, es totalmente aplicable para un DPCCH usar un slotformat de [5 3 0 2].

5 La Fig. 8 es un diagrama esquemático que muestra la diferencia de rendimiento entre el uso de [32,10] y el uso de [20,7] para codificar un TFCI de acuerdo con una realización de la presente invención. La Fig. 9 es un diagrama esquemático que muestra la exactitud de retroalimentación de un resultado de decodificación de enlace descendente mediante el uso de un dominio de TFCI inactivo de acuerdo con una realización de la presente invención. Se puede observar en la Fig. 8 y la Fig. 9 que el rendimiento de usar un método de codificación [20,7] es 0,5dB peor que el que usa un método de codificación [32,10], y la retroalimentación de un resultado de decodificación de enlace descendente cuando TFCI está codificado usando [20,7] es aproximadamente 1,2dB peor que el rendimiento de decodificación cuando TFCI está codificado usando [32,10]. Por lo tanto, para asegurar la exactitud del TFCI de nuevo diseño y la exactitud de la retroalimentación del resultado de la decodificación de enlace descendente, la potencia de transmisión de un dominio de TFCI (respuesta de reconocimiento (ACK)/dominio de respuesta de reconocimiento negativo (NACK)) de un canal DPCCH se puede aumentar mientras que la potencia de transmisión de otros dominios permanece sin cambios. Durante un proceso de implementación real, el valor de potencia que se debe aumentar se puede determinar mediante un resultado de simulación o un valor empírico de prueba.

20 En correspondencia con el método para retroalimentar la decodificación de detención temprana, que se aplica en un lado del terminal, de acuerdo con la realización anterior, la presente realización proporciona un aparato para retroalimentar la decodificación de detención temprana que se implementa en un lado terminal para obtener la realización anterior. La Fig. 10 es un diagrama de bloques estructural del aparato para retroalimentar la decodificación de detención temprana implementada a un lado del terminal de acuerdo con una realización de la presente invención. Como se muestra en la Fig. 10, el aparato incluye: un componente de ajuste 10 y un componente de retroalimentación 20. A continuación se introducirá la estructura en detalle.

El componente de ajuste 10 está configurado para ajustar los bits del TFCI codificados, y enviar los bits de TCFI ajustados a un lado de NodeB a través de un dominio de TFCI de un DPCCH de enlace ascendente.

30 El componente de retroalimentación 20 se acopla con el componente de ajuste 10 y se configura para realizar, después de que los bits de TCFI ajustados se envían al lado de NodeB, una operación de decodificación en un DPCH de enlace descendente, y retroalimentar, a través de un dominio de TFCI inactivo del DPCCH de enlace ascendente, el resultado de decodificación al lado de NodeB.

35 Mediante el aparato, el lado del terminal ajusta los bits de TCFI codificados, y envía, a través del dominio de TFCI del DPCCH, al lado de NodeB los bits de TCFI ajustados; y después de realizar la operación de decodificación en el DPCH de enlace descendente, retroalimenta, a través del dominio de TFCI inactivo del DPCCH de enlace ascendente, el resultado de decodificación al lado de NodeB, de este modo resuelve al menos uno de los problemas en la técnica relacionada de que un lado del NodeB no puede obtener un TFCI a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana. En virtud de la solución técnica, sin añadir un nuevo canal de código, se utiliza completamente un dominio de TFCI de un DPCCH y se ahorra la potencia de transmisión de un terminal. Mientras tanto, la cantidad de veces que el terminal y el NodeB intentan detener la decodificación de detención temprana disminuye, por lo que se ahorran recursos de decodificación.

45 Para la operación de ajuste realizada por el componente de ajuste 10 para los bits de TFCI, la presente realización proporciona un ejemplo de estructura para implementar la operación de ajuste. Específicamente, el componente de ajuste 10 incluye: un elemento reductor, configurado para realizar una operación de reducción en bits de TFCI originales; y/o un elemento de codificación, configurado para codificar, por el lado del terminal, los bits de TFCI originales usando un método de codificación de alta tasa de código.

50 Para permitir que el lado NodeB obtenga el TFCI antes y mejorar la exactitud de la codificación TFCI del lado NodeB y la exactitud de retroalimentación del resultado de codificación del enlace descendente por el terminal, el método puede incluir además: el lado del terminal aumenta la proporción del dominio de TFCI en el enlace ascendente DPCCH, y el lado del terminal aumenta la potencia de transmisión del dominio de TFCI del enlace ascendente DPCCH.

55 En correspondencia con el método para retroalimentar la decodificación de detención temprana, que se aplica a un lado de NodeB, de acuerdo con la realización anterior, la presente realización proporciona un aparato para retroalimentar la decodificación de detención temprana que se puede implementar en un lado de NodeB para implementar la realización anterior. La Fig. 11 es un diagrama de bloques estructural del aparato para retroalimentar la decodificación de detención temprana implementada en un lado de NodeB de acuerdo con una realización de la presente invención. Como se muestra en la Fig. 11, el aparato incluye: un componente de recepción 30, un componente de la operación de decodificación 40 y un componente de retroalimentación de decodificación 50. A continuación se introducirá la estructura en detalle.

65 El componente de recepción 30 está configurado para recibir bits del TFCI codificados enviados por un lado del terminal, en donde los bits de TCFI codificados son bits del TFCI obtenidos después de que el lado del terminal realiza una

operación de reducción de bits.

El componente de la operación de decodificación 40 se acopla con el componente de recepción de número de bits 30 y está configurado para realizar una operación de decodificación en los bits del TFCl recibidos.

El componente de retroalimentación de decodificación 50 se acopla con el componente de la operación de decodificación 40 y está configurado para realizar, de acuerdo con un resultado de decodificación del TFCl operación de decodificación, una operación de decodificación en un DPDCH de enlace ascendente, y retroalimentar un resultado de decodificación del DPDCH de enlace ascendente operación de decodificación al lado del terminal.

Mediante el aparato anterior, después de recibir los bits del TFCl ajustados por el lado del terminal, el lado de NodeB realiza una serie de operaciones de decodificación, y finalmente retroalimenta el resultado de decodificación del DPDCH de enlace ascendente al lado del terminal, de este modo resuelve al menos uno de los problemas en la técnica relacionada de que un lado del NodeB no puede obtener un TFCl a tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente a tiempo durante la decodificación de detención temprana. En virtud de la solución técnica, sin añadir un nuevo canal de código, se utiliza completamente un dominio de TFCl de un DPCCCH y se ahorra la potencia de transmisión de un terminal. Mientras tanto, el lado NodeB puede comenzar a intentar realizar la decodificación para un DPDCH de enlace ascendente solo después de que el lado del terminal finalice la transmisión del TFCl, por lo tanto, el número de veces que el NodeB intenta la decodificación de detención temprana disminuye y se ahorran recursos de decodificación.

En correspondencia con el aparato para retroalimentar la decodificación de detención temprana, que se aplica a un lado del terminal, y el aparato para retroalimentar la decodificación de detención temprana, que se aplica a un lado de NodeB, de acuerdo con las realizaciones anteriores, la presente realización proporciona un sistema para retroalimentar la decodificación de detención temprana. De acuerdo con el diagrama de bloque estructural de un sistema para retroalimentar la decodificación de detención temprana, como se muestra en la Fig. 12, el sistema incluye el aparato para retroalimentar la decodificación de detención temprana, que se aplica a un lado del terminal, y el aparato para retroalimentar la decodificación de detención temprana, que se aplica a un lado de NodeB, de acuerdo con las realizaciones anteriores.

En la técnica relacionada, un método de decodificación general incluye: un TFCl codificado de un terminal incluye 30 bits, distribuidos en 15 ranuras de una trama de DPCCCH (10 ms) con cada ranura que incluye 2 bits; un NodeB realiza la decodificación para un DPDCH de enlace ascendente a un TTI de 20 ms de acuerdo con un resultado de decodificación del TFCl y no necesita retroalimentar el resultado de decodificación. El NodeB puede recibir absolutamente el TFCl entero del terminal en 20 ms. El terminal realiza la decodificación para un DPCH de enlace descendente a un TTI de 20 ms y no necesita retroalimentar un resultado de decodificación.

Un proceso básico de implementación de la decodificación de detención temprana es el siguiente: una estación base realiza la decodificación para un DPDCH de enlace ascendente más temprano, por ejemplo, después de 7 ranuras, y retroalimenta un resultado de decodificación. Al adoptar este método, apenas se puede obtener un TFCl de acuerdo con un método de retroalimentación común de la técnica relacionada, y un terminal también necesita realizar la decodificación para un DPCH de enlace descendente antes y retroalimentar un resultado de decodificación.

En una realización de la presente invención, un terminal reduce el TFCl codificado, a 21 bits, por ejemplo, y aumenta la proporción de un dominio de TFCl, de los 2 bits originales de cada ranura a 3 bits, por ejemplo, un NodeB solo necesita 7 ranuras para obtener el TFCl. Al adoptar este método, el NodeB puede realizar la decodificación para un DPDCH de enlace ascendente y retroalimentar un resultado de decodificación. El terminal puede realizar la decodificación para un DPCH de enlace descendente en cualquier momento (desde la primera o segunda ranura). Sin embargo, debido a que el terminal necesita retroalimentar el resultado de la decodificación y se puede utilizar un dominio de TFCl inactivo de un DPCCCH para la retroalimentación, la decodificación se puede realizar antes solo después de que finalice la transmisión del TFCl reducido, por ejemplo, en la octava ranura.

Se puede observar en la descripción anterior que, las realizaciones de la presente invención pueden usar completamente un dominio de TFCl de un DPCCCH sin aumentar la complejidad del hardware y software, ahorrar la potencia de transmisión de un UE sin añadir un nuevo canal de código, y puede disminuir el número de veces que un terminal y un NodeB intentan la decodificación de detención temprana, de este modo se ahorran recursos de decodificación.

Aunque los ejemplos de realización de la presente invención se han descrito con fines ilustrativos, los expertos en la técnica se darán cuenta de que son posibles diversas modificaciones, adiciones y sustituciones. Por lo tanto, el alcance de la presente invención no estará limitado por las realizaciones anteriores.

#### Aplicabilidad industrial

La solución técnica de las realizaciones de la presente invención se aplica al campo de la comunicación móvil para resolver al menos uno de los problemas en la técnica relacionada de que un lado NodeB no puede obtener un TFCl a

tiempo y un lado del terminal no puede retroalimentar un resultado de decodificación de enlace descendente en el tiempo durante la decodificación de detención temprana. En virtud de la solución técnica proporcionada en las realizaciones de la presente invención, sin añadir un nuevo canal de código, se usa completamente un dominio de TFCI de un DPCCH, y se ahorra la potencia de transmisión de un terminal. Mientras tanto, se disminuye la cantidad de veces que el terminal y el NodeB intentan la decodificación de detención temprana, de este modo se ahorran recursos de decodificación.

REIVINDICACIONES

1. Un método para retroalimentar un resultado de decodificación de la decodificación de detención temprana, **caracterizado porque** comprende:
- 5 en un intervalo de tiempo de transmisión, TTI, ajustar (S302), mediante un lado del terminal, el indicador de combinación de formato de transporte codificado, TFCI, bits, y enviar, por un lado del terminal, los bits del TFCI ajustados a un lado del Nodo B, NodeB, por medio de un dominio de TFCI de un canal físico de control dedicado de enlace ascendente, DPCCH, en donde la operación del lado del terminal que ajusta los bits del TFCI codificados proporciona la reducción del número de bits del TFCI codificados de modo que el número de bits del TFCI codificados sea menor que el número de bits de un TFCI que se obtiene mediante una operación de codificación [32,10] con 10 bits de TFCI originales y 32 bits de TFCI codificados;
- 10 en el TTI, enviar por el lado del terminal, datos en un canal físico dedicado de enlace ascendente, DPCH, al lado del NodeB, los datos que se codifican de acuerdo con los bits del TFCI;
- 15 en el TTI, después de enviar los bits del TFCI ajustados al lado del NodeB, decodificar, por el lado del terminal, los datos transmitidos en un canal físico dedicado de enlace descendente, DPCH, por el lado del NodeB, y en caso de decodificación exitosa, realimentar (S304), por el lado del terminal, a través de un dominio de TFCI inactivo del enlace ascendente DPCCH, un resultado de decodificación de los datos transmitidos en el enlace descendente DPCH al lado del NodeB,
- 20 en donde el resultado de decodificación se usa para indicar el lado del NodeB para detener la transmisión de datos en el DPCH de enlace descendente en el TTI, y en donde el dominio de TFCI inactivo del DPCCH de enlace ascendente es la parte restante del dominio de TFCI que se vuelve inactivo mediante la reducción de los bits del TFCI codificados.
- 25 2. El método de acuerdo con la reivindicación 1, **caracterizado porque** el ajuste, por el lado del terminal, los bits de TFCI codificados comprende:
- realizar, por el lado del terminal, una operación de reducción sobre los bits del TFCI originales y/o
- 30 codificar, por el lado del terminal, los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código.
3. El método de acuerdo con la reivindicación 1, **caracterizado porque** antes de enviar, por el lado del terminal, los bits de TFCI ajustados al lado de NodeB por medio del dominio de TFCI del DPCCH de enlace ascendente, el método además comprende:
- 35 aumentar, por el lado del terminal, la proporción del dominio de TFCI en el DPCCH de enlace ascendente.
4. El método de acuerdo con la reivindicación 1, **caracterizado porque** además comprende:
- 40 aumentar, por el lado del terminal, la potencia de transmisión del dominio de TFCI del DPCCH de enlace ascendente.
5. El método de acuerdo con la reivindicación 1, que además comprende las etapas de:
- 45 en el TTI, recibir (S402), el lado de NodeB, los bits de TFCI ajustados enviados por el lado del terminal; en el TTI, realizar (S404), por el lado de NodeB, una operación de decodificación en los bits del TFCI recibidos, realizar (S406), por el lado de NodeB, de acuerdo con un resultado de decodificación de la operación de decodificación realizada en los bits del TFCI recibidos, un operación de decodificación en los datos transmitidos en un canal físico de datos dedicados de enlace ascendente, DPDCH, por el lado del terminal y retroalimentar, por el lado de NodeB, un resultado de decodificación de la operación de decodificación realizado en el DPDCH de enlace ascendente al lado del terminal,
- 50 en donde el resultado de decodificación se usa para indicar el lado del terminal para detener la transmisión de datos en el DPDCH de enlace ascendente en el TTI.
6. El método de acuerdo con la reivindicación 5, **caracterizado porque** antes de recibir (S402), por el lado de NodeB, los bits de TFCI ajustados enviados por el lado del terminal, el método además comprende:
- 55 realizar, por el lado del terminal, la operación de reducción de bits en los bits del TFCI originales, y/o codificar, por el lado del terminal, los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código.
7. Un sistema para retroalimentar un resultado de decodificación de decodificación de detención temprana, **caracterizado porque** comprende un primer aparato en un lado del terminal para retroalimentar un resultado de decodificación de decodificación de detención temprana, en donde el primer aparato comprende:
- 60 un componente de ajuste (10), configurado para ajustar en un Intervalo de tiempo de transmisión, TTI, el indicador de combinación de formato de transporte codificado, TFCI, bits, y enviar los bits del TFCI ajustados a un lado del Nodo B, NodeB, por medio de un dominio de TFCI de un canal físico de control dedicado de enlace ascendente, DPCCH, en donde
- 65

la operación de ajuste de los bits del TFCI codificados por el componente de ajuste (10) proporciona la reducción del número de bits del TFCI codificados de modo que el número de bits del TFCI codificados sea menor que el número de bits de un TFCI que se obtiene mediante una operación de codificación [32,10] con 10 bits de TFCI originales y 32 bits de TFCI codificados;

5 en donde el lado del terminal también está adaptado para enviar, en el TTI, datos en un canal físico de control dedicado de enlace ascendente, DPCH, al lado de NodeB, los datos se codifican de acuerdo con los bits del TFCI;  
 un componente de retroalimentación (20) configurado para decodificar, en el TTI, después que los bits de TCFI ajustados se envían al lado de NodeB, los datos transmitidos en un canal físico de control dedicado de enlace descendente, DPCH, por el lado de NodeB y, en el caso de decodificación exitosa, retroalimentar, por medio de un dominio de TFCI inactivo del  
 10 DPCCH de enlace ascendente, un resultado de decodificación de los datos transmitidos en el DPCH de enlace descendente al lado de NodeB,  
 en donde el resultado de decodificación se usa para indicar el lado de NodeB para detener la transmisión de datos en el DPCH de enlace descendente en el TTI,  
 y en donde el dominio de TFCI inactivo del DPCCH de enlace ascendente es la parte restante del dominio de TFCI que se  
 15 vuelve inactivo mediante la reducción de los bits de TCFI codificados.

8. El sistema de acuerdo con la reivindicación 7, **caracterizado porque** el componente de ajuste (10) comprende:

20 un elemento reductor, configurado para realizar una operación de reducción en los bits del TFCI originales; y/o  
 un elemento de codificación, configurado para codificar, por el lado del terminal, los bits del TFCI originales mediante el uso de un método de codificación de alta tasa de código.

9. El sistema de acuerdo con la reivindicación 7 u 8, que además comprende un segundo aparato en el lado del NodeB para retroalimentar un resultado de decodificación de detención temprana, en donde el segundo aparato  
 25 comprende:

un componente de recepción (30), configurado para recibir, en el TTI, los bits de TCFI ajustados enviados por el lado del terminal, en donde los bits de TCFI ajustados son bits del TFCI obtenidos después de que el número de bits del TFCI codificados se reduce de modo que el número de los bits de TCFI codificados es menor que el número de bits de un TFCI  
 30 que se obtiene por una operación de codificación general;  
 un componente de la operación de decodificación (40), configurado para realizar, en el TTI, una operación de decodificación en los bits del TFCI recibidos;  
 un componente de retroalimentación de decodificación (50), configurado para realizar, en el TTI, de acuerdo con un  
 35 resultado de decodificación de la operación de decodificación realizada en los bits del TFCI recibidos, una operación de decodificación de los datos transmitidos en un canal físico de datos dedicados de enlace ascendente, DPDCH, y retroalimentar un resultado de decodificación de la operación de decodificación realizada en el DPDCH de enlace ascendente al lado del terminal,  
 en donde el resultado de decodificación se usa ahora indicar al lado del terminal la detención de la transmisión de datos en  
 40 el DPDCH de enlace ascendente en el TTI.

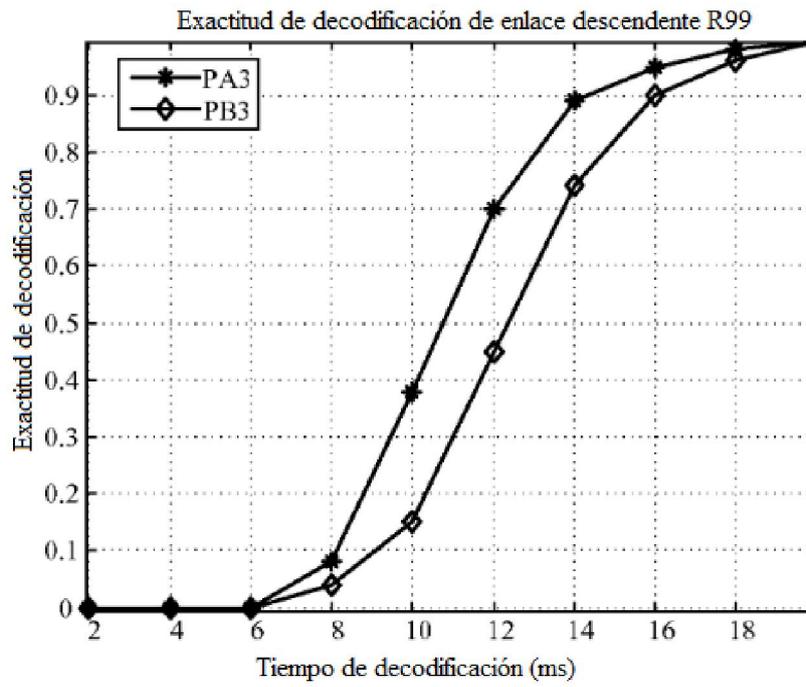


Fig. 1

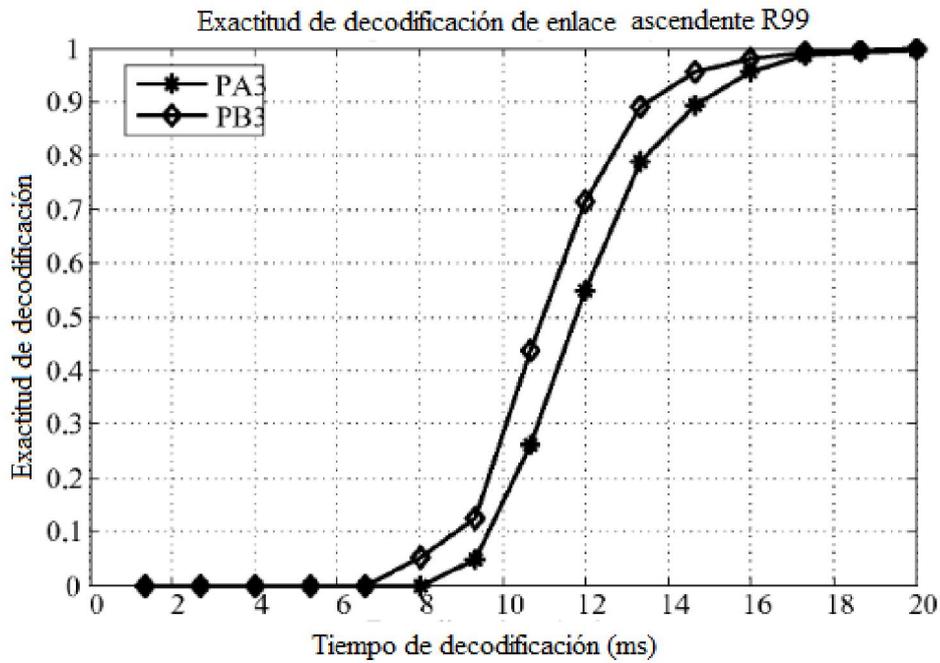
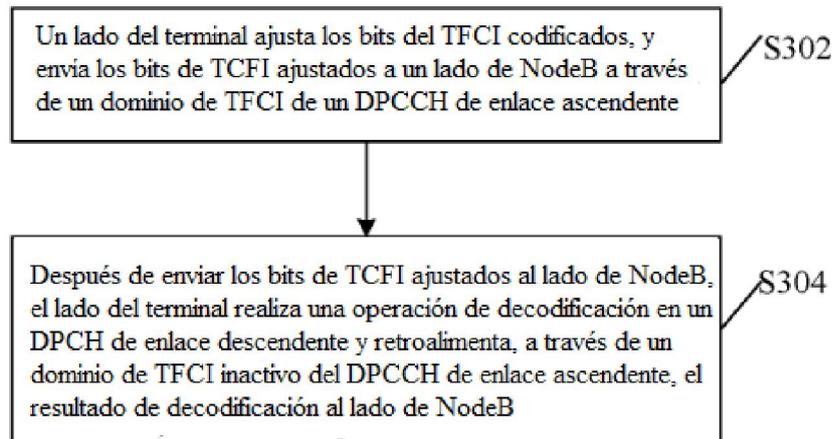
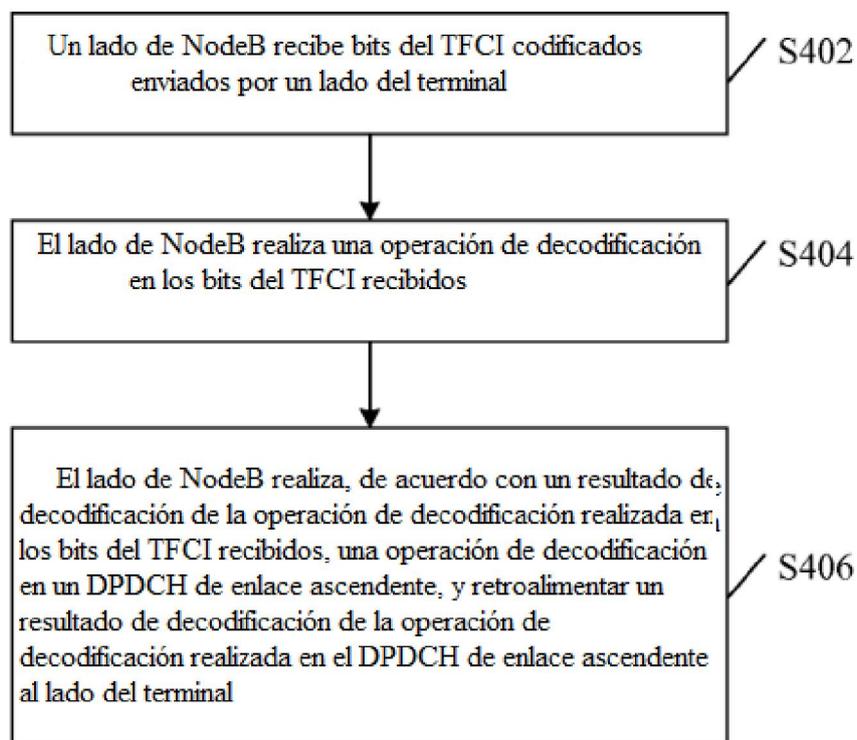


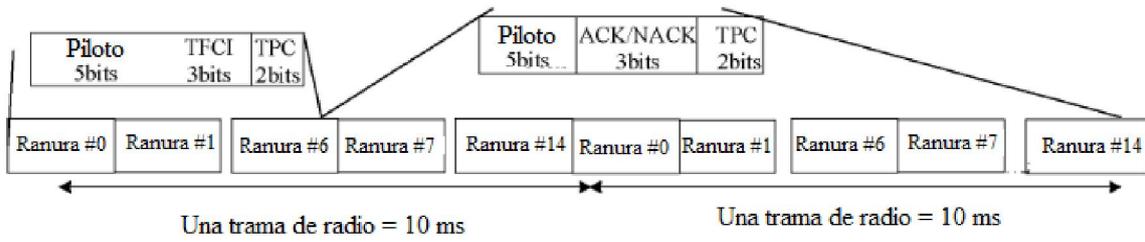
Fig. 2



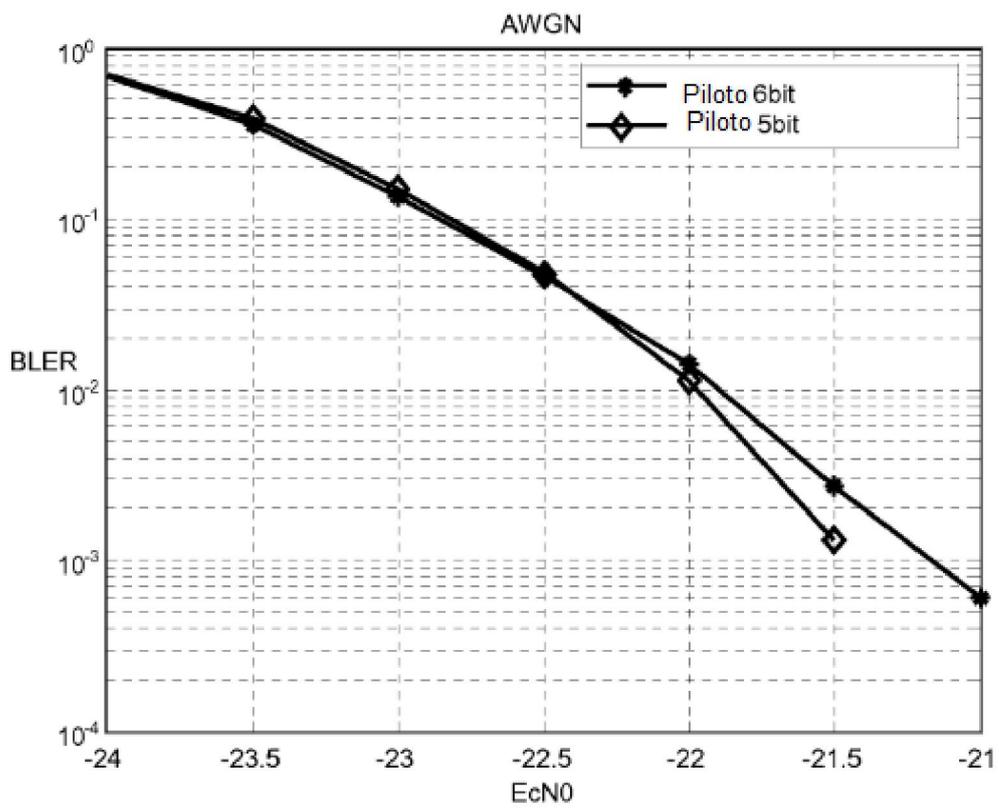
**Fig. 3**



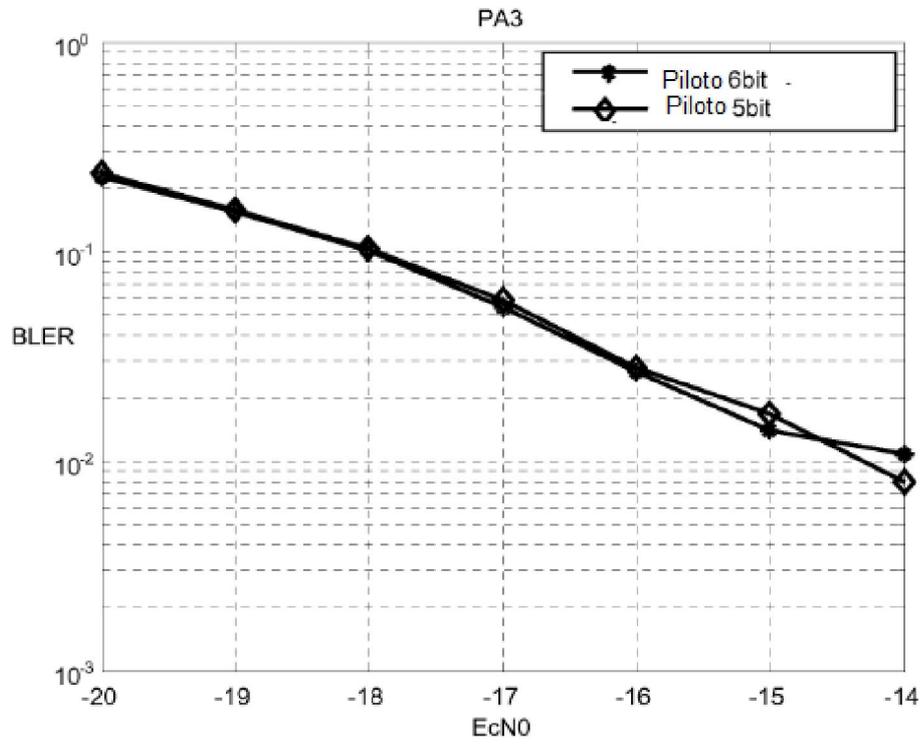
**Fig. 4**



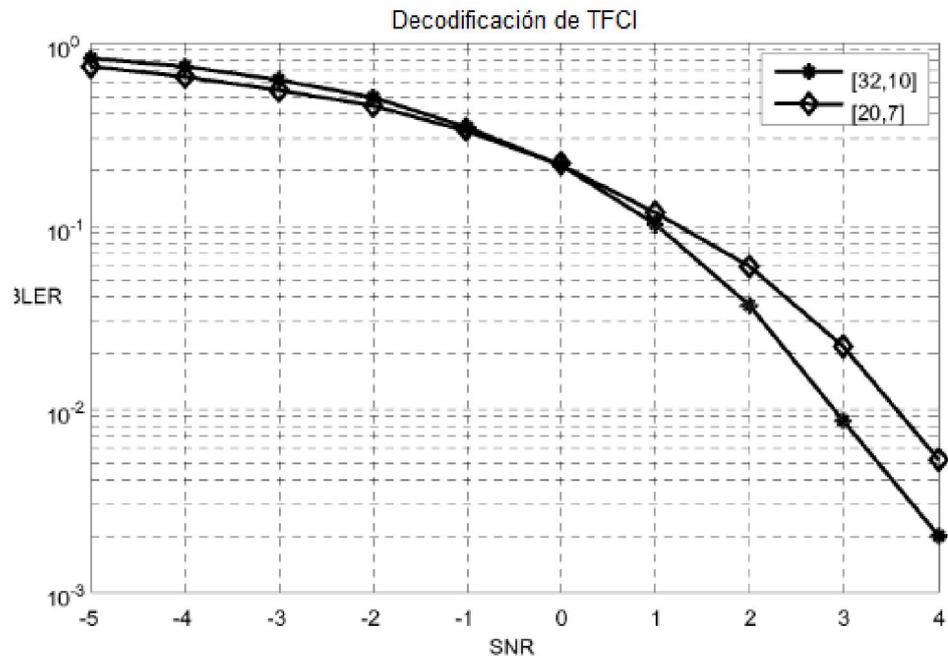
**Fig. 5**



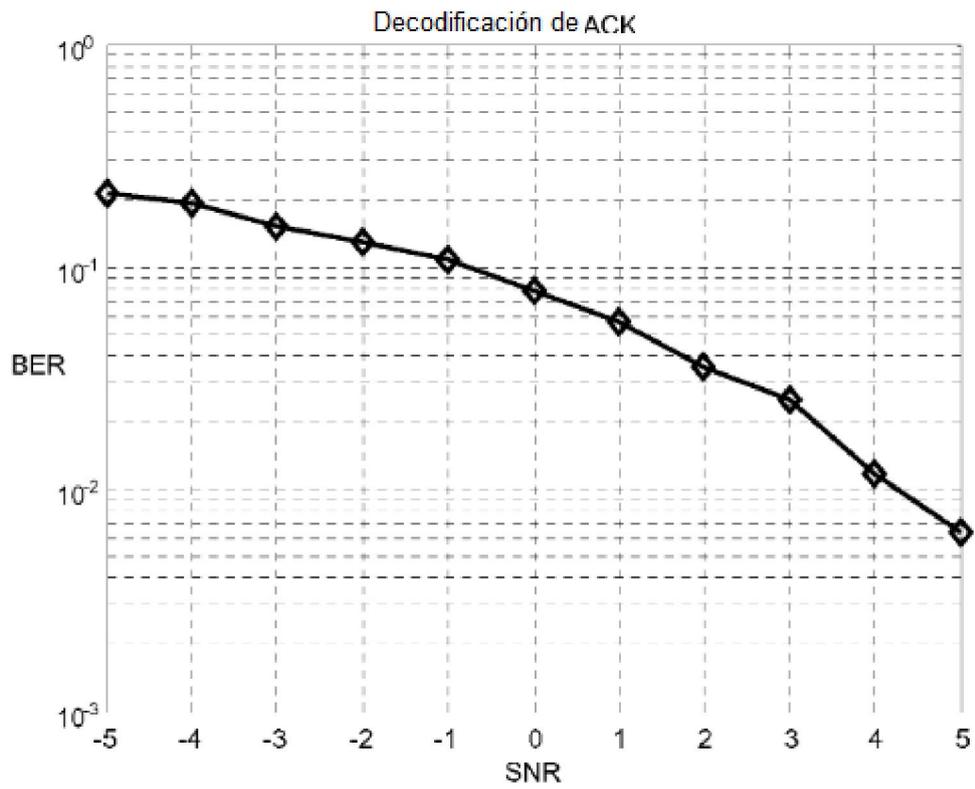
**Fig. 6**



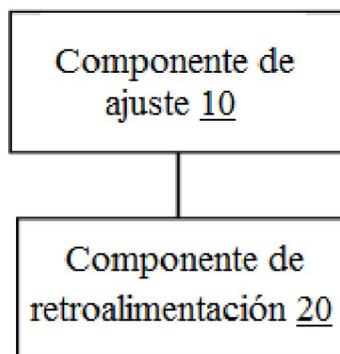
**Fig. 7**



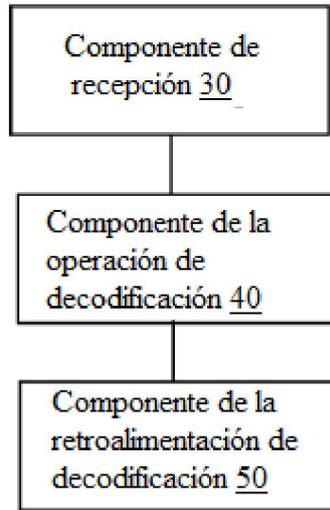
**Fig. 8**



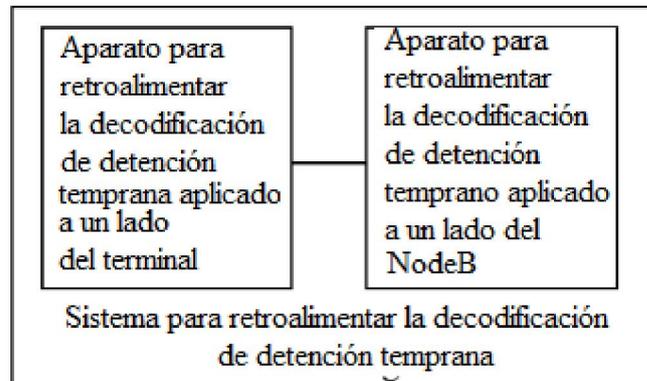
**Fig. 9**



**Fig. 10**



**Fig. 11**



**Fig. 12**