(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 760 173**

(21) Número de solicitud: 201831096

(51) Int. CI.:

G06F 13/12 (2006.01)

(12) SOLICITUD DE PATENTE A1

(22) Fecha de presentación:

13.11.2018

(43) Fecha de publicación de la solicitud:

13.05.2020

(71) Solicitantes:

TECNOFINGERS, S.L. (100.0%)
C/ Corretger, 67; Parque Empresarial Táctica
46980 Paterna (Valencia) ES

(72) Inventor/es:

PELÁEZ CATALÁ, Pedro David

(74) Agente/Representante:

MOYA ALISES, Hipólito

(54) Título: **SISTEMA MODULAR DE HARDWARE MULTI-CIRCUITO INTEGRADO DE INTERACCIÓN/COMUNICACIÓN ENTRE DISPOSITIVOS**

(57) Resumen:

Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos.

El sistema de la invención funciona como una capa de abstracción de hardware distribuida, que se sitúa entre las capas del dispositivo y sus conexiones, abstrayendo la complejidad y heterogeneidad de los sistemas y sus comunicaciones subyacentes. Para ello, consiste en una serie de conectores o sockets que definen dicha capa intermedia de hardware (1), en la que son acoplables y desacoplables de forma sencilla y sin problemas de compatibilidad todo tipo de componentes electrónicos, tales como memorias volátiles (2), procesadores (3), diferentes componentes (4), microcontroladores (5), impresoras (6), encapsulados (7), así como componentes (8) de diferentes fabricantes, capa intermedia de hardware (1) que se conecta al sistema principal, incorporando dicha capa intermedia de hardware (1) una electrónica de control y homogeneización de los diferentes estándares de control de los distintos dispositivos y fabricantes, en un estándar propio de comunicación/interacción con el sistema principal.

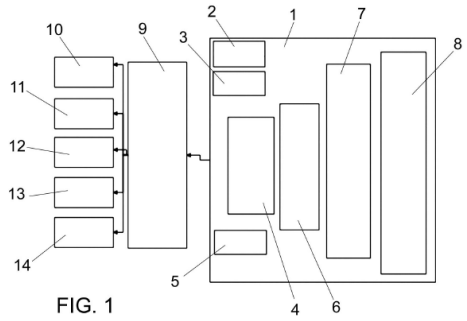

FIG. 1

ES 2 760 173 A1

D E S C R I P C I Ó N

SISTEMA MODULAR DE HARDWARE MULTI-CIRCUITO INTEGRADO DE INTERACCIÓN/COMUNICACIÓN ENTRE DISPOSITIVOS

OBJETO DE LA INVENCIÓN

La presente invención se refiere a un sistema modular de hardware de interacción/comunicación entre dispositivos, y más concretamente a un sistema que permite interactuar o comunicarse con diferente dispositivos de hardware o circuitos integrados simplificando el trabajo de los diseñadores en la compleja tarea de generar conexiones y sincronizaciones que son necesarias en los sistemas donde hay integrados diferentes Chips, circuitos integrados, sensores, etc.

El objeto de la invención es por tanto proporcionar una solución que mejore la calidad del servicio, seguridad y flexibilidad de los sistemas electrónicos.

ANTECEDENTES DE LA INVENCIÓN

A la hora de desarrollar sistemas electrónicos en base a subsistemas o componentes electrónicos existentes en el mercado, los diseñadores se encuentran con la difícil tarea de generar conexiones y sincronizaciones entre los distintos sub-sistemas, sobretodo si son de diferentes fabricantes, presentando cada uno diferentes lógicas internas.

Consecuentemente, en los desarrollos actuales, el diseñador del dispositivo electrónico de que se trate se ve obligado a utilizar en sus circuitos una cantidad de sistemas de gestión independientes que ocupan espacios e incrementan los costes, por otro lado, se ven obligados en una fase muy temprana, en el diseño a seleccionar esa serie de componentes, y eso les vincula de forma tácita a ese componente, no permitiendo cambio alguno sin incurrir de nuevo en rediseñar la propia electrónica y además hace que la curva de aprendizaje a la hora de diseñar empiece de cero con cada diseño, dejando el hardware en mano de un estudio metódico de funcionamiento basado siempre en umbrales de seguridad

que no permiten una adaptación correcta de los integrados en los aplicativos y la modificación en caso de error.

DESCRIPCIÓN DE LA INVENCIÓN

El sistema modular de hardware de interacción entre dispositivos que se preconiza resuelve de forma plenamente satisfactoria la problemática anteriormente expuesta, mejorando la calidad del servicio, seguridad y flexibilidad de los sistemas electrónicos.

Para ello, el sistema de la invención funciona como una capa de abstracción de hardware distribuida, que se sitúa entre las capas del dispositivo y sus conexiones, abstrayendo la complejidad y heterogeneidad de los sistemas y sus comunicaciones subyacentes.

Esta capa intermedia de hardware dispuesta entre el los circuitos integrados, chips, sensores etc... y el sistema que alberga estos soluciona mediante una interconexión física y siguiendo un estricto sistema de interconexión basado en sockets que los productos puedan ser construidos y deconstruidos o modificados en función de las características necesarias o de los requerimientos del momento.

De acuerdo con otra de las prestaciones de la invención, dicha capa intermedia de hardware permite ofrecer una reparabilidad de sus piezas de forma independiente, pues la modularidad que el sistema aporta permite poder eliminar una parte dañada sin tener que recurrir a reparaciones o el desecho del producto, sustituyendo únicamente la parte afectada.

El sistema no solo permite la inter-operabilidad entre distintos fabricantes de semiconductores, sino también entre distintos tipos del mismo fabricante, permitiendo que el usuario en función del mercado o de la necesidad pueda seleccionar un componente u otro.

Esto también permite que los problemas generales de los semiconductores, como son la locación, (falta de suministro o escasez de este componente en circulación en el mercado por distintos motivos) de producto y la vinculación a un producto concreto de un fabricante deje de ser coercitiva para ser selectiva por el usuario en el momento que lo necesite. Permitiendo crear stock y utilizarlo en su propio beneficio.

Para ello, el sistema de la invención se basa en diferentes conectores o “sockets” algunos compatibles directamente entre ellos que permiten que combinándolos permitan crear diferentes productos con un solo diseño. Además el usuario puede integrar el socket en sus propios diseños ya funcionales o crearlos de nuevo de forma sencilla.

El sistema aporta igualmente flexibilidad en lo que respecta al software, pues permite la creación de soluciones modulares de software basadas en aplicativos por bloques.

Mediante la integración del sistema de la invención en el hardware desarrollado o el producto se obtiene de manera rápida un “hardware intermedio” que permite el cambio y modificación sin necesidad de ligar el producto a un modelo concreto de integrado o de fabricante.

De forma más concreta, en el sistema de la invención participan tres tipos de sockets, los cuales se subdividen en varios tipos según su capacidad.

El primero de ellos es el socket maestro, definiéndose un socket maestro de microcontroladores, que permite la creación de dispositivos extremadamente sencillos, basados en microcontroladores o PICS, definiéndose un socket maestro intermedio, compatible con el anterior, permitiendo al usuario de éste migrar a un integrado más o menos potente sin variar su diseño.

Por último, se define un socket maestro complejo, que alberga microprocesadores más potentes o con mas prestaciones, manteniendo las compatibilidades con el resto de sockets maestro.

Así pues, el paso de un socket a otro únicamente limita el número de conexiones pero al albergarse en un producto contemplado o concebido diferente cuando migramos entre los sockets hay funcionalidades extras que se ven afectadas. En muchos casos la selección del socket marca la funcionalidad en sí misma.

El segundo tipo de socket que participa en el sistema de la invención es el socket esclavo. Físicamente es un socket maestro básico que alberga las mismas posibilidades incluso en

algunos casos existen sockets maestros básicos que pueden funcionar como esclavo. Los esclavo tienen funcionalidades muy específicas y la mayoría de veces necesitan un microprocesador o microcontrolador para ser gestionados.

En estos sockets se suelen encontrar integrados del tipo sensores, transceptores, etc.. que necesitan ser gestionados.

Por último el tercer tipo de los sockets que participa en el sistema es el socket núcleo, definiéndose tres tipos de sockets núcleo.

El socket núcleo mayor es el socket más potente, que alberga desde unidades de proceso grafico (GPU), a unidades de proceso (CPU).

Este socket se utiliza para soluciones de altas prestaciones que necesitan mucha velocidad de ancho de banda en las comunicaciones.

No es compatible con ningún otro socket.

El socket núcleo intermedio está diseñado para soluciones de mucha potencia, con GPU y procesador integrado.

Por último se ha previsto la participación de un socket núcleo menor, orientado más a dispositivos móviles de bajo consumo, conservando siempre una compatibilidad entre los anteriores sockets descritos.

A partir de esta estructuración, y combinando este tipo de sockets, es posible crear una capa intermedia de hardware o capa de abstracción de hardware distribuida, que se sitúa entre las capas del dispositivo y sus conexiones, abstrayendo la complejidad y heterogeneidad de los sistemas y sus comunicaciones subyacentes, permitiendo obtener así productos que puedan ser construidos y deconstruidos o modificados en función de las características necesarias o de los requerimientos del momento.

DESCRIPCIÓN DE LOS DIBUJOS

Para complementar la descripción que seguidamente se va a realizar y con objeto de ayudar a una mejor comprensión de las características del invento, de acuerdo con un ejemplo preferente de realización práctica del mismo, se acompaña como parte integrante de dicha descripción, un plano en donde con carácter ilustrativo y no limitativo, se ha representado lo siguiente:

La figura 1.- Muestra un diagrama de bloques esquemático de un sistema modular de hardware de interacción entre dispositivos realizado de acuerdo con el objeto de la presente invención.

Las figuras 2a, 2b y 2c.- Muestran sendas representaciones esquemáticas de tres ejemplos de cómo podrían materializarse los módulos maestro.

Las figuras 3a, 3b y 3c.- Muestran sendas representaciones esquemáticas de tres ejemplos de cómo podrían materializarse los módulos núcleo.

REALIZACIÓN PREFERENTE DE LA INVENCIÓN

A la vista de la figura reseñada, puede observarse como el sistema que la invención propone se materializa en una serie de conectores o sockets que definen una capa intermedia de hardware (1), en la que son acoplables y desacoplables de forma sencilla y sin problemas de compatibilidad todo tipo de componentes electrónicos, tales como memorias volátiles (2), procesadores (3), diferentes componentes (4), microcontroladores (5), impresoras (6), encapsulados (7), así como componentes (8) de diferentes fabricantes.

Para ello, este tipo de dispositivos no se conectan de forma directa al sistema principal de que se trate, sino que, como se acaba de decir esta conexión se lleva a cabo a partir de una serie de conectores o sockets específicos, entre los que se definen tres tipos, sockets maestro, sockets esclavo y sockets núcleo.

Estos dispositivos no se trata de simples conectores, sino que incorporarán una electrónica de control que homogeneiza los diferentes estándares de control de los distintos dispositivos y fabricantes, en un estándar propio permitiendo migrar o sustituir integrados sin tener que variar el diseño, permitiendo gestionar comunicaciones (9) de muy diferentes tipos, ya sea por medio de buses, I2C, UART, SDIO, SPI, etc, con sensores (10), transceptores (11), circuitos integrados (12), chips (13), memorias (14), etc, estando estos elementos igualmente asociados a los correspondientes sockets.

Los sockets maestro, se dividen a su vez en básicos, intermedios y complejos para la creación de dispositivos sencillos, migración de integrados, y otras prestaciones adicionales.

Este tipo de dispositivos siempre tendrán un microcontrolador integrado en el, en algunos casos puede llevar alimentaciones y memorias, pero no es obligatorio.

Vendrá dispuesto siguiendo el estándar del socket seleccionado, haciendo que sean compatibles y utilizables en todas las PCB que disponen de esos socket o alguno compatible dentro de la misma familia.

Por su parte, los sockets esclavo tienen funcionalidades muy específicas y la mayoría de veces necesitan un microprocesador o microcontrolador para ser gestionados.

De forma más concreta, estos módulos están compuestos por todo tipo de circuitos integrados, módulos de terceros o chips discretos, por norma general no serán microcontroladores pero podrían llevar uno al uso para algo específico, sensores, comunicaciones, interpretes, etc.. además vendrán siempre dispuestos con el mismo pinour y en algunos casos pueden disponer de alimentación.

Estos serán compatibles con todos los socket maestro básicos.

En cuanto a los sockets núcleo, se definen tres tipos de sockets núcleo, un socket núcleo mayor, que alberga desde unidades de proceso grafico (GPU), a unidades de proceso (CPU), un socket núcleo intermedio, diseñado para soluciones de mucha potencia, con GPU

y procesador integrado y un socket núcleo menor, orientado más a dispositivos móviles de bajo consumo, siendo estos elementos compatibles entre sí.

Estos sockets núcleo se compone de un microprocesador, una memoria RAM modular o no y una fuente de alimentación en forma de PMIC programable que permite la alimentación de los componentes que están en el propio núcleo y de los que están en el exterior ya sea en la PCB o en los módulos.

Esta alimentación permite una total compatibilidad entre todas las partes del sistema.

Para ello, se disponen una serie de conectores en la parte inferior que permiten un conexionado con todos los dispositvos que tengan el socket y su compatibilidad entre ellos.

Las alimentaciones quedan englobadas dentro del propio socket núcleo y permiten ser configuradas con cualquier tipo de microprocesador, FPGA u otro sistema computerizado.

R E I V I N D I C A C I O N E S

1ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, caracterizado porque consiste en una serie de conectores o sockets que definen una capa intermedia de hardware (1), en la que son acoplables y desacoplables de forma sencilla y sin problemas de compatibilidad todo tipo de componentes electrónicos, tales como memorias volátiles (2), procesadores (3), diferentes componentes (4), microcontroladores (5), impresoras (6), encapsulados (7), así como componentes (8) de diferentes fabricantes, capa intermedia de hardware (1) que se conecta al sistema principal, incorporando dicha capa intermedia de hardware (1) una electrónica de control y homogeneización de los diferentes estándares de control de los distintos dispositivos y fabricantes, en un estándar propio de comunicación/interacción con el sistema principal, habiéndose previsto que entre los sockets que definen la capa intermedia de hardware (1) se definan tres tipos: sockets maestro, sockets esclavo y sockets núcleo.

2ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 1ª, caracterizado porque los sockets maestro se subdividen a su vez en tres tipos: básico, intermedio y complejo.

3ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 2ª, caracterizado porque el socket maestro básico incluye medios para la creación de dispositivos sencillos.

4ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 2ª, caracterizado porque el socket maestro intermedio, incluye medios para la migración de integrados más potentes.

5ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 2ª, caracterizado porque el socket maestro complejo incluye micros de alta potencia, memorias y fuente propia de alimentación.

6ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 1ª, caracterizado porque los sockets esclavo son

gestionados por un microprocesador o microcontrolador, incluyendo medios para el conexionado de sensores, transceptores e integrados que deban ser gestionados.

7ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 1ª, caracterizado porque los sockets núcleo se subdividen a su vez en tres tipos: mayor, intermedio y menor.

8ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 7ª, caracterizado porque el socket núcleo mayor alberga desde unidades de proceso grafico (GPU), a unidades de proceso (CPU).

9ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 7ª, caracterizado porque el socket núcleo intermedio incluye una GPU y procesador integrado.

10ª.- Sistema modular de hardware multi-circuito integrado de interacción/comunicación entre dispositivos, según reivindicación 7ª, caracterizado porque el socket núcleo menor, incluye medios de gestión dispositivos móviles de bajo consumo.

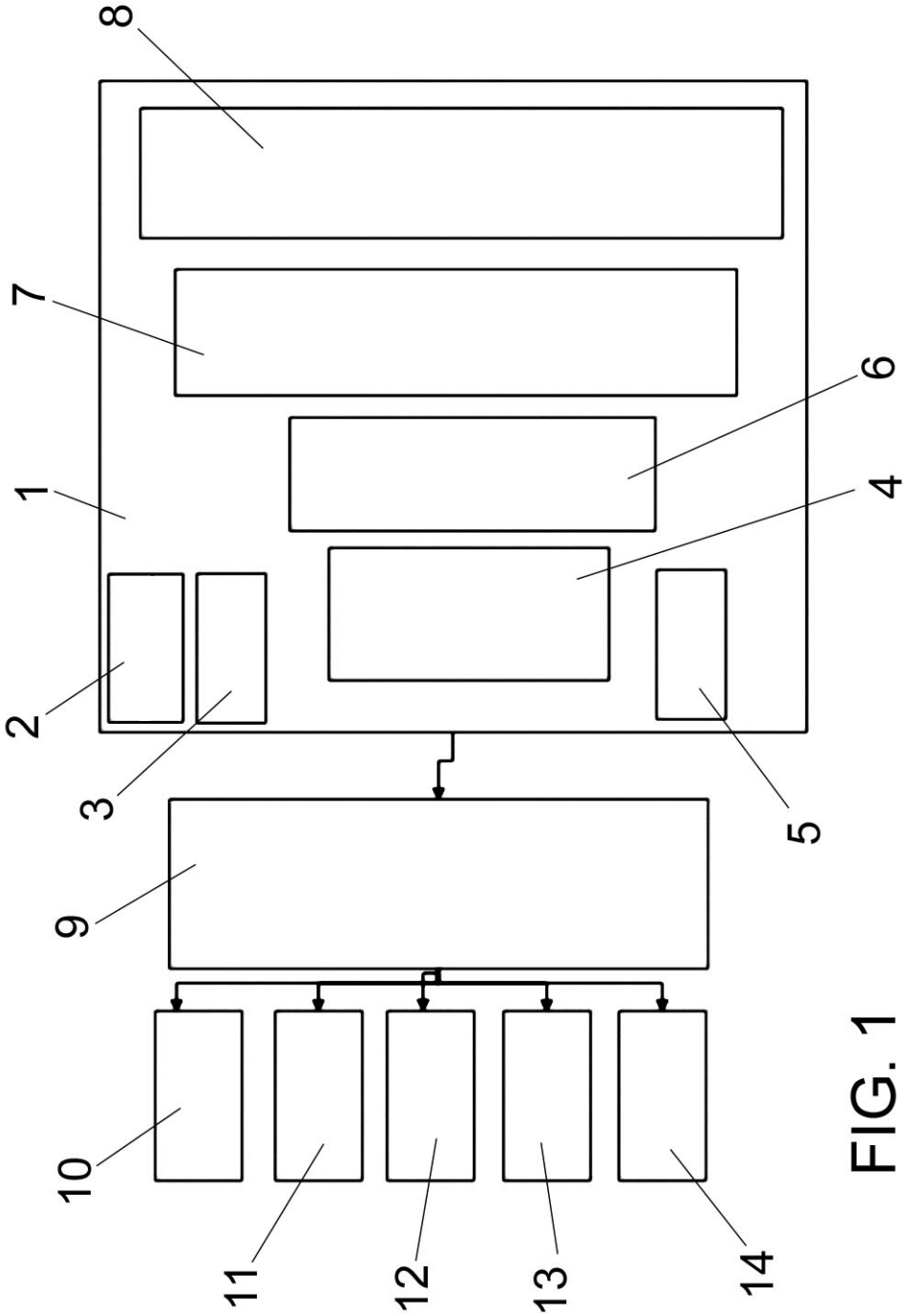

FIG. 1

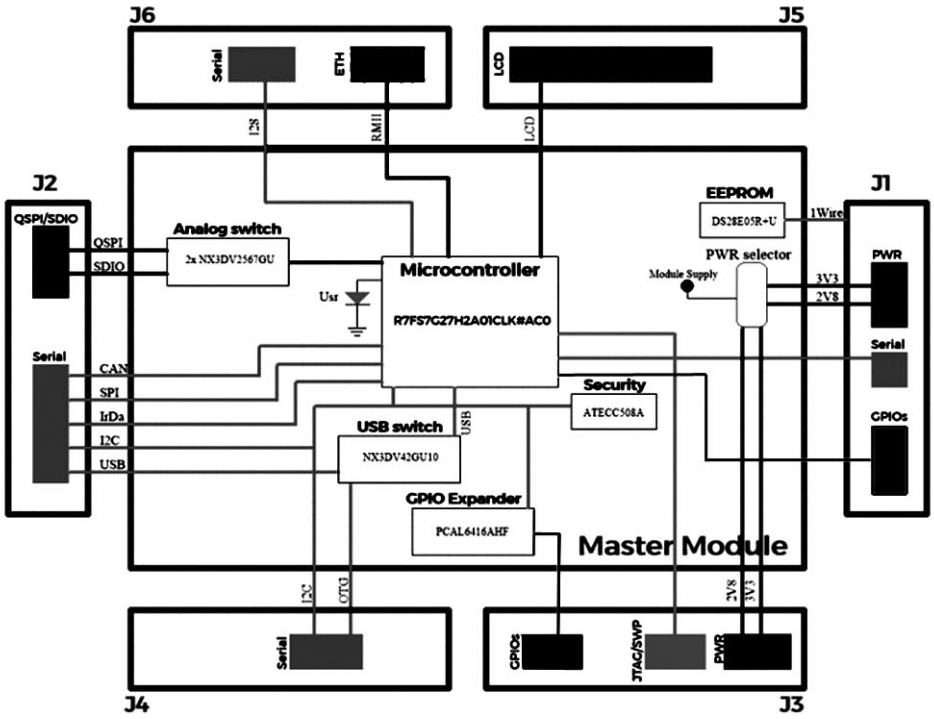
J6
J5
Serial
ETH
LCD
I2S
RMII
LCD
J2
J1
QSPI/SDIO
QSPI
SDIO
Analog switch
2x NX3DV2567GU
Microcontroller
R7FS7G27H2A01CLK#AC0
Usr
EEPROM
DS28E05R+U
1Wire
PWR selector
Module Supply
3V3
2V8
PWR
Serial
GPIOs
Serial
CAN
SPI
IrDa
I2C
USB
Security
ATECC508A
USB switch
NX3DV42GU10
USB
GPIO Expander
PCAL6416AHF
Master Module
I2C
OTG
2V8
3V3
Serial
GPIOs
JTAG/SWP
PWR
J4
J3

FIG. 2a

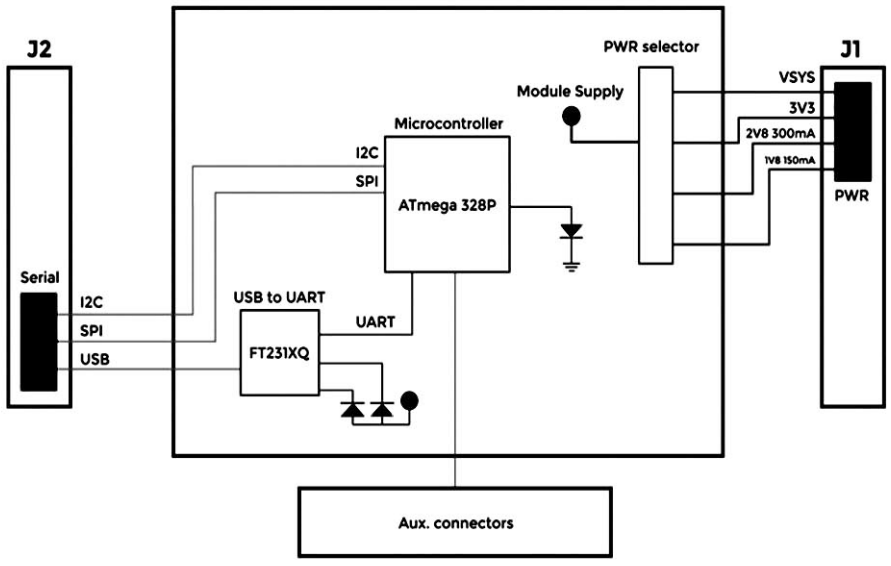
J2
J1
PWR selector
Module Supply
VSYS
3V3
2V8 300mA
1V8 150mA
PWR
Microcontroller
I2C
SPI
ATmega 328P
Serial
I2C
SPI
USB
USB to UART
FT231XQ
UART
Aux. connectors

FIG. 2b

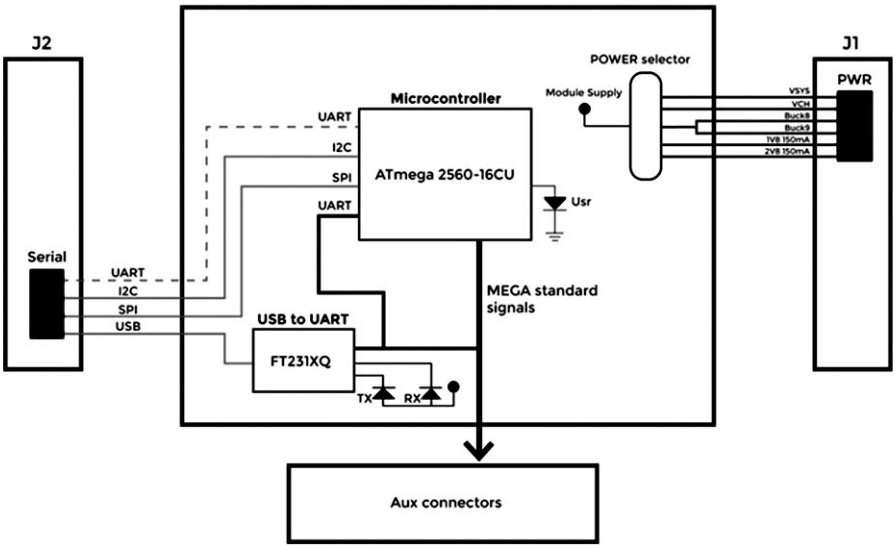
J2
J1
PWR
POWER selector
Module Supply
Microcontroller
ATmega 2560-16CU
UART
I2C
SPI
UART
Usr
Serial
UART
I2C
SPI
USB
USB to UART
FT231XQ
TX
RX
MEGA standard signals
Aux connectors

FIG. 2c

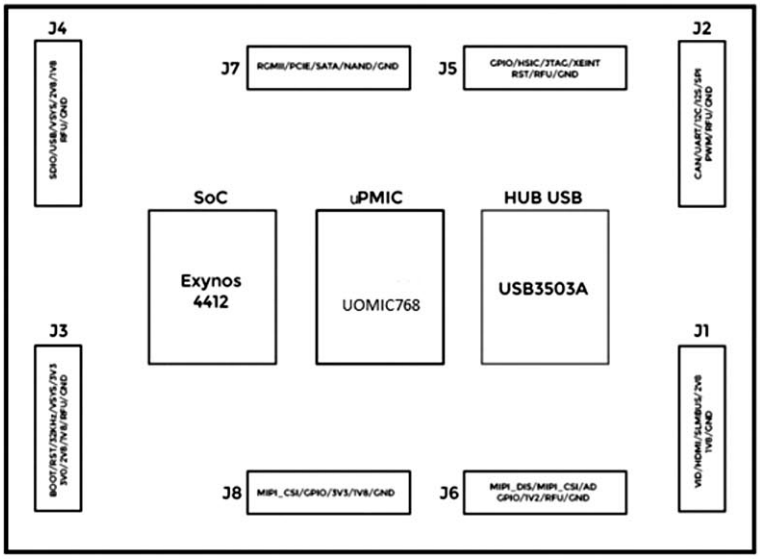
J4
J7
RGMII/PCIE/SATA/NAND/GND
J5
GPIO/HSIC/JTAG/XEINT RST/RFU/GND
J2
SoC
Exynos 4412
uPMIC
UOMIC768
HUB USB
USB3503A
J3
J1
J8
MIPI_CSI/GPIO/3V3/1V8/GND
J6
MIPI_DIS/MIPI_CSI/AD GPIO/1V2/RFU/GND

FIG. 3a

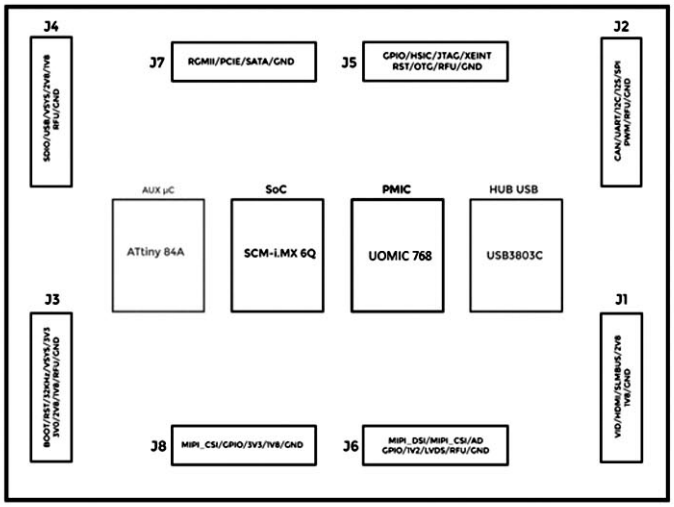
J4
SDIO/USB/VSYS/2V8/1V8
RFU/GND
J7
RGMII/PCIE/SATA/GND
J5
GPIO/HSIC/JTAG/XEINT
RST/OTG/RFU/GND
J2
CAN/UART/I2C/I2S/SPI
PWM/RFU/GND
AUX µC
ATtiny 84A
SoC
SCM-i.MX 6Q
PMIC
UOMIC 768
HUB USB
USB3803C
J3
BOOT/RST/32KHz/VSYS/3V3
3V0/2V8/1V8/RFU/GND
J1
VID/HDMI/SLIMBUS/2V8
1V8/GND
J8
MIPI_CSI/GPIO/3V3/1V8/GND
J6
MIPI_DSI/MIPI_CSI/AD
GPIO/1V2/LVDS/RFU/GND

FIG. 3b

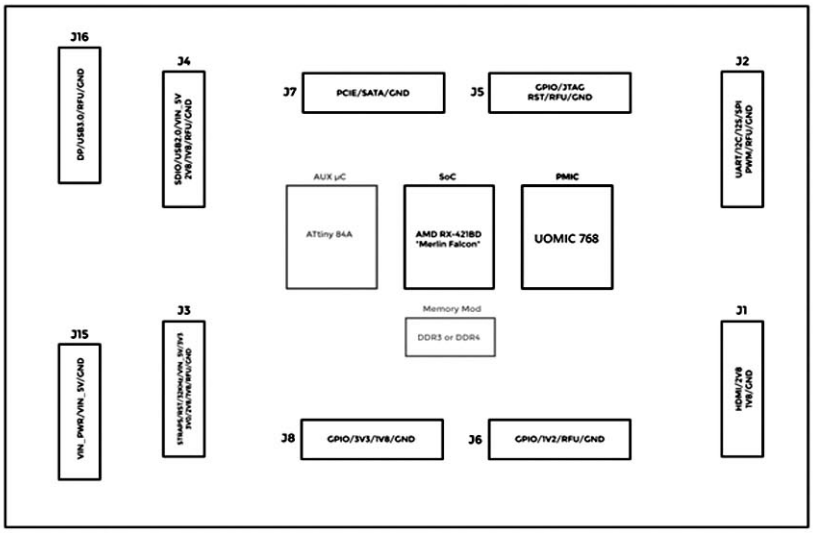
J16
DP/USB3.0/RFU/GND
J4
SDIO/USB2.0/VIN_3V
2V8/1V8/RFU/GND
J7
PCIE/SATA/GND
J5
GPIO/JTAG
RST/RFU/GND
J2
UART/I2C/I2S/SPI
PWM/RFU/GND
AUX µC
ATtiny 84A
SoC
AMD RX-421BD
"Merlin Falcon"
PMIC
UOMIC 768
Memory Mod
DDR3 or DDR4
J15
VIN_PWR/VIN_5V/GND
J3
J1
HDMI/2V8
1V8/GND
J8
GPIO/3V3/1V8/GND
J6
GPIO/1V2/RFU/GND

FIG. 3c

OFICINA ESPAÑOLA
DE PATENTES Y MARCAS

ESPAÑA

(21) N.º solicitud: 201831096

(22) Fecha de presentación de la solicitud: 13.11.2018

(32) Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TECNICA

(51) **Int. Cl. :** ***G06F13/12*** (2006.01)

DOCUMENTOS RELEVANTES

Categoría	(56) **Documentos citados**	**Reivindicaciones afectadas**
X	US 2012151098 A1 (SULLIVAN JASON A) 14/06/2012, abstract; [0016-0021], [0090-0093], [0107], [0131], [0165], [0171], [0193], [0204], [0207], [0271], [0276], [0285], [0287], [0290], [0320-0323]; figs. 2-4	1-10

Categoría de los documentos citados
X: de particular relevancia
Y: de particular relevancia combinado con otro/s de la misma categoría
A: refleja el estado de la técnica
O: referido a divulgación no escrita
P: publicado entre la fecha de prioridad y la de presentación de la solicitud
E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

☒ para todas las reivindicaciones ☐ para las reivindicaciones nº:

Fecha de realización del informe	**Examinador**	**Página**
14.11.2019	A. Oropesa García	1/2

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

G06F

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, internet