

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial

Concedida el Registro de acuerdo con los datos de la presente solicitud según el contenido de la memoria adjunta.



ESPAÑA

PATENTE DE INVENCION

11	NUMERO	489795
22	FECHA DE PRESENTACION	21 MAR. 1980

10 A1

30	PRIORIDADES:	32	FECHA	33	PAIS
31	NUMERO				
	79 07 257		22 de Marzo de 1.979		Francia.

47	FECHA DE PUBLICIDAD	61	CLASIFICACION INTERNACIONAL	62	PATENTE DE LA QUE ES DIVISIONARIA
			H02M 7/532, H02M 1/08, 1/18		

54	TITULO DE LA INVENCION
	PERFECCIONAMIENTOS EN DISPOSITIVOS CONVERTIDORES DE CORRIENTE CONTINUA.

71	SOLICITANTE (ES)
	SAFT - SOCIETE DES ACCUMULATEURS FIXES ET DE TRACTION.

	DOMICILIO DEL SOLICITANTE
	156, Avenue de Metz, 93230 ROMAINVILLE (Francia)

72	INVENTOR (ES)
	Charles STREB.

73	TITULAR (ES)

74	REPRESENTANTE
	D. JOSE MIGUEL GOMEZ-ACEBO y POMBO

La presente invención se refiere a unos perfeccionamientos en dispositivos convertidores de corriente continua, en particular dispositivos que convierten la corriente continua en corriente en forma de almenas regulares. Dichos dispositivos -
5 comprenden en general un transformador sobre cuyo arrollamiento primario se conecta una alimentación, y dos transistores de potencia, hechos alternativamente conductores por un circuito piloto que emite señales cuadradas de relación cíclica $1/2$, defasadas un ángulo π y que hacen conductores sucesivamente a los
10 dos transistores de potencia.

En dicho circuito, la orden de conducción de un transistor de potencia debe llegar obligatoriamente solo cuando el transistor opuesto está efectivamente bloqueado, so pena de tener periodos de conducción simultánea que destruyen las conexiones por fatiga térmica, produciéndose puntas de corriente en el
15 momento de las conmutaciones. Ahora bien el bloqueo de un transistor no interviene desde el momento mismo que ya no es polarizado. Una corriente colectora subsiste, mientras las cargas almacenadas en la base no son evacuadas (ello cuando el control se realiza por la base). Evidentemente sería posible tener en
20 cuenta este de decalaje en la regulación del circuito piloto, pero este decalaje no es el mismo para todos los transistores, presentando las propiedades de los semi-conductores una cierta dispersión.

La presente invención se propone remediar estos inconvenientes y suprimir las puntas de corriente en el momento de la conmutación, cualesquiera que sean el tipo y la calidad de los transistores de potencia utilizados.

Se refiere por tanto a un dispositivo convertidor de
30 corriente continua que comprende un arrollamiento primario de -

transformador, una alimentación continua cuyo primer borne se conecta en el punto central del arrollamiento, un primer transistor de potencia una de cuyas conexiones se conecta entre una primera extremidad del arrollamiento y el segundo borne de la alimentación, un segundo transistor de potencia cuya conexión se conecta entre la segunda extremidad del arrollamiento y el segundo borne de la alimentación y un circuito piloto que envía alternativamente al primero y al segundo transistores de potencia respectivamente por una primera y una segunda salida señales que les permiten estar en estado conductor ó bloquearles, caracterizándose porque la primera salida C del circuito piloto se conecta a un electrodo de un primer transistor T1 cuya conexión formada por los otros dos electrodos se encuentra en un circuito situado entre la primera extremidad del arrollamiento P1 y el segundo borne de la alimentación y constituido por un primer diodo D2, la conexión del primer transistor y una primera resistencia R1 R2, conectándose el tercer electrodo del primer transistor de potencia Q1 a un punto de la primera resistencia y porque la segunda salida D del circuito piloto se conecta a un electrodo de un segundo transistor T2 cuya conexión formada por los otros dos electrodos se encuentra en un circuito situado entre la segunda extremidad del arrollamiento P2 y el segundo borne de la alimentación, y constituido por un segundo diodo D1, la conexión del segundo transistor y una segunda resistencia R3 y R4, conectándose el tercer electrodo del segundo transistor de potencia Q2 a un punto de la segunda resistencia.

En una realización ventajosa, los transistores de potencia son montajes denominados Darlington de dos transistores.

La invención será mejor comprendida con ayuda de la descripción que sigue de un ejemplo de realización con referen-

cia al dibujo anexo, en el que:

La figura 1 representa un esquema del dispositivo según la invención.

5 La figura 2 representa un esquema de un circuito piloto que puede ser empleado en el dispositivo según la invención.

La figura 3 representa un diagrama de las fases en diferentes puntos del dispositivo.

10 En la figura 1, se ha representado un transformador T en el que el arrollamiento primario tiene dos extremidades P1 y P2 y cuyo punto central se conecta al borne positivo B de una alimentación continua que puede ser una batería. El borne negativo de la alimentación se conecta a masa que representa por tanto en el esquema el segundo borne de la alimentación. El arrollamiento secundario S del transformador se conecta a la utilización. La extremidad P1 del arrollamiento primario se conecta al colector de un transistor npn T3 cuyo emisor se conecta a masa. Este transistor T3 forma parte junto con un transistor T4 de un montaje Darlington Q1 equivalente a un primer transistor de potencia. El emisor del transistor T4 se conecta a masa por mediación de una resistencia R5 y un diodo D3 se conecta entre la masa y la extremidad P1 del arrollamiento primario.

15 Simétricamente, la extremidad P2 del arrollamiento primario se conecta al colector de un transistor npn T6 que forma con un transistor T5 un montaje Darlington designado por Q2, y cuyo emisor se conecta a masa. El emisor del transistor T5 se conecta a masa por mediación de una resistencia R10. Un diodo D4 se conecta entre la extremidad P2 del arrollamiento primario y masa. La misión de los diodos D3 y D4 es deslizar la corriente de desmagnetización del arrollamiento primario del transformador T.

20

25

30

Un circuito piloto A representado por un rectángulo -
emite en C y D señales cuadradas de relación cíclica $1/2$ decala-
das entre sí un ángulo π . El punto C se conecta por mediación
de una resistencia R6 a la base de un transistor pnp T1 cuyo co-
lector se conecta a masa por mediación de dos resistencias en -
5 serie R1 y R2. El punto común a R1 y R2 se conecta a la base del
transistor T4 del montaje Q1. Simétricamente el punto D se co-
necta a la base de un transistor pnp T2 por mediación de una -
resistencia R9. El colector del transistor T2 se conecta a masa
10 por mediación de dos resistencias en serie R3 y R4. El punto co-
mún de estas resistencias se conecta a la base del transistor -
T5 del montaje Q2.

Un diodo D1 tiene su ánodo conectado al punto P1 y su
cátodo al emisor del transistor T2. Una resistencia R8 se dispo-
15 ne entre el emisor y la base del transistor T2.

Simétricamente, un diodo D2 tiene su ánodo conectado -
al punto P2. Su cátodo se conecta al emisor del transistor T1.
Una resistencia R7 se conecta entre el emisor y la base del tran-
sistor T1.

20 Antes de pasar al funcionamiento de este circuito se-
gún la invención, se describirá muy rápidamente la figura 2 que
representa un ejemplo de circuito piloto A; este circuito es sim-
ple y poco costoso.

La balanza estable que constituye este circuito está
25 constituida por dos transistores npn T7 y T8 cuyos emisores se
conectan a masa, dos condensadores C1 y C2 y cuatro resistencias
R11, R12, R13, R14. La base del transistor T8 se conecta al con-
densador C1 a través de un diodo D8 y la base del transistor T7
se conecta al condensador C2 a través de un diodo D7. La otra -
30 armadura del condensador C1 se conecta a través de un diodo D5 -

al colector del transistor T7 así como al punto C de la figura 1. La otra armadura del condensador C2 se conecta a través de un diodo D6 al colector del transistor T8 así como al punto D de la figura 1.

5 El punto común al condensador C1 y al diodo D5 se conecta al polo positivo B de la fuente de corriente continua a través de la resistencia R11, y el punto común del condensador C1 y del diodo D8 se conecta al polo B por la resistencia R12. El punto común del condensador C2 y del diodo D6 se conecta al polo B a través de la resistencia R14 y el punto común del condensador C2 y del diodo D7 se conecta al polo B por la resistencia R13.

10 Los diodos D7 y D8 sirven para proteger la conexión base-emisor de los transistores T7 y T8 y los diodos D5 y D6 permiten tener conmutaciones francas.

15 El funcionamiento de la báscula es clásico. Al ser el transistor T7 conductor y estar el transistor T8 bloqueado, el condensador C1 se carga por la resistencia R12. Cuando la tensión de C1 se vuelve suficiente, el transistor T8 se polariza por su base y se vuelve conductor a su vez, mientras que el transistor T7 se bloquea.

20 El funcionamiento del circuito de la figura 1 es el siguiente: se comienza en un momento en que el transistor Q1 es conductor y el transistor Q2 está bloqueado. En ese caso, el potencial colector de Q2 es igual a $2U$ con respecto a la masa, llamando U a la tensión de alimentación. La base de Q1 se polariza por el circuito D2, T1, R1, R2. Por el contrario, como el transistor Q1 es colector, su potencial colector es nulo con respecto a masa, y no pasa corriente alguna por el circuito D1, 25 T2, R3, R4. La base del transistor Q2 no está por tanto polari-

30

zada.

Si el punto C emite una órden de bloqueo de Q1 y el punto D una órden de saturación de Q2, el transistor T1 se bloquea. La base de Q1 ya no es polarizada, pero una corriente co-
5 lectora subsiste entre las cargas almacenadas en la base no son evacuadas. Cuando finalmente el transistor es efectivamente blo-
queado, el potencial colector masa de Q1 sube a 2U. El transis-
tor T2 cuya base era polarizada por el circuito piloto no se -
vuelve conductor más que cuando el potencial colector de Q1 al-
10 canza un valor elevado. El circuito D1, T2, R3, R4 polariza en-
tonces la base del transistor Q2 que se vuelve conductor.

En la figura 3 se han representado seis diagramas de fases enumeradas de 3a a 3f, de diversos puntos del dispositivo.

Los diagramas 3a y 3b representan en función del tiem-
15 po, las tensiones U_c y U_d en C y D respectivamente. El diagrama 3c representa la corriente I_{c1} en el colector del transistor Q1 y el diagrama 3d el potencial U_{c1} del colector del transistor Q1, en función del tiempo. El diagrama 3e representa la corrien-
te I_{c2} en el colector del transistor Q2 y el diagrama 3f el po-
20 tencial U_{c2} del colector del transistor Q2 en función del tiempo.

En el instante p1 en el diagrama 3a la tensión U_c es máxima, mientras que en el punto p2 correspondiente del diagra-
ma 3b la tensión es nula. La corriente colectora de Q1 se eleva,
pero la tensión colectora es nula, como se vé en p3 y en p4 en
25 los diagramas 3c y 3d. La corriente I_{c2} colectora de Q2 es nula
puesto que Q2 se bloquea (punto p5), pero la tensión U_{c2} en el
colector es máxima (punto p6).

En el punto e1 la tensión caé a 0 y el transistor T1 se bloquea; sin embargo la corriente I_{c1} no se anula en e3 y cont
30 tímua subiendo hasta f3, donde se anula. Mientras la tensión U_{c1}

había permanecido prácticamente nula en e4 sube en f4. En el mismo momento la corriente I_{c2} se establece en el colector de Q2 como se vé en f5 y la tensión U_{c2} cae (punto f6).

5 Asimismo en el momento g1, aunque el punto C dé una polarización en la base de T1, es preciso esperar que se alcance el instante h5 y que la corriente I_{c2} se anule para que el transistor Q1 se vuelva pasante.

Se vé en los diagramas que no hay momento alguno de conducción simultánea de los transistores Q1 y Q2.

10 Los valores relativos de R1 y R2, y de R3 y R4 deben elegirse para que este resultado se asegure. A continuación, se darán algunos valores numéricos.

La tensión de la alimentación continua entre el borne B y la masa es por ejemplo de 48 voltios. La tensión máxima de las señales en C y D es por consiguiente de 48 voltios en los diagramas 3a y 3b. En los diagramas 3d y 3f la tensión máxima en los colectores de Q1 y Q2 alcanza el doble, por tanto es igual a 96 voltios. Las corrientes colectoras de los transistores Q1 y Q2 alcanzan un valor máximo de 1A. Los valores de las resistencias R1 y R3 son $12k\Omega$ cada uno y los de las resistencias R2 y R4 son 470Ω cada una. Para que el transistor Q1 por ejemplo se vuelva pasante, la tensión en su base U_{B1} debe alcanzar 1,2 voltios aproximadamente. La tensión colectoras U_{c2} de Q2 se liga a U_{B1} por la relación:

25

$$U_{B1} = \frac{[U_{c2} - (U_{D2} + U_{T1})] \times R2}{R1 + R2}$$

U_{D2} y U_{T1} son las tensiones del diodo D2 y de la conexión emisor-colector del transistor T1 respectivamente. La suma de estas tensiones es próxima de un voltio. Resulta así que para

que U_{B1} alcance el valor deseado, la tensión colector de Q_2 , U_{c2} debe alcanzar una treintena de voltios. Se vé que el transistor Q_1 no se vuelve conductor más que cuando Q_2 es netamente bloqueado.

5 La invención se aplica en particular a las alimentaciones socorridas donde la tensión continua de la batería debe transformarse en una tensión que varía de forma periódica.

10 Descrita suficientemente la naturaleza del invento, - así como la manera de realizarlo en la práctica, debe hacerse - constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.

15

REIVINDICACIONES

1.- Perfeccionamientos en dispositivos convertidores de corriente continua, que comprenden un arrollamiento primario de transformador, una alimentación continua cuyo primer borne -
5 se conecta al punto central del arrollamiento, un primer transistor de potencia cuya conexión se conecta entre una primera extremidad del arrollamiento y el segundo borne de la alimentación,
un segundo transistor de potencia cuya conexión se conecta entre la segunda extremidad del arrollamiento y el segundo borne de la
10 alimentación y un circuito piloto que envía alternativamente al primero y al segundo transistores de potencia, respectivamente por una primera y una segunda salida, señales que les permiten estar en estado conductor ó bloquearles, caracterizados porque
la primera salida del circuito piloto se conecta a un electrodo
15 de un primer transistor cuya conexión formada por los otros dos electrodos se encuentra en un circuito situado entre la primera extremidad del arrollamiento y el segundo borne de la alimentación y constituido por un primer diodo, la conexión del primer transistor y una primera resistencia, conectándose el tercer -
20 electrodo del primer transistor de potencia a un punto de la primera resistencia, y porque la segunda salida del circuito piloto se conecta a un electrodo de un segundo transistor cuya conexión formada por los otros dos electrodos se encuentra en un circuito
situado entre la segunda extremidad del arrollamiento y el segun
25 do borne de la alimentación, y constituido por un segundo diodo, la conexión del segundo transistor y una segunda resistencia, -
conectándose el tercer electrodo del segundo transistor de potencia a un punto de la segunda resistencia.

2.- Perfeccionamientos según la reivindicación 1, caracterizados porque cada uno de los transistores de potencia es-
30

tá constituido por dos transistores montados en Darlington.

3.- Perfeccionamientos según una de las reivindicaciones 1 y 2, caracterizados porque las conexiones de los diferentes transistores son conexiones emisor-colector.

5 4.- Perfeccionamientos en dispositivos convertidores de corriente continua; tal y como queda sustancialmente descrito en la presente Memoria, e ilustrado en los dibujos adjuntos.

Esta Memoria consta de 10 hojas escritas a máquina por una sola cara.

10

Madrid, 21 MAR. 1980

SAFT SOCIETE DES ACCUMULA-
TEURS FIXES ET DE TRACTION.

J. M. GOMEZ ACEBO Y POMERO
p. p. Firmado: J. Suarez Diaz

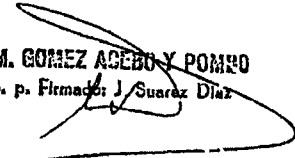


FIG. 1

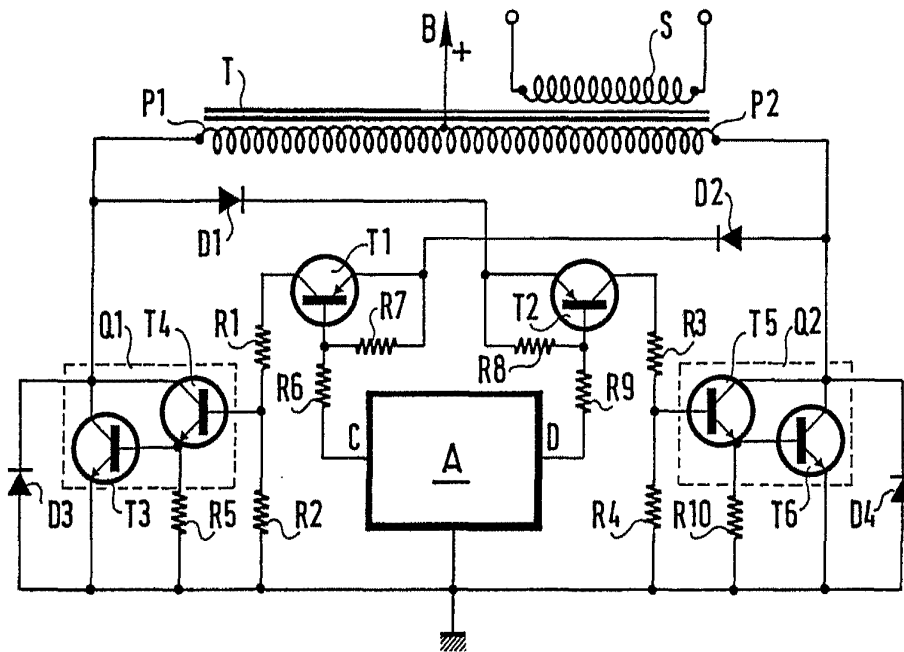
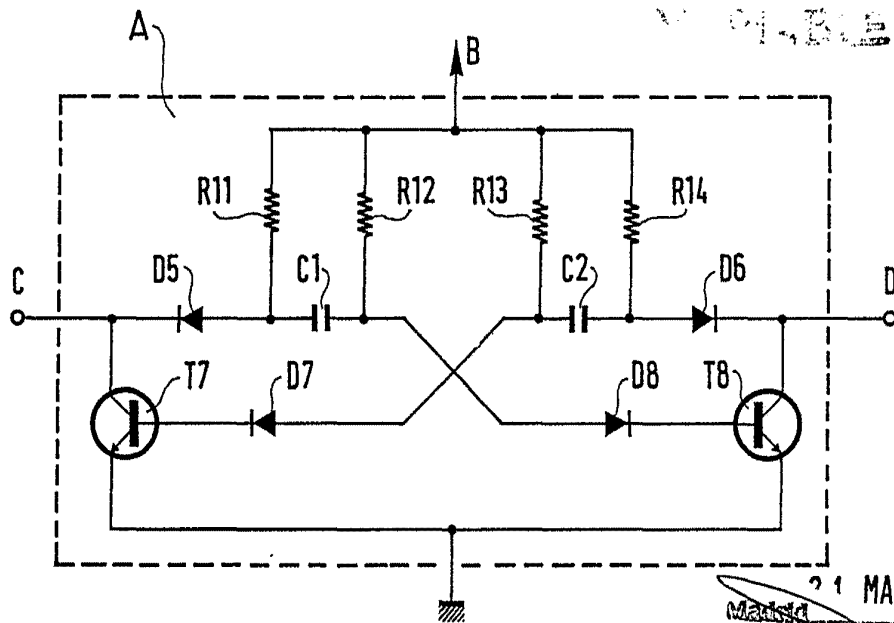


FIG. 2

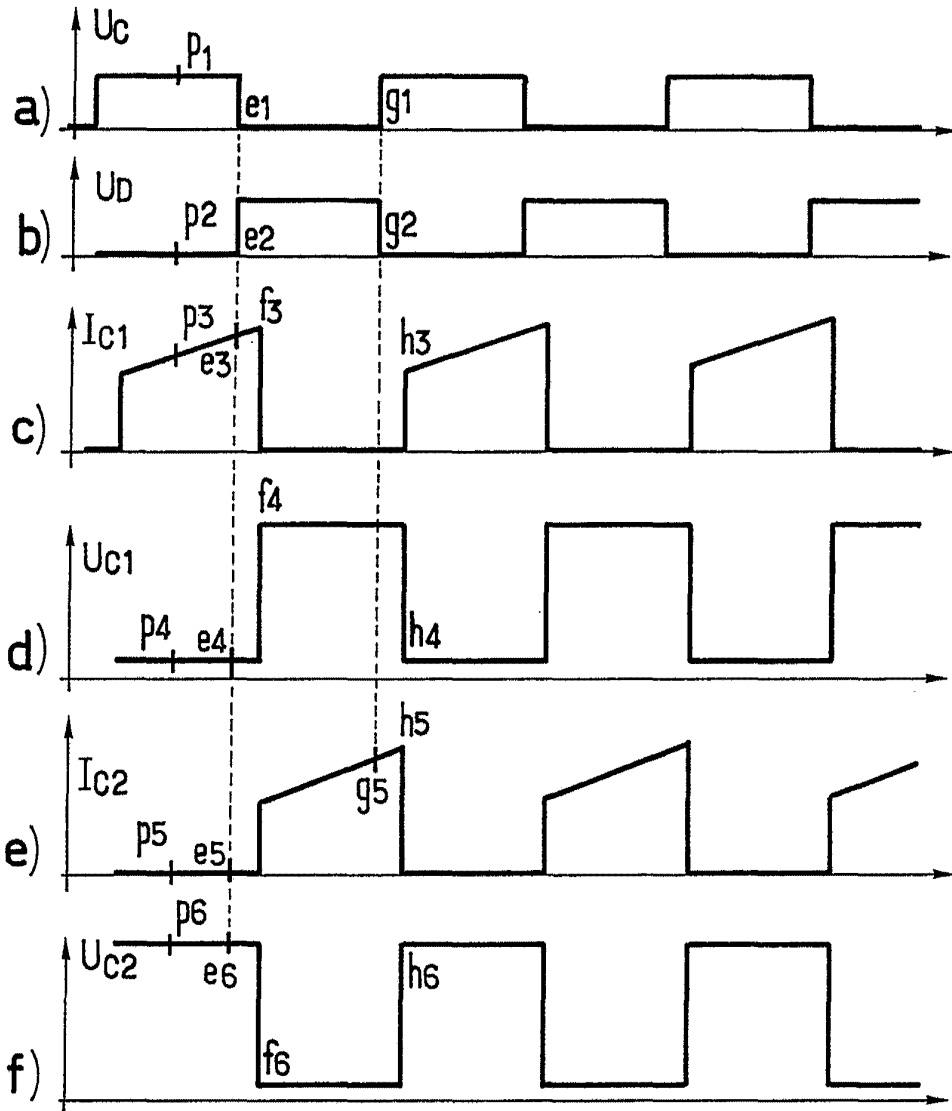
ESCALA
VARIABLE



21 MAR. 1980

Madrid

FIG. 3



**ESCALA
VARIABLE**

Madrid 21 MAR. 1980

[Handwritten signature]