

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

10 ES 11 21

NUMERO	484.315
FECHA DE PRESENTACION	20-9-1979

10 A1

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

484.315

PATENTE DE INVENCION

50 PRIORIDADES: 51 NUMERO	52 FECHA	53 PAIS
78-09934-8	21-9-1978	Suecia

47 FECHA DE PUBLICIDAD	81 CLASIFICACION INTERNACIONAL	82 PATENTE DE LA QUE ES DIVISIONARIA
	H 03k 5/00	

64 TITULO DE LA INVENCION

"UNA DISPOSICION EN UN SISTEMA DE TELECOMUNICACION PARA REGULAR LA POSICION DE FASE DE UNA SEÑAL CONTROLADA EN RELACION CON UNA SEÑAL DE REFERENCIA"

71 SOLICITANTE (S)

TELEFONAKTIEBOLAGET L M ERICSSON (Dlp/StH/92126/LM 4053)

DOMICILIO DEL SOLICITANTE

S-126 25 Estocolmo, Suecia

72 INVENTOR (ES)

Karl Arne Ingemar Andersson y Sture Gösta Roos

73 TITULAR (CS)

74 REPRESENTANTE

DON OSCAR DE ELZABURU FERNANDEZ (P.-72.835)

jga

POOR QUALITY

CAMPO DEL INVENTO

El invento se refiere a una disposición en un sistema de telecomunicación para regular la posición de fase de una señal controlada en relación con una señal de referencia.

DESCRIPCION DE LA TECNICA ANTERIOR

En la técnica conocida, por ejemplo cuando se detecta la fase en bucles bloqueados en fase, la diferencia de fase entre dos señales es usualmente medida por impulsos de cómputo de iniciación de frecuencia conocida en el borde positivo de la señal de referencia y por impulsos de cómputo de parada en el borde positivo de la señal controlada, siendo determinada la diferencia de fase entre las señales por el número de impulsos.

RESUMEN DEL INVENTO

La desventaja de esta solución es que con el fin de obtener suficiente precisión de medida los impulsos tienen que ser de una frecuencia tan alta que tal disposición es difícil de realizar en la técnica de TTL. Consecuentemente, esto entrañará una elección de componentes más complicados, dando por resultado costes más altos.

La disposición de acuerdo con el invento, que está caracterizada de acuerdo con las reivindicaciones, resuelve dicho problema y permite una detección muy exacta de la diferencia de fase entre dos señales por medio de unos pocos componentes sencillos, utilizándose el resultado de la medición para controlar la posición de fase de la primera señal en relación con la posición de fase de la segunda señal.

Una disposición de acuerdo con el invento puede,

por ejemplo, utilizarse cuando se controlan los relojes diferentes incluidos en una disposición de elección por mayoría de una señal de reloj de manera que las posiciones de fase de los relojes esten lo más cerca posible entre sí.

BREVE DESCRIPCION DE LOS DIBUJOS

El invento se describe con más detalle por medio de una realización con referencia al dibujo que se acompaña, en el que:

La figura 1 representa un diagrama de bloques de una disposición de acuerdo con el invento, y

Las figuras 2-5 son diagramas de tiempos que explican el funcionamiento de la disposición a distintas diferencias de fase entre las señales.

REALIZACIONES PREFERIDAS

Como aparece de la figura 1 una disposición de acuerdo con el invento contiene dos biestables D FF1, FF2 del tipo que, dependiendo de la diferencia de fase entre dos señales alimentadas a dos de sus entradas, produce una señal de salida de alto nivel o de bajo nivel, respectivamente. Los biestables pueden, por ejemplo, ser del tipo ofrecido por TEXAS INSTRUMENTS bajo la designación 74574.

A ambos de estos biestables es alimentada una señal de referencia C2 así como también una señal controlada C1. La posición de fase de dicha señal C1 ha de ser regulada en relación con la posición de fase de la señal de referencia C2. El biestable FF1 recibe en una primera entrada una señal D1 que es la señal de referencia C2 retardada a través de un circuito de retardo DL1. En una segunda entrada el biestable FF1 recibe la señal controlada C1 direc-

tamente de un oscilador de reloj CLL.

El biestable FF2 recibe en una primera entrada una señal D2 que es la señal controlada C1 retardada a través de un circuito de retardo DL2 y recibe en una segunda entrada la señal de referencia C2 directamente. Los circuitos de retardo DL1 y DL2 son iguales y consisten en memorias intermedias de Schottky por ejemplo. En los circuitos DL1 y DL2 pueden conectarse en serie varias memorias intermedias y la magnitud del retardo en los circuitos viene determinada por el número de memorias intermedias, cuyo número puede elegirse por fijación. Un circuito de retardo puede constar también de una línea de retardo, siendo entonces determinada la magnitud del retardo por la longitud de la línea de retardo.

Cuando la diferencia de fase entre la señal de referencia C2 y la señal controlada C1 de acuerdo con el ejemplo excede de ± 5 nanosegundos, se efectuará una corrección de la posición de fase de la señal C1 para conformidad con dichos límites de tolerancia. La magnitud del límite de tolerancia puede, desde luego, cambiarse por medio de retención, conectando así un número diferente de etapas de memoria intermedia en los circuitos de retardo DL1, DL2. Las señales de salida Q1 y Q2 desde los biestables FF1 y FF2, respectivamente, son determinadas a sus niveles lógicos por dichas diferencias de fase entre las señales C2 y C1 y son alimentadas a las entradas de un circuito de estimación lógica LC ó un ordenador de tipo conocido, por ejemplo un microordenador de la fabricación MOTOROLA M6900.

El circuito de estimación LC produce una señal

de salida binaria en correspondencia con la combinación de señales recibida en las entradas, cuya señal de entrada después de la conversión en un convertidor digital/analógico DA, controla la frecuencia del oscilador CL1. Dicho oscilador produce una señal C1, cuya posición de fase es corregida en relación con la señal de referencia C2.

De las figuras 2-5 aparece qué nivel lógico obtienen las señales Q1 y Q2 a diversas diferencias de fase entre las señales C2 y C1. Las líneas de trazos en las figuras marcan la línea de nivel cero de las señales Q1 y Q2.

La figura 2 muestra cómo la señal controlada C1 alcanza la disposición más tarde que la señal de referencia retardada D1. El biestable FF1 produce una señal de salida Q1 de alto nivel cuando la primera entrada del biestable en el momento de la comparación está ocupada por una señal de alto nivel. Sin embargo, el biestable FF2 en este momento produce una señal de salida Q2 de bajo nivel ya que la señal que va a la segunda entrada del biestable en este caso procederá a la señal que va a la primera entrada del biestable.

La figura 3 muestra cómo la señal de referencia C2 alcanza la disposición más tarde que la señal retardada D2. El biestable FF1 es obligado a producir una señal de salida Q1 de bajo nivel, mientras que el biestable FF2 produce una señal de salida Q2 de alto nivel.

La figura 4 muestra el caso en que la diferencia de fase entre las señales C2 y C1 es menor que el retardo entre las señales C2 y D1. En este caso, tanto la señal Q1 como la señal Q2 toma un bajo nivel.

Finalmente, la figura 5 muestra el caso en que la

diferencia de fase entre el borde positivo de la señal C2 y el borde negativo de la señal C1 es menor que el retardo entre la señal C2 y la señal D1. En este caso, tanto la señal Q1 como la señal Q2 toman un alto nivel.

5

Así, diversas señales de control son obtenidas de las cuatro combinaciones posibles de señales. En el primer caso, la señal de control obtenida del circuito LC incrementa la frecuencia del oscilador de reloj CLL, en el segundo caso la señal de control disminuye la frecuencia del oscilador de reloj y en los casos tercero y cuarto no se obtiene ningún cambio de la frecuencia del oscilador.

10

Como aparece de la descripción es posible detectar diferencias de fase tanto de cerca de 0 grados como de 180 grados muy exactamente por medio de la disposición de acuerdo con el invento.

15

20

25

30

16109

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1ª.- Una disposición en un sistema de telecomunicación para regular la posición de fase de una señal controlada en relación con una señal de referencia, caracterizada porque contiene un primer circuito comparador de un tipo que, dependiendo de la diferencia de fase entre dos señales alimentadas a dos de sus entradas, produce una señal de salida de alto y bajo nivel, respectivamente, y a una primera entrada del cual la señal de referencia es alimentada a través de un circuito de retardo y a una segunda entrada del cual la señal controlada es alimentada directamente, y un segundo circuito comparador del mismo tipo que el primer circuito, y a una primera entrada del cual la señal controlada es alimentada a través del circuito de retardo, y a la segunda entrada del cual la señal de referencia es alimentada directamente, las salidas de dichos circuitos comparadores están conectadas a un circuito de estimación lógica para alimentar cada una una señal de salida a las dos entradas de dicho circuito de estimación, que dependiendo de la combinación de señales recibida en sus entradas produce una señal de control binaria.

15

20

25

30

2ª.- Una disposición según la reivindicación 1ª,

caracterizada porque, cuando la señal controlada no retardada alcanza la disposición más tarde que la señal de referencia retardada, el primer circuito comparador produce una señal de salida de alto nivel, y el segundo circuito comparador produce una señal de salida de bajo nivel.

3ª.- Una disposición según la reivindicación 1ª, caracterizada porque, cuando la señal de referencia llega más tarde que la señal controlada retardada, el primer circuito comparador produce una señal de salida de bajo nivel, y el segundo circuito comparador produce una señal de salida de alto nivel.

4ª.- Una disposición según la reivindicación 1ª, caracterizada porque, cuando la diferencia de fase entre las dos señales no retardadas es menor que el retardo de la señal de referencia, las señales de salida de los dos circuitos comparadores son puestas a un nivel bajo.

5ª.- Una disposición según la reivindicación 1ª, caracterizada porque, cuando la diferencia de fase entre el borde positivo de la señal de referencia no retardada y el borde negativo de la señal controlada no retardada es menor que el retardo de la señal de referencia, las señales de salida de los circuitos comparadores son puestas a un nivel alto.

6ª.- Una disposición en un sistema de telecomunicación para regular la posición de fase de una señal controlada en relación con una señal de referencia.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de OCHO hojas escritas a máquina por una sola cara.

Madrid, 03.DIC.1979

P.A.

5

Oscar de Elzabere
Por Poder

10

15

20

25

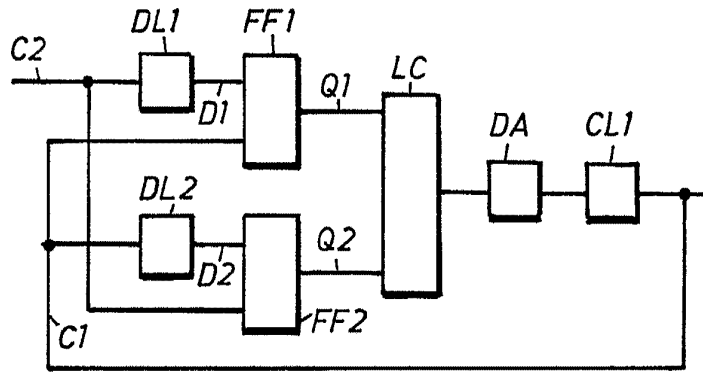


Fig. 1

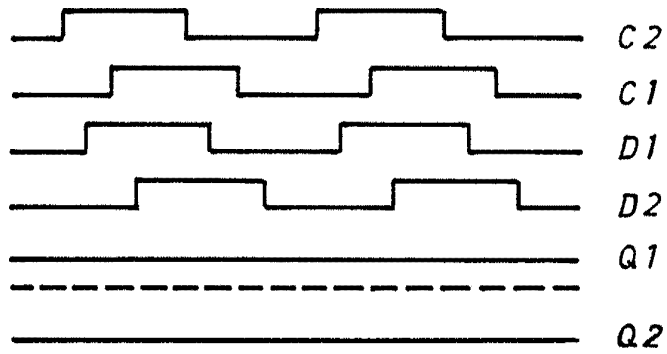


Fig. 2

Oscar de Elzabere
For Fodret

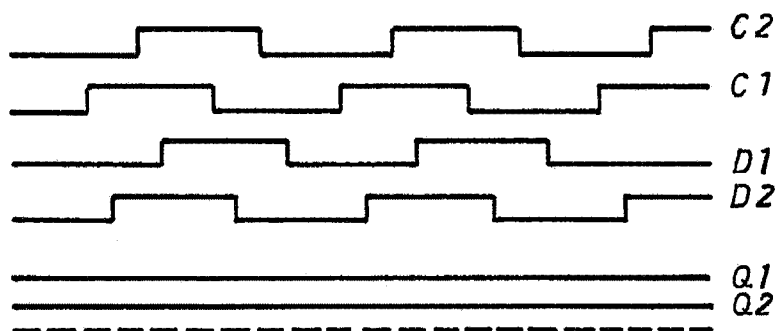


Fig 3

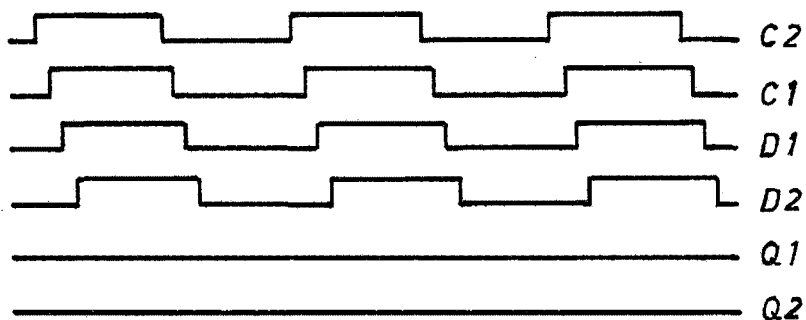


Fig. 4

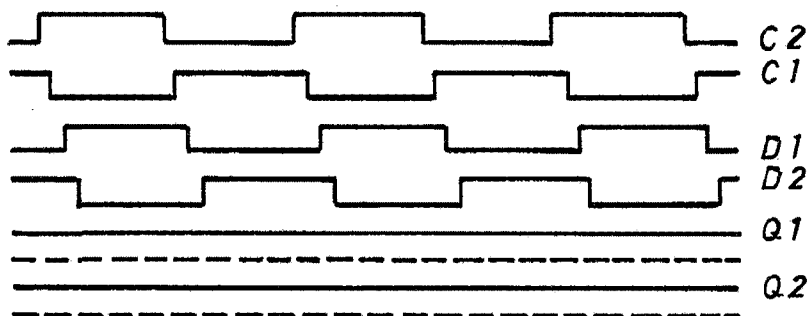


Fig. 5