

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

(19) ES	(11) NUMERO	(10) AI
	478.962	
	(21) FECHA DE PRESENTACION	
	27-3-79	

PATENTE DE INVENCION

(30) PRIORIDADES: (31) NUMERO	(32) FECHA	(33) PAIS
902.892	4-5-78	EE.UU.

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL	(69) PATENTE DE LA QUE ES DIVISIONARIA
	G06K7/10; G06K9/18	

(54) TITULO DE LA INVENCION
"UN METODO PARA LEER OPTICAMENTE DATOS CODIFICADOS EN BARRAS"

(71) SOLICITANTE (S)	(10955-SPAIN)
MSI DATA CORPORATION	

DOMICILIO DEL SOLICITANTE
340 Fischer Avenue, Costa Mesa, California 92627, Estados Unidos de América.

(72) INVENTOR (ES)
Paul Sherer

(73) TITULAR (ES)

(74) REPRESENTANTE	(P.- 71.22?)
DON ALBERTO DE ELZABURU MARQUEZ	

BAD ORIGINAL

Técnica Anterior y Resumen del Invento

5 Este invento es una mejora sobre el método
para leer datos codificados en barras, descrito y reivin-
dicado en la Patente para los EE.UU. nº 3.925.639, con-
cedida con fecha 9 de diciembre de 1.975. La exposición
que se hace en la Patente número 3.925.639 de Hester está
10 orientada hacia lectoras de códigos de barras utilizadas
con sistemas de recogida de datos portátiles. En la Pa-
tente de Hester se estudian dos problemas básicos consi-
guientes al uso de exploradoras ópticas o varillas ópti-
cas para leer datos codificados en barras, juntamente con
15 dispositivos de recogida de datos alimentados por bate-
rías. Los dos problemas importantes son el consumo de
energía tomada de la batería y la producción del voltaje
compensador de corriente continua desconocido, el cual
puede ser de un orden de magnitud igual o mayor que el de
20 la amplitud de la señal de datos deseada. El consumo de
energía de la batería ha sido resuelto, como se ha estu-
diado en la Patente de Hester, mediante la excitación pe-
riódica del manantial de luz en la varilla o exploradora
25 óptica. El problema del voltaje compensador ha sido re-
suelto almacenando para ello el voltaje compensador en un
condensador dispuesto en un simple circuito de muestreo
y mantenimiento. El circuito de Hester permite que la se-
ñal de datos sea extraída de una señal de voltaje compen-
sador grande desconocida. Con objeto de conseguir estos

30

31059

1 resultados con el circuito de Hester, sin embargo, es ne-
cesario mantener todos los circuitos de tratamiento de se-
ñal analógicos asociados con la exploradora o varilla
5 óptica excitados continuamente mientras se excita y se
desexcita periódicamente el manantial de luz.

También se ha determinado que la amplitud
de la señal derivada de una varilla o exploradora óptica
varía con la tolerancia inicial, con la temperatura y el
envejecimiento, que pueden introducir ambigüedades en el
10 tratamiento o la lectura de los datos codificados en ba-
rras. Esto resulta a través de "los matices" de reflec-
tancia y de las variaciones que se producen en las corrien-
tes que son utilizadas para excitar el manantial de luz en
15 una varilla o exploradora óptica.

El presente invento proporciona un método me-
jorado para leer datos codificados en barras, mientras
que se utiliza el concepto de la técnica anterior de ex-
20 citar automática y periódicamente el manantial de luz
para mantener en el mínimo el consumo de energía tomada
de la fuente.

El presente invento combina ventajosamente
circuitos de tratamiento de señal analógicos y digitales
25 y técnicas que no solamente permiten que sea periódicamen-
te desexcitado el manantial de luz, sino que también sean
desexcitados simultáneamente con el manantial de luz los
circuitos de tratamiento de la señal analógicos, mientras
30 se mantiene continuamente una señal representativa del

1 voltaje compensador en almacenamiento para reducir toda-
vía más el consumo de energía eléctrica, permitiéndose
con ello el uso de una varilla óptica o bajos niveles de
energía, que hasta el presente no se habían considerado
5 posibles. La reducción en el consumo de energía se con-
sigue sin intervención de operario alguno. El concepto
del presente invento permite, además la calibración auto-
mática del manantial de luz para producir una señal de
10 salida normal, para reducir con ello al mínimo las ambi-
güedades en la lectura, lo que conduce a resultados de lec-
tura compatibles.

Desde un punto de vista de método, el pre-
sente invento comprende un método de leer ópticamente
15 datos codificados en barras en los que los bitios bina-
rios están codificados en términos de barras de diferen-
tes anchuras de las mismas características ópticas, se-
paradas por áreas de las características ópticas opues-
tas. El método incluye las fases de producir movimiento
20 relativo entre los datos codificados en barras y el per-
ceptor codificado en barras ópticas, el cual produce se-
ñales eléctricas representativas de los bitios codifica-
dos en barras binarios percibidos. La exploradora óptica
25 incluye un manantial de luz y un perceptor de luz para
recibir los rayos de luz reflejados desde los datos codi-
ficados en barras representativas de los bitios binarios
percibidos y producir las señales analógicas eléctricas
30 correspondientes. El manantial de luz y los circuitos

1 de tratamiento de la señal asociados son mantenidos nor-
malmente desexcitados y son automática y periódicamente
excitados a un régimen preseleccionado. El valor del
5 voltaje de las señales compensadoras generadas por los
circuitos de tratamiento de señal es determinada automá-
ticamente y almacenado continuamente. Después que se
amplifica, o se compara, la diferencia entre las señales
de voltaje compensador almacenadas y las señales produci-
das por el perceptor de luz y los circuitos de tratamien-
10 to de la señal asociados, se determinan las característi-
cas reflectantes de la superficie expuesta al perceptor.
Si no es percibida superficie alguna reflectante, el ma-
nancial de luz y los circuitos de tratamiento de señal
15 asociados son automáticamente desexcitados, mientras se
mantiene en almacenamiento la señal de voltaje compensa-
dor. Si se percibe una superficie reflectante, el manan-
tial de luz y los circuitos de tratamiento de la señal
asociados son mantenidos excitados, mientras se generan
20 las señales eléctricas representativas de los datos codi-
ficados en barras.

Estas y otras características del presente inven-
to pueden apreciarse más completamente cuando se conside-
25 ren a la luz de la Memoria Descriptiva que sigue y de los

dibujos, en los cuales:

La Fig. 1 es una vista esquemática de una varilla o exploradora óptica para uso con un sistema de recogida de datos en el que se ilustra la exploradora yuxtapuesta a unos datos codificados en barras y que realiza el presente invento;

La Fig. 2 es un diagrama de circuito esquemático de los circuitos de tratamiento de la señal analógico-digital, tal como están integrados en un sistema de recogida de datos; y

La Fig. 3 es un diagrama de circuito esquemático de otra realización del invento para uso con una exploradora o varilla óptica de una construcción diferente a la ilustrada en la Fig. 2.

Se describirá el presente invento tal como puede estar incorporado en un sistema de recogida de datos del tipo fabricado y vendido por la MSI Data Corporation de Costa Mesa, California, EE.UU., y en particular el modelo MSI 2.100, el cual incluye un micro-elaborador utilizado como un controlador digital. El microelaborador incluye una memoria programable solamente para leer, la cual puede ser fácilmente programada por los expertos en la técnica, todo como se ha descrito en la Patente nº 3.925.639 - de Hester, en la columna 6, línea 30-35, y cuya exposición se incorpora aquí como referencia. En el presente invento se hace uso de un microordenador similar como un controlador digital para excitar y desexcitar el manantial de luz y los circuitos asociados, como se estudiará aquí en lo que sigue.

El presente invento, como en la exposición de la

Patente de Hester antes mencionada, está orientado hacia los circuitos de interfaz y tratamiento de las señales - proporcionadas por la exploradora óptica para posterior - tratamiento y uso por el propio sistema de recogida de da-
5 tos. Además, las construcciones de las varillas o exploradoras ópticas, empleadas de por sí para percibir los datos codificados en barras, son las de dispositivos que se encuentran en el comercio y no forman parte de por sí del presente invento. El invento puede ser llevado a la práctica por medio de dos tipos de varillas o exploradoras ópticas que se encuentran actualmente en el comercio y que están en uso.

El manantial de luz utilizado en la varilla o exploradora es preferiblemente uno que tenga un tiempo de respuesta rápido tal como el que presentan los diodos emi-
15 sores de luz, DEL, que se encuentran en el comercio. En este punto, es de hacer notar que siempre que se emplean las denominaciones "manantial de luz", o "rayos de luz", o similares, en relación con la descripción y las reivindicaciones del presente invento, tales denominaciones no quedan limitadas a la luz visible, puesto que la radiación procedente del manantial de luz puede estar en la región de los infrarrojos para los fines del presente invento.

Los datos codificados en barras, tal como se em-
25 plea esa denominación para los fines del presente invento, comprenden información en código binario registrada sobre una superficie y codificada en términos de barras y espacios que tienen diferentes características ópticas o reflectantes. Ejemplos corrientes de tales datos codificados en barras son el código de barras simplificado descri-

to en la Patente de Hester, o el más complicado Código de Productos Universales, UPC, empleado en general en la mayoría de los productos comercializados en los negocios de ultramarinos y ferreterías. Estos códigos de barras comprenden en general una serie de barras impresas en negro y en blanco para representar datos. Los datos registrados son codificados mediante una serie de barras oscuras y claras que tienen anchuras variables, estando la información codificada en términos del orden de las barras. Un par de barras pueden representar un símbolo binario de una clase, mientras que un par de barras de anchuras diferentes pueden representar un símbolo binario de la clase opuesta o de otra clase. Por ejemplo, una barra oscura, estrecha, seguida por una barra ancha, blanca, representará el símbolo binario 0 mientras que una barra oscura, ancha, seguida por una barra estrecha blanca, representará el símbolo binario opuesto, o bien el símbolo binario 1. El objeto de la percepción de tales datos codificados en barras es el de producir el equivalente eléctrico analógico de los datos codificados en barras, representados como una serie de señales de "negro y blanco" para posterior tratamiento en un sistema de recogida de datos.

Con referencia ahora a la Fig. 1, se describirá la organización general del invento. En la Fig. 1 se ha ilustrado una varilla o exploradora óptica 10, situada sobre una etiqueta 11 codificada en barras y formando interfaz con un sistema 12 de recogida de datos, a través de circuitos 13 de tratamiento de señal analógicos y circuitos digitales 14 para dotar las señales eléctricas proporcionadas por la varilla 10. El tipo de varilla o exploradora

dora óptica que se está considerando en esta realización del invento incluye un manantial de luz 15 y un receptor de luz 16 que tienen trayectorias de luz independientes. - El manantial de luz 15 y el receptor de luz 16 están dis-
5 puestas en la varilla 10 de modo que las trayectorias de la luz para la luz 15 y el receptor 16 convergen solamente en el objeto que está siendo explorado o en una etiqueta - 11, como se ha ilustrado en la Fig. 1. La señal reflejada de la etiqueta 11 convertida en una señal eléctrica por el
10 receptor 16, es amplificada hasta un nivel de potencia suficiente como para permitir que sea conducida, a lo largo de un cable 17, a los circuitos 13 y 14 de tratamiento de la señal.

El sistema 12 de recogida de datos incluye un contro-
15 lador digital 12a que proporciona las necesarias señales de control para determinar las características reflectantes de la superficie explorada. El controlador digital 12a puede incluir un microordenador que se encuentra en el co-
20 mercio, que puede ser fácilmente programado por cualquier experto en la técnica para reconocer las diferencias entre los datos válidos y no válidos, y cuándo conmutar las seña-
les necesarias a los circuitos de tratamiento de señal 13 y 14 para excitar o desexcitar el manantial de luz 15 y pa-
ra controlar el tratamiento de la señal. Como en la Patente de Hester antes mencionada, el microordenador puede ser
25 programado para determinar que los datos sean válidos o incompletos y, tras el subsiguiente paso de la varilla 10 sobre la etiqueta 11, los datos correctos serán reconocidos por el sistema 12 de recogida de datos y serán tratados en
30 consecuencia.

Para comprender el funcionamiento de los circuitos 13 y 14 del tratamiento de señal analógicos y digitales, deberá comprenderse la secuencia de las señales de control proporcionadas por el controlador digital 12a. Los circuitos digitales 14 están excitados continuamente durante las operaciones de exploración con la varilla. Para este fin, los circuitos digitales 14 están conectados al voltaje de alimentación de la batería para alimentar de energía al sistema de recogida de datos 12, y se han ilustrado en la Fig. 1 como conectados al manantial V_{CC} 20. La alimentación de energía eléctrica V_{CC} está conectada a los circuitos digitales 14 a través de un interruptor 21 de conexión/desconexión. Una vez puesto el interruptor 21 en la condición de circuito cerrado, los circuitos digitales 14 estarán siempre excitados hasta que vuelva a abrirse el mismo. El controlador digital 12a está también conectado a la fuente de energía eléctrica o batería para el sistema de recogida de datos 12, para controlar la excitación y la desexcitación del manantial de luz 15 para la varilla 10 y simultáneamente de los circuitos analógicos 13 de tratamiento de la señal. Automática y periódicamente, es proporcionada una señal identificada como la señal V_{SW} por el controlador digital 12a para excitar el manantial de luz 15 y los circuitos analógicos 13 para intervalos de tiempo preseleccionados. La línea de energía eléctrica V_{SW} es solamente conectada por el controlador digital 12a para determinar la característica reflectante de la superficie que es percibida o de la etiqueta 11 codificada en barras, de modo que se economice energía de la batería. El tiempo durante el cual está excitada la señal V_{SW} solamente tiene que ser

suficiente para que los circuitos analógicos 13 se establezcan, mientras que los intervalos de tiempo entre los periodos de conexión han de ser cortos, solamente con relación a los tiempos de percepción humana. Típicamente, el ciclo de trabajo del tiempo de conexión a desconexión puede ser menor que el uno por ciento. Además de la señal V_{SW} , el controlador digital 12a proporciona una señal de referencia, o estrobo, acoplada a los circuitos digitales 14. La señal de estrobo es activa cuando pasa de un nivel de voltaje bajo a un nivel de voltaje alto y se inicia con un intervalo de tiempo preseleccionado después de haber sido conectada la línea de V_{SW} y coexiste el resto del tiempo durante el cual está conectada la línea V_{SW} .

El problema resuelto por el presente invento, de un modo claramente diferente al de la solución descrita en la antes mencionada Patente de Hester, se refiere al almacenamiento del voltaje compensador desconocido generado por los circuitos de tratamiento de la señal. Los medios de percepción y amplificación para la varilla 10 introducen voltajes compensadores de corriente continua relativamente grandes e imprevisibles, los cuales varían con la temperatura y con la magnitud del voltaje de alimentación. La alimentación de energía eléctrica, tal como se usa en los sistemas de recogida de datos portátiles, es generalmente una batería. Los voltajes de las baterías varían con la temperatura y con la cantidad de carga que quede en la batería. Se apreciará, por supuesto, que si el manantial de luz 15 para la varilla 10 es desexcitado, pero se alimenta el amplificador de la varilla, la señal obtenida de la varilla 10 consistirá en solamente el voltaje compensa-

dor de corriente continua que prevalezca.

Con referencia ahora a la Fig. 2, se examinará -
la organización detallada del circuito del invento, La es-
tructura de la varilla 10 se ha ilustrado esquemáticamente
5 en la Fig. 2. El manantial de luz 15 alojado en la varilla
10, se ha ilustrado en forma de un diodo emisor de
luz DEL. La luz generada desde el manantial 15 es guiada
desde el manantial a la superficie que ha de ser percibi-
da, la cual se ha ilustrado como la etiqueta 11 codifica-
da en barras, por medios de fibra óptica u otras canaliza-
ciones de luz convenientes. Los rayos de luz reflejados -
desde la etiqueta 11 son enfocados sobre el receptor de
luz 16 por un par de lentes L. El receptor de luz 16 se
15 ha ilustrado en la Fig. 2 como un fotodiodo usual. Las se-
ñales de salida eléctricas desde el receptor de luz 16,
resultantes de la incidencia de los rayos de luz refleja-
dos sobre el mismo, sin amplificadas por medio de un am-
plificador AV, ilustrado como un amplificador operacional
usual que está dispuesto para ser llevado en la varilla 10.
20 Las señales procedentes del receptor 16 son acopladas -
al terminal de entrada negativo del amplificador AV, mien-
tras que su terminal positivo es conectado a tierra. La -
versión amplificada de la señal de reflexión y la señal -
de voltaje compensador son acopladas a los circuitos 13 -
25 de tratamiento de señal analógica, por medio del cable 17.

Los circuitos 13 de tratamiento de la señal ana-
lógica incluyen el amplificador operacional A_1 dispuesto
para amplificar la diferencia entre una señal representa-
tiva del voltaje compensador de corriente continua y las
30 señales obtenidas del receptor 16. Para este fin, la sa-

lida del amplificador AW es aplicada directamente al terminal positivo del amplificador A_1 . El terminal negativo es acoplado a la red de conversión de digital a analógico acoplada al contador ascendente/descendente 30, y se describirá más detalladamente aquí en lo que sigue. El amplificador A_1 puede ser también un amplificador operacional usual para comparar la diferencia entre las magnitudes de las señales aplicadas a sus dos señales de entrada.

El contador ascendente/descendente 30 es un contador decimal codificado en binario usual que comprende una parte de los circuitos 14 de tratamiento de la señal digitales. El contador 30 puede ser controlado en cuanto al sentido del recuento a través del acoplamiento de una señal apropiada a su terminal de recuento ascendente/descendente para contar de acuerdo con el nivel de potencial alto o bajo de la señal aplicada al mismo. Una señal de alto nivel de voltaje aplicada al terminal de control del contador 30 hará que el contador cuente en sentido ascendente, mientras que una señal de nivel bajo hará que el contador cuente en sentido descendente. Los impulsos que han de ser contados son aplicados al terminal de entrada de reloj para recuento en el contador en sentido ascendente o en sentido descendente. Un terminal prefijado para el contador 30 permite que el mismo sea fijado para su recuento máximo en sentido "ascendente" al tener lugar la aplicación de una señal de impulso al mismo. Se genera un impulso preajustado al tener lugar la aplicación de la fuente de V_{CC} al terminal V_{CC} del contador 30, mediante la previsión del condensador C_1 y de la resistencia R_p . Este circuito diferenciador está acoplado al terminal preajus

tado del contador 30, como se ha ilustrado. Las señales de salida de bitios codificados en binario desde el contador 30 son aplicadas a un convertidor de digital a analógico para convertir el valor de los bitios binarios representativos del valor decimal almacenado en el contador en la correspondiente señal analógica. El convertidor de digital a analógico ilustrado en la Fig. 2 es una red en escalera de resistencias, en la que los valores de las resistencias de la escalera se han ilustrado como R y $2R$. Las resistencias $2R$ tienen un valor que es doble del valor de resistencia de las resistencias R . Las resistencias $2R$ de la red están acopladas al contador 30 y la última resistencia $2R$ (la resistencia de la derecha, tal como se ha ilustrado en la Fig. 2) está conectada a tierra. Las resistencias R enlazan a las resistencias individuales $2R$. La resistencia $2R$ de la izquierda y la resistencia R conectada con la misma están acopladas directamente al terminal de entrada negativo del amplificador A_1 . Aunque el convertidor de digital a analógico acoplado a la salida del contador 30 se ha ilustrado como una red en escalera, cualquier otro circuito similar bien conocido producirá la necesaria conversión de digital a analógico, tal como una red de progresión binaria.

Entre el terminal de salida del amplificador A_1 y tierra está conectada una red divisora del voltaje que comprende las resistencias R_1 y R_2 . El potencial en la unión entre las resistencias R_1 y R_2 actúa en un bucle de realimentación para el terminal de entrada negativa del amplificador A_1 . Llegados a este punto en la descripción, es de hacer notar que si la red de digital a analógico no estu-

viene conectada a la salida del amplificador A_1 , la ganancia del bucle cerrado desde el terminal positivo del amplificador A_1 al terminal de salida del amplificador A_1 sería

$$\frac{(R_1 + R_2)}{R_2}$$

5

Para la finalidad del presente invento, la resistencia de la red 30 de digital a analógico se considera - que tiene un valor de resistencia grande comparado con el valor de la resistencia R_2 en la salida del amplificador - A_1 . El convertidor de digital a analógico, por consiguiente, puede considerarse como una fuente de corriente para - la resistencia R_2 . Con estos valores de resistencia, el circuito está proporcionado de modo que cuando el contador 30 es preajustado para su recuento máximo, la corriente suministrada desde la red de digital a analógico a la resistencia R_2 producirá un voltaje de polarización que es mayor - que cualquier voltaje compensador que pudiera ser generado y que aparecería en el terminal positivo del amplificador A_1 . En la presente organización del circuito, los voltajes compensadores que son generados, solamente pueden ser de - un valor de potencial positivo. En consecuencia, como resultará más evidente aquí en lo que sigue, la señal de salida del amplificador A_1 no puede salir por encima de cero hasta que el voltaje en el terminal negativo sea reducido al voltaje compensador real que aparece en el terminal - positivo del amplificador.

La señal de salida del amplificador A_1 es aplicada en común a los terminales de entrada positivos de los comparadores identificados como Comp. 1 y Comp. 2. El terminal negativo del comparador 2 tiene aplicado al mismo un

30

**POOR
QUALITY**

voltaje de polarización. El voltaje de polarización está acoplado al mismo a través de la línea V_{SW} y es generado por la red divisora del voltaje en serie formada por las resistencias R_7 y R_3 . Un extremo de la resistencia R_7 está conectado a la línea V_{SW} , mientras que el otro extremo de la resistencia R_3 está conectado a tierra. Un transistor Q_2 está acoplado en relación de circuito en paralelo con la resistencia R_7 . El electrodo de colector para el transistor Q_2 está conectado a la línea V_{SW} , mientras que el electrodo de emisor está acoplado a la unión entre las resistencias R_7 y R_3 . El electrodo de base del transistor Q_2 está conectado directamente al terminal de salida del comparador Comp. 1.

El terminal negativo del comparador Comp. 1 está provisto de un potencial de polarización o umbral que consiste en la red divisora de voltaje formada por las resistencias en serie R_4 y R_5 . Un extremo opuesto está conectado al terminal de entrada negativa de Comp. 1. Un extremo de la resistencia R_5 está conectado en común con la resistencia R_4 al terminal de entrada negativo de Comp. 1 y su extremo opuesto está conectado a tierra. El nivel de voltaje de polarización proporcionado por las resistencias R_4 y R_5 está proporcionado para establecer un nivel de umbral para detectar la diferencia entre la varilla 10 que percibe una señal "en blanco" y una señal "no en blanco". Para este fin, se ajusta el nivel umbral para detectar la señal "en blanco" de nivel más bajo proporcionada por la varilla 10. Este nivel umbral se selecciona para hacer que sea generada una señal de salida desde Comp. 1 para señalar una condición "en blanco", de acuerdo con el tipo de papel uti

lizado para el código en barras, las propiedades de reflexión, etc. La salida desde el comparador Comp. 1 será una serie de señales en negro y blanco que son el equivalente analógico de los datos codificados en barras registrados -
5 en la etiqueta 11. En consecuencia, las señales en negro y en blanco serán o bien una señal de alto nivel de voltaje para señalar una barra en blanco o bien una señal de bajo nivel de voltaje para señalar una barra en negro, de acuerdo con los niveles de salida a los cuales esté ajustado el
10 comparador Comp. 1. El tren de señales en negro y blanco es aplicado al controlador digital 12a, en el que es descodificado para uso en el sistema de recogida de datos 12.

Se observará que el controlador digital 12a está dispuesto para proporcionar una línea de señal V_{SW} para excitar y desexcitar automática y periódicamente, a cada uno
15 de los circuitos analógicos dispuestos dentro del bloque 13. La línea de señal V_{SW} está también aplicada en relación de circuito en paralelo a la varilla 10 para controlar el manantial de luz 15 juntamente con su correspondiente amplificador AW.
20

Los circuitos digitales 14 incluyen medios de circuito para controlar la conducción del manantial de luz 15. El manantial de luz 15 está acoplado en circuito en serie con el transistor Q_1 , el cual está polarizado para controlar la magnitud de la corriente que circula a través del
25 diodo emisor de luz 15. Para este fin, el transistor Q_1 tiene su electrodo de colector conectado al electrodo de cátodo del diodo emisor de luz 15, estando el electrodo del ánodo acoplado a la línea V_{SW} . El electrodo de emisor para el transistor Q_1 está acoplado a tierra a través de -
30

la resistencia R_0 . El electrodo de base para el transistor Q_1 está acoplado a la señal de estrobo del controlador digital 12a por medio de un diodo D_1 . El electrodo de ánodo del diodo D_1 está acoplado directamente al electrodo de base del transistor Q_1 , mientras que el cátodo está acoplado para recibir los impulsos de estrobo. El electrodo de base del transistor Q_1 está también acoplado a la línea V_{SW} a través de la resistencia Q_R . Se ha previsto un contador 31 de sentido descendente de recuento decimal codificado en binario, para controlar el nivel de polarización en el electrodo de base para el transistor Q_1 . El contador en sentido descendente 31 tiene un terminal de entrada de reloj para recibir los impulsos que han de ser contados y un terminal preajustado para ajustar el contador para su máximo recuento en el sentido de recuento positivo cuando se aplica al mismo un impulso. El circuito de salida para el contador en sentido descendente 31 comprende una serie de señales codificadas en binario para señalar el recuento que es almacenado en el contador 31. Un convertidor de digital a analógico, en forma de una red de resistencias, está acoplado a la salida del contador 31 para convertir las señales de bitios binarios en una señal analógica correspondiente, la cual es acoplada directamente al electrodo de base del transistor Q_1 . Los valores de resistencia de la red del convertidor están proporcionados de acuerdo con la progresión binaria, como se ha identificado en la Fig. 2, como R , $2R$, $4R$ y $8R$. Estos corresponden a los números decimales 8, 4, 2 y 1 en la progresión binaria 2^0 , 2^1 , 2^2 y 2^3 .

Los impulsos que han de ser contados por el con-

contador descendente 30 son aplicados al terminal de entrada de reloj por medio de una puerta Y 32. Una entrada a la - puerta Y 32 está acoplada para recibir los impulsos de estrobo desde el controlador digital 12a. El otro terminal -
5 de entrada de la puerta Y 32 está acoplado directamente al terminal de salida del elemento de comparación Comp. 1, para recibir el tren de señales en negro y blanco. Cuando - las dos señales aplicadas a la puerta 32 son altas, será - generada una señal de salida desde el circuito 32 para con-
10 tar en sentido descendente en el contador 31 un recuento. El contador descendente 31 puede ser preajustado para el - recuento máximo mediante un impulso aplicado a su terminal preajustado. Para este fin, se acopla el terminal preajus-
15 tado a una red de condensador-resistencia en serie al terminal V_{CC} . El terminal V_{CC} está conectado a una entrada co- rrespondiente V_{CC} para el contador descendente 31 y el con- densador C_2 . El otro terminal del condensador C_2 está co-
20 nectado a tierra. La unión entre la resistencia RS y el - condensador C_2 está acoplada directamente al terminal pre-
ajustado, para acoplar el impulso que es generado por la - aplicación de la fuente al contador 31. El contador 31 es-
tá además construido de modo que el recuento mínimo del -
contador 31 sea cero. Los "arrastres" están programados fue-
ra para mantener el recuento cero una vez alcanzado.

25 Teniendo presente la anterior estructura, puede - explicarse el funcionamiento de los circuitos de tratamien-
to de la señal de varilla del presente invento. El voltaje V_{CC} aplicado a los circuitos digitales 14 es aplicado con-
tinuamente una vez que se cierra el interruptor de poten-
30 cia 21, de modo que los contadores 30 y 31 estarán conti--

nuamente excitados. Con la aplicación del voltaje V_{CC} a los contadores 30 y 31, cada uno de estos será ajustado para su recuento máximo. El contador 30 será ajustado como resultado del impulso generado por el condensador C_1 al cerrar el interruptor 21 que es eficaz en su terminal preajustado para el contador 31 a través del contador C_2 . Con la aplicación del voltaje V_{CC} a los circuitos digitales 14 y el ajuste del contador 30 para su recuento máximo, la señal analógica representativa del recuento producirá un voltaje en la entrada negativa del amplificador A_1 , el cual será mayor que cualquier voltaje compensador que pudiera aparecer en el terminal positivo del amplificador A_1 . La salida del amplificador A_1 será un nivel de voltaje bajo. Se recordará que la señal acoplada al terminal positivo del amplificador A_1 incluye la señal de luz reflejada desde la etiqueta 11, así como la señal de voltaje compensador, de modo que el amplificador A_1 amplifica solamente la diferencia entre esas señales y la señal analógica representativa del recuento almacenado en el contador 30. Con la salida del amplificador diferencial A_1 en el nivel de voltaje bajo, no puede producirse lectura alguna de la etiqueta, dado que la entrada del comparador Comp. 1 tiene una señal de nivel bajo en su terminal de entrada positivo, proporcionada por A_1 , y proporcionará una salida de nivel bajo mientras prevalezcan esas condiciones de entrada. La señal de salida de nivel bajo desde el amplificador A_1 producirá de modo correspondiente una señal de salida de nivel bajo desde Comp. 2. La señal de salida de nivel bajo desde Comp. 2 es eficaz en el control ascendente/descendente para el contador 30, para ajustarlo en la

Posición de recuento descendente. Después del tiempo pre-
seleccionado tras la aplicación de la señal V_{SW} a los cir-
cuitos de la varilla 10 y a los circuitos analógicos 13, -
que permite que se establezcan los circuitos, será propor-
5 cionado el impulso de estrobo desde el controlador digital
12a y será acoplado directamente al contador 30. El conta-
dor 30 contará en sentido descendente un recuento en res-
puesta al impulso de estrobo y al previo ajuste del conta-
dor 30 ascendente/descendente a una condición de descenden-
10 te. Estas condiciones prevalecerán hasta que en el conta-
dor 30 ascendente/descendente se haya contado en sentido -
descendente hasta un recuento que produzca un voltaje que
sea ligeramente inferior al valor del voltaje compensador
que sea generado en los circuitos de tratamiento analógi-
15 cos. Cuando el contador 30 ascendente/descendente y los co-
rrespondientes circuitos de digital a analógico proporci-
onen una señal en el terminal negativo del amplificador A_1
que sea ligeramente inferior al valor del voltaje compen-
sador que aparece en la señal en el terminal positivo del
20 amplificador A_1 , se derivará del amplificador A_1 una señal
de salida de nivel alto esencialmente representativa de la
señal de luz percibida.

Si el nivel del voltaje de la señal de salida del
amplificador A_1 que es aplicada al terminal de entrada po-
25 sitivo del Comp. 1 es mayor que la polarización que apare-
ce en el terminal de entrada negativo, el mismo señalará -
una condición "en blanco", produciendo para ello una señal
de salida de nivel alto en su terminal de salida. La señal
de salida de nivel alto desde Comp. 1 hará conductor al -
30 transistor Q_2 en la red de polarización de entrada para -

Comp. 2. En algún punto, el voltaje en el terminal positivo del comparador Comp. 2 excederá del voltaje de polarización pequeño en el terminal de entrada negativo y la señal de salida del mismo será conmutada a un nivel de -

5 voltaje bajo y señalará con ello un recuento descendente para el contador 30 ascendente/descendente. Después de que haya ocurrido ésto, el contador 30 ascendente/descendente alternará entre el recuento en sentido ascendente y el re-

10 cuento en sentido descendente, de modo que el mismo "oscila alrededor" o "abarca" al valor real del voltaje compen-

sador generado, tal como viene representado por el recuen-

to almacenado en el contador 30. La previsión del conta-

15 dor ascendente/descendente 30 permite que cualesquiera -

cambios en el voltaje compensador que sean generados sean

"perseguidos" o seguidos por el contador 30, puesto que -

son continuamente almacenados en términos de un dígito de

20 cimal almacenado en el contador 30, de modo que en todo -

momento el amplificador A_1 amplificará solamente la dife-

rencia entre el valor almacenado de la señal compensadora

y las señales recibidas desde la varilla 10 en el termi-

25 nal positivo del amplificador A_1 . El intervalo de tiempo durante el cual el contador 30 ascendente/descendente es

hecho contar en sentido descendente desde su recuento má-

ximo preajustado hasta que llega a un recuento que sea -

representativo de los voltajes compensadores generados -

30 por los circuitos de tratamiento de la señal, se conside-

ra como el tiempo de calibración de la varilla 10, y du-

rante ese intervalo no es posible lectura alguna, es de-

cir, todas las señales "negras" o de salida de nivel bajo

son recibidas desde Comp. 1. Después de ese período de ca

libración automática, los circuitos de tratamiento de la señal son acondicionados para leer o proporcionar una señal de salida representativa de la naturaleza reflectante de la superficie sobre la cual sea hecha pasar la varilla 10.

5 En el momento en que se produce el impulso de estrobo, el manantial de luz 15 habrá sido excitado por la corriente suministrada a través del transistor Q_1 , dado que la línea V_{SW} habrá pasado a estar "Conectada" o "alta". Puesto que el nivel alto del impulso de estrobo vencerá a la polarización normalmente proporcionada en el electrodo de base del transistor Q_1 , se mantendrá la excitación del manantial de luz 15 y se puede tratar la salida de la varilla para determinar la característica de reflexión. Esta viene determinada por la diferencia entre las señales de varilla resultante que aparecen en el terminal positivo de Comp. 1 y el nivel de umbral de luz en el terminal negativo, para producir una señal de negro o blanco en la salida de Comp. 1. La señal de salida desde Comp. 1 será examinada por el controlador digital 12a tal como fue originalmente programada, para determinar la característica de reflexión de la superficie percibida. El controlador digital 12a tendrá capacidades de reconocimiento de señal para determinar si la señal percibida excede del nivel de polarización en el terminal negativo de Comp. 1, para señalar que ha sido recibida una señal de negro o de blanco. Si ha sido recibida una señal de blanco, el controlador digital 12a hará que la línea V_{SW} permanezca excitada hasta que sea completada la lectura o sea de nuevo detectada una señal de negro y persista. El controlador digital 12a descodificará el tren de señales de negro y blanco por medios usuales, -

10

15

20

25

30

5 midiendo para ello los períodos de tiempo relativos en que existen las señales de negro y blanco. Si la salida de - Comp. 1 no indica una condición "en blanco" el controlador digital 12a desexcitará la línea V_{SW} y la señal de estrobo, y esperará durante un intervalo de tiempo suficiente para iniciar otro período de muestreo para determinar de nuevo si ha sido percibida una condición de "en blanco".

10 Las ventajas desde el punto de vista de economía de energía del invento antes considerado deberán ser mejor apreciadas al llegar a este punto. Deberá ahora reconocerse que los circuitos 13 de tratamiento de señal analógicos, incluyendo el manantial de luz 15 y el amplificador AW, - solamente serán excitados periódicamente, mientras que los circuitos digitales 14 del presente invento serán mantenidos continuamente excitados. Los componentes de circuito - 15 digitales, tales como los contadores 30 y 31, por ejemplo, pueden ser elementos de circuito integrados fabricados de semiconductores de óxido metálico complementarios (CMOS). Cuando están contruidos de elementos CMOS, las exigencias 20 de corriente son muy bajas y se consume muy poca energía - de reserva, al tiempo que están continuamente excitados y, por consiguiente, no se afecta sustancialmente al consumo de energía en la batería para el sistema de recogida de datos 12. Esta característica, acoplada con la excitación y 25 desexcitación periódica de la línea V_{SW} , es todo lo que se necesita para reducir al mínimo el consumo de energía de - la batería mientras se permite una determinación de una - condición de "en blanco" para comenzar la lectura de los - datos codificados en barras. Las ventajas de éstos con res 30 pecto a los anteriores circuitos de tratamiento de la se-

5
10
15
20
25
30

nal, tales como los estudiados en la Patente de Hester, es que el contador ascendente/descendente 30 retendrá o almacenará continuamente el valor del voltaje compensador incluido el de entre intervalos de muestreo, mientras los circuitos de tratamiento de la señal analógicos están desexcitados. Este modo de almacenamiento del voltaje compensador reduce al mínimo cualquier error que pudiera resultar, tal como cuando se almacena en un condensador el voltaje compensador. Para evitar la descarga del condensador de almacenamiento durante los intervalos de exploración, se debe prever una constante de tiempo grande con relación a los intervalos de tiempo de exploración. Una constante de tiempo grande requiere un tiempo determinado para establecer las necesarias condiciones de referencia, de modo que ha de transcurrir un intervalo de tiempo antes de que tales circuitos de la técnica anterior estén disponibles para lectura. Esto impide la desconexión de los circuitos de conexión analógicos entre los intervalos de muestreo. El contador 30 ascendente/descendente utilizado para almacenamiento en el presente invento, puede considerarse como que tiene una constante de tiempo efectiva infinita durante la exploración, lo cual impide cualquier descarga del voltaje incluso aunque el operario pueda explorar lentamente la etiqueta 11. La precisión de la canalización de compensación puede ser controlada fácilmente con cualquier grado de precisión mediante la selección del número de bitios para el contador ascendente/descendente 30, y con ello la precisión de la señal analógica procedente del convertidor de digital a analógico asociado.

Otra fase de este invento se refiere a la calibra

ción del manantial de luz 15 para controlar la magnitud de la corriente a través del DEL 15, y con ello la salida de luz para normalizar las señales de negro y blanco proporcionadas al controlador 12a desde el comparador Comp. 1.

5 Cuando se aplica suministro de V_{CC} al contador descendente 31, el contador descendente 31 es ajustado para su máximo recuento y solamente puede contarse en el mismo en sentido descendente hasta cero. El voltaje analógico resultante, representativo del recuento almacenado en el contador 31,

10 es aplicado al electrodo de base del transistor Q_1 , a través del convertidor de digital a analógico acoplado al contador 31. Este recuento máximo almacenado hará que la corriente que se haya hecho pasar a través del manantial de luz 15 o del diodo emisor de luz tenga el valor máximo que

15 pudiera esperarse en cualquier caso. Durante el período de calibración de la varilla, el manantial de luz 15 es mantenido desexcitado, ya que el impulso de estrobo hace que quede desexcitado el transistor Q_1 por medio del diodo D_1 acoplado al mismo. Esto es debido al bajo valor del nivel

20 inicial del estrobo. Cuando el impulso de estrobo pasa a través de una transición de nivel bajo a nivel alto, el transistor Q_1 es excitado y la corriente es hecha pasar a través del manantial de luz 15, dando por resultado que sea producida una señal de luz reflejada y que aparezca

25 una componente de luz reflejada correspondiente en el amplificador A_1 . Después que hayan sido calibrados los circuitos de tratamiento de la señal, la señal de salida del amplificador A_1 será la versión amplificada de la señal de luz reflejada. Cuando en la salida de Comp. 1 es detectada

30 una señal de "en blanco", el transistor Q_2 en la entrada -

negativa del comparador Comp. 2 hará que la polarización -
en su terminal negativo esté en una condición de esencial-
mente máxima escala. Si la señal de salida desde el ampli-
ficador A_1 excede del voltaje en el terminal negativo en -
5 Comp. 2, la señal de salida estará a un nivel de voltaje -
alto, para señalar una condición de recuento ascendente en
el contador ascendente/descendente 30, pero éste no conta-
rá en ese intervalo de tiempo, dado que la entrada de reloj
está inactiva. En consecuencia, si el Comp. 2 señala una -
10 condición de recuento ascendente y el Comp. 1 señala una -
condición de "en blanco", entonces esas dos señales están
a un nivel de voltaje alto, haciendo que sea generada una
señal de salida desde la puerta Y 32. El contador 31 ascen-
dente/descendente será hecho contar en sentido descendente
15 un recuento en respuesta a un impulso desde la puerta Y 32.
Cuando ambas señales de entrada a la puerta Y 32 son altas,
de acuerdo con el presente invento, se considera que la se-
ñal de "en blanco" está en una condición de "por encima de
la escala". En consecuencia, el recuento en sentido descen-
20 dente del contador descendente 31 lo equivalente a un re-
cuento reducirá la señal analógica en el electrodo de base
del transistor Q_1 y reducirá con ello la corriente para el
diodo emisor de luz 15 y, por tanto, el nivel de salida de
la luz. Con la percepción continuada (después de detectar
25 la señal de "en blanco"), la producción alterna de señales
en negro y en blanco hará que continúe el recuento descen-
te del contador 31 hasta que la corriente en el diodo emi-
sor de luz 15 sea reducida a un valor del voltaje que pro-
duzca una señal blanca casi a escala total. Esta disposi-
30 ción no compensa las variaciones en la reflexión de la su-

perficie, pero la misma compensa cualesquiera cambios a largo plazo en la señal de salida desde la varilla 10. Esto es cierto dado que después de ser aplicado el suministro de V_{CC} al contador descendente 31, solamente puede ser reducida la corriente para el manantial de luz 15. Esta disposición permite resolver las ambigüedades entre las condiciones de fondo de baja reflectancia y de corriente de manantial de luz insuficiente (salida de luz) o de barras de alta reflectancia y excesiva corriente del manantial de luz. La normalización de las señales de salida desde el circuito de tratamiento de señal mejorará las actuaciones y reducirá el consumo de corriente.

Con referencia ahora a la Fig. 3, se describirá otra realización del invento. En la realización ilustrada en la Fig. 3, el tipo de varilla o exploradora óptica utilizada es diferente del tipo estudiado en relación con los circuitos aquí descritos en lo que antecede. En el tipo de varilla para utilizar el circuito de tratamiento de señal de la Fig. 3, las trayectorias de iluminación y de percepción de los rayos de luz comparten una trayectoria óptica común. En este tipo de varilla 10' hay dispuesta una lente esférica 40 en la extremidad inferior de la varilla 10' para hacer contacto con la superficie que haya de ser explorada, la cual se ha ilustrado en la Fig. 3 como la etiqueta 11. Tales varillas son conocidas en la técnica y se han descrito en las Patentes para los EE.UU. núms. 3.784.794 y 3.892.974, por ejemplo. En el tipo de varilla 10' ilustrado en la Fig. 3, el manantial de luz que se ha ilustrado como un diodo emisor de luz 15 está montado adyacente a la superficie posterior de la lente esférica 40, la cual irra

5 día sus rayos de luz dentro de la lente esférica 40. La radiación de luz recibida desde el manantial de luz 15 es enfocada por la lente esférica 40 sobre la etiqueta 11, y los rayos de luz reflejados son enfocados por la lente 40 sobre un receptor de luz 16, el cual puede ser un foto-di-
do usual. Algunos de los rayos de luz emitidos desde el manantial de luz 15 son reflejados por la lente 40 de nuevo al receptor de luz 16, sin desplazarse a través de la lente 40 e incidir sobre la etiqueta 11. En esta disposición,
10 cuando la varilla 10' no está señalando que la misma está en una condición de "en blanco", su señal de salida consta de dos componentes, a saber: un voltaje compensador de corriente continua y el voltaje generado por la reflexión interna de los rayos de luz.

15 Cuando se hace funcionar la varilla 10' de acuerdo con las técnicas anteriores, los circuitos de tratamiento de la señal asociados y el manantial de luz 15 son alimentados de energía continuamente. Cuando el manantial de luz 15 y los circuitos de tratamiento de la señal están
20 continuamente excitados, las señales de salida de la varilla 10', las cuales comprenden las señales reflejadas internas y las señales compensadoras, se proporciona una señal de referencia continua y cualquier cambio con respecto a ese nivel de referencia será reconocido como una condición de "en blanco". Esta técnica anterior no utiliza la característica de economía de energía derivada de excitar continuamente el manantial de luz, y es menos eficaz que los circuitos de tratamiento de la señal aquí considerados en lo que antecede.

30 Con respecto a la aplicación de los conceptos aquí

estudiados en lo que antecede en relación con los circuitos de tratamiento de señal de la Fig. 2, es de hacer notar que si el manantial de luz fuese excitado solamente - después de que la señal de voltaje compensador hubiese sido determinada y almacenada, sería muy difícil distinguir una reflexión interna de la lente 40 de una reflexión de la etiqueta 11. En la presente realización del invento, - la corriente a través del manantial de luz para el diodo emisor de luz 15 se ajusta a cero al iniciarse la operación de exploración de la varilla. La corriente a través del manantial de luz 15 se ajusta mediante el circuito digital 14 de la Fig. 3. En esta realización, el manantial de luz 15 es mantenido de modo efectivo en una condición de desexcitado hasta que las señales de compensación, incluidas las señales generadas por una reflexión interna de los rayos de luz procedentes del manantial 15 a la lente - 40, son determinadas y almacenadas. Solamente entonces se tratan las señales derivadas de la varilla 10' mediante - los circuitos analógicos 13 de la Fig. 3. En esta realización del invento se usa también el concepto de la conmutación automática y periódica de la energía para el manantial de luz 15 entre CONECTADA y DESCONECTADA y cuya señal es identificada como la señal V_{SW} procedente del controlador digital 12a. Las otras señales procedentes del controlador digital 12a son las mismas que en la anterior - realización, es decir, una señal de impulso de estrobo que tiene lugar en la misma relación de tiempo con la señal - V_{SW} que en la anterior realización, y el suministro de V_{CC} a los circuitos digitales 14.

La varilla 10' incluye un amplificador AW que tie

ne su terminal de entrada negativo conectado para recibir las señales procedentes del perceptor de luz 16. Como en la anterior realización, el terminal positivo del amplificador AW está conectado directamente a tierra. La salida del amplificador AW de la varilla es aplicada directamente al terminal positivo del comparador o amplificador A_1 incluido dentro de los circuitos 13 de tratamiento de la señal analógicos. En esta realización, se aplica un nivel de umbral fijo al terminal de entrada negativo del amplificador A_1 . El potencial umbral está definido para que sea representativo de un voltaje compensador fijo y de una señal de reflexión fija que es normalmente generada por la varilla 10'. Este potencial umbral es proporcionado por la resistencia R_3 que tiene un extremo conectado a la línea V_{SW} y un extremo al terminal de entrada negativo del amplificador A_1 . También está conectada una resistencia R_2 en serie al terminal de entrada negativo del amplificador A_1 en común con la resistencia R_3 . El extremo opuesto de la resistencia R_2 está conectado a tierra. Una resistencia R_1 de realimentación está conectada desde la salida del amplificador A_1 al terminal de entrada negativo para el amplificador A_1 . Es de hacer notar que cuando el manantial de luz 15 está desexcitado, la señal de salida del amplificador A_1 no puede ser una señal positiva o de alto nivel de salida, debido a la presencia de la polarización proporcionada en el terminal de entrada negativo. La señal de salida del amplificador A_1 está acoplada en relación de circuito en paralelo con los terminales de entrada negativos de los comparadores 1 y 2. Es de hacer notar que los comparadores 1 y 2 proporcionan la misma función en la realización

de la Fig. 3 que la que realizaban en la realización estudiada en lo que antecede. Concretamente, el Comp. 1 señala la condición de "en blanco" de la varilla 10' para proporcionar las señales de salida de negro y blanco percibidas por la varilla 10'. El Comp. 2 proporciona una señal de salida de control para controlar el recuento ascendente o el recuento descendente del contador 30 ascendente/descendente, incluido dentro de los circuitos 14 de tratamiento de la señal digitales. Es de hacer notar, sin embargo, que en esta disposición la señal de salida desde el amplificador A_1 está acoplada a los terminales opuestos de los comparadores 1 y 2 con respecto a los utilizados en la realización anterior. Esto invierte la polaridad de las señales de salida derivadas de los comparadores con respecto a las anteriormente descritas.

El terminal positivo de Comp. 2 está acoplado a un nivel de polarización fijo proporcionado por la red en serie de resistencias R_7 y R_8 . Un extremo de la resistencia R_7 está conectado a la línea V_{SW} y está acoplado a un extremo de la resistencia R_8 en común con el terminal de entrada positivo de Comp. 2. El otro extremo de la resistencia R_8 está conectado al potencial de tierra. El potencial de polarización proporcionado en el terminal positivo de Comp. 2 es seleccionado de modo que cuando el manantial de luz 15 esté desexcitado, la salida desde Comp. 2 proporciona una señal de salida de alto nivel para señalar al contador 30 para que éste cuente en sentido ascendente. Después de almacenado el voltaje compensador en el contador 30, el Comp. 2 conmutará a una condición de salida baja para señalar un recuento de sentido descendente. La se-

El terminal de salida del Comp. 2 es acoplada directamente al terminal de control ascendente/descendente para el contador ascendente/descendente.

5 Como en la anterior realización, el terminal restante de Comp. 1 está provisto de una polarización de referencia fija, proporcionada por las resistencias R_4 y R_5 acopladas al mismo. La resistencia R_4 tiene un terminal conectado a la línea V_{SW} y el otro terminal de la resistencia R_5 conectado a tierra. Las señales procedentes de
10 Comp. 1 identifican las señales de negro y blanco percibidas por la varilla 10'. En esta realización, será producida una señal de salida baja cuando se percibe la condición de "en blanco" y será producida una salida alta cuando sea percibida una condición de "no en blanco", para producir
15 el tren de señales de negro y blanco.

Los circuitos digitales 14, utilizados en la Fig. 3 comprenden básicamente el contador 30 decimal codificado en binario ascendente/descendente y el convertidor de digital a analógico para convertir las señales de salida -
20 codificadas en binario procedentes del contador 30 en las correspondientes señales analógicas. El convertidor de digital a analógico ilustrado en la Fig. 3 es la misma red en escalera de resistencias descrita en lo que antecede. -
25 La salida del convertidor de digital a analógico está acoplada al transistor de conmutación Q_1 , el cual está conectado en circuito en serie con el manantial de luz 15. Concretamente, la salida del convertidor de digital a analógico está acoplada directamente al electrodo de base del -
30 transistor Q_1 . El electrodo de colector para el transistor Q_1 está acoplado directamente en el manantial de luz 15, -

mientras que el electrodo de emisor está conectado a tierra a través de la resistencia R_G . El contador 30 ascendente/descendente es excitado por medio de la fuente de V_{CC} desde el controlador digital 12a. En esta realización, el

5 contador 30 es repuesto inicialmente a recuento cero. Para este fin, el terminal V_{CC} está provisto de una red de reposición constituida por el condensador C_1 y la resistencia R_R . Un terminal del condensador C_1 está acoplado al suministro de V_{CC} , mientras que el otro terminal está conectado

10 en común con la entrada de reposición del contador 30 y la resistencia R_R . El otro terminal de la resistencia R_R está acoplado a tierra. Con la aplicación de la fuente de V_{CC} al contador 30, el contador es repuesto automáticamente al estado cero por el impulso generado por C_1 , manteniéndose con ello el transistor Q_1 en una condición de desexcitado o fuera de conducción, y el manantial de luz 15 correspondientemente desexcitado.

Las señales de estrobo proporcionadas por el controlador digital 12a se usan en esta realización así como

20 para almacenamiento en el contador 30 ascendente/descendente. En esta realización, los impulsos de estrobo son aplicados al terminal de entrada de reloj del contador 30 a través de un circuito Y 41. La otra entrada del circuito Y 41 es la señal de salida digitalizada procedente de Comp.

25 1, como se ha ilustrado. En esta realización, cuando las señales de entrada para el circuito Y 41 están en una condición de voltaje de alto nivel, será aplicado un impulso de salida al terminal de reloj del contador 30. Los impulsos serán contados en sentido ascendente o en sentido descendente, según con el nivel de voltaje alto o bajo se-

30

ñalado en el control ascendente/descendente para el contador 30. Cuando la señal de salida desde el Comp. 1 indica una condición de "no en blanco", serán aplicados impulsos al contador 30 en respuesta a las señales de estrobo de alto nivel, hasta que se haya recontado en sentido ascendente para almacenar el valor del voltaje compensador de la señal generada en la varilla 10'. En esta disposición, cuando es percibida una condición de "en blanco" por la varilla 10, la señal de salida baja proporcionada por Comp. 1 impedirá la aplicación de los impulsos de estrobo al contador 30, indicando que la varilla está en condición para leer la etiqueta 11. En esta realización, los voltajes compensadores no pueden ser perseguidos como en la anterior realización. Después de percibida esta condición, las señales de negro y blanco será proporcionadas desde Comp. 1 para indicar los datos representados sobre los datos codificados en barras en la etiqueta 11.

Teniendo presente la anterior estructura, se puede examinar con mayor detalle el funcionamiento de la realización de la Fig. 3. Como se ha indicado aquí en lo que antecede, cuando se aplica el suministro de V_{CC} al contador 30 ascendente/descendente, el contador será ajustado para indicar el dígito decimal 0. La señal analógica resultante del convertidor de digital a analógico mantendrá desexcitado al transistor Q_1 y al manantial de luz 15. Con los voltajes de polarización fija utilizados para el amplificador A_1 y Comp. 1 y 2, se apreciará que la señal de salida desde el amplificador A_1 no puede estar en una condición de voltaje positivo o de alto nivel. Esto hará que sea generada una señal de salida de alto nivel en Comp. 2

y una señal de salida de alto nivel desde Comp. 1. La se--
ñal de salida de alto nivel desde Comp. 2 señalará al con-
tador ascendente/descendente 30 para que cuente en sentido
ascendente. Cuando la línea V_{SW} es excitada por el contro-
5 lador digital 12a, el manantial de luz 15 será mantenido -
desexcitado. A continuación de la excitación de la línea -
 V_{SW} , es proporcionada la señal de estrobo por el controla-
dor digital 12a. Cuando se produce una señal de salida de
alto nivel en el Comp. 1, después de que la señal de estro
10 bo desde el controlador 12a pase a través de una transición
de baja a alta, la misma hará que sea producida una señal
de salida desde la puerta Y 41 para contar en el contador
30 en sentido ascendente un recuento. La línea V_{SW} y la se
ñal de estrobo serán automáticamente desexcitadas después
15 de un período preseleccionado de acuerdo con el concepto -
del presente invento. Durante el siguiente intervalo de -
tiempo en el que la línea V_{SW} esté excitada, prevalecerán
las mismas condiciones y, cuando se genere la siguiente se
ñal de estrobo, el contador 30 será contado en sentido as-
20 cendente otro dígito decimal para representar el dígito 2.
Estas condiciones continuarán hasta que el contador 30 sea
contado en sentido ascendente hasta un valor, de modo que
el valor de voltaje analógico convertido y la consiguiente
corriente del DEL, que produce una señal de reflexión inter
25 na que es equivalente al nivel de polarización aplicado al
terminal de entrada negativo del amplificador A_1 . Después
de este intervalo de tiempo, las señales procedentes de la
varilla 10', aplicadas al amplificador A_1 excederán de la
señal en el terminal negativo, de modo que será proporcio-
30 nada la señal de salida positiva desde el amplificador y -

se invertirá la polaridad correspondiente de la señal de salida desde Comp. 2. Con la inversión de la señal procedente del Comp. 2 será proporcionada una señal de recuento descendente. Esto hará que el contador cuente en sentido descendente a la siguiente aplicación de un impulso de estrobo. La varilla 10' ha sido ahora calibrada y el contador alternará entre el recuento en sentido ascendente y el recuento en sentido descendente.

Si la varilla está contra una superficie reflectante, la salida A será más positiva que la entrada positiva del Comp. 1, a fin de que pase a ser baja la salida del Comp. 1. Esto impide el paso del impulso de estrobo a través de la puerta Y 41, de modo que el contador no sea contado cuando la varilla esté "en blanco".

En esta realización se ha determinado que las señales generadas como resultado de la reflexión interna de los rayos de luz desde la lente óptica son bastante constantes. Debe hacerse notar que la disposición de la Fig. 3 es práctica solamente si las señales de reflexión internas son grandes con relación a otros cambios en los voltajes de compensación. Las señales de reflexión interna vencen esencialmente a los cambios en el voltaje regulador.

25

30

REIVINDICACIONES

1

5 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10 1^a.- Un método para leer ópticamente datos codificados en barras en los que los bitios binarios están codificados en términos de barras de diferentes anchuras de la misma característica óptica separadas por áreas de la característica óptica opuesta que comprende las fases de producir movimiento relativo entre los datos codificados

15 en barras y un perceptor óptico codificado en barras para producir señales eléctricas representativas de los bitios binarios percibidos; incluyendo el perceptor un manantial de luz y un perceptor de luz para recibir los rayos de luz reflejados desde los datos codificados en barras representativas de los bitios binarios percibidos y producir señales eléctricas correspondientes; proporcionar circuitos de tratamiento de señal para las señales producidas por el

20 perceptor; mantener el manantial de luz y los circuitos de tratamiento de señal asociados normalmente desexcitados; excitar automática y periódicamente el manantial de luz y los circuitos de tratamiento de señal asociados, a un régimen preseleccionado; determinar el valor del voltaje de las señales compensadoras generadas por los circuitos de tratamiento de la señal y almacenar continuamente el valor

25 amplificar la diferencia entre el valor compensador almace

30

1 nado y las señales producidas por el receptor de luz y
los circuitos de tratamiento de la señal asociados; deter-
minar la característica de reflexión de la superficie ex-
puesta al receptor, por medio de la señal de diferencia
5 resultante; si no es percibida superficie alguna de refle-
xión, desexcitar automáticamente el manantial de luz y los
circuitos de tratamiento de señal asociados mientras se
mantiene el almacenamiento del valor de las señales compen-
sadoras; si es percibida una superficie de reflexión, man-
10 tener el manantial de luz y los circuitos de tratamiento
de señal asociados excitados; y generar las señales eléc-
tricas representativas de los datos codificados en barras,
mientras se mantienen excitados el manantial de luz y los
circuitos de tratamiento de señal.

15 2^a.- Un método según la reivindicación 1^a,
que incluye la fase de calibrar la corriente a través del
manantial de luz para normalización de las señales de sali-
da percibidas.

20 3^a.- Un método según la reivindicación 1^a, en
el que el receptor óptico codificado de barras incluye
una lente esférica en la punta del receptor para hacer con-
tacto con la superficie que ha de ser percibida, y las se-
ñales compensadoras incluyen las señales generadas por la
reflexión interna de los rayos de luz contra la lente esfé-
25 rica.

30 4^a.- Un método según las reivindicaciones 1^a
ó 2^a, caracterizado porque comprende controlar el valor del
voltaje almacenado de la señal compensadora, de acuerdo con
el valor de la señal de diferencia amplificada para mante-
ner los circuitos de tratamiento de señal en una condición

1 de "no leer" hasta que se haya obtenido el valor de la se-
ñal compensadora almacenada; después de haberse obtenido
el voltaje almacenado de la señal compensadora, determinar
la característica de reflexión de la superficie expuesta
5 al perceptor por medio de los circuitos de tratamiento de
la señal.

5^a.- Un método según la reivindicación 4^a, que
incluye la fase de mantener el valor almacenado de la señal
compensadora mientras el manantial de luz y los circuitos
10 de tratamiento de señal asociados están desexcitados, y
seguir continuamente los cambios en la señal compensadora
y almacenar la señal compensadora cambiada.

6^a.-Un método según la reivindicación 5^a, que
incluye las fases de calibrar automáticamente la salida del
15 perceptor de luz para normalización de las señales eléctri-
cas de salida representativas de los bitios binarios perci-
bidos.

7^a.- "Un método para leer ópticamente datos
codificados en barras".

20 Tal y como se ha descrito en la Memoria que
antecede, representado en los dibujos que se acompañan y
con los fines que se han especificado.

Esta Memoria consta de treinta y nueve hojas
escritas a máquina por una sola cara.

25

Madrid, 24 JUL 1979

P.A.

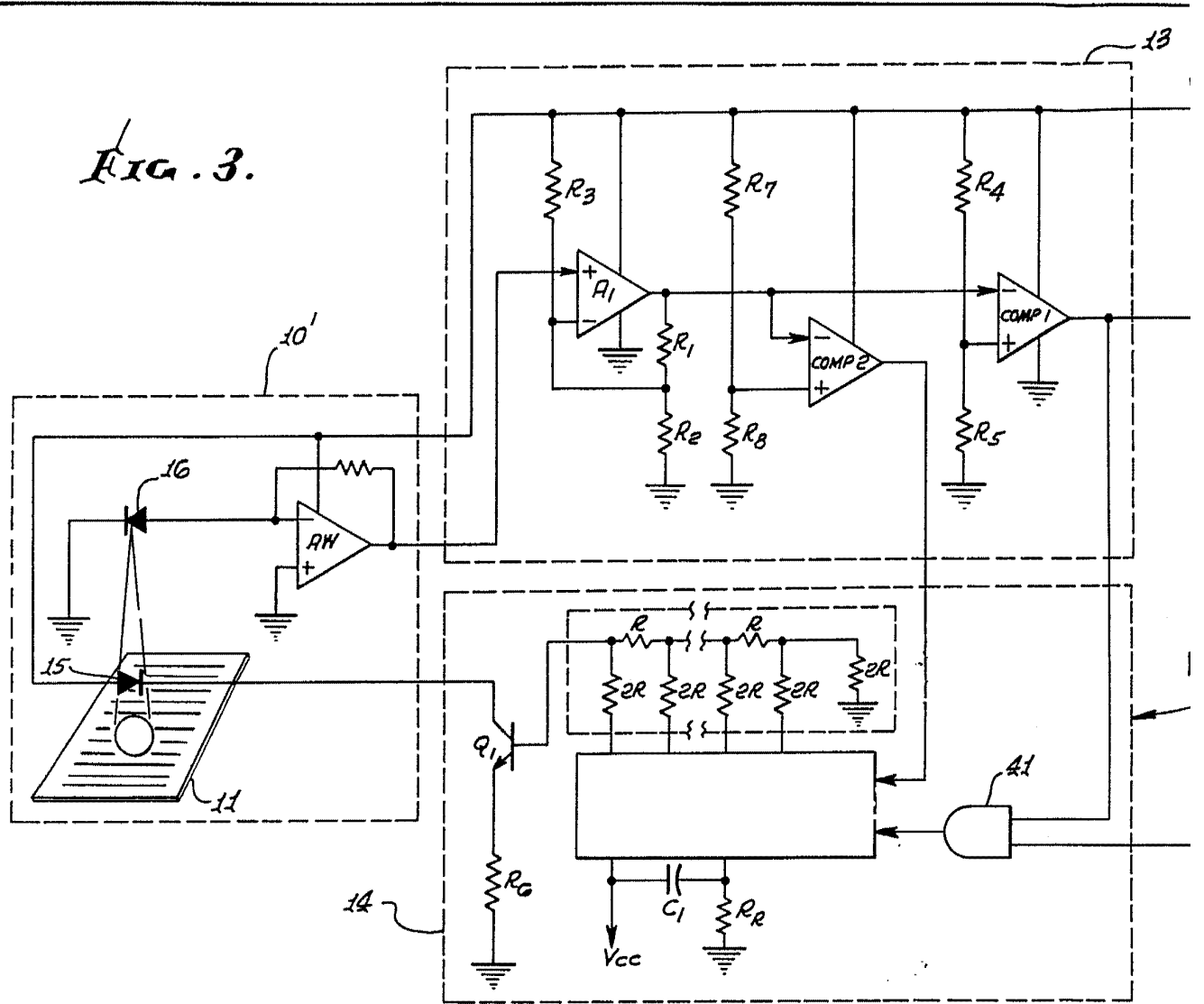
Alberto de Eizaburu
For Pater

30

31059

JL/.

FIG. 3.



15

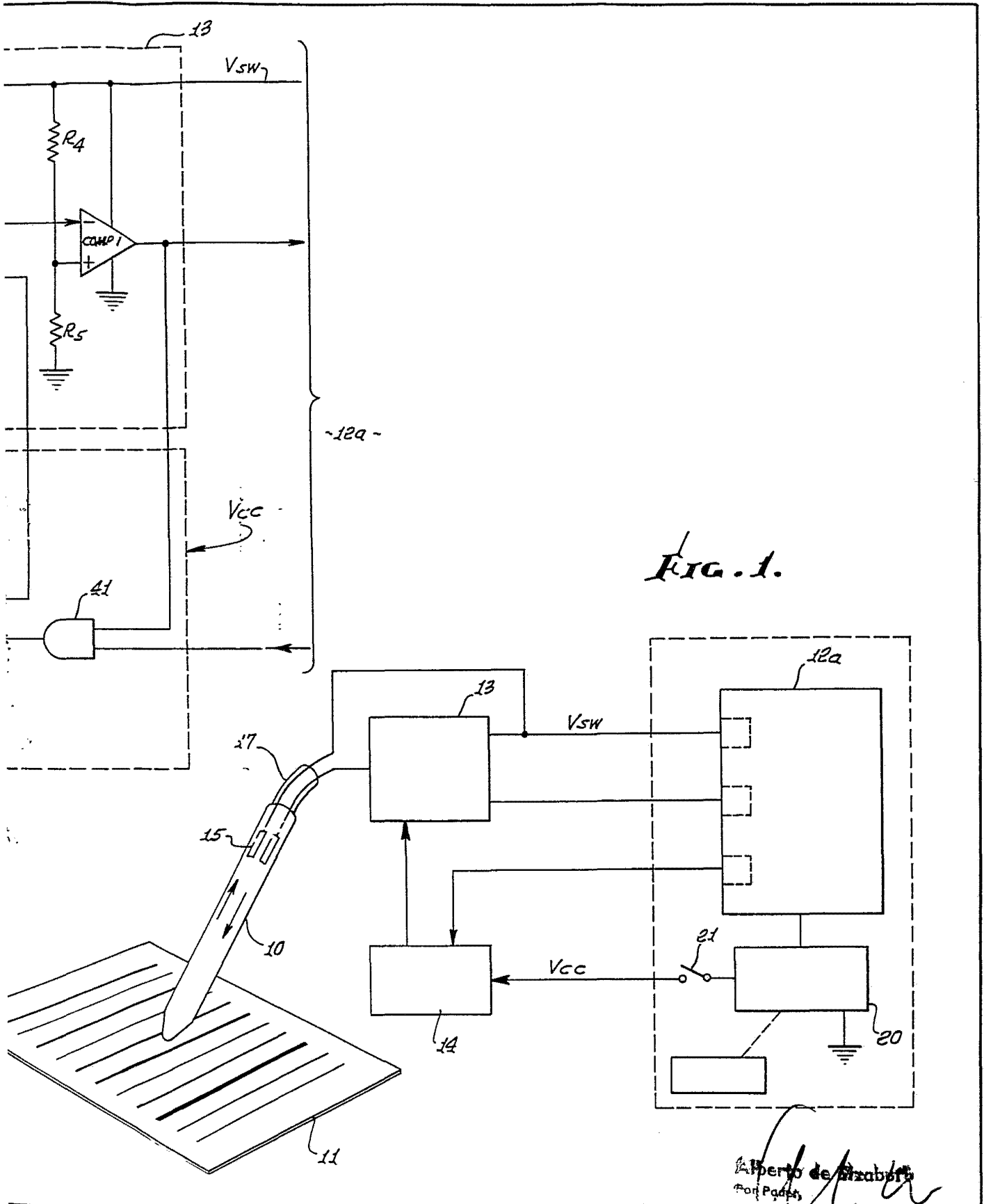


FIG. 1.

Alberto de Strabur
Por Pader

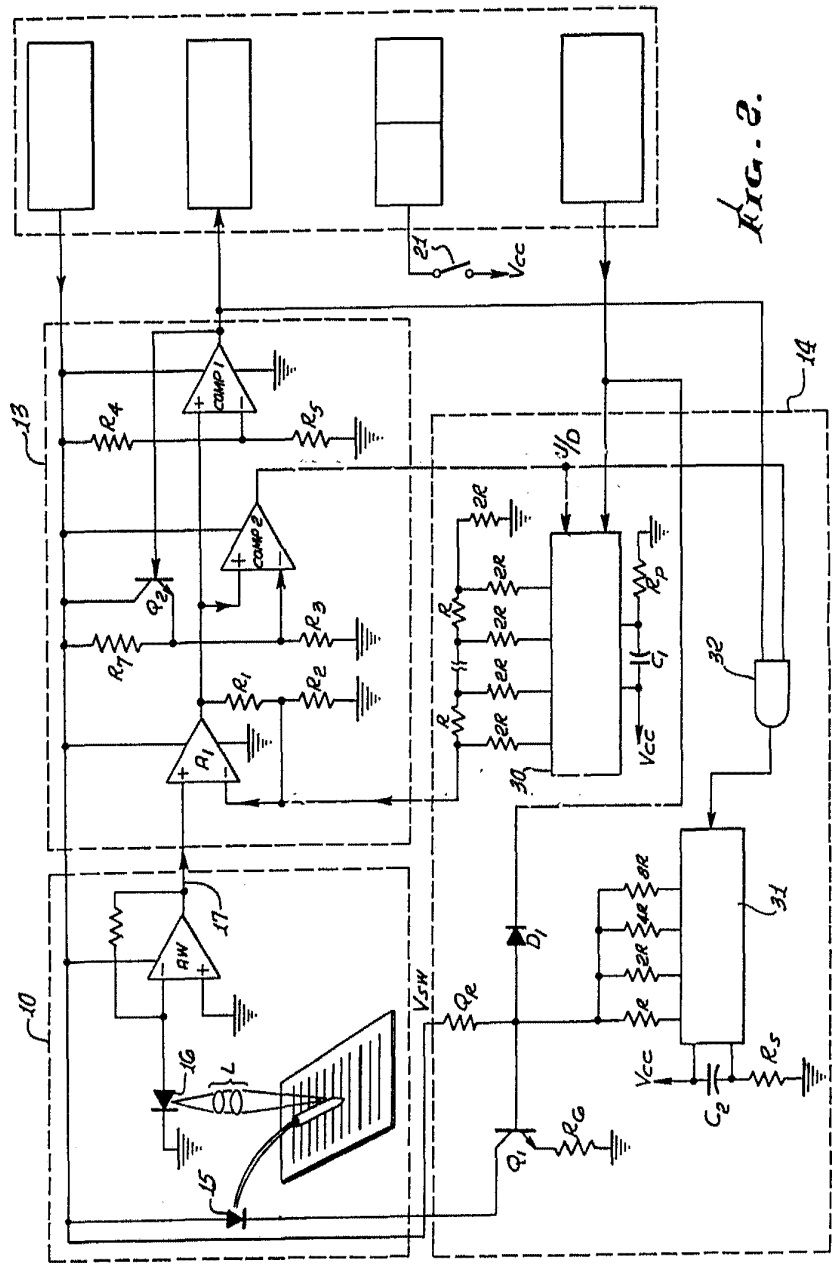
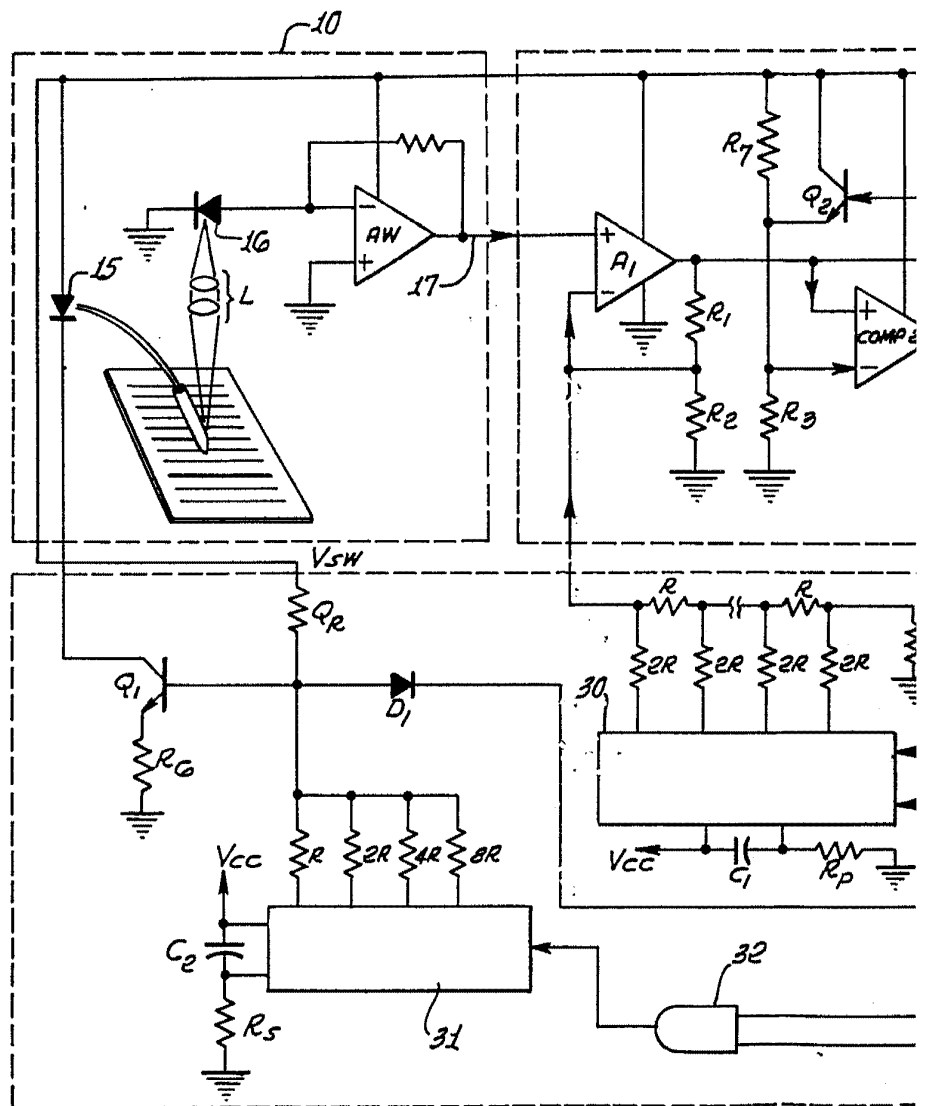


FIG. 2.



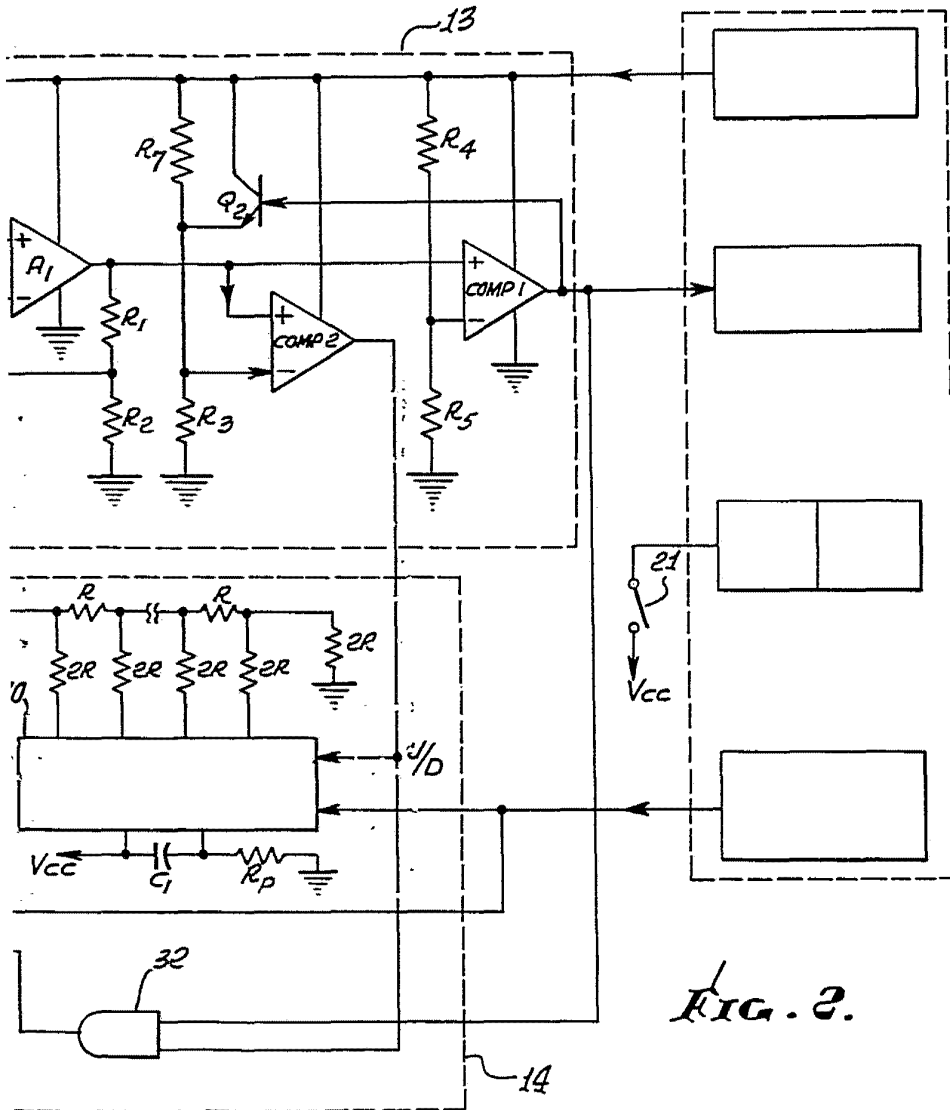


FIG. 2.