

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

ES

11

21

NUMERO

478.576

A1

22

FECHA DE PRESENTACION

13-Marzo-1.979

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

60 PRIORIDADES: 61 NUMERO	62 FECHA	63 PAIS
886.390	14-3-78	E.U.A.

47 FECHA DE PUBLICIDAD	64 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H 03 K 3/33	

64 TITULO DE LA INVENCION

"UN APARATO GENERADOR DE IMPULSOS"

71 SOLICITANTE (S)

WESTINGHOUSE ELECTRIC CORPORATION (W.E. No.47.120)

DOMICILIO DEL SOLICITANTE

Westinghouse Building, Gateway Center, Pittsburgh, Pensilvania
15222, Estados Unidos de América

72 INVENTOR (ES)

Richard Larry Detering

73 TITULAR (ES)

74 REPRESENTANTE

DON ALBERTO DE ELZABURU MARQUEZ (P.-71.360)

MCS/.

El invento se refiere en general a generadores de impulsos para el disparo de tiristores, y más particularmente a generadores de impulsos digitales para disparo secuencial de tiristores en la forma en que pueden ser utilizados en convertidores estáticos de potencia.

Con la utilización de tiristores y las técnicas de control asociadas, la tecnología de estado sólido y el tratamiento digital de los modos de funcionamiento han admitido una gran diversidad de aplicaciones. En particular, se ha utilizado extensamente la modularización de componentes. En la técnica conocida, el generador de impulsos digital que origina la secuencia de disparo de tiristores en un sistema de accionamiento de motor ha sido concebido como módulo que puede ser añadido y ensamblado con otros módulos y que puede ser ajustado y controlado in situ desde un panel de operador. La modularización requiere una selección cuidadosa de componentes de estado sólido y un diseño compacto. Todo esto tiende a facilitar la fabricación de un producto normalizado que tiene características mejoradas y bien establecidas al coste más bajo.

Un objeto del presente invento es crear un sistema de control y determinación digital de límite extremo en un generador de impulsos de electrodo de control de tiristores.

La técnica para el control de límite extremo está descrita en general en el capítulo 10, páginas 259 a 271 de la publicación "Thyristor Phase-Controlled Converts and Cycloconverters" de B.R. Pelly (Wiley-Interscience 1971). El control de límite extremo está previsto para asegurar que el disparo del tiristor "siguiente" está

de acuerdo con una señal de referencia y no se producirá una onda de temporización con un ángulo de disparo situado fuera del campo de variación de ángulos de disparo admisibles, por ejemplo el campo de variación definido por una primera señal de límite extremo (ES_1) (o avanzada) y una segunda señal (ES_2) de límite extremo (o retardada). La primera señal de límite extremo (ES_1) bloquea la generación de cualquier impulso de disparo anterior hasta que se ha alcanzado el límite ES_1 inferior y genera entonces un impulso de disparo de electrodo de control. La segunda señal de límite extremo (ES_2) hace que se produzca un impulso de disparo de electrodo de control cuando el comparador se retrasa en cuanto a proporcionar el ángulo de disparo esperado. Ha sido expuesta una técnica de este tipo en la Patente Norteamericana 4.028.609 de Richard I. Detering.

El presente invento crea un diseño mejorado, con fiabilidad de funcionamiento aumentada y coste de fabricación reducido. En particular, se utiliza mas ampliamente la fabricación modular de integración en gran escala en los circuitos de estado sólido, que agrupa en una plaquita semiconductora común un número máximo de funciones, y se incluye también la supresión de impulso de electrodo de control.

Se crea un generador digital de impulsos en el cual un diseño de integración en gran escala, según necesidades, aloja en una única plaquita el contador digital asociado con un oscilador exterior de bucle de fase sincronizada, la sintetización de la información de ángulo de fase asociada con cada tiristor, el distribuidor para

los impulsos de electrodo de control, un descodificador de límites extremos que vigila la información digital de ángulo de fase para establecer los límites extremos y generar impulsos "fuertes" sustitutivos, y un circuito de supresión de impulsos de electrodo de control controlado exteriormente.

Un comparador detecta el ángulo de disparo deseado en relación con una referencia sintetizada dependiente del tiempo. Un generador de impulsos fuertes es activado por el comparador cuando se produce una transición en el comparador en el ángulo de disparo requerido. El comparador y el generador de impulsos fuertes son exteriores a la plaquita LSI. Sobre la plaquita LSI (integración en gran escala) están dispuestos (1) un detector de límite extremo que incluye medios que responden al comparador para generar un impulso sustitutivo del impulso fuerte siempre que la referencia sintetizada dependiente del tiempo indica la aparición de la primera o segunda señal de límite extremo, en ausencia de un impulso fuerte en el tiempo correcto, y (2) un circuito de control de puerta para evitar el paso de un impulso fuerte del generador de impulsos fuertes cuando la aparición inoportuna de un impulso fuerte está indicada por un cómputo inferior al primer valor de límite extremo, o superior al segundo valor de límite extremo.

La supresión de impulsos de electrodo de control se aplica independientemente a partir de la generación de un impulso fuerte o sustitutivo inhabilitando puertas "0" inversoras en cada canal de disparo al tiristor, y está dispuesto un circuito del tipo biestable de activación

reposición que incluye puertas "0" inversoras situadas sobre la plaquita LSI, con el fin de evitar la supresión de impulsos de electrodo de control en presencia de un impulso fuerte ya iniciado, o de un impulso de "empalizada" generado después del impulso fuerte para mantener el encendido del tiristor.

BREVE DESCRIPCION DE LOS DIBUJOS

10

La figura 1 es una descripción esquemática de un generador digital de impulsos de la técnica anterior, que incluye detección y control de límites extremos, con supresión de impulsos de electrodo de control y generación de impulsos de "empalizada" como se describe en la Patente Norteamericana Número 4.028.609 de R. Detering.

15

La figura 2 es una serie de curvas que explican el proceso de disparo de acuerdo con el circuito de la figura 1,

20

La figura 3 representa la organización global del generador digital de impulsos de acuerdo con el invento.

La figura 4 identifica el módulo LSI de acuerdo con el invento, conectado en el circuito de la figura 3.

25

Las figuras 5A, 5B y 5C representan con detalle los circuitos de estado sólido del circuito de la figura 3 que está incluido en la plaquita LSI de la figura 4.

Las figuras 6A, 6B son curvas que ilustran el funcionamiento del generador digital de impulsos de las figuras 3 a 5.

30

La figura 7 representa incidencias críticas de las cuales se protege el sistema por la acción del circuito de supresión de impulsos de electrodos de control montado en la plaquita LSI de la figura 5. Se utilizará la siguiente tabla para identificar los bloques de las figuras 1, 3 y 4:

Figura 1

5	5	Detector
10	7	Oscilador de enganche de Fase
	9	Contador
	11	Sincronismo
	13	Convertidor de digital en analógico
	15	Multiplexador
15	17	Referencia de ángulo de disparo
	18	Comparador
	19	Impulso fuerte
	20	Contador
	24	Distribuidor desmultiplexador
20	30	Multivibrador
	40	Supresor de impulsos de electrodo de control
	41	Generador de impulsos de "empalizada"
	48	Tren de impulsos de empalizada
25	70	Señales de control de puerta de recorte de extremo final
	71	C. Lógico de código de rampa
	77	C. Lógico de demanda
	80	Detector de límite extremo

30

06049

Figura 3

	8	Reloj
	9'	Contador binario de señal de reloj
5	9"	Contador no binario de señal de reloj
	13	Convertidor de digital en analógico
	15'	Selectores
	15"	
	15'''	
10	18	Comparador
	20	Contador de estado de control de puerta
	24	Desmultiplexador
	30	Multivibrador
	41	Generador de impulsos de empalizada
15	42	Señal de supresión de impulso de electrodo de control
	77	Circuito lógico "0" inversor
	77'	Circuito amplificador
	80	Detector de límite extremo.
20	105	Puerta
	120	Descodificador de dirección
	170	Descodificador de recorte de extremo final
	140	Descodificador
25	141	
	142	
	201	Circuito puerta
	202	Descodificador de sincronismo
	601	Transformador de aislamiento
30	701	Formador de impulsos

Figura 4

	11	Sincronismo
	113	DAC
5	200	Plaquita de puerta LSI
	4046	PLL

La figura 1, tomada de la patente norteamericana número 4.028.609 de R.L. Detering, representa seis tiristores $T_1 - T_6$ de potencia montados en un puente con una carga a través de un sistema trifásico equilibrado que suministra tensiones V_A, V_B, V_C sobre tres líneas L_1, L_2, L_3 para las fases A, B y C. Los tiristores son activados a conducción desde tres líneas 78 independientes. El circuito de disparo de acuerdo con el presente invento incluye un detector 5 de cruce por cero que es parte de un bucle de fase enganchada que comprende un oscilador 7 de enganche de fase y un descodificador 202 de sincronismo. El detector 5 está alimentado sobre la línea 4 con una onda V_{AB} de referencia procedente del sistema trifásico de potencia. Cada vez que la forma de onda de referencia pasa por cero en una dirección, la salida del detector 5 de cruce por cero presenta una transición de CERO a UNO. Es conocido en general que puede utilizarse un bucle sincronizado en fase para sincronizar en fase un oscilador local respecto a una onda de referencia. Es también conocido que el oscilador 7 local puede hacerse funcionar a N veces la frecuencia de la onda de referencia si la salida del oscilador local se aplica primero a un contador 9 divisor

por N. Se obtiene del contador divisor por N una señal ll de reacción cuya relación de fase es comparada, después de descodificación por el descodificador 202 de sincronismo, con la forma de onda V_{AB} de referencia después de detección de fase.

El descodificador 202 de sincronismo genera la onda ll de reacción que es comparada con la salida 6 del detector de cruce por cero. El enganche de fase resultante hace que un estado particular del contador 9 coincide en el tiempo con la transición de CERO a UNO de la salida 6 de cruce por cero. Consiguientemente, cada uno de los estados del contador 9 representa un intervalo de tiempo discreto que comienza en un punto particular en el tiempo, o en un ángulo de fase particular, con respecto a la onda V_{AB} de referencia.

Un convertidor 13 de digital en analógico que responde a tal representación digital del contador 9 genera una señal de rampa sobre la línea 14 (véase la curva b de la figura 2) que es una representación analógica del ángulo eléctrico de la onda V_{AB} de referencia sobre la línea 4. Un comparador 18 que responde a la señal en rampa presente sobre la línea 14 y a una tensión V_C de referencia sobre la línea 17 genera en su salida sobre la línea 35 una señal crítica que representa en el tiempo el ángulo de disparo definido por la tensión V_C de referencia. Tal señal crítica sobre la línea 35 hace bascular un multivibrador 30 que activa a su vez, a través de la línea 29, un contador 20 a uno de diversos estados digitales sucesivos preestablecidos. El último controla sobre las líneas 74, 75 los circuitos lógicos de un circuito distribuidor

desmultiplexador (24) que selecciona uno de una pluralidad de canales de tiristores entre las líneas 76 y al cual está aplicada una señal de control sobre las líneas 29 y 19 para control de los electrodos de control de los tiristores.

Puesto que el objeto es disparar cada uno de los tiristores T_1-T_6 secuencialmente, el contador 9 y el convertidor 13 de digital en analógico están controlados de tal modo que sobre la línea 14 se generan sucesivamente varias rampas desfasadas entre sí. Cada rampa corresponde a una fase de la fuente de alimentación de potencia para una determinada polaridad. El desfase se consigue mediante un multiplexador 15 que tiene líneas 74 de dirección derivadas del contador 20 y ajustado lógicamente para seleccionar de las líneas 72 la rampa "siguiente", es decir con un desfase de 60° ; La rampa que aparece como salida sobre las líneas 73 se aplica al convertidor 13 de digital en analógico junto con los bitios (recibidos sobre la línea 12 y menos significativos) del contador 9.

Con referencia a la figura 2, las curvas "a" corresponden a las formas de onda V_{AC} , V_{CB} y V_{BA} de tensión de línea como se aplican a los tiristores T_1-T_6 . Están representadas con los períodos de conducción indicados en los ángulos α_1 , α_6 de disparo para los respectivos tiristores. Las curvas presentan un desfase de 60° entre sí. La curva (b) representa una de las rampas generadas por el convertidor 13 de digital en analógico sobre la línea 14. La rampa particular corresponde al tiristor T_1 que se dispara con el ángulo α_1 de disparo para una referencia v_C de tensión de la línea 17 en la entrada del

comparador 18. En la porción de conmutación del ciclo de conducción del tiristor T_5 en el instante t_{OA} cuando se dispara el tiristor T_1 la tensión V_{AC} aplicada entre las fases A y C produce la conmutación natural desactivándose el tiristor T_5 . El mismo proceso de conmutación ocurre en cada ángulo $\alpha_2 \sim \alpha_6$ de disparo, en este orden y alternativamente, para cada polaridad del puente de tiristores.

La generación de una señal crítica sobre la línea 35 depende de la intersección de la línea v_C horizontal con la rampa. Si la tensión V_C es inferior a la correspondiente al punto mas bajo de la rampa o superior a la correspondiente al punto mas alto de la rampa, el comparador 18 no generará una señal crítica sobre la línea 35 para disparar el multivibrador 30. De este modo, no será generado ningún impulso fuerte. Con el fin de asegurar la producción de un impulso fuerte todas las veces, es una técnica en general conocida establecer dos límites extremos que definen un campo operativo a lo largo de la rampa. Estos límites extremos se obtienen generalmente imponiendo una polarización mínima sobre la tensión V_C de referencia y un límite superior a la misma, de modo que, como se ve por el comparador 18, no es posible ninguna excursión de la tensión v_C fuera de estos dos límites. El límite inferior es conocido en general como "límite extremo de rectificación", conociéndose el otro como "límite extremo de inversión". Están representadas en la figura 2 como ES_1 y ES_2 sobre la rampa y se producen en los instantes t_3 y t_5 , respectivamente. Se establece típicamente un ángulo eléctrico de 210° entre estos dos límites extremos.

La rampa se extiende en un ángulo eléctrico de 360° y está desplazada hacia la izquierda de las formas de onda de tensión de línea asociada, típicamente en un ángulo de 75° (desde el instante t_1 al instante t_4 en la figura 2).

Deberá prestarse ahora una consideración especial a los impulsos fuertes e impulsos de empalizada proporcionados por el multivibrador 30 sobre las líneas 29 y 19 (impulso fuerte) y por el generador 41 de impulsos de empalizada sobre la línea 48 (impulsos de empalizada) de la figura 1.

Es conocida por la publicación "Thyristor Phase-Controlled Converters and Cycloconverters" de B.r. Pelly publicada por John Wiley en 1971 (capítulo 10), controlar el período de conducción de un tiristor aplicando un impulso mantenido continuo. Puesto que el circuito de disparo de un tiristor incluye en general un circuito de potencia y un transformador para conformar y aplicar un impulso de excitación de electrodo de control efectivo sobre el tiristor, un impulso mantenido no es fácilmente tratado por tal circuito de disparo. En particular, la utilización de un transformador da lugar a un problema de ancho de banda. Un transformador de banda estrecha es menos costoso, y por tanto más deseable. Pelly también afirma que el flanco anterior del impulso mantenido es realmente la porción efectiva para excitar un tiristor. Por consiguiente, sugiere utilizar un impulso pseudomantenido consistente en una sucesión discreta de impulsos estrechos, en vez de un impulso continuo.

Sin embargo, tal impulso pseudomantenido se

utiliza en la técnica anterior como sustituto de un impulso mantenido y como tal es iniciado y generado durante todo el ángulo de conducción, al igual que un impulso continuo. En contraste, como se establece en la Patente Norteamericana número 4.028.609 de R. Detering, las dos funciones de excitar un tiristor y de mantener en excitación un tiristor ya en estado de conducción, se tratan con mayor ventaja independientemente dentro de un generador digital de impulsos, a fin de obtener el máximo provecho de cada función y reducir el coste global del sistema. A este efecto, se genera un "impulso fuerte" para disparar realmente el tiristor y se suministra un tren de impulsos de "empalizada" al tiristor después del impulso fuerte. El impulso "fuerte" es un impulso que tiene la calidad mínima necesaria para un disparo eficiente del tipo particular de tiristor bajo control. Por ejemplo, el multivibrador 30 monoestable de la figura 1 o la figura 3 puede ser un dispositivo de estado sólido comercializado como modelo MC14528 de Motorola Inc. Tal dispositivo genera sobre la línea 29 cuando es disparado, un impulso fuerte en la forma de un impulso digital. Este impulso es transmitido a través de la línea 19 y el distribuidor 24 desmultiplexador al canal seleccionado de los canales 76, y desde allí, a través de una puerta lógica 77 de demanda, a uno de los canales 78. Está asociado con los tiristores $T_1 - T_6$ un circuito de disparo representado en la figura 3 que incluye un circuito 77 de amplificación, un circuito 701 formador de impulsos y un circuito 601 de aislamiento, para excitar así satisfactoriamente los electrodos de control de los tiristores. De este modo, sobre el electrodo de control

del tiristor se aplica, para cada disparo del multivibrador monoestable 30, un impulso "fuerte" efectivo de calidad adecuada en términos de duración e intensidad. Típicamente tal impulso fuerte, de acuerdo con el presente invento, es un impulso de encendido de 50 microsegundos. De este modo, el impulso "fuerte" es un impulso de nivel y potencia superiores con una duración suficientemente larga para asegurar el estado mas eficiente de excitación de electrodo de control para el tipo particular de tiristor a excitar.

Además del impulso fuerte, es generado un tren de impulsos de "empalizada" por el generador 41 de impulsos de empalizada a través del dispositivo "Y" 46 y la línea 48. Los impulsos consisten en una serie de impulsos equiespaciados de duración mas corta previstos para renovar la conducción del tiristor que se acaba de disparar. Frecuentemente, dependiendo de las condiciones de aplicación, un tiristor puede recibir una tensión de polarización inversa que podría hacerlo pasar desde el estado de conducción al estado de desconexión. El impulso de empalizada que llega volverá a activarlo nuevamente. Mas en general, los impulsos de "empalizada" aseguran un período fiable de conducción después del encendido por un impulso fuerte. Típicamente, un impulso de empalizada dura 20 microsegundos en el caso de la realización preferida del invento. Tal impulso de empalizada no sería suficiente para excitar con seguridad un tiristor, pero es suficiente para mantener el tiristor en el estado de conducción. Se observa que los impulsos de empalizada suministrados en el generador digital de impulsos de acuerdo con el invento

no están sincronizados con la frecuencia de línea, o con el ángulo de disparo que origina un impulso fuerte. El oscilador maestro está oscilando libremente. Por consiguiente, realmente los impulsos de empalizada no están sincronizados en el tiempo. Se permite simplemente que pasen al canal junto con el impulso fuerte desde el momento en que se está aplicando el último. La generación de un impulso fuerte y de impulsos de empalizada ha sido expuesta en la Patente anteriormente mencionada de Detering. Se expone también en la Patente de Detering la disposición para supresión de impulsos en emergencia. Normalmente, el funcionamiento del generador de impulsos de disparo finaliza en dos pasos. El ángulo de disparo del tiristor es desfasado en retorno al punto de potencia cero y después de ello indistintamente se interrumpe la alimentación del tiristor o se desconecta la carga. En vez de tal desconexión, controlada, existen situaciones que requieren una interrupción inmediata del funcionamiento. Por ejemplo, el estado de emergencia puede consistir en una sobrecorriente en el sistema debido a un cortocircuito, o los tiristores no conmutan correctamente. El equipo, la carga o los tiristores podrían dañarse si se permitiese proseguir el funcionamiento como convertidor. Por consiguiente, están dispuestos dispositivos de percepción (no representados), tales como interruptores electrónicos de seguridad, un transformador de intensidad y un detector electrónico o dispositivo comparador, que son capaces de activar un supresor de impulsos (GPS) tal como se representa en 40 en la figura 1. Cuando se activa el supresor 40 en respuesta a tal situación de emergencia, se genera una señal 42 de

inhibición en las salidas sobre la línea 42. Una puerta 44 "Y" inversora transmite tal señal de inhibición sobre la línea 47 a un electrodo de control del multivibrador 30 a fin de evitar el disparo desde la línea 35. De este modo no puede aplicarse ningún impulso fuerte sobre el contador 20 siempre que esté presente una señal de inhibición sobre la línea 47. Esta característica particular preserva también la integridad de un impulso fuerte que ha sido iniciado ya por el multivibrador, puesto que el último permanecerá en su segundo estado durante el intervalo completo de 50 microsegundos. Como norma, el impulso fuerte es un impulso fuerte dimensionado ópticamente especialmente desarrollado para aplicación al tiristor, y no se desea aplicar menos de tal impulso fuerte completo con el fin de evitar la avería de los tiristores por un encendido incompleto.

Mientras están siendo generados los impulsos de empalizada por un generador 41 de impulsos de empalizada de oscilación libre y son transmitidos a través de la línea 45 y la puerta 46 "Y" sobre la línea 48 al distribuidor 4 desmultiplexador, el supresor 40 de impulsos, cuando se activa, aplica una señal de inhibición sobre las líneas 42 a la puerta 46 "Y" de bloqueo de modo que los impulsos ya no se transmiten a los tiristores T_1 a T_6 .

La figura 1 muestra que los impulsos de empalizada emitidos por el generador 41 no toman parte en las acciones de disparo de los impulsos fuertes sobre la línea 29, que incrementan el contador 20. Los impulsos de empalizada se transmiten sobre la línea 48 en paralelo con

el impulso fuerte que aparece sobre la línea 19 conectada al distribuidor 24 desmultiplexador. Los circuitos lógicos del distribuidor son tales que uno de los canales 76 quede disponible para recibir el impulso fuerte procedente de la línea 19 en el momento en que el contador 20 transfiera su cómputo a un estado subsiguiente. Este criterio lógico está definido por las líneas 74, 75 procedente del contador 20. El canal seleccionado permanece disponible durante el ángulo de conducción, que, en este caso particular, ha sido escogido de 120° . Por consiguiente, los impulsos de empalizada son admitidos en el canal seleccionado por la línea 48 junto con el impulso fuerte procedente de la línea 19. Los impulsos, sin embargo, se extienden durante el período de conducción total, como se representa en la figura 2.

Son necesarias algunas precauciones con el fin de que el impulso pseudomantenido creado por la combinación de impulso fuerte e impulsos de empalizada no se extienda demasiado lejos en la región para la cual el tiristor queda polarizado en sentido inverso, como podría darse el caso si el ángulo de disparo fuese desplazado excesivamente en retroceso. Si esto ocurriese, el tiristor presentaría disipación de corriente debido a fugas internas y podría averiarse. También, el puente de tiristores podría fallar. Con el fin de evitar esto, es una técnica conocida cortar el impulso mantenido en el punto en que se produciría un estado de polarización inversa. Detectando la tensión de conmutación sobre el tiristor ha sido posible anteriormente generar una señal de control que origina el corte inmediato de la conducción en este punto. En la Pa-

tente de Detering, la técnica particular utilizada consiste en establecer una "ventana" más allá de la cual no se permite la transmisión de los impulsos de empalizada al circuito de disparo de los tiristores. Esta función es realizada por el circuito 77 lógico de demanda insertado después del desmultiplexador 24 entre los canales 76 y 78. La idea es generar información digital representativa del ángulo eléctrico instantáneo en relación con la fase particular que está siendo sintetizada y comparar tal información instantánea con un número digital que representa el número de corte deducido del ángulo de disparo para un ángulo de conducción dado. De tal comparación se deduce una señal crítica y se aplica al circuito 77. De este modo, es posible generar una señal de inhibición para evitar que los impulsos de empalizada pasen a través del circuito 77 en el instante t_6 exacto representado en la figura 2. Las líneas 73 en la salida del selector 15 de señales concurrentes, proporcionarían la información digital requerida puesto que los tres dígitos Q_7 , Q_8 , Q_9 más significativos han servido para caracterizar la rampa particular y línea de fase seleccionada por el contador 20 después de la transferencia. Un contador proporcionará la referencia digital para establecer un cómputo en el instante t_6 correspondiente al punto de corte. Como se representa en la figura 2, aprovechando la simplificación debida al hecho de que todas las fases están desfasadas 60° y el punto deseado de corte puede escogerse conveniente y prácticamente de modo que esté situado en uno de los extremos de una ventana de 240° , es posible utilizar la forma de onda de sincronismo de referencia asociada a la tensión

5

10

15

20

25

30

06049

V_{AB} de línea para todos los tiristores. Una división de tal referencia en seis intervalos de tiempo diferentes y una distribución adecuada de estos intervalos de tiempo entre las respectivas fases o canales, hace posible establecer los puntos de corte para los diversos tiristores. A este efecto, está dispuesto un circuito 71 lógico de descodificación de rampa para generar a partir del contador 9 una representación descodificada de los tres dígitos Q_7, Q_8, Q_9 más significativos de la misma. De este modo, se derivan seis conductores 70 del circuito 71 lógico descodificador de rampa como conductores lógicos conectados al circuito 77 lógico de demanda que establecen para cada canal 76 estados alternativos de conexión y desconexión tales como los representados por la curva (c) de la figura 2. Realmente, el flanco anterior de la curva (c) no es utilizado puesto que el límite ES_1 extremo (en el instante t_2 y para un ángulo de -15°) no permitirá que el ángulo de disparo disminuya por debajo de -15° , o por debajo del tiempo t_2 . En general t_3 debe ser siempre mayor o igual a t_2 . Sin embargo, si el ángulo de disparo se desplazase en retroceso hacia el límite extremo ES_2 , llegará un momento en que los impulsos de empalizada, que son aplicados independientemente, entrarán cada vez más en la zona de corte, (como puede verse por una comparación de las curvas (e) y (f) de la figura 2). El instante t_6 , correspondiente a un ángulo eléctrico de 225° , es el punto de corte en este caso particular.

Los límites extremos ES_1 y ES_2 de la figura 2, son establecidos en general generando sobre la línea 17 (figura 1) límites tales que v_C nunca aparezca realmente

fuera de estos dos límites. Ha de entenderse que, como se expone en la Patente de Johnson anteriormente mencionada, la señal v_C de referencia no necesita estar en forma analógica. No se excluye un comparador totalmente digital.

5 Si se permitiese que la señal v_C de referencia representada en la figura 1, como se ve por el comparador 18, disminuyese en un grado tal que al comienzo (o en la parte superior) de la referencia dependiente del tiempo, por ejemplo la rampa de la figura 2, no pudiese efectuarse una comparación por el comparador 18 y no se generase sobre la línea 35 ninguna señal crítica, no sería así aplicado ningún impulso fuerte sobre la línea 29 para incrementar el contador 20. Con el fin de evitar esto y asegurar el encendido del tiristor "siguiente" en la secuencia, se hace que aparezca un impulso fuerte controlando directamente el multivibrador 30. Como se representa en la figura 1, se deduce información digital de las líneas 73 en la salida del multiplexador 15 y se aplica a través de las líneas 79 a un descodificador que sirve como circuito 80 detector de límite extremo. El último circuito es un descodificador digital que detecta los límites extremos ES_1 , ES_2 deseados en la forma de una transición a un estado digital. Normalmente, el detector 80 detecta estos dos límites y toma estados opuestos en la salida 82 para cómputos dentro y fuera de estos límites. La señal sobre la línea 82 se aplica como señal de disparo al multivibrador 30. Como resultado de los límites extremos, se genera un impulso fuerte sobre la línea 29 debido al disparo a través de la línea 82 y resultará un funcionamiento normal como si se hubiese establecido en este momento un ángulo de disparo.

Se ha observado que mientras se generan y se aplican a los circuitos de control de disparo de los tiristores dos tipos de impulsos, la supresión de impulsos de electrodo de control actúa sobre ambos tipos de impulsos mientras que el generador de impulsos de empalizada permanece en oscilación libre y el impulso fuerte no resulta afectado si el multivibrador ha sido ya disparado. Estas dos características son necesarias por consideraciones importantes.

En primer lugar, es conveniente disponer de un oscilador de oscilación libre para la generación de los impulsos de empalizada. Puesto que el impulso fuerte se inicia cada vez que ha de excitarse un tiristor particular (por ejemplo, en el instante t_{OB} cuando el tiristor T_2 entrante es disparado y el tiristor T_1 saliente queda fuera de conducción, como se representa por la figura 2), de este modo en el instante en que el contador 20 toma su estado "siguiente", todo lo necesario es suministrar el tren de impulsos de empalizada disponible al canal adecuado, concomitantemente y después de cada transferencia. En este caso, es también necesario disponer de los impulsos de empalizada suministrados a dos canales en paralelo puesto que estén conduciendo dos tiristores al mismo tiempo (por ejemplo en el instante t_{OC} cuando el tiristor T_2 es disparado a continuación del disparo del tiristor T_1). La independencia del generador 41 hace disponible el tren de impulsos de empalizada en cualquier momento sin ningún circuito de disparo particular.

En segundo lugar, una vez que aparece sobre la línea 19 un impulso fuerte, el circuito de control de dis-

paro asociado con el tiristor seleccionado inicia el proceso de encendido que finalizará de un modo seguro al final del período de 50 microsegundos, puesto que el impulso fuerte ha sido seleccionado específicamente para este fin. Es importante no interrumpir un impulso fuerte una vez que ha sido aplicado. Una vez iniciado, el proceso de encendido debe proseguir durante el intervalo total del impulso fuerte.

Con el fin de simplificar la descripción de la realización preferida con todo detalle, se incluyen para referencia las descripciones de la patente norteamericana número 4.017.744 de Frederick O. Johnson titulada "Digital Firing Pulse Generator For Thyristor Power Converts" de 12 de abril de 1977 y la de la patente de EE.UU. de Richard L. Detering titulada "Digital Firing Pulse Generator With Pulse Suppression" de 7 de junio de 1977.

Con referencia a la figura 3, el generador digital de impulsos de acuerdo con el presente invento en su disposición general aprovecha características de los sistemas representados en la figura 1. de la patente de Detering y en las figuras 1 y 9 de la patente de Johnson, como se explicará posteriormente. Las características nuevas se pondrán de manifiesto en confrontación con tales antecedentes en el curso de la descripción posterior.

En contraste con Johnson, Detering no utiliza el contador 20 de anillo para excitar el siguiente tiristor, sino que en vez de ello, una vez que el contador 18 ha cambiado de estado, se hace bascular un generador 30 de impulsos fuertes. El contador de anillo que figura en la patente de Johnson proporciona la selección de la si-

guiente onda de sincronismo del generador de rampa a través del multiplexador 15. Estas dos características son utilizadas en la realización preferida, como se representa en la figura 3. También, como se representa en la figura 9 de la patente de Johnson, el contador 9 digital de la figura 1 comprende un contador de pasos múltiples que proporciona los dígitos menos significativos en la generación de una señal de referencia dependiente del tiempo, (rampa) y también un contador de tres pasos proporciona, después de la selección de acuerdo con el último estado del contador de anillo y con una descodificación correcta, los dígitos más significativos que seleccionan la onda de sincronismo adecuada, o rampa.

Con referencia a la figura 3, los elementos ya representados en la figura 1 están identificados por las mismas cifras de referencia.

El contador 9 está compuesto por un contador 9' binario que tiene seis bits Q_1-Q_6 (cuyas salidas corresponden a la línea 12) y un contador 9" de seis estados, típicamente un contador de Johnson. El contador 9' es excitado por la señal de reloj (frecuencia de 384×60 Hz) sobre la línea 8 procedente del oscilador controlado por tensión del circuito 7 de fase enganchada (figura 1). El contador 9" es incrementado a sus estados sucesivos en la transición de UNO a CERO de la salida Q_6 . Las salidas 110 del contador 9" son descodificadas por un descodificador 170 de recorte de extremo final con el fin de proporcionar sobre la línea 70 el campo de variación de disparo admisible de los seis tiristores T_1-T_6 . Las salidas 110 son descodificadas por tres descodificadores 140, 141,

y 142 que proporcionan seis combinaciones posibles Y_1-Y_6 , respectivamente, para Q_7 , Q_8 y Q_9 . Estas son aplicadas al multiplexador 15 el cual, de un modo ya descrito en la Patente de Johnson, está controlado por el contador 20 de anillo (figura 1). Como resultado, las salidas Q_1-Q_9 proporcionan a partir de los contadores 9' y 9" en cualquier instante dado, una de seis referencias completas dependientes del tiempo, por ejemplo rampas, a saber aquella que en la secuencia corresponde al tiristor "siguiente" a excitar. El contador 20 de anillo es un contador de seis estados, también un contador de Johnson al igual que el contador 9". El estado transmitido a la salida está caracterizado por tres líneas 220 de salida aplicadas a un descodificador de dirección (120), que tiene seis líneas 74 de salida que definen seis direcciones X_1-X_6 utilizadas, a través de las líneas 274 conectadas al distribuidor 15 de señales múltiples, para seleccionar la rampa correcta. Estas direcciones son utilizadas también a través de las líneas 174 para controlar un desmultiplexador 24 el cual, al igual que en la Patente de Detering, identifica a través de las líneas 76 el canal de disparo correcto, es decir el correspondiente al tiristor "siguiente". Como se ve por la figura 3, el generador 77 de impulsos de electrodo de control suministra sobre la línea 78 impulsos de encendido que son tratados por un circuito amplificador (un formador 701 de impulsos), y tal impulso es aplicado al tiristor correcto (T_1-T_6) a través de un transformador (601) de aislamiento.

En contraste con la figura 1, y como se representa en la figura 3, la referencia sintetizada dependien-

te del tiempo es modificada por un circuito puerta 201 (representado en la figura 5), que, como se explica posteriormente, limita el campo de información sustancialmente al campo de variación de ángulos de disparo admisible usualmente definido por el límite extremo de avance (o de rectificación) y el límite extremo de retardo (o límite de inversión). La limitación de la onda de sincronismo a su campo de variación útil hace posible reducir el número de bitios requeridos por el convertidor 13 de digital en analógico. Como se representa en la figura 3, se utiliza un circuito de ocho bitios en la realización preferida. Después de la conversión, aparece sobre la línea 14 una representación analógica de la rampa, la cual es comparada por el comparador 18 (amplificador operacional 3-OA) con una señal v_C de referencia aplicada sobre la línea 17 para generar así en la salida 35 una transición en el estado de salida que determina el ángulo de disparo deseado para el tiristor "siguiente".

El comparador 18, cuando cambia de estado en el instante crítico sobre la rampa, hace bascular a través de la línea 35 un multivibrador 30 monoestable (típicamente un dispositivo de estado sólido MC14528), el cual, como en la Patente de Detering, activa normalmente el contador 20 de anillo a través de la línea 29 y mediante la línea 19 transmite un impulso fuerte para activar el tiristor "siguiente". Sin embargo, al contrario de la Patente de Detering, el impulso fuerte transmitido en la salida (realmente sobre la línea 305 de la figura 3 procedente de la salida del multivibrador 30) solamente es permitido sobre las líneas 29 y 19 después que ha sido transmitido

a través de un circuito puerta 105. En este caso, el multivibrador 30 ya no está bajo el efecto de un control lógico "0" exclusivo por parte de un circuito 80 detector de límite extremo para un campo de variación definido por los límites extremos de avance (ES_1) y de retardo (ES_2) que definen el campo de variación admisible de ángulos de disparo. En vez de esto, el circuito 80 detector de límite extremo de la figura 3 funciona a través de un circuito puerta 105 presente en la salida del generador de impulsos fuertes o multivibrador 30. Es aplicada a través de la línea 82 por el detector 80 de extremo límite una señal de control de puerta o señal de inhibición. Además, el detector 80 de límite extremo genera su propio impulso fuerte utilizado como sustituto para el impulso bloqueado por la puerta 105 o no generado oportunamente por el generador 30 de impulsos fuertes. También, en contraste con la patente de Detering, la supresión de impulsos de electrodo de control ya no se aplica directamente al multivibrador con el fin de inhibir la generación de un impulso fuerte. Por el contrario, una combinación de puertas 101, 102 y 103 representadas en la figura 3, establece sobre la línea 207 un estado lógico admisible descodificado a partir del impulso fuerte suministrado sobre la línea 19 a la línea 208 en los canales de entrada y a partir de la señal de supresión de impulso de electrodo de control aplicada sobre la línea 42. En vez de inhibir la generación de un impulso fuerte por el multivibrador, es el circuito lógico de demanda en la forma de un circuito lógico 77 "0" inversor el que es inhibido por la señal lógica presente en la línea 207 siempre que esté en el estado lógico no admisi-

ble. El funcionamiento del circuito de supresión de impulso de electrodo de control tiene lugar del modo siguiente:

5 En cualquier instante dado está presente en la entrada de la puerta 101 "0" inversora indistintamente un impulso fuerte sobre la línea 29, o un impulso de empalizada sobre la línea 45, para dejar pasar así normalmente a través de 208 una señal de control de encendido sobre el circuito lógico 77 "0" inversor, a través de las líneas 10 76, como se selecciona por el desmultiplexador 24 de acuerdo con la dirección X_1-X_6 deducida del contador 20 de anillo. Sin embargo, si está presente una señal de supresión de impulso de electrodo de control sobre la línea 42, como entrada a la puerta 102 "0" inversora, normalmente la 15 puerta 102 a través de la línea 207 inhibirá el circuito lógico 77 "0" inversor del generador de impulsos de electrodo de control. No obstante, si se hubiese iniciado ya un impulso fuerte cuando se produce la señal de supresión de impulso de electrodo de control, la concurrencia de 20 la señal de salida sobre la línea 301 de la puerta 101 y la señal de salida sobre la línea 302 de la puerta 102 establecerá a través de la línea 303 procedente de la puerta 103 un estado de bloqueo sobre la puerta 102. Por consiguiente, no será ordenada inhibición por la línea 207 procedente de la puerta 102 "Y" inversora.

El hecho de que la función de supresión de impulso de electrodo de control y la función del detector de límite extremo sean realizadas ambas independientemente del funcionamiento del multivibrador, hace posible su realización totalmente mediante técnicas de estado sólido y

agruparlas como plaquita de integración en gran escala (LSI). Esto se pone de manifiesto claramente por la figura 4, que representa en 200 una plaquita LSI que realiza muchas de las funciones que se acaban de describir.

5 Las figuras 5A, 5B, 5C representan con detalle la organización del circuito LSI de acuerdo con el presente invento. Adicionalmente a la figura 3, la figura 4 representa, dispuesto exteriormente a la plaquita LSI, el detector 5 de cruce por cero que responde a la tensión

10 V_{AC} (tensión entre la fase A y la fase C) cuyo detector incluye un desfase de 75° definido por la red 1R, 2R y 3R de resistencias, y un amplificador operacional 1-OA, como es conocido generalmente. La salida está aplicada a la porción de detección de fase del oscilador 7 de fase sincronizada que es un dispositivo 40 46 de estado sólido.

15 La figura 6 representa las señales aplicadas sobre el terminal 14 del amplificador operacional 1-OA, sobre el terminal 4 que da salida a la señal de reloj sobre la línea 8, y sobre el terminal 3 (a saber la señal de sincronismo de la línea 11).

20

La figura 4 representa también el comparador 18 que responde a la señal v_C de referencia sobre la línea 17 y a la señal de rampa suministrada sobre la línea 14 por el amplificador operacional 4-OA que está acoplado a

25 la salida de un convertidor 13 de digital en analógico que consiste en un convertidor 113 de 8 bits de digital en analógico.

El amplificador operacional 3-OA está representado conectado como comparador, y su salida está aplicada al multivibrador 30. El último es un dispositivo 130 de

estado sólido del tipo MC14528 que tiene la constante de tiempo adecuada (resistencia de 100 K y condensador de 510 picofaradios). La salida 305 está aplicada a la plaquita 200 LSI. El generador 41 de impulsos de empalizada aparece como dispositivo de estado sólido del tipo MC14528 que está sincronizado por un oscilador de oscilación libre. La salida sobre la línea 45 está aplicada a la plaquita 200 de integración en gran escala (LSI). Está también aplicada a la plaquita LSI una señal de supresión de impulso de electrodo de control recibida sobre la línea 42.

El circuito LSI recibe así como entradas: la señal de reloj sobre la línea 8, el impulso fuerte precedente del multivibrador sobre la línea 305, los impulsos de empalizada sobre la línea 45, y la señal de supresión de impulso de electrodo de control sobre la línea 42. Adicionalmente, la señal lógica de la salida del amplificador operacional 3-0A está aplicada como entrada a través de la línea 135 al circuito LSI. Las líneas 72 del circuito 200 proporcionan los 8 dígitos para entrada al convertidor 113 de digital en analógico de ocho bits. La señal de sincronismo sobre la línea 11 está también derivada del circuito 200. El circuito 77 lógico "0" inversor, contenido en el circuito 200, da salida sobre las líneas 78 a los impulsos de disparo para las puertas 781-786 "Y" inversoras. El circuito 701 está representado en la figura 4 como disposición de transistores formadora de impulsos. Los impulsos GP_1 a GP_6 de control de tiristores están aplicados desde dicho circuito a un transformador 601 de aislamiento que precede a los electrodos de control de los tiristores T_1 - T_6 .

Con referencia a las figuras 5A, 5B y 5C, se considerará ahora con detalle la organización interna del circuito 200. Se explicará también con referencia a las curvas de las figuras 6A y 6B el funcionamiento de este circuito.

El contador 9' (que consiste en dos unidades de estado sólido conocidas en conjunto como tipo 4520, sincronizadas por la línea 8) aparece en el circuito 9 de la figura 5B con sus bitios Q_1-Q_6 aplicados, a través de las líneas 12, a puertas "Y" inversoras correspondientes del circuito 201 (figura 5A), también dentro del circuito 9 de la figura 5B. El contador 9" es un contador de Johnson que tiene los estados A, B, C como se representa en los terminales \bar{Q} (líneas 303-305) de los tres dispositivos 300-302 de estado sólido (tipo 4013). El contador 9" es activado (terminal de sincronismo) por la transición de UNO a CERO de \bar{Q}_6 del contador 9'. Los estados A, B y Q_6 son descodificados por el circuito 202 (figura 5B) que incluye la puerta 399 "0" inversora para formar la señal SYNC de la línea 11. Los dispositivos 306 "0" inversores del circuito 71 (figura 5B) descodifican los estados \overline{CVB} (para P_3), \overline{CVA} (para P_4), \overline{AVB} (para P_5), \overline{AVC} (para P_1), y \overline{CVB} (para P_6), donde P_1-P_6 corresponden a la secuencia de canales para los respectivos tiristores T_1-T_6 . Estas señales aparecen sobre las líneas 70 conectadas a las puertas 365 "0" inversoras del circuito 77 que dan salida a los impulsos GP_1-GP_6 de electrodo de control sobre las respectivas líneas 78 procedentes del circuito 200.

Los interruptores 320 para el multiplexador 15"

y Q_8 , y los interruptores 321 para el multiplexador 15" de señales concurrentes y Q_9 , proporcionan las respectivas señales P_1 - P_6 sobre la línea 310 procedente del circuito 71 (figura 5B). Estos interruptores están controlados por las direcciones X_1 - X_6 sobre la línea 74 procedente del descodificador 120 de dirección de desmultiplexador (figura 5A). La relación es, como se representa:

X_1 para P_6 en 15' y P_2 en 15"; X_2 para P_1 y P_3 ; X_3 para P_2 y P_4 ; X_4 para P_3 , P_5 ; X_5 para P_4 , P_6 y X_6 para P_5 , P_1 .

De este modo, el multiplexador 15" proporciona la señal Q_8 sobre la línea 316 y el multiplexador 15' proporciona la señal Q_9 sobre la línea 317. Aprovechando ciertas simetrías, las direcciones X_1 , X_3 y X_5 , a través de la puerta 370 "0" inversora, controlan la señal lógica Z transmitida como salida que controla, para uno de sus estados lógicos, el interruptor 314 y, para el estado lógico complementario, el interruptor 313. Mediante descodificación adecuada (figura 5B) de los estados del contador 9" con las puertas 307 "0" inversoras y las puertas 311, 312 "0" inversoras (una para la señal directa y otra para la señal complementaria), se obtiene la señal Q_7 sobre la línea 315. El circuito 201 (figura 5A) consiste en las puertas 322 "Y" inversoras todas las cuales están controladas por la señal \bar{Q}_9 procedente de la línea 422. Las segundas entradas de la puerta 322 "Y" inversora son, respectivamente, Q_1 - Q_8 . Por consiguiente, siempre que está presente la señal lógica Q_9 sobre la línea 338', no se dará salida a ninguna de las señales Q_1 a Q_8 en la salida del circuito 201. Como resultado de esto, y como se explica posteriormente con referencia a las figuras 6A, 6B, la forma

de la rampa sintetizada transmitida en la salida del convertidor 13 de digital en analógico será tal que la rampa de la onda de tiempo excede ligeramente en ambos extremos al campo de variación admisible definido por el límite inferior (primer límite extremo) y el límite superior (segundo límite extremo). Limitando así el campo útil, es posible utilizar solamente 8 bitios del convertidor 13 de digital en analógico.

Se hará ahora referencia a las figuras 6A-6B con el fin de describir el proceso de síntesis y desfase adecuado de las rampas para la selección de una rampa concordante con el estado particular del contador 20 de anillo para el siguiente tiristor a disparar.

La figura 6A representa la onda V_{AB} de referencia utilizada como referencia del detector 5 de cruce por cero de la figura 4. La curva (a) es la señal aplicada como entrada en el terminal 14 del dispositivo de bucle de fase enganchada incluido en el circuito 7 del amplificador operacional 1-OA, o sea después de efectuar un desfase de 75° . La curva (b) es la señal SYNC recibida sobre la línea 11 y alineada en uno de los flancos con la señal de la curva (a) debido a la acción de enganche de fase. Las curvas (d) son los estados A, B, C del contador 9" incrementado por la señal Q_6 (curva (e)) del contador 9', incrementado a su vez por la señal de reloj de la línea 8. La señal P_1 presente sobre una de las líneas 310 es obtenida como una de las curvas (c) mediante descodificación de (\overline{AVC}) del contador de Johnson. Similarmente $P_2 = (\overline{AVB})$, $P_3 = (\overline{BVC})$; $P_4 = (\overline{AVC})$; $P_5 = y P_6 = (\overline{AVC})$.

Con referencia a la figura 6B, están representa

5 das las fases V_{AB} , V_{CB} , y V_{AC} sucesivas en relación con
 las seis rampas 1-6 que son generadas digitalmente en la
 entrada del convertidor 13 de digital en analógico. Como
 se explicó anteriormente, por el funcionamiento del cir-
 10 cuito 201, la señal \bar{Q}_9 elimina todos los bitios compues-
 tos normalmente para formar la rampa. Como resultado, en
 el ejemplo expuesto, cada rampa se forma solamente duran-
 te $2/3$ del ciclo, y está seguida por una porción plana
 que se extiende durante $1/3$ del ciclo debido al circuito
 201 de control de la señal \bar{Q}_9 . Las seis rampas desfasadas
 60° están representadas como curvas (f). El multiplexa-
 dor 15 proporciona la siguiente correlación:

15 La rampa 2 está formada por $P_2 = Q_9$; $P_6 = Q_8$;
 Q_7 y todos los demás dígitos de las líneas 12 que están en
 relación binaria entre sí, a saber Q_6-Q_1 . Las curvas (g),
 (h), (i) muestran la relación temporal de P_2 , P_6 , Q_7 y
 Q_6 , cuyas curvas se suman para formar la rampa 2, mien-
 tras que \bar{Q}_9 establece la porción plana entre rampas.

20 Similarmente, como se representa por la figura
 6B, la rampa 3 se obtiene con $P_3 = Q_9$, $P_1 = Q_8$, Q_7 y Q_6 -
 Q_1 .

25 Con referencia a las figuras 5A, 5B, 5C, y a
 la figura 7, se considerará ahora el circuito 200LSI des-
 de el aspecto de control de límite extremo. Como se repre-
 30 senta en la figura 2, cada rampa se extiende durante 256
 estados, de un total de 384 estados que cubren el campo
 de variación de ángulo eléctrico de 360° definido por el
 circuito 7 de bucle de fase enganchada (figura 4) y la
 señal 8 de reloj (figuras 4 y 6A). De este modo, 128 es-
 tados del contador 9 definen cada uno de los estados al-

tos de P_1-P_6 (curvas (c) de la figura 6A), así como el correspondiente a Q_9 (figura 6B), mientras que 256 estados corresponden al estado opuesto.

5 El cómputo cero o cero del ciclo de rampa está definido por Q_6 y corresponde a -15° sobre la escala de ángulo eléctrico de la línea de fase (figura 6A), o sea 15° antes del cruce por cero.

10 El cómputo 256 corresponde a 225° , en la parte superior de la rampa. Este campo es el campo útil de variación de ángulos de disparo admisibles para todos los demás fines. Los límites extremos están definidos de modo que están comprendidos en tal campo de variación y se aproximan a cada uno de estos puntos extremos. El límite extremo inferior (ES_1) está escogido de modo que corresponda al estado 8 de la rampa, es decir de modo que corresponda a un ángulo $\alpha = -7,5^\circ$. El límite extremo superior (ES_2) está escogido de modo que corresponde al estado 248 de la rampa, es decir $217,5^\circ$. La tabla combinacional para estos dos estados es la siguiente:

15

Estado 8 ($\alpha = -7,5^\circ$)Estado 248 ($\alpha = 217,5^\circ$)

	$Q_9 = 0$	$Q_9 = 0$
	$Q_8 = 0$	$Q_8 = 1$
	$Q_7 = 0$	$Q_7 = 1$
5	$Q_6 = 0$	$Q_6 = 1$
	$Q_5 = 0$	$Q_5 = 1$
	$Q_4 = 1$	$Q_4 = 1$
	$Q_3 = 0$	$Q_3 = 0$
	$Q_2 = 0$	$Q_2 = 0$
10	$Q_1 = 0$	$Q_1 = 0$

15 Como se representa en la figura 5A, el detector 80 de límite extremo realiza la descodificación de (Q_4-Q_8) y ($\bar{Q}_4-\bar{Q}_8$) de las líneas 79 por los dispositivos 325 "0" inversores (entradas $\bar{Q}_5 - \bar{Q}_8$) y el dispositivo 326 (entradas Q_5-Q_8). La puerta 329 "Y" inversora recibe la línea 377" de entrada para \bar{Q}_4 y la línea 335 de entrada procedente de la puerta 326 "0" inversora, mientras que las salidas de los dispositivos 325, 326 están aplicadas como entradas cada una de las puertas 327, 328, "Y" inversora, respectivamente. La señal \bar{Q}_4 está también aplicada como entrada a cada una de las puertas 327, 328 "Y" inversoras. Las salidas de las puertas 327, 328 "Y" inversoras están a su vez aplicadas ambas como entradas a la puerta 341 "Y" inversora. La señal lógica \bar{Q}_9 está aplicada como entrada, junto con la salida de la puerta 329 "Y" inversora, (a través de la línea 336), a la puerta 330 "Y"

20

25

inversora. El estado lógico de los dispositivos 327, 328, y por tanto del dispositivo 341, está condicionado adicionalmente por el estado de la salida del amplificador operacional 3-0A, es decir por la salida el comparador 18 (figuras 3 y 4) a través de la línea 135 que está aplicada como entrada, a través de la línea 332, a la puerta 328 "Y" inversora y, después de inversión, a través de la línea 333, a la puerta 327 "Y" inversora.

Las puertas 325, 326 "0" inversoras son dispositivos de estado sólido del tipo 4002. Las puertas 327, 328 "0" inversoras son dispositivos de estado sólido del tipo 4012. Las puertas 329, 330 y 341 "Y" inversoras son conocidas como dispositivos del tipo 4011.

La salida del dispositivo 330 asociada con la puerta 329 "Y" inversora y la línea 338 está aplicada, a través de la línea 182, a la entrada de datos (D) de un circuito biestable (350) del tipo 4013, que está sincronizado (terminal CK) por la señal de reloj procedente de la línea 8. La salida del dispositivo 341 asociada más en particular con las puertas 327 y 328 "Y" inversoras está aplicada, a través de la línea 182', a la entrada (D) de datos de un segundo circuito 351 biestable del tipo 4013, que está también excitado en sincronismo (terminal CK) por la señal de reloj procedente de la línea 8. El estado Q del circuito 350 biestable aparece sobre la línea 82. El estado \bar{Q} del circuito 351 biestable aparece sobre la línea 82'. Las líneas 82, 82' representan los límites extremos inferior (ES_1) y superior (ES_2) del detector de límite de rampa y está esquematizada por una línea 82 única en la figura 3. Estos límites controlan el circuito 105

de control de puerta interpuesto después del impulso fuerte sobre la línea 305 procedente del multivibrador monoestable 30. Antes de considerar la detección de los límites extremos ES_1 , ES_2 y el estado lógico sobre las señales de las líneas 82, 82', en relación con el estado del comparador (3-0A) como se representa sobre la línea 135, deberá considerarse el circuito 105 de control de puerta.

El circuito 105 incluye las puertas 352 y 353 "Y" inversoras. La línea 82 está conectada a una de las entradas del dispositivo 352, y la línea 82' está conectada a una de las entradas del dispositivo 357. La línea 305, que puede estar transmitiendo la orden de impulso fuerte procedente del multivibrador, está alimentando el dispositivo 353, cuya salida es la segunda entrada del dispositivo 357, junto con la línea 82'. La salida del dispositivo 353 proporciona la segunda entrada del dispositivo 352. La salida de la última puerta 357 "Y" inversora está aplicada a la línea 29, línea de impulsos fuertes utilizada para ordenar el encendido del tiristor "siguiente", mientras que sobre la línea 358 está originando el basculamiento el contador 20 de anillo a su estado "siguiente".

Se considerará ahora en relación con la figura 7 el funcionamiento del detector 80 de límite extremo en combinación con el circuito 105 de control de puerta, a saber, para cómputos sucesivos que se alcancen sobre la rampa que está siendo sintetizada por Q_1-Q_9 en un determinado paso de disparo del tiristor T_1-T_6 .

Desde el cómputo cero hasta el cómputo 8 sobre la rampa, el ángulo eléctrico termina antes del primer límite extremo ES_1 , y por consiguiente no se permite la transmi-

sión de impulso fuerte desde el multivibrador 30 a la línea 29 y 358. En esta situación 182' tiene nivel lógico cero debido a las puertas 327 y 328 que mantienen un estado lógico "uno" sobre las líneas 339 y 340 en la entrada de la puerta 341. Al ser cero el estado lógico de 182' la línea 8 de reloj transfiere datos UNO como señal \bar{Q} y la línea 82' bloquea la puerta 357 que nunca puede transmitir un UNO sobre las líneas 29 y 358 cuando fuese generada una orden de impulso fuerte sobre la línea 305 a través del dispositivo 353 y la línea 356.

Se supone ahora que se alcanza el cómputo 8 identificado por las entradas a los dispositivos 325 y 326 correspondientes al ángulo $\alpha' = -7,5^\circ$ establecido en la tabla de combinaciones. Si ha sido generado un impulso fuerte anteriormente sobre la línea 305, (que no podría pasar a través de la puerta 105), el comparador 18 está en su segundo estado y está presente sobre la línea 135 un estado lógico "uno". Cuando es así, puesto que se ha alcanzado el cómputo 8 (primer límite extremo ES_1), la salida del dispositivo 328 sobre la línea 340 toma el nivel CERO y 182' recibe un nivel lógico UNO. Cuando se excita un sincronismo el circuito biestable 351, la señal \bar{Q} se hace cero sobre la línea 82' y, cualquiera que sea el estado sobre la línea 305, es generado un estado lógico "uno" sobre las líneas 29 y 358. El impulso de reloj de la línea 8 y la naturaleza de la señal \bar{Q} sobre la línea 82' son tales que la salida del dispositivo 357 es de la misma calidad que la orden de impulso fuerte que habría sido transmitida directamente sobre la línea 29, habiéndose omitido el circuito puerta 105. En otras palabras, la señal de reloj de la línea 8 sobre el

circuito 351 biestable da lugar a la generación de un impulso aplicado sobre la línea 29 desde la línea 82' que es un sustituto de la orden de impulso fuerte presente anteriormente sobre la línea 305 procedente del multivibrador pero que ha sido bloqueada por el circuito 105.

Una vez que el contador 9 ha sobrepasado el estado 8, ambos estados de 339 y 340 toman el nivel lógico "uno" y los datos presentes sobre el terminal D del circuito 351 biestable han tomado el estado lógico CERO. Las señales 182 y 182' son ambas CERO y, al producirse la señal de reloj procedente de la línea 8, los circuitos biestables 350 y 351 generan un estado "CERO" sobre la línea 82 y un estado UNO sobre la línea 82'. En tales condiciones, si el comparador 18 cambia de estado, sobre la línea 305 el impulso fuerte generado es transmitido, a través de las puertas 353 y 357, sobre las líneas 29 y 358. La onda de temporización sintetizada definida por Q_1-Q_9 provocará el disparo en un ángulo de disparo correcto cuando se produce una transición del comparador dentro del campo de variación admisible, más allá de ES_1 .

Suponiendo que el comparador 18 está aún en su primer estado, cuando se alcanza el cómputo 248, la puerta 327 hace que la señal 339 tome nivel lógico CERO y la señal 182' tome nivel lógico UNO. Por consiguiente, como en el caso del límite extremo inferior (ES_1), cuando está siendo sincronizado el circuito biestable 351 para el límite extremo superior (ES_2), genera a través de la línea 82' y el dispositivo 357, un impulso sustitutivo que toma el lugar de la orden de impulso fuerte retardado, es decir una orden que no ha sido aún suministrada por el comparador 18 y el

multivibrador 30.

Más allá del cómputo 248, las líneas 82 y 82' están nuevamente en un estado que bloquea la transmisión de cualquier impulso a través de la puerta 105 producido por el multivibrador (línea 305) o localmente por el circuito 351 biestable. Se deduce de las explicaciones precedentes que el detector 80 de límite extremo identifica los instantes en los cuales se producirán los impulsos ES_1 o ES_2 , detecta si una orden de impulso fuerte está en posición avanzada respecto al campo admisible (estado del comparador sobre la línea 135), y genera en tal caso un impulso sustitutivo para el impulso del multivibrador una vez que se alcanza el límite ES_1 ; o detecta si una orden de impulso fuerte está retardada (como se identifica por el estado del comparador sobre la línea 135) y genera en tal caso un impulso sustitutivo tan pronto como se alcanza el límite ES_2 . El detector de límite extremo bloquea también, a través de las líneas 82 y 82', el circuito puerta 105 siempre que se encuentre fuera del campo admisible, es decir más allá de ES_2 o antes de ES_1 sobre la rampa sintetizada.

Ha sido realizado un circuito de límite extremo totalmente digital que nunca interfiere con el funcionamiento del multivibrador monoestable, y por consiguiente funciona solamente con el impulso fuerte transmitido en la salida y con la salida del comparador. Los límites extremos son identificados digitalmente sin ambigüedad en el instante en que la señal de reloj coincide con el estado de contador particular.

Volviendo al circuito de supresión de impulso

de electrodo de control de la figura 5C, este circuito aparece como circuito biestable del tipo de "activación-reposición" compuesto por las puertas 101 y 102 y 103 "0" inversoras. En el estado no admitido, a saber cuando existe ya un impulso fuerte sobre la línea 29 o un impulso de empalizada sobre la línea 45, la señal de supresión de impulso de electrodo de control de la línea 42 hará que aparezca sobre la línea 207 una señal de inhibición que será efectiva sobre los dispositivos 365 "0" inversores del circuito 77 "0" inversor.

Con referencia a la figura 7, la supresión de impulso de electrodo de control será efectiva solamente en situaciones tales como las n.º 1 o n.º 4 pero inefectiva cuando exista ya un impulso, tal como ocurre en las situaciones 2 ó 3. La supresión de impulso de electrodo de control, de acuerdo con el invento, es efectiva sobre la transmisión de salida de los impulsos de disparo, debido al efecto de los dispositivos 102 y 103 de estado sólido que establecen una condición de no admisibilidad para la situación 2, es decir con la producción de un impulso fuerte, y es efectiva sobre la salida de la puerta 101 que contribuye adicionalmente a la no admisibilidad de la situación 3. De este modo, los impulsos de oscilación libre de empalizada sobre la línea 45 pasarán a través de la puerta 101 (como también pasaría el impulso fuerte sobre la línea 29) y se aplican a las puertas 360 "Y" inversoras, y desde ellas a las puertas 362 "0" inversoras, pero no pasarán a través de la puerta 362 "0" inversora cuando está inhibida por la línea 207.

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

5
10
15
20
25
30

1ª.- Un aparato generador digital de impulsos de electrodo de control para disparar secuencialmente un grupo de tiristores de acuerdo con una señal de referencia temporal deducida de un contador digital, comprendiendo el aparato: medios comparadores que tienen dos estados y que funcionan en relación con dicha señal de referencia temporal y en relación con una señal de referencia de ángulo de disparo para tomar uno de dichos dos estados; medios que responden a una transición realizada por dichos medios comparadores desde un primer estado a un segundo estado para generar un impulso "fuerte"; medios que responden a un impulso fuerte generado para provocar el disparo de un tiristor siguiente en el orden de disparo, para ser activado al estado de conducción; medios que responden a dicho segundo estado de dichos medios comparadores para generar un impulso sustitutivo cuando dicho contador digital toma un primer cómputo predeterminado y que responden a dicho primer estado de dichos medios comparadores para generar un impulso sustitutivo cuando dichos medios contadores toman un segundo cómputo predeterminado; medios para evitar el disparo de dicho tiristor siguiente en respuesta a un impulso fuerte generado cuando el cómputo en dicho contador es inferior a dicho primer cómputo, y cuando el cómputo en dicho contador es superior a dicho

segundo cómputo; respondiendo adicionalmente dichos medios que responden a impulsos fuertes a un impulso sustitutivo generado originando el disparo de dicho tiristor "siguiente".

5 2ª.- El aparato generador de impulsos de la reivindicación 1ª, que incluye medios que responden a dicho contador digital para sintetizar digitalmente una serie de referencias dependientes del tiempo en orden sucesivo de disparo de dichos tiristores, que incluye adicionalmente medios que funcionan con dichos medios de sintetización para detectar dichos primero y segundo cómputos predeterminados como representativos de un primer y un segundo límites extremos respectivos que definen un campo de variación admisible de ángulo de disparo sobre una de dichas señales de referencia dependientes del tiempo en curso asociada con un tiristor "siguiente" a disparar.

10

15

 3ª.- El aparato generador de impulsos de la reivindicación 2ª, que incluye medios que actúan sobre dichos medios de sintetización en relación con dicho contador digital para limitar los cómputos que definen una referencia dependiente del tiempo limitándola sustancialmente al intervalo de tiempo comprendido entre el primer límite extremo y el segundo límite extremo.

20

 4ª.- El aparato generador de impulsos de la reivindicación 1ª, que incluye medios que responden a una incidencia externa para suprimir dichos impulsos fuertes y dichos impulsos sustitutivos antes de que se produzcan, comprendiendo dichos medios de supresión primeros medios para controlar el paso de dichos impulsos fuertes y dichos impulsos sustitutivos en ausencia de dicha incidencia, y

25

30

segundos medios predominantes para evitar el control de dichos primeros medios de control de paso por dicha incidencia en presencia de dichos impulsos fuertes y dichos impulsos sustitutivos.

5 5ª.- El aparato generador de impulsos de la reivindicación 1ª, que incluye medios para generar libremente una serie de impulsos de "empalizada" de duración corta en relación con dichos impulsos fuertes y dichos impulsos sustitutivos, aplicándose dichos impulsos de empalizada a dicho tiristor "siguiente" a continuación de uno de dichos impulsos fuertes y sustitutivos, y actuando dichos medios de supresión sobre dichos impulsos de empalizada a través de dichos primeros y segundos medios de control de paso.

15 6ª.- Un aparato generador de impulsos.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de cuarenta y tres hojas escritas a máquina por una sola de sus caras.

Madrid 06 JUL 1979

P.A.
Alberto de Etxaburu
Por Poder,

06049/GM.

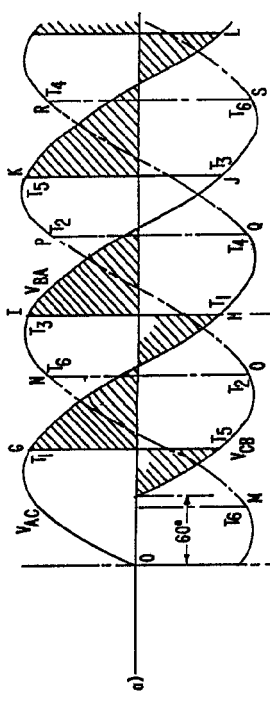
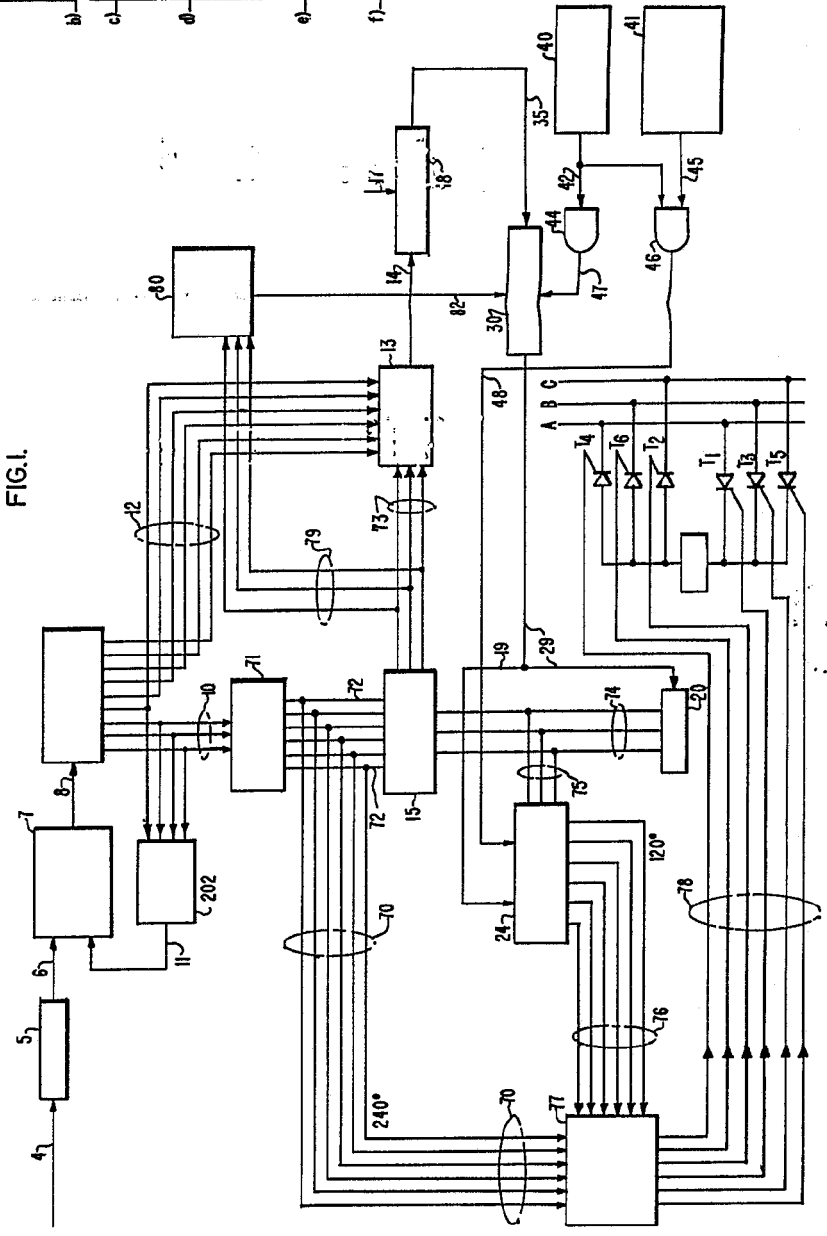


FIG. 1.



Alberto C. Elshur
 Per Podr.

Alberto C. Elshur
 Per Podr.

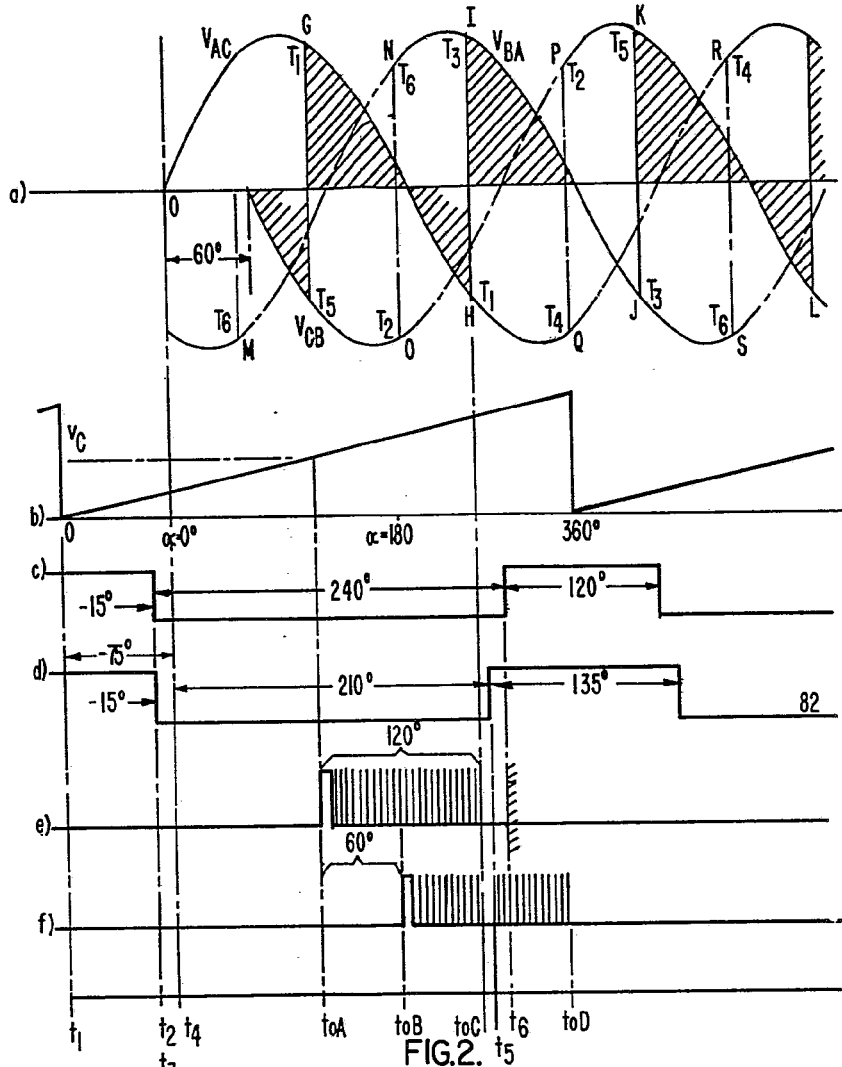
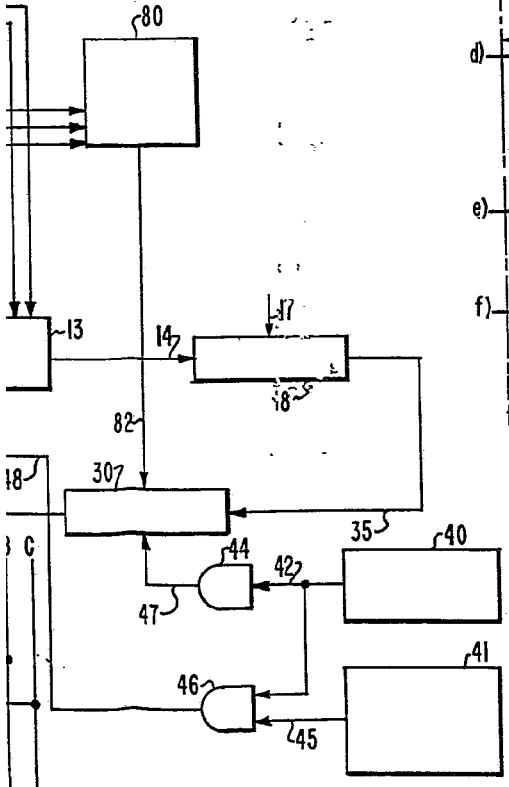


FIG.2.



Alberto de Elzburu
 For Poder,

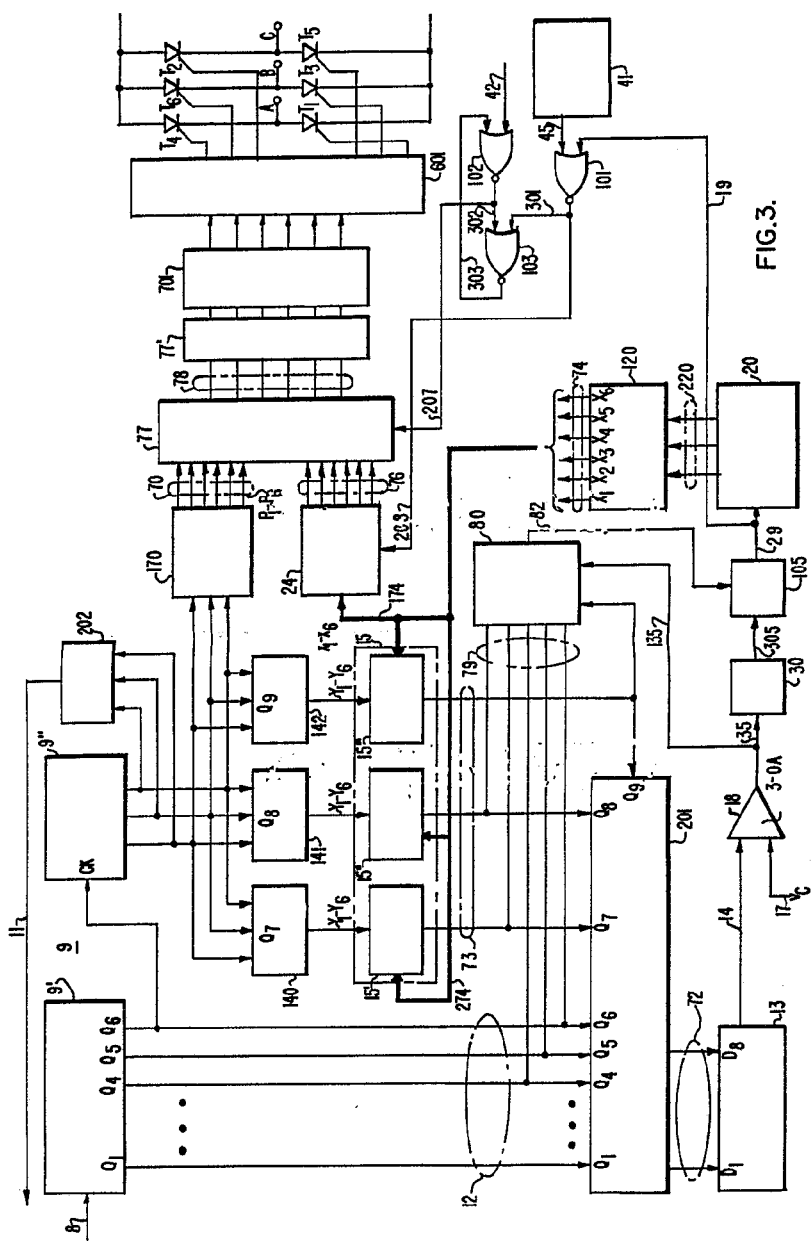
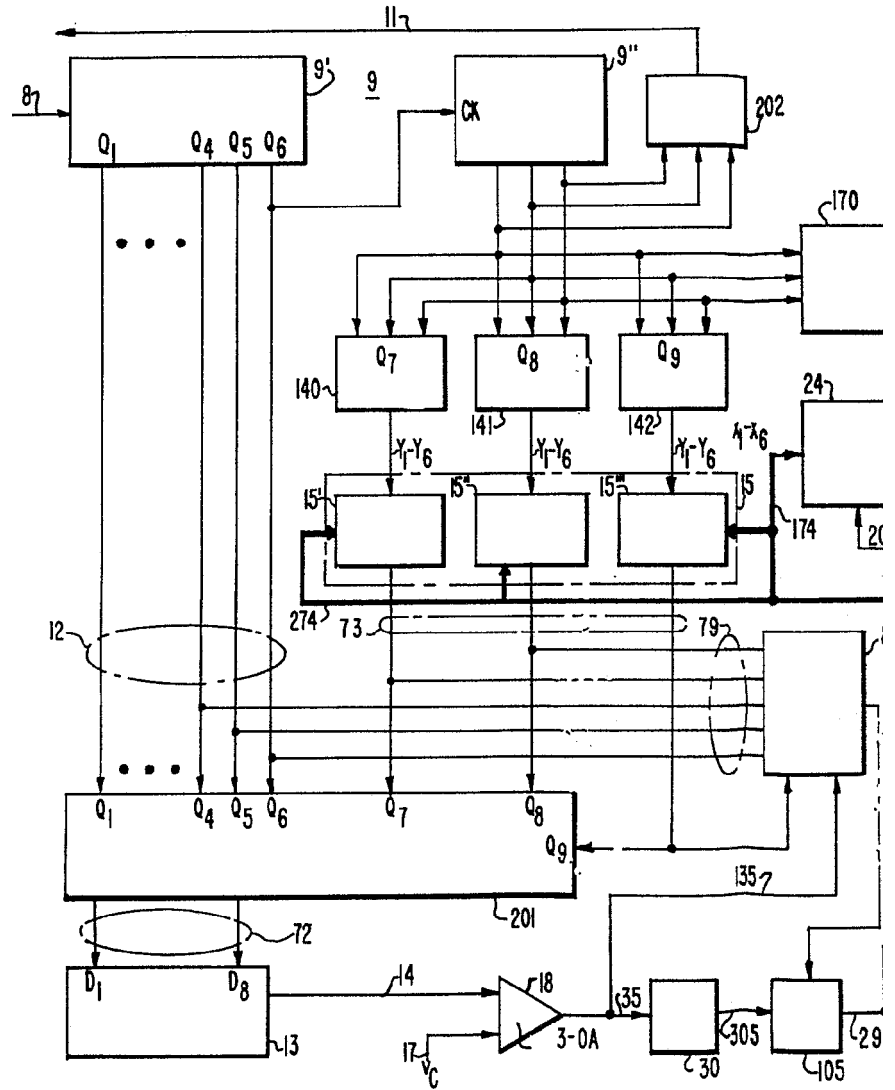


FIG. 3.

Alberto de Falco
Per. Prof.



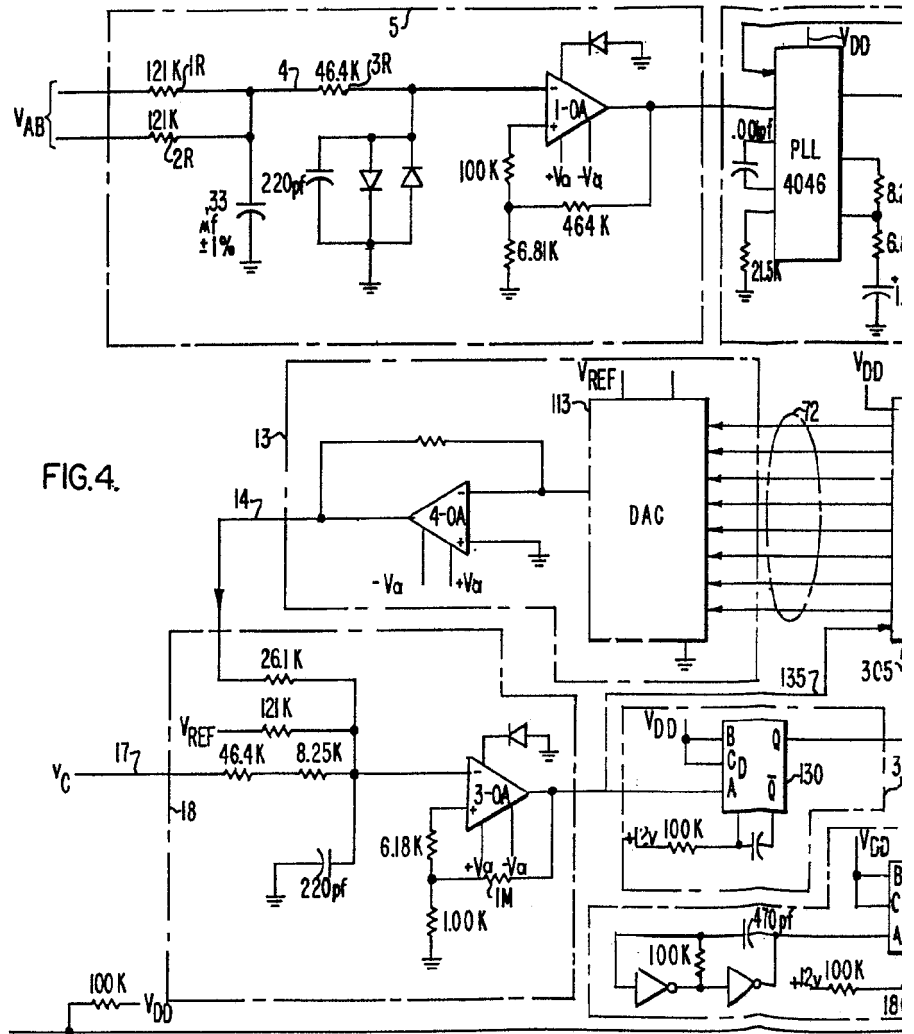
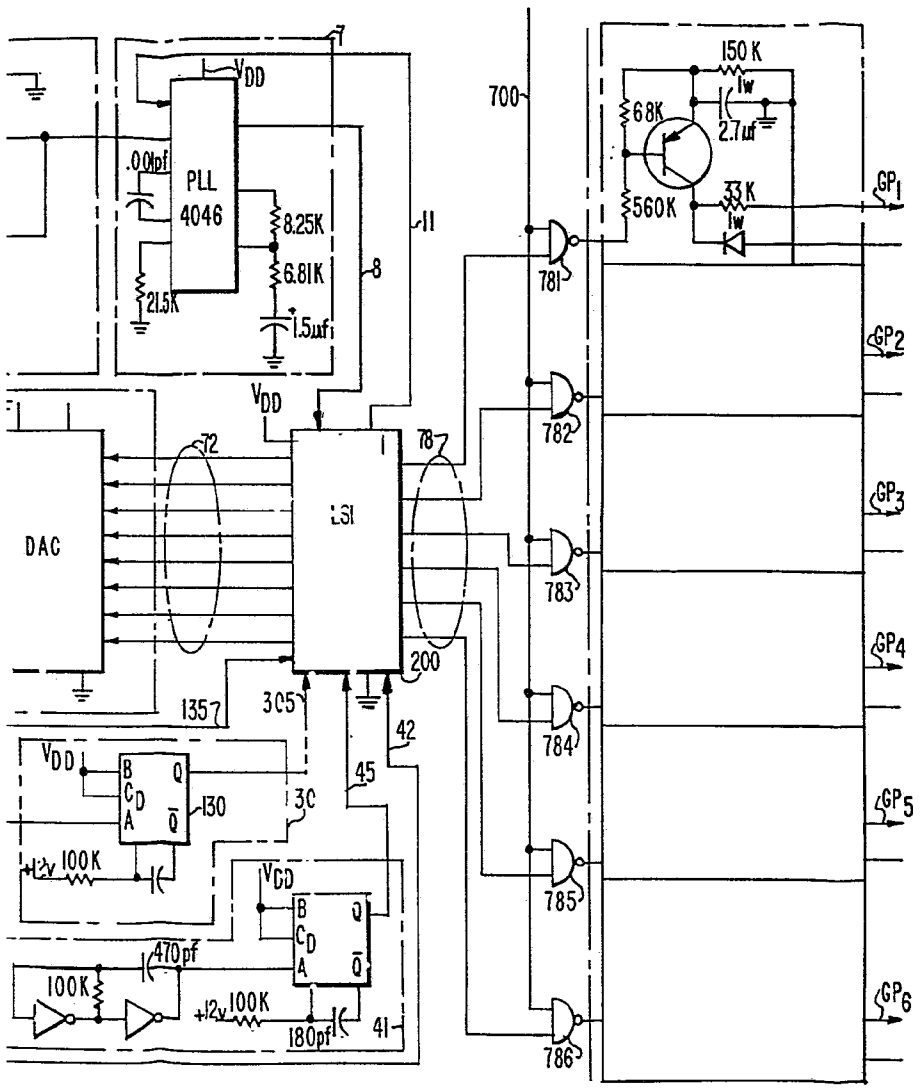


FIG. 4.



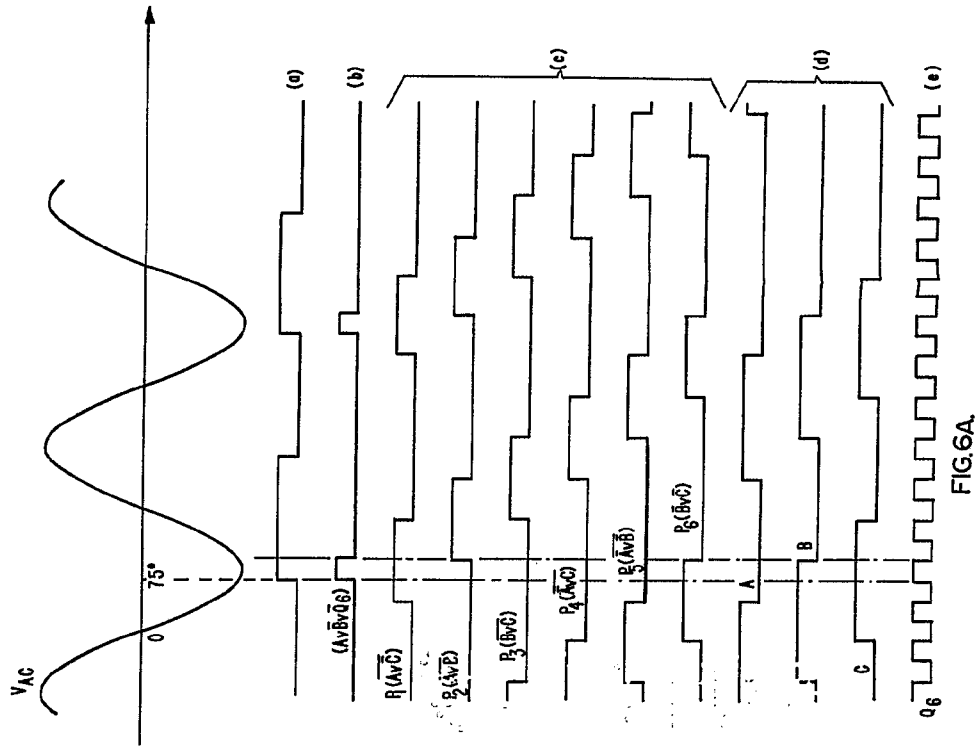


FIG. 6A.

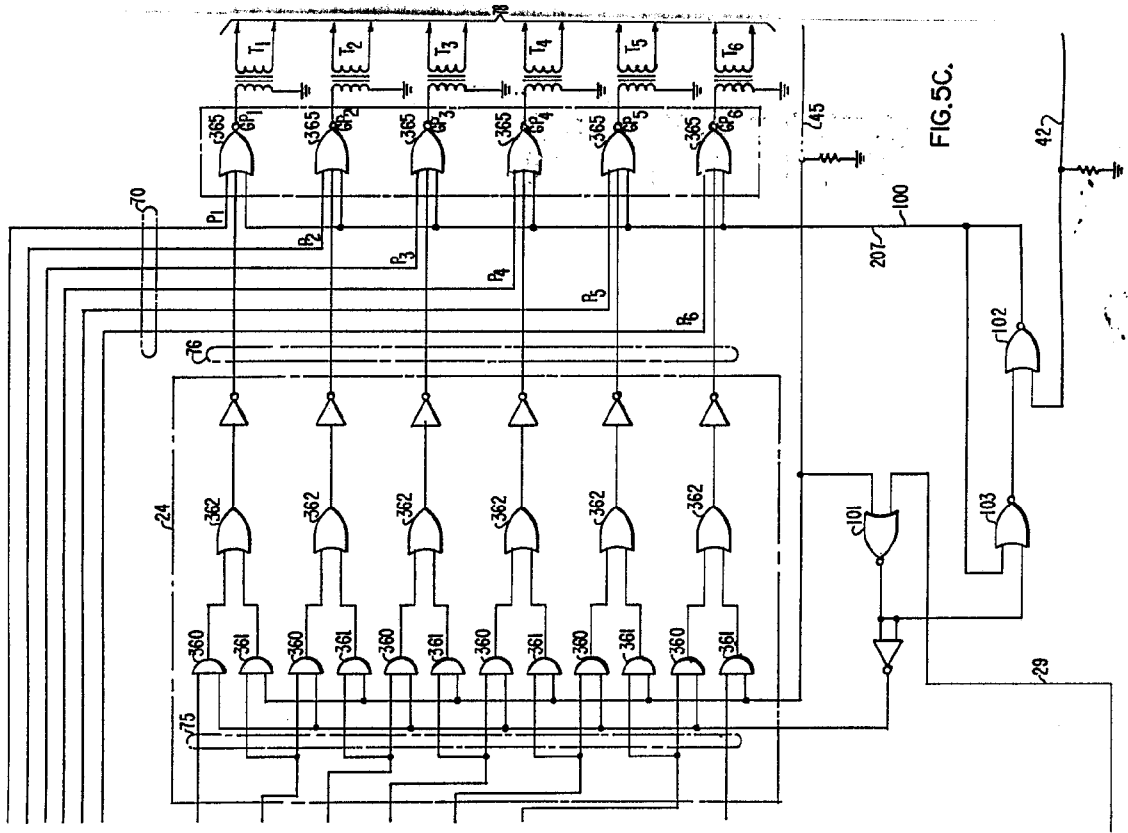


FIG. 5C.

Handwritten signature or initials.

REPRODUCED FROM THE ORIGINAL DRAWING

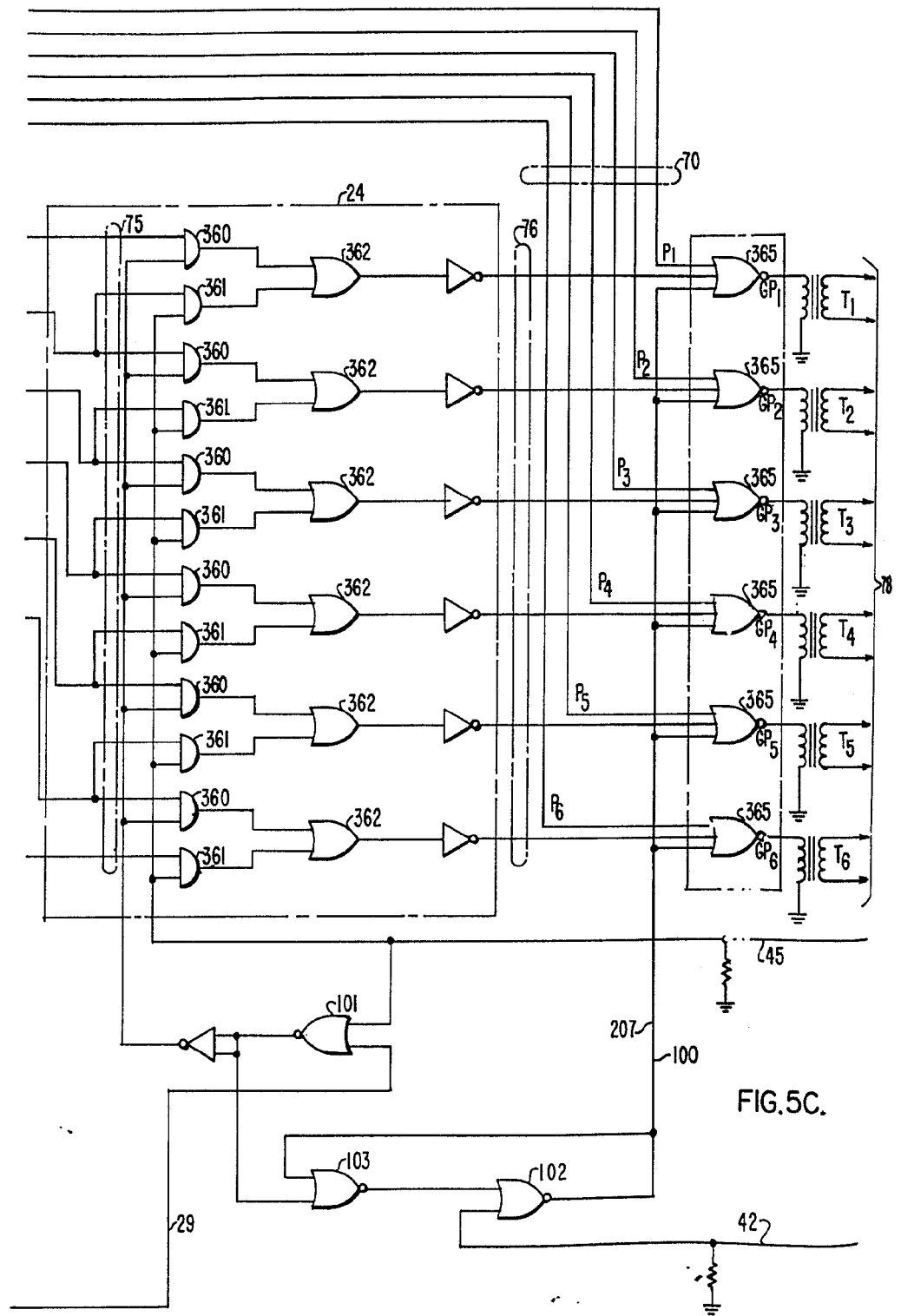


FIG. 5C.

Q_E

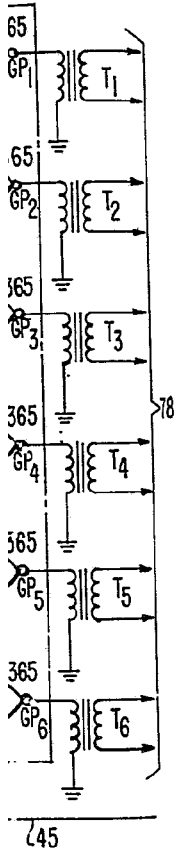


FIG. 5C.

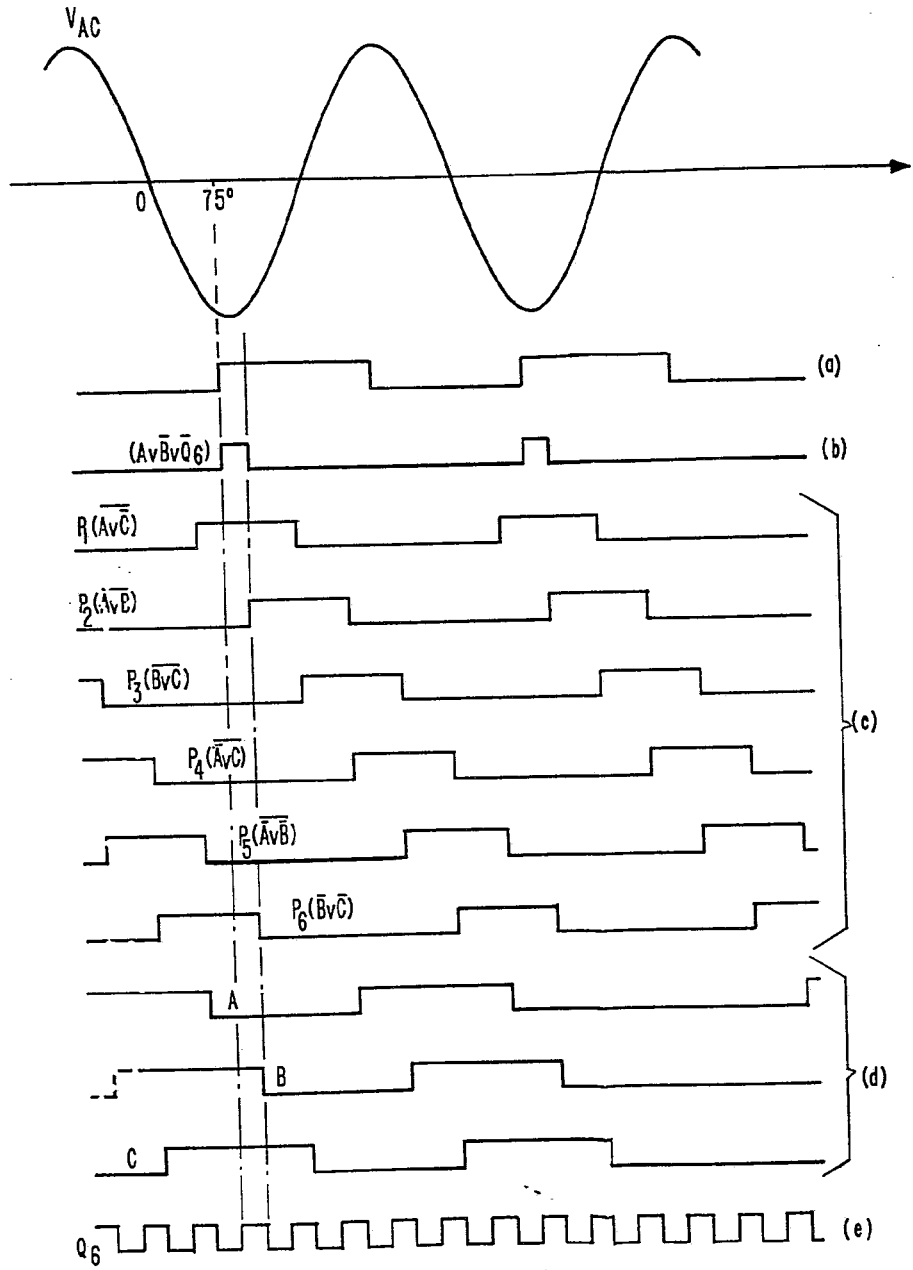


FIG. 6A.



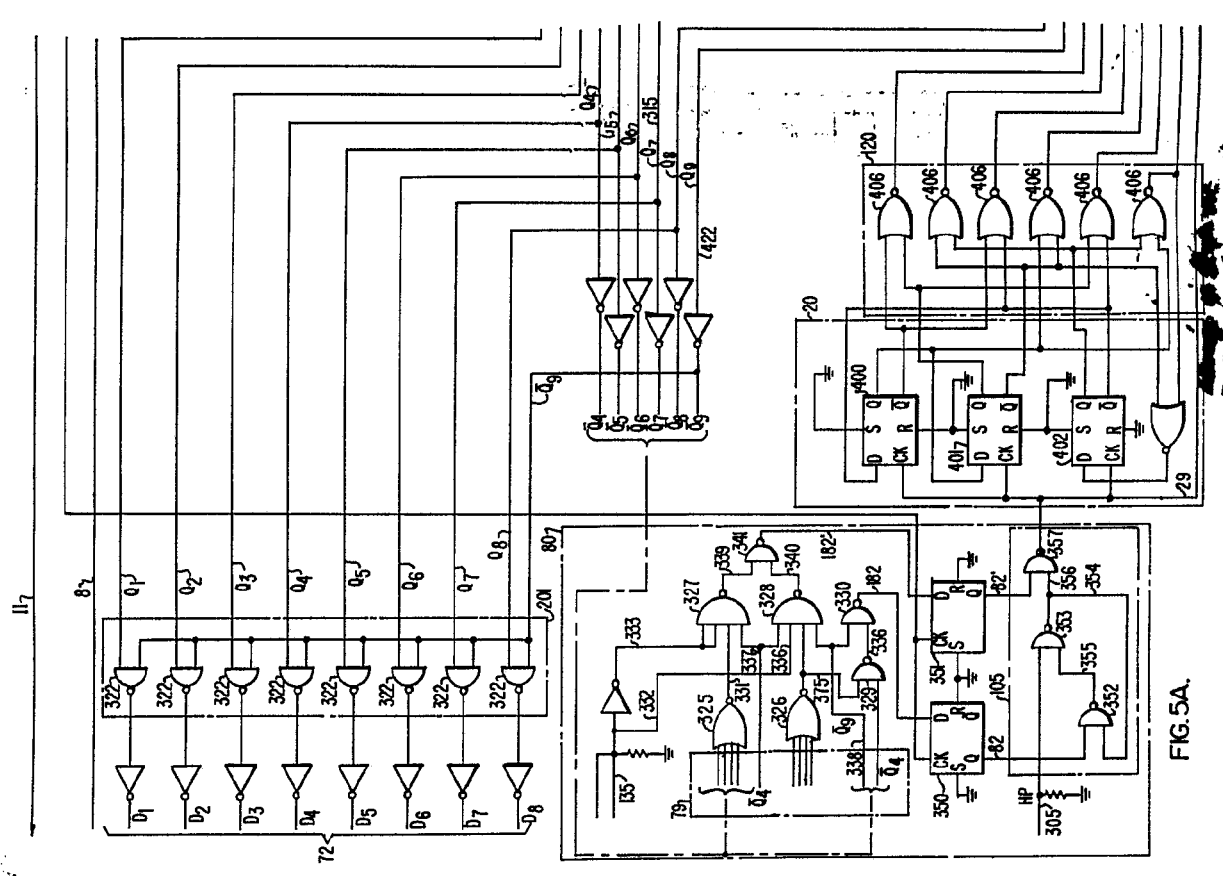
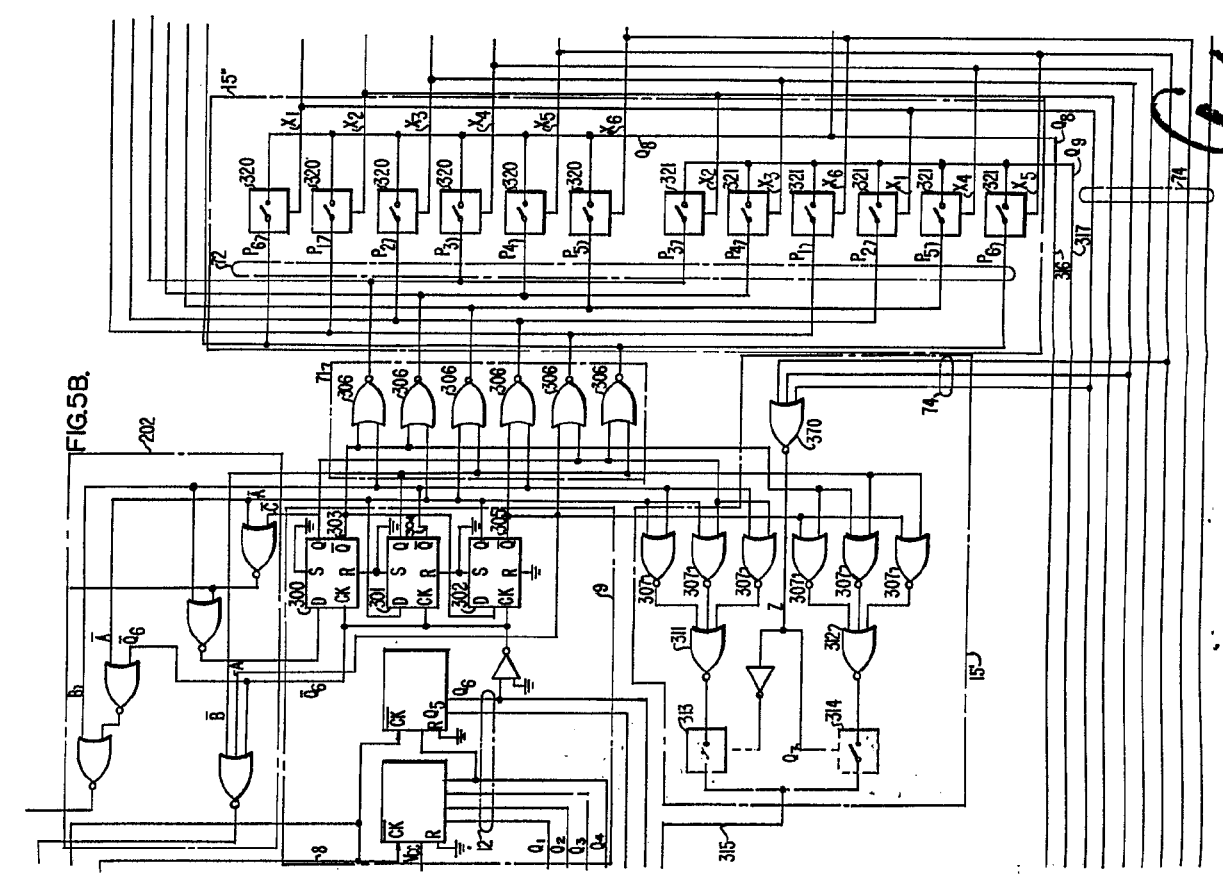


FIG. 5B.

FIG. 5A.

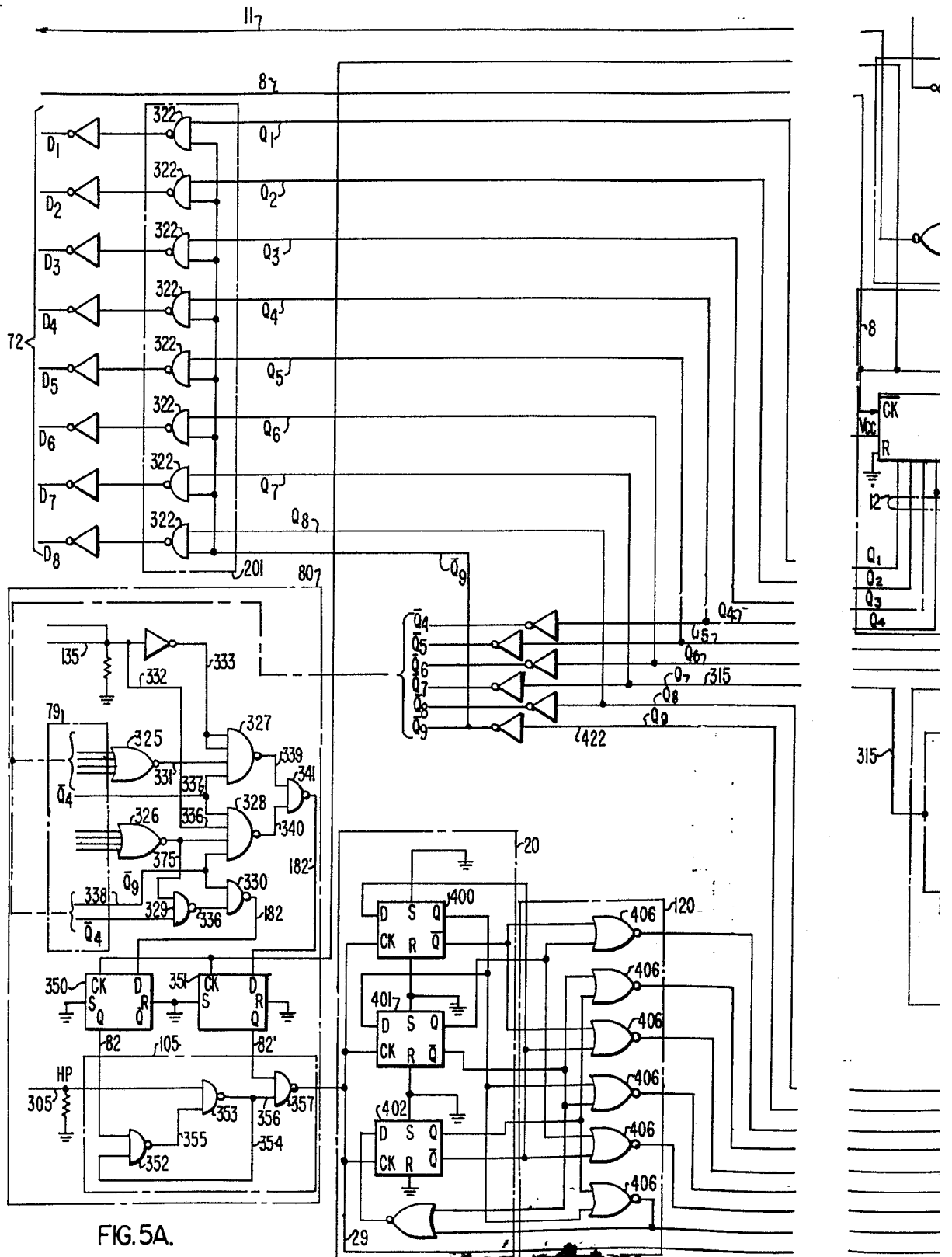
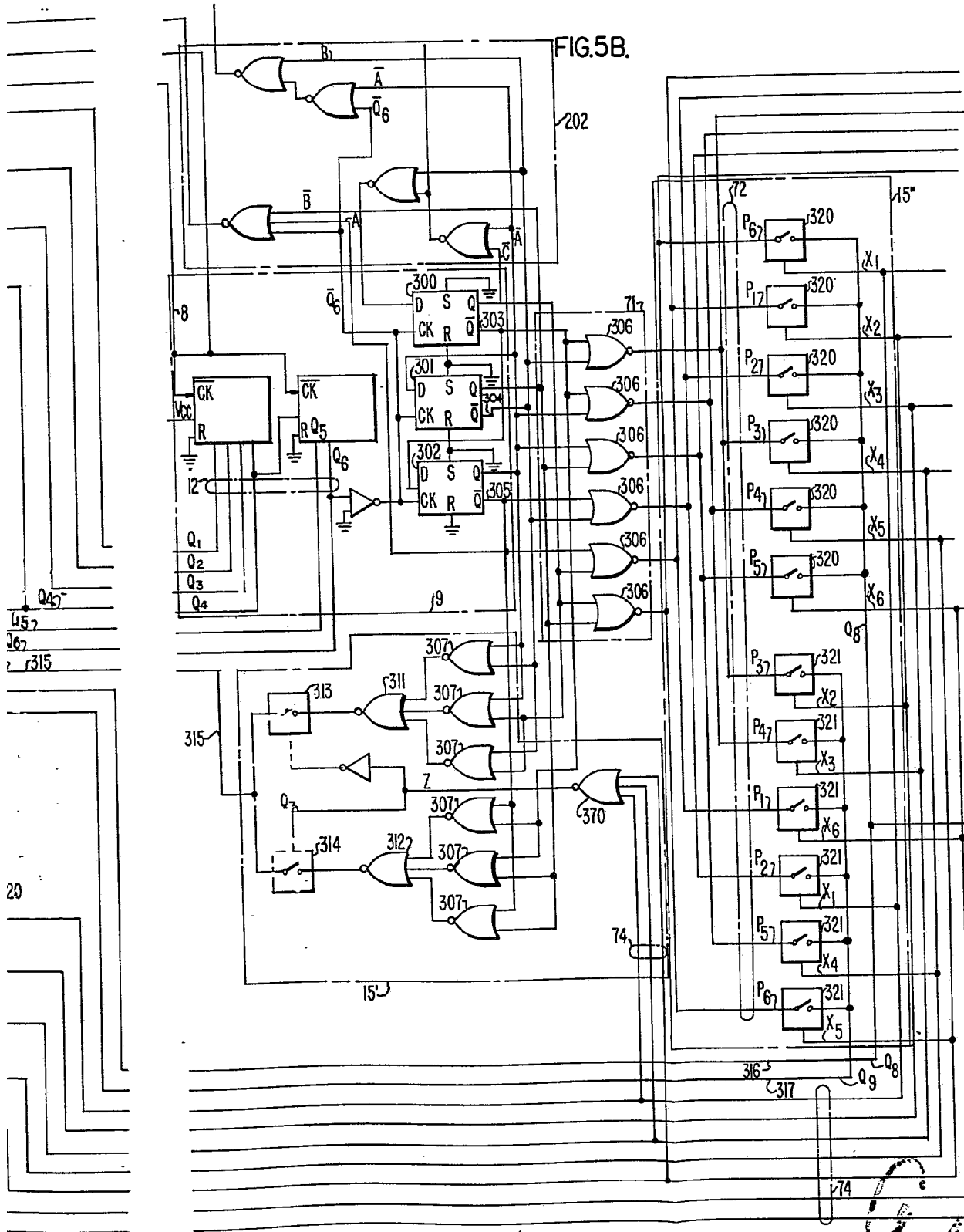


FIG. 5A.

FIG.5B.



74
ALBERT [Signature]

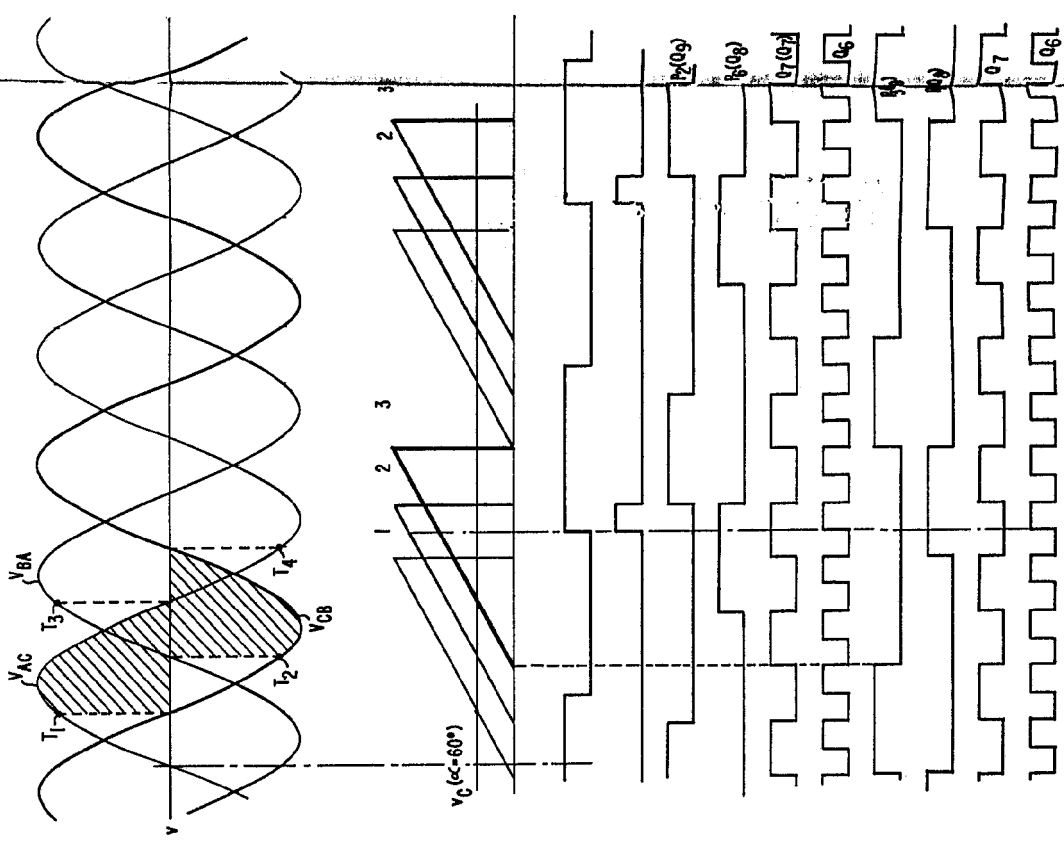


FIG.6B.

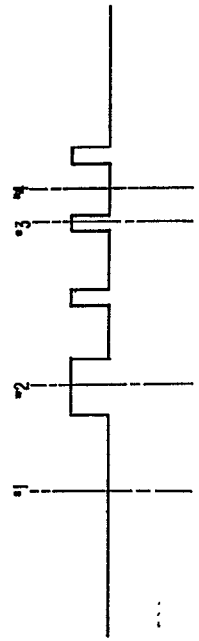


FIG.7

Handwritten signature

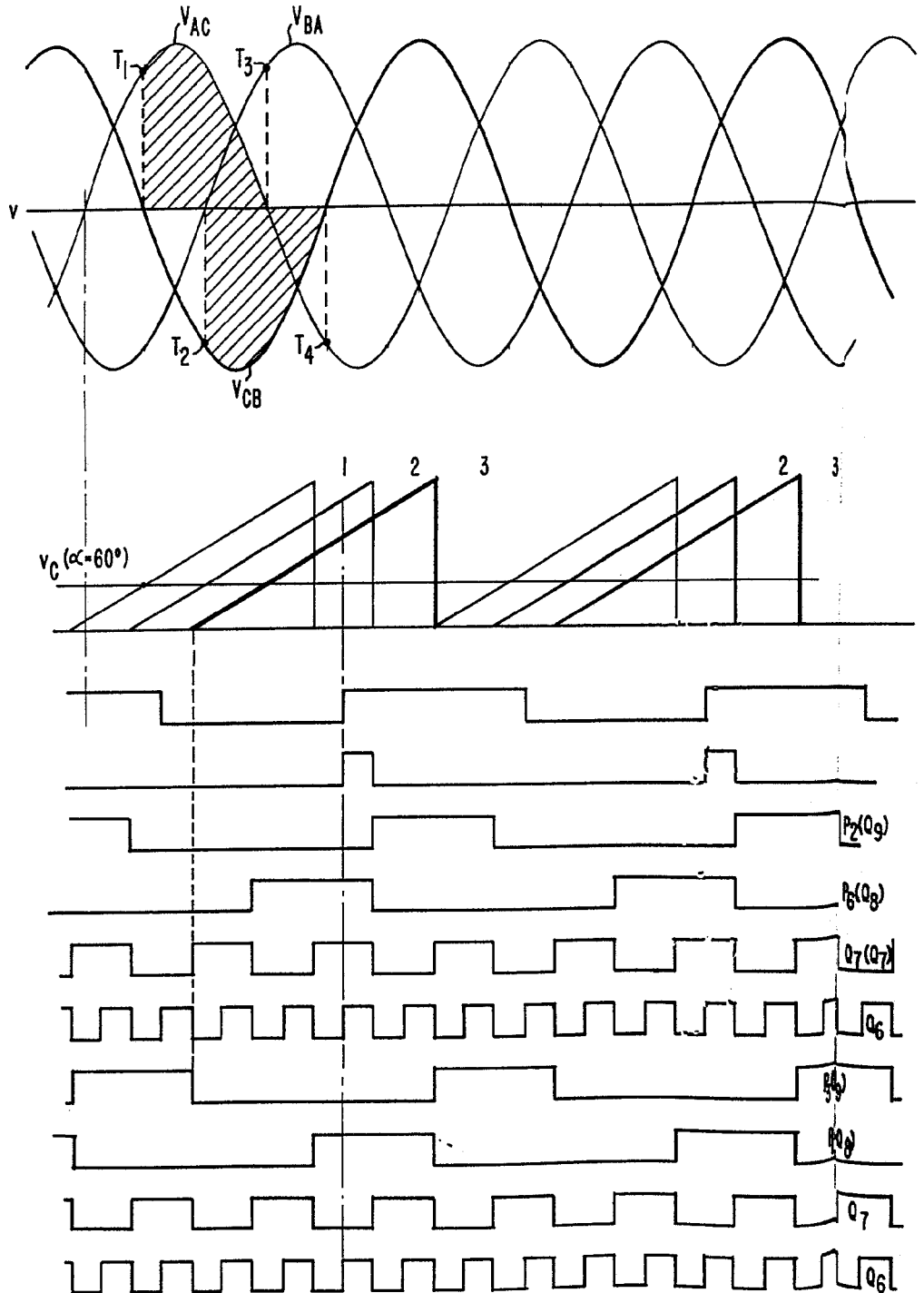


FIG.6B.

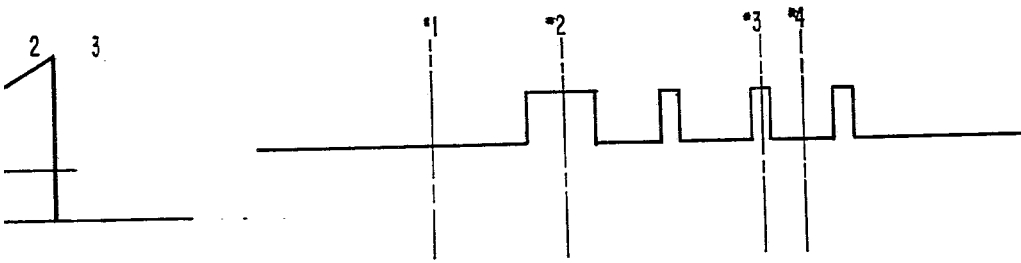
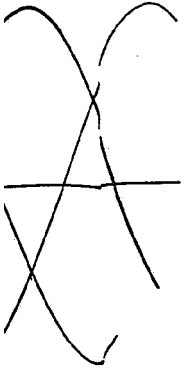
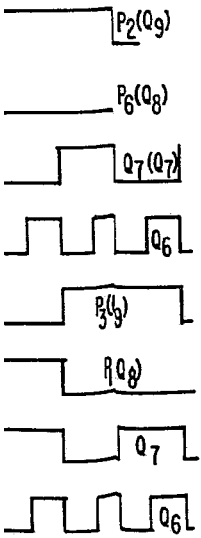


FIG.7



Allegro of High-Voltage
New York

