

MINISTERIO DE INDUSTRIA Y ENERGIA  
Registro de la Propiedad Industrial



ESPAÑA

(10) ES	(11) NUMERO	(12) A1
	477929	
	(13) FECHA DE PRESENTACION	
	20.FEB.1979	

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

(20) PRIORIDADES: (31) NUMERO	(32) FECHA	(33) PAIS
807.461	17-6-77	EE.UU.

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL	(62) PATENTE DE LA QUE ES DIVISIONARIA
	G 10 L	No 470.853

(54) TITULO DE LA INVENCION
"UN METODO DE GENERACION DE VOCALIZACIONES SIMILARES A LA VOZ HUMANA CON COEFICIENTES DIGITALES DE FILTRO"

(71) SOLICITANTE (ES)	(TI-6890 Div.II)
TEXAS INSTRUMENTS INCORPORATED	

DOMICILIO DEL SOLICITANTE
13500 North Central Expressway, Dallas, Texas, Estados Unidos de América.

(72) INVENTOR (ES)
George L. Brantingham y Richard H. Wiggins, Jr.

(73) TITULAR (ES)

(74) REPRESENTANTE	(P.- 71.190)
DON OSCAR DE ELZABURU FERNANDEZ	

POOR  
QUALITY

1     ANTECEDENTES DEL INVENTO

5     Este invento se refiere a la generación de formas de onda complejas utilizando señales digitales, y más específicamente a la síntesis de señales vocales por medio de circuitos digitales que utilizan métodos de predicción lineal. Se expone un filtro digital que tiene un multiplicador de conjunto para utilización en síntesis vocal o circuitos de generación de forma de onda. El circuito de síntesis vocal expuesto puede estar integrado en un único circuito integrado, facilitándose así su utilización en diversas aplicaciones en la industria de tratamiento de comunicación, que incluyen aplicaciones tales como: máquinas de enseñanza, equipo de comunicación (es decir, teléfonos, equipo criptográfico vocal, aparatos de radio, aparatos de televisión, etc), y otros equipos que generan el sonido de una voz humana.

10

15

20     Se están utilizando normalmente varios métodos y se está experimentando con los mismos para convertir en señales digitales la voz humana. Por ejemplo, son conocidas técnicas relacionadas con modulación de impulsos codificados, modulación diferencial de impulsos codificados, codificación predictiva adaptativa, modulación delta, codificadores vocales de canal, codificadores vocales de espectro, codificadores vocales formantes, codificadores vocales excitados por la voz, y métodos de codificación predictiva lineal de conversión en señales digitales de la voz humana. Estos métodos se explican brevemente en la publicación "Voice Signals: Bit by Bit" en las páginas 28-34, en la edición de octubre de 1973 de IEEE Spectrum.

25

30     Las simulaciones por computador de los diversos

1 métodos de conversión en señales digitales de la voz huma-  
na han mostrado generalmente que los métodos predictivos  
lineales de conversión de señales vocales en señales digi-  
tales pueden producir señales vocales que tienen una natu-  
5 ralidad de la voz mayor que la de los sistemas codificado-  
res vocales de la técnica anterior (es decir, codificado-  
res vocales de canal), y con una frecuencia de datos infe-  
rior a la de los sistemas de modulación de impulsos codifi-  
cados. Como se verá, los sistemas predictivos lineales ha-  
10 cen uso frecuentemente de un filtro digital de pasos múlti-  
ples y a medida que aumenta el número de pasos del filtro  
digital la señal vocal generada resultante se hace de soni-  
do mas natural.

Apareció una aplicación anterior de métodos pre-  
15 dictivos lineales a síntesis digital de señales vocales a  
final de la década de 1960 y principio de la década de los  
70. Está expuesto un análisis histórico de parte de este  
trabajo anterior en la publicación de Markel y Gray "Linear  
Prediction of Speech" (Springer-Verlag : Nueva York 1976)  
20 en las páginas 18-20.

El filtro digital de pasos múltiples utilizado en  
codificación predictiva lineal es preferiblemente un filtro  
de "todos polos", produciéndose preferiblemente todas las  
raíces dentro del círculo unitario  $|z| = 1$  cuando la fun-  
25 ción matemática de transferencia del filtro está expresada  
como transformada Z. El propio filtro puede tomar la forma  
de un filtro de configuración en celosía del tipo ilustrado  
en las figuras 2a y 2b, aunque sin embargo son conocidos  
otros filtros que incluyen filtros en escalera, filtros en  
30 escalera normalizados y otros tipos, como se expone en el

1      capítulo 5 de "Linear Prediction of Speech". Como se verá  
cada uno de los pasos del filtro en celosía requiere dos  
operaciones de adición, dos operaciones de multiplicación  
y una operación de retardo. El filtro está excitado a par-  
5      tir de una fuente digital periódica para sonidos vocales  
o bien a partir de una fuente digital aleatoria de soni-  
dos no vocales. Los coeficientes de filtro son actualiza-  
dos preferiblemente cada pocos milisegundos, mientras que  
la señal de excitación es actualizada a una velocidad ma-  
10     yor.

En la técnica anterior, el circuito de filtro  
en celosía de la figura 2a ha sido ejecutado físicamente  
por programación adecuada de grandes computadores digita-  
les. Está expuesta la programación Fortran ejemplar de un  
15     computador para fines de síntesis de señales vocales en  
la publicación antes mencionada "Linear Prediction of  
Speech". Dada la velocidad de datos de la señal de excita-  
ción y el gran número de operaciones aritméticas, es decir  
dos multiplicaciones y dos sumas para cada paso de un fil-  
20     tro de pasos múltiples, y dado que aumentando el número  
de pasos del mismo se aumenta la naturalidad de la señal  
vocal generada, se han utilizado computadores digitales  
de alta velocidad en la mayoría de los trabajos de sínte-  
sis de señales vocales realizados hasta la fecha. Sin em-  
25     bargo, el doctor J.G. Dunn, J.R. Cowan y A.J. Rusoe de la  
ITT Defense Communications Division en Nutley, Nueva Jer-  
sey, han intentado ejecutar físicamente un filtro de pasos  
múltiples utilizando técnicas de integración en gran esca-  
la de metal-óxido de silicio (MOS). Realizaron este inten-  
30     to utilizando una solución de tratamiento múltiple, en don

1 de funcionan simultáneamente muchas unidades aritméticas.  
Sin embargo, esta técnica requiere un número muy grande de  
circuitos multiplicadores y sumadores a ejecutar físicamen-  
te sobre una plaquita semiconductor. Algún comentario del  
5 trabajo realizado por el doctor Dunn y otros está expuesto  
en "Progress in the Development of Digital Vocoder Emplo-  
ying an Itakura Adaptive Predictor" publicado en "Tele-  
communications Conference Records, I.E.E.E. publ. No. 73"  
(1973). La sustitución de la estructura en celosía de la  
10 figura 2a por diversos sumadores y multiplicadores da lugar  
a una plaquita semiconductor compleja y de gran tamaño.

Uno de los objetos de este invento es, por con-  
siguiente, realizar un filtro del tipo de celosía para ge-  
nerar formas de onda complejas, tales como señales vocales  
15 humanas, sobre una única plaquita semiconductor.

Otro objeto de este invento es que los componen-  
tes del filtro estén ejecutados físicamente utilizando dis-  
positivos MOS.

Aún otro objeto de este invento es que el filtro  
20 MOS resultante sea de dimensiones inferiores a las conoci-  
das hasta ahora en la técnica anterior.

Los objetos precedentes se consiguen como se des-  
cribe seguidamente. El filtro digital incluye un multipli-  
cador, una de cuyas entradas recibe los coeficientes de fil-  
tro de una memoria. La salida del multiplicador está apli-  
25 cada a una entrada de un sumador-substractor, cuya salida  
está aplicada a un circuito de retardo corto. La salida del  
circuito de retardo corto está aplicada a un circuito de re-  
tardo largo. Los circuitos de retardo corto y de retardo  
30 largo comprenden preferiblemente registros de desplazamien-

1 to de longitudes corta y larga, respectivamente. La salida del circuito de retardo largo está acoplada a una memoria de retención a través de un conmutador. La otra entrada al multiplicador es acoplada selectivamente a la salida del sumador substractor, a la salida del circuito de retardo corto o a la salida de la memoria de retención. La otra entrada del sumador substractor es selectivamente acoplada a la salida de la memoria de retención, a la salida del circuito de retardo largo o a la salida del sumador substractor. El multiplicador es preferiblemente un multiplicador de conjunto. La salida del filtro se produce en la salida de la memoria de retención y la entrada está acoplada indistintamente al sumador substractor o al multiplicador en las dos realizaciones expuestas.

15 BREVE DESCRIPCION DE LOS DIBUJOS

En las reivindicaciones anexas se expone la característica del invento que se considera con carácter de novedad. El propio invento, sin embargo, así como un modo de utilización preferido y ciertos objetos adicionales y características del mismo se comprenderán mejor por referencia a la siguiente descripción detallada de realizaciones ilustrativas del mismo leída en combinación con los dibujos que se acompañan, en donde:

25 La figura 1a es un diagrama de bloques de los elementos básicos de un sintetizador de voz;

La figura 1b ilustra la presencia de la señal de excitación y coeficientes  $K_n$  con respecto al tiempo;

Las figuras 2a y 2b representan un filtro típico de estructura en celosía del tipo utilizado en circuitos de síntesis vocal;

1 La figura 3 representa una disposición de sincronismo para la generación de resultados intermedios en un filtro de estructura en celosía que tiene N pasos;

5 La figura 4 ilustra una disposición de señales de tiempo para la generación de resultados intermedios en un filtro de estructura en celosía que tiene diez pasos;

La figura 5 representa una realización de un filtro digital equivalente a un filtro de estructura en celosía;

10 La figura 6 es una lista de los diversos resultados intermedios disponibles en el filtro de la figura 5 en diversos períodos de tiempo de un ciclo;

15 La figura 7 representa otra realización de un filtro digital equivalente a un filtro de estructura en celosía;

La figura 8 enumera los diversos resultados intermedios disponibles en el filtro de la figura 7 en diversos períodos de tiempo de un ciclo.

20 La figura 9 ilustra el multiplicador de conjunto utilizado en el filtro digital equivalente; y

Las figuras 10a - 10d son diagramas lógicos de los diversos elementos ilustrados en la figura 9.

#### DESCRIPCION DETALLADA

25 Con referencia ahora a la figura 1a, están representados, en forma de diagrama de bloques, los elementos básicos de un sistema sintetizador de voz. El circuito de síntesis de voz comprende un filtro 10 de estructura en celosía de pasos múltiples que filtra digitalmente una señal 11 de excitación utilizando coeficientes  $K_1-K_n$  de filtro. El filtro 10 de estructura en celosía da salida a una señal

30

1 12 digital que es convertida a forma analógica por un con-  
vertidor 13 de digital en analógico. La salida del conver-  
tidor 13 es convertida en sonidos audibles por un altavoz  
14 u otros medios de conversión en sonido de este tipo; ha  
5 de entenderse, por supuesto, que puede ser utilizado un am-  
plificador entre el convertidor 13 y el altavoz 14 para am-  
plificar la salida analógica del convertidor 13 hasta nive-  
les requeridos por el altavoz 14.

10 La señal (U) 11 de excitación se deduce general-  
mente de una de dos fuentes, la fuente 15 vocal o la fuente  
16 no vocal. La fuente particular utilizada está determina-  
da por un conmutador 17 digital. La fuente 15 vocal es uti-  
lizada cuando se generan aquellos sonidos para los cuales  
15 vibran durante la palabra las cuerdas vocales humanas o  
pliegues vocales, tales como el sonido de la primera E en  
la palabra "Eve". La frecuencia a la cual se abren y cie-  
rran los pliegues vocales determina el diapason del sonido  
generado. La fuente 16 de señales no vocales es utilizada  
cuando se generan aquellos sonidos, tales como la F en la  
20 palabra "Fish", en donde los pliegues vocales se mantienen  
abiertos y el aire es obligado a pasar a través de ellos  
hasta el tracto vocal. De este modo, la fuente particular  
(15 y 16) utilizada depende del sonido a generar. Típica-  
mente, la fuente 16 de señales no vocales genera una señal  
25 digital aleatoria, mientras que la fuente 15 de señales vo-  
cales genera una señal digital periódica. Los datos digita-  
les suministrados por la fuente 15 de señales vocales y la  
fuente 16 de señales no vocales pueden estar, por supuesto,  
simplemente almacenados en una o mas memorias fijas semicon-  
ductoras (memorias ROM). Sin embargo, preferiblemente tales  
30

1 - datos se almacenan en un formato codificado, por ejemplo  
como diapason de voz o un código que activa un generador  
de números aleatorios. De este modo, tales datos son usual-  
mente descodificados en primer lugar antes de que sean su-  
5 ministrados al filtro 10 los datos aleatorios o periódicos  
(por ejemplo, la señal V). Por supuesto, dependiendo del  
modo en que están almacenados tales datos, puede eliminar-  
se la necesidad del conmutador 17. Cuando los datos están  
almacenados como diapason de voz o código que activa un ge-  
nerador de números aleatorios, está también preferiblemen-  
te almacenado en la memoria ROM un factor (A) de amplifi-  
cación. El factor A de amplificación ajusta la señal (V)  
de amplitud constante procedente de la fuente 15 de señal  
vocal o de la fuente 16 de señal no vocal para producir la  
10 señal (V) de excitación para el filtro 10.

La señal 11 de excitación, que corresponde gene-  
ralmente a la función de los pliegues vocales o la imita,  
está alterada por el filtro 10 de estructura en celosía.  
El filtro 10 de estructura en celosía, corresponde general-  
20 mente a la función del tracto vocal que filtra los sonidos  
generados en las cuerdas vocales (o imita dicha función).  
Los coeficientes  $K_1-K_n$  de filtro reflejan la forma (es de-  
cir, las resonancias) del tracto vocal durante la palabra.  
Consiguientemente, los coeficientes  $K_1-K_n$  son actualizados  
25 periódicamente para reflejar la configuración cambiante del  
tracto vocal y pueden ser almacenados junto con los datos  
de las fuentes vocal y no vocal en una memoria fija.

Con referencia ahora a la figura 1b, están repre-  
sentadas en forma gráfica las salidas de la fuente 16 de  
30 señal no vocal y la fuente 15 de señal vocal en función del

1 tiempo. En esta figura la fuente 16 de señal vocal está re-  
presentada produciendo como salida un impulso con un perio-  
do de 5 ms, que corresponde a una frecuencia de 200 Hz;  
Este diapason corresponde a sonidos vocalizados en la gama  
5 vocal de muchas mujeres. Puesto que los hombres tienen tí-  
picamente un diapason más bajo, una fuente de vocalización  
de voz de hombre daría salida a impulsos con frecuencia in-  
ferior.

10 La fuente 16 de señal vocal está representada  
produciendo como salida impulsos con un período correspon-  
diente al diapason de la voz humana; ha de entenderse,  
sin embargo, que los impulsos periódicos pueden ser susti-  
tuidos por otras funciones periódicas, tales como una onda  
15 senoidal de disminución progresiva o la llamada "función  
chirrido" que se reinicia con un período relacionado con  
el diapason. La fuente 16 de señal no vocal está repre-  
sentada como fuente de señal aleatoria.

20 Los coeficientes para el filtro 10 de estructu-  
ra en celosía se representan siendo actualizados cada cin-  
co milisegundos en la figura 1b. Ha de entenderse, sin em-  
bargo, que la frecuencia a la cual se actualizan los coe-  
ficientes del filtro 10 de estructura en celosía es una  
elección de diseño. Si los coeficientes son actualizados  
más frecuentemente, con mayor precisión el filtro 10 de  
25 estructura en celosía modelará la dinámica del tracto lo-  
cal pero con un aumento correspondiente en la cantidad de  
datos a almacenar en la memoria fija anteriormente men-  
cionada. Por supuesto, la actualización de los coeficien-  
tes con menor frecuencia tiene el efecto contrario. Sin  
30 embargo, se ha encontrado que actualizando los coeficien-

1 tes aproximadamente cada cinco microsegundos, aproximada-  
mente, se obtiene como resultado el hecho de que sea sinte-  
tizada la voz humana con gran calidad por el filtro 10  
de estructura en celosía con requerimientos razonables de  
5 almacenamiento de datos.

El eje de tiempos de la figura 1b está represen-  
tado dividido en intervalos de 100 microsegundos. Estos in-  
tervalos corresponden a la frecuencia de datos de la fuen-  
te 15 de señal vocal y la fuente 16 de señal no vocal así  
10 como también a la frecuencia de datos que se transmiten  
a y desde el filtro 10 de estructura en celosía. Adicional-  
mente, aún cuando la fuente 16 de señal no vocal y la fuen-  
te 15 de señal vocal pueden parecer análogas en cuanto a  
señales generadas en la figura 1b, ha de observarse que  
15 son en realidad señales digitales cuyas magnitudes corres-  
ponden a lo representado y que son actualizadas en los in-  
tervalos representados a lo largo del eje de tiempos de  
la figura 1b. Para mayor información en lo que respecta a  
la deducción de las magnitudes de los coeficientes del fil-  
tro, se hará referencia a la publicación antes mencionada  
20 "Linear Prediction of Speech".

De este modo, en esta realización, la frecuencia  
de datos para el convertidor 13 sería de 10 KHz y el lími-  
te superior de frecuencia de la señal vocal sintetizada  
25 por el convertidor 13 sería de 5 KHz. Por supuesto, puede  
alterarse la velocidad de transmisión de datos, si se de-  
sea, como punto de elección en el diseño. Por ejemplo, una  
frecuencia de datos de 8 KHz daría lugar a un sintetizador  
que tendría una respuesta superior de frecuencia de 4 KHz.

30

Con referencia ahora a las figuras 2a y 2b, está

1 representado un diagrama de bloques del filtro 10 de estruc-  
tura en celosía. En la figura 2a está representado el fil-  
tro 10 de estructura en celosía en una forma que comprende  
diez pasos, S1-S10, cada uno de los cuales es equivalente  
5 al paso ilustrado en la figura 2b. Para mayor facilidad de  
ilustración, solamente están representados tres de los pa-  
sos con detalle en la figura 2a. La entrada al paso S10 es  
la señal 11 de excitación y la salida 12 del paso S1 está  
aplicada al convertidor 13 (figura 1a). Se observará por  
10 los expertos en la técnica que la salida 17 del paso S10  
no es utilizada, y por consiguiente pueden omitirse el su-  
mador 17a y el multiplicador 17b en ese paso, si se desea.

Con referencia ahora a la figura 2b, está repre-  
sentado un único paso  $S_n$  del filtro 10 de estructura en ce-  
15 losía. Una entrada  $Y_{n+1}(i)$  a este paso está aplicada co-  
mo una de las entradas a un sumador 18 cuya salida es  $Y_n(i)$ .  
La otra entrada al sumador 18, que está aplicada a  
una entrada de substracción del sumador 18, está derivada  
de la salida de un multiplicador 19 que multiplica el coe-  
20 ficiente  $K_n$  por la salida de un circuito 22 de retardo,  
cuya salida es  $b_n(i-1)$ . La salida del circuito 22 de re-  
tardo está aplicada también a un sumador 21 que recibe tam-  
bién como entrada la salida de un multiplicador 20. El mul-  
tiplicador 20 multiplica el coeficiente  $K_n$  por la salida  
25 del sumador 18 que es, por supuesto,  $Y_n(i)$ . La salida del  
sumador 21 es  $b_{n+1}(i)$ . Como puede verse, el subíndice de  
los datos Y y b define el paso en el cual son utilizados  
esos datos, mientras que el número que aparece en los pa-  
réntesis indica el ciclo en el cual fueron generados esos  
datos. El circuito 22 de retardo proporciona una función

1 de retardo de tiempo de un ciclo, tal como puede ser pro-  
porcionada por un registro de desplazamiento, por ejemplo.  
Una vez cada ciclo de tiempo es proporcionado un nuevo pun-  
to  $U(i)$  de datos (o  $Y_{11}(i)$ ) al paso  $S_{10}$  como señal 11 de  
5 excitación. De este modo, para cada paso incluido en el  
filtro 10 de estructura en celosía, deben realizarse dos  
multiplicaciones y dos sumas durante cada ciclo, es decir  
dadas las velocidades de datos ilustradas en la figura 1b,  
deben ser realizadas en 100 microsegundos aquellas cuatro  
10 operaciones en cada paso del filtro 10 de estructura en ce-  
losía. Como materia de elección de diseño, el filtro 10 de  
estructura en celosía de la figura 2b está representado en  
una forma que tiene 10 pasos. Sin embargo, se observará  
por los expertos en la técnica que el número de pasos pue-  
15 de ser variado según elección de diseño de acuerdo con la  
calidad de sonido deseada a sintetizar por el filtro 10  
de estructura en celosía. Se ha encontrado que un filtro  
10 de estructura en celosía de 10 pasos puede sintetizar se-  
ñales vocales que son virtualmente indistinguibles de la  
20 voz humana real.

Se observará que durante cualquier ciclo de tiem-  
po dado, el filtro 10 de estructura en celosía de 10 pasos  
debe realizar veinte multiplicaciones y veinte operaciones  
de suma-resta. Se observará adicionalmente que estas opera-  
-25 ciones no pueden ser realizadas todas simultáneamente, por  
cuanto  $Y_{10}$  debe ser calculada antes que  $Y_9$ , la cual debe  
ser calculada antes que  $Y_8$ , etc, durante cualquier ciclo  
de tiempo dado. También durante el mismo ciclo, los datos  
 $b_{10}-b_1$  deben ser calculados y almacenados en los circuitos  
30 22 de retardo de cada paso para utilización durante el si-

1 - siguiente ciclo de tiempo. Los datos Y y B definidos con res-  
 pecto a la figura 2b, están también representados para los  
 pasos  $S_1$ ,  $S_9$  y  $S_{10}$  en la figura 2a. Las ecuaciones que ex-  
 presan la relación entre los diversos datos Y y b están  
 5 expuestas en la tabla I. Se observará que los datos Y y b,  
 así como los coeficientes  $K_n$ , son números de dígitos múl-  
 tiples; y que los coeficientes  $K_1$ - $K_{10}$  pueden variar entre  
 un número decimal equivalente de más y menos uno y son ac-  
 tualizados periódicamente de un modo que se describirá.

10 Con referencia ahora a la figura 3, están repre-  
 sentados, en forma ilustrativa, diversos resultados inter-  
 medios obtenidos de los multiplicadores y sumadores del  
 filtro de estructura en celosía que tiene N pasos, repre-  
 sentando el eje horizontal el tiempo mientras que el eje  
 15 vertical representa los diversos pasos de un filtro de  
 estructura en celosía de N pasos. En el paso de orden N se  
 representan, por ejemplo, los resultados intermedios  $-K_n \cdot$   
 $b_n$  y  $K_n \cdot Y_n$ , que pueden ser generados por los multiplicado-  
 res 19 y 20 (figura 2b), respectivamente, y los resultados  
 20  $Y_n$  y  $b_{n+1}$  intermedios que pueden ser obtenidos por los su-  
 madores 18 y 19 (figura 2b), respectivamente. Entretanto,  
 el resultado  $-K_n \cdot b_n$  intermedio debe ser generado antes de  
 que se obtenga  $Y_n$ ;  $Y_n$  debe ser generado antes de que sea  
 generado  $K_n \cdot Y_n$ ; y  $K_n \cdot Y_n$  debe ser generado antes de que se  
 25 produzca  $b_{n+1}$ . De acuerdo con la escala de tiempos ilus-  
 trada, están representadas operaciones de suma ocupando un  
 periodo de tiempo de cinco microsegundos mientras que las  
 operaciones de multiplicación ocupan un período de tiempo  
 más largo. En cuanto a la relación de la generación de los  
 30 resultados intermedios con respecto a los diferentes pasos,

1 puede verse que la salida  $b_n$  de una operación de suma debe  
estar disponible antes de que se inicie la operación de  
multiplicación para la obtención de  $-K_n \cdot b_n$ , como se ilus-  
tra por la flecha 25. Este hecho necesita la inserción de  
5 un período 23 de "no operación" entre la operación de suma  
 $b_{n+1}$  y la operación de multiplicación  $-K_n \cdot b_n$ , si solamente  
han de iniciarse una operación de suma y una operación de  
multiplicación durante cualquier período de tiempo dado de  
cinco microsegundos, como puede verse por la figura 3. Los  
10 períodos 24 "no operación" son insertados después de la  
otra operación de suma antes de la siguiente operación de  
multiplicación para fines de simetría. De este modo, pue-  
de verse que las operaciones indicadas en todos los pasos  
de un filtro de estructura en celosía de  $N$  pasos pueden  
15 realizarse concurrentemente en el orden ilustrado en la fi-  
gura 3 y estarán disponibles, según se necesiten, resulta-  
dos intermedios adecuados. La figura 3 ilustra la natura-  
leza y aplicabilidad general de la ejecución física digital  
de un filtro de estructura en celosía de pasos múltiples  
20 que se describirá. Es de observar que la representación de  
la figura 3 muestra aquellas operaciones que se realizan  
durante uno de los ciclos de tiempo anteriormente menciona-  
dos. El período de tiempo de cinco microsegundos para una  
operación de suma se selecciona según criterios de elección  
25 de diseño debido a su compatibilidad con circuitos integra-  
dos MOS de canal P. Por supuesto, pueden utilizarse si se  
dessea otros períodos de tiempo.

Con referencia ahora a la figura 4, se ilustra  
una representación similar a la figura 3; sin embargo, la  
representación de la figura 4 corresponde a una ejecución  
30

1 digital de un filtro 10 de estructura en celosía de diez  
pasos equivalente y ha sido ampliado el eje horizontal de  
tiempos para mostrar más de un ciclo de tiempo. Adicional-  
mente, el ciclo ha sido subdividido en veinte períodos de  
5 tiempo (T1-T20), cada uno de los cuales tiene preferible-  
mente una duración del orden de cinco microsegundos. Como  
se ha mencionado anteriormente, pueden seleccionarse otras  
duraciones. También en la figura 4, están indicados los  
10 ciclos de tiempo, por ejemplo,  $i-1$ ,  $i$  e  $i+1$ , para facili-  
dad de comparación de la disponibilidad de resultados inter-  
medios en el filtro 10 con los requerimientos impuestos por  
la representación de la fórmula matemática correspondiente  
al filtro 10 en la tabla I.

15 En el primer período T1 de tiempo los datos U  
de excitación están aplicados como entrada, y la salida del  
filtro ( $Y_1$ ) se hace disponible en el período T11 de tiempo.  
Puede verse comparando la figura 4 con la tabla I que las  
diversas entradas requeridas para las operaciones de multi-  
plicar están disponibles cuando es necesario y que las di-  
20 versas entradas para las operaciones de sumar están también  
disponibles según necesidades. Puede verse adicionalmente  
por la figura 4 que se inicia y completa en cada período  
de tiempo una operación de suma (que ocupa preferiblemente  
un período de tiempo) y se inicia similarmente una opera-  
25 ción de multiplicación (y se completa) cada período de tier-  
po aunque la operación de multiplicación particular que se  
inicia entonces no se completará durante ocho períodos de  
tiempo. El aparato para realizar estas operaciones se des-  
cribirá con detalle con respecto a las figuras 5, 9 y 10a-d.

30

Se ha mencionado que se inician preferiblemente

1 cada período de tiempo una operación de multiplicación y  
una operación de suma. En realidad, el número de períodos  
de tiempo incluidos en un ciclo es igual preferiblemente al  
doble del número de pasos del filtro de estructura en celo-  
5 sía equivalente. De este modo, para filtros en celosía de  
ocho o doce pasos, el filtro digital equivalente tiene pre-  
feriblemente dieciséis o veinticuatro períodos de tiempo  
por ciclo, respectivamente. Resultará evidente examinando  
las figuras 3 y 4, que el número de períodos de tiempo  
10 asignados para la operación de multiplicar depende, en par-  
te, del número de períodos de tiempo incluidos en un ciclo.  
De este modo, pueden utilizarse ocho períodos de tiempo  
para operaciones de multiplicar en un filtro digital equi-  
valente de diez pasos, mientras que pueden utilizarse seis  
15 períodos de tiempo para operaciones de multiplicar en un  
filtro digital equivalente de ocho pasos, si se sigue el es-  
quema de filtro equivalente digital de las figuras 3 y 4.  
Será evidente para los expertos en la técnica, sin embargo,  
que el número de períodos de tiempo para operaciones de  
20 multiplicar tiende a imponer el número de bitios que pueden  
ser multiplicados, es decir tiende a limitar el número de  
bitios utilizados para representar los coeficientes  $K_n$ . En  
la mayoría de las aplicaciones, el número de bitios asigna-  
dos a los coeficientes  $K_n$  siguiendo el esquema de tratamien-  
to de las figuras 3 y 4, proporcionará señales vocales sin-  
25 tetizadas muy aceptables. Sin embargo, si se desea una exac-  
titud aún mayor en la representación de los coeficientes  $K_n$ ,  
puede no iniciarse una operación de multiplicación y una  
operación de suma cada período de tiempo de un ciclo y de-  
berá insertarse algún retardo en algún punto durante el ci-

1 clo. Por supuesto, entonces el ciclo ocuparía un tiempo  
más largo para completar la operación, disminuyendo así la  
frecuencia de tratamiento de datos (y la respuesta en fre-  
cuencia) del sistema. Como puede verse por la figura 4,  
5 se obtienen o pueden obtenerse los resultados intermedios  
 $K_{10} \cdot Y_{10}$  y  $b_{11}$ ; sin embargo, como se ha mencionado con re-  
ferencia a la figura 2a, estos resultados intermedios par-  
ticulares no se requieren para una ejecución digital del  
filtro de estructura en celosía. Se verá con respecto a  
10 la figura 5, sin embargo, que los resultados intermedios  
 $K_{10} \cdot Y_{10}$  y  $b_{11}$  (o algunos otros números) son frecuentemente  
más fáciles de generar (e ignorar) que inhibir el aparato  
en cuanto a realizar estos cálculos. Adicionalmente, se  
describirá subsiguientemente cómo pueden realizarse las  
15 operaciones de multiplicar efectuadas por el multiplicador  
18 (figura 1) en vez de que sea calculado el producto  $K_{10} \cdot$   
 $Y_{10}$  por el aparato.

En la figura 5 está representado un diagrama de  
bloques de una ejecución digital de un filtro 10 de estruc-  
20 tura en celosía equivalente. El filtro incluye un multipli-  
cador 30 de conjunto, un circuito 33 sumador-substractor,  
un circuito 34 de retardo de un período, un registro 35  
de desplazamiento, y una memoria 36 de retención. Los datos  
aplicados como entrada y obtenidos como salida de estas di-  
25 versas unidades en cada uno de los veinte períodos  $T_1$ - $T_{20}$   
de tiempo (para un filtro de estructura en celosía de diez  
pasos equivalente) están enumerados en la figura 6. Con re-  
ferencia ahora a las figuras 5 y 6, el multiplicador 30 de  
conjunto realiza las operaciones efectuadas por los multi-  
30 plicadores 19 y 20 (figuras 2a y 2b) en cada uno de los pa-

1 - sos del filtro de estructura en celosía. El multiplicador  
de conjunto recibe los coeficientes  $K_1-K_{10}$ , que están al-  
macenados en el bloque 31 de registros K, a través de lí-  
neas 32 y los datos  $Y_n$  o  $b_n$  a través de la línea general  
5 40. El bloque 31 de registros K comprende preferiblemente  
diez registros de desplazamiento, cada uno de los cuales  
tiene diez pasos. Los datos almacenados en el bloque 31 de  
registros K están ilustrados en la tabla II y son transmi-  
tidos al multiplicador 30 de conjunto a través de líneas  
10 32. El multiplicador 30 de conjunto inicia una operación  
de multiplicación diferente cada período de tiempo (como se  
indica por la figura 4), es decir aproximadamente cada cin-  
co microsegundos. El multiplicador 30 de conjunto, como se  
verá con respecto a la figura 9, preferiblemente tiene ocho  
15 pasos; en una serie de operaciones de suma y desplazamien-  
to realizadas a medida que los datos se propagan a través  
de estos ocho pasos, los datos son multiplicados por el  
coeficiente  $K_n$  adecuado almacenado en el bloque 31 de re-  
gistros K. La operación de multiplicación ocupa 40 micro-  
20 segundos; sin embargo, puesto que se inicia una nueva ope-  
ración de multiplicación cada cinco microsegundos, en cual-  
quier instante dado hay ocho multiplicaciones en diversas  
etapas de realización. El período de cálculo de ocho perio-  
dos de tiempo del multiplicador 30 de conjunto puede verse  
25 con respecto a las entradas y salidas del multiplicador en  
la figura 6. Por ejemplo, las entradas del multiplicador  
en el período T1 de tiempo son transmitidas como salida del  
multiplicador ocho períodos de tiempo más tarde, en T9. Los  
coeficientes almacenados en el bloque 31 de registros K se  
30 almacenan como un número de nueve bits más un bitio adi-

1 cional para información de signo. Como se ha mencionado  
anteriormente, estos números de nueve bitios están compren-  
didos entre -1 y +1 (equivalente decimal), lo cual, como  
se verá, simplifica la estructura del multiplicador 30 de  
5 conjunto.

La salida del multiplicador 30 de conjunto está  
aplicada al circuito 33 sumador-substractor. Esta salida,  
en la realización preferida, es un canal en paralelo de  
trece bitios: doce bitios de datos y un bitio para infor-  
10 mación de signo. Se observará por los expertos en la téc-  
nica que, además, el número de bitios en el canal de datos  
es materia de elección de diseño. La otra entrada al cir-  
cuito sumador-substractor proviene de (1) la señal 11 de  
excitación en el período T1 de tiempo, la salida del cir-  
15 cuito 33 sumador-substractor durante los períodos T2-T10  
de tiempo, la salida del registro 35 de desplazamiento du-  
rante los períodos T11-T19 de tiempo y la salida del cir-  
cuito 36 de retención en T20. La entrada particular al  
circuito 33 sumador-substractor está representada, para  
20 facilidad de ilustración, en forma controlada por diversos  
interruptores 37a-37d de un circuito y una posición; sin  
embargo, se observará que serían utilizados preferiblemen-  
te conmutadores de estado sólido para realizar estas fun-  
ciones de conmutación, así como las otras funciones de con-  
25 mutación ilustradas. La salida del circuito 33 sumador sub-  
stractor está aplicada al conmutador 37b, al conmutador 38a  
y como entrada a un circuito 34 de retardo de un período.  
La salida del circuito 33 sumador substractor es también  
un canal en paralelo de un ancho de trece bitios que está  
retardado en un período de tiempo en el circuito 34 antes  
30

1 de ser aplicado como entrada al registro 35 de despla-  
miento y al conmutador 38b. El registro 35 de desplazamien-  
to almacena los datos procedentes del canal de trece biticos  
de anchura en trece registros de desplazamiento, cada uno  
5 de los cuales tiene ocho pasos. El registro 35 de despla-  
zamiento está dispuesto para realizar operación de despla-  
zamiento solamente durante los períodos T12-T2 de tiempo.  
La salida del registro 35 de desplazamiento está aplicada  
al conmutador 37c y al conmutador 39. El conmutador 39 se  
10 cierra en el período T20 de tiempo para sincronizar la sa-  
lida del filtro ( $Y_1$ ) en su aplicación a la memoria 36 de  
retención. La salida 12 de la memoria 36 de retención es-  
tá aplicada al convertidor 13 de analógico a digital (fi-  
gura la) y a los conmutadores 37d y 38c.

15 El interruptor 37b está cerrado durante los pe-  
ríodos T2-T10 de tiempo, el interruptor 37c está cerrado  
durante los períodos T11-T19 de tiempo y el interruptor  
37d está cerrado en el período T20 de tiempo. El interrup-  
tor 38a está cerrado durante los períodos T13-T1 de tiempo,  
20 el interruptor 38b está cerrado durante los períodos T3-T12  
de tiempo y el interruptor 38c está cerrado durante el pe-  
ríodo T2 de tiempo. Los otros extremos de los interrupto-  
res 38a, 38b y 38c están conectados a la entrada al multi-  
plicador 30 de conjunto a través de la línea general 40.

25 En la figura 6 están en enumerados los diversos  
resultados intermedios que se producen en el circuito de  
la figura 5 durante los períodos T1-T20 de tiempo. Con re-  
ferencia brevemente a la figura 6, puede verse que una de  
las entradas del multiplicador es la información del coefi-  
30 ciente  $K_n$ , mientras que la otra entrada varía de acuerdo

1 con el interruptor 38a-38c que esté cerrado. En el período  
T1 de tiempo el interruptor 38a está cerrado, como se ha  
mencionado anteriormente, de modo que la salida del sumador  
substractor 33, en este caso  $b_2(i-1)$ , está aplicada como  
5 entrada al multiplicador. Al mismo tiempo la otra entrada  
del sumador es la señal  $U(i)$  de excitación. En el período  
T2 de tiempo la otra entrada del multiplicador es  $b_1(i-1)$ ,  
la cual, de acuerdo con la figura 5, está siendo cargada  
desde la salida del circuito 36 de retención a través del  
10 interruptor 38c. La salida del circuito 36 de retención de  
acuerdo con la figura 6 es entonces  $Y_1(i-1)$ , pero revisan-  
do la última entrada en la tabla I, ha de recordarse que  
 $b_1(i-1)$  tiene un valor establecido igual a una señal  $Y_1(i)$ ,  
retardada, es decir  $Y_1(i-1)$ . También en el período T2 de  
15 tiempo, la otra entrada del sumador es la que está siendo  
transmitida normalmente como salida en la salida del suma-  
dor, es decir, en este caso  $Y_{10}(i)$ . En el período T3 de  
tiempo las entradas al multiplicador son  $K_{10}$  e  $Y_{10}(i)$  que  
se deduce de la salida del circuito 34 de retardo de un  
20 período. Por supuesto, los resultados de esta multiplica-  
ción no estarán disponibles hasta el período T11 de tiem-  
po en cuyo momento serán suministrados como una de las en-  
tradas al circuito 33 sumador substractor. En el período  
T11 de tiempo, la otra entrada al circuito 33 sumador subs-  
25 tractor está tomada de la salida del registro 35 de despla-  
zamiento. El primer término cargado desde el registro 35  
de desplazamiento es el término  $b_{10}(i-1)$  que fué transmi-  
tido en primer lugar como salida del registro 35 de despla-  
zamiento en el período T2 de tiempo y retenido en la sali-  
30 da del mismo puesto que el registro 35 de desplazamiento,

1 como se ha mencionado anteriormente, no produce desplazamiento entre los períodos T3 y T11 de tiempo.

5 En el período T13 de tiempo la entrada al multiplicador 30 de conjunto es proporcionada nuevamente desde la salida del circuito 33 sumador substractor a través del interruptor 38a. En el período T20 de tiempo el término  $Y_1(i)$  es transmitido como salida a la memoria 36 de retención desde el registro 35 de desplazamiento y la salida en curso del circuito 36 de retención,  $Y_1(i-1)$ , está aplicada a la otra entrada al circuito 33 sumador substractor a través del interruptor 37d para proporcionar el término  $b_1(i-1)$ , como se ha mencionado anteriormente. La memoria 36 de retención almacena la salida ( $Y_1$ ) de filtro durante un ciclo.

15 El diagrama de bloques de la figura 5 ha sido explicado anteriormente. El filtro de la figura 5 puede ser también utilizado en una aplicación equivalente a un filtro de N pasos que tiene un multiplicador de M pasos (por ejemplo, estos pueden ser  $M + 2$  bits en los coeficientes  $K_n$ ), si está insertado un registro de desplazamiento que tiene un retardo equivalente a  $N-M-2$  períodos de tiempo entre el circuito 33 sumador substractor y el circuito 34 de retardo de un período. La conexión al interruptor 38a se realiza entonces desde la salida del registro de desplazamiento añadido y el retardo asociado con el registro 35 de desplazamiento deberá entonces estar ajustado de modo que sea igual a  $N + M - 1$ . En la realización de la figura 5,  $N-M-2$ , es igual a cero, de modo que no se requiere retardo en esta realización.

30 Como puede verse, el filtro de estructura en ce-

1 losía de diez pasos equivalente de las figuras 5 y 6 reali-  
za la operación de filtrado requerida por el filtro 10 de  
estructura en celosía de la figura 1a con frecuencias de  
transmisión de datos razonable. Por ejemplo, en la realiza-  
5 ción preferida los datos de excitación se aplican a una  
frecuencia de 10 KHz, (es decir, cada 100 microsegundos),  
y las operaciones básicas de adición en el circuito 33 su-  
mador substractor así como en el multiplicador 30 de con-  
junto y las operaciones de desplazamiento en el circuito  
10 34 de retardo de un período y en el registro 35 de despla-  
zamiento son realizadas en períodos de tiempo nominales de  
cinco microsegundos. Como es bien conocido para los exper-  
tos en la técnica, tales velocidades están comprendidas  
perfectamente dentro de las capacidades de velocidad de  
15 los dispositivos de integración en gran escala MOS de ca-  
nal P de modo que el filtro de la figura 5 puede estar in-  
corporado en una plaquita de síntesis de señales vocales o  
de formas de onda complejas relativamente poco costosa del  
tipo MOS LSI de canal P.

20 Será también evidente para los expertos en la  
técnica, que la disposición básica del filtro de estructu-  
ra en celosía equivalente de diez pasos de la figura 5 es  
también aplicable a filtros digitales equivalentes a fil-  
tros de estructura en celosía que tengan otros números de  
25 pasos. Se seleccionaron diez pasos para la realización pre-  
ferida del filtro por cuanto los filtros de estructura en  
celosía de diez pasos para circuitos de síntesis vocal con  
codificación predictiva lineal han sido seleccionados como  
normalizados para utilización por el Departamento de Defen-  
sa del Gobierno de los Estados Unidos. Sin embargo, si aque-

1 llos que practiquen este invento desearan utilizar un fil-  
tro digital de estructura en celosía que tuviese un núme-  
ro diferente de pasos equivalentes, se observa que el nú-  
mero de períodos de tiempo en los cuales está dividido un  
5 ciclo deberá ser al menos igual al doble del número de pa-  
sos equivalentes. De este modo en la realización preferida,  
el número de períodos de tiempo (20) es igual al doble del  
número de pasos equivalentes (10). Entonces, por ejemplo,  
si se deseara un filtro equivalente de doce pasos, el nú-  
10 mero de períodos de tiempo por ciclo debería ser al menos  
de veinticuatro, y simplemente se ampliaría el diseño bá-  
sico hasta ahora descrito. Se observa que para un filtro  
de estructura en celosía digital equivalente de doce pasos,  
el multiplicador 30 de conjunto del mismo podría utilizar  
15 diez períodos de tiempo para completar una multiplicación  
si se sigue el esquema básico hasta ahora descrito, es de-  
cir se inicia cada período de tiempo una operación de adi-  
ción y una operación de multiplicación. Esto puede verse  
por la figura 3 haciendo N igual a 12 y completando en con-  
20 formidad el diagrama de la figura 3. Por supuesto, si se  
mantuviese el período de cinco microsegundos para cada pe-  
ríodo de tiempo, las frecuencias de datos que pueden ser  
admitidas por la versión de doce pasos serían inferiores  
a las correspondientes a la versión de diez pasos del fil-  
25 tro. Se deberá observar también que aumentando el tiempo  
de retardo a través del multiplicador 30 de conjunto, el  
número de bitios en los coeficientes  $K_1-K_{12}$  podría ser au-  
mentado desde un total de diez bitios hasta un total de do-  
ce bitios. Similarmente, si se deseara un filtro digital  
30 equivalente de ocho pasos, el número de períodos de tiempo

1 en un ciclo sería entonces al menos igual a 16, y haciendo  
N igual a 8 en la figura 3, puede verse que el tiempo de  
propagación a través del multiplicador 30 sería entonces  
de seis períodos de tiempo. En ese caso, utilizando el mul-  
5 tificador de conjunto que se comenta subsiguientemente  
con detalle, se limitaría el número de bits en los coefi-  
cientes del bloque 31 de registros K de modo que no tu-  
viesen más de ocho bits. Sin embargo, como se ha mencio-  
nado anteriormente con respecto a la figura 4, pueden uti-  
10 lizarse incluso más períodos de tiempo para realizar una  
operación de multiplicación en ciertas realizaciones. Esto  
puede ser deseado aquí como elección de diseño, si se de-  
sea exactitud adicional en los coeficientes  $K_n$ . La preci-  
sión adicional requeriría más bits en los coeficientes  
15  $K_n$ , lo cual a su vez requiere más retardo a través del mul-  
tiplicador 30 de conjunto. El diseño básico de filtro equi-  
valente de la figura 5 sería modificado en algún grado,  
porque entonces no se iniciaría en cada período de tiempo  
una operación de multiplicación y una operación de adición.  
20 Será evidente para los expertos en la técnica, que en ese  
caso algunos de los resultados intermedios obtenidos dentro  
del filtro habrían de ser almacenados transitoriamente, re-  
quiriéndose así la inclusión de elementos de memoria adicio-  
nales en el filtro de la figura 5. Aun cuando tales modifi-  
25 caciones no se analizan aquí con detalle, tal modificación  
a la ejecución digital del filtro en celosía estará dentro  
del campo de experiencia de los diseñadores de circuitos  
digitales.

Se ha mencionado anteriormente que los resulta-  
dos intermedios  $K_{10} \cdot Y_{10}(i)$  y  $b_{11}(i)$  son generados por el

1 filtro digital de la figura 5, pero estos resultados inter-  
medios no son utilizados en vista de que no son requeridos  
para realizar el filtro 10 de estructura en celosía de la  
figura 1a. Ahora, recordando que los datos (V) de la fuen-  
5 te de señal vocal o la fuente de señal no vocal son multi-  
plicados por un factor (A) de amplificación por un multi-  
plicador 18 en el circuito convencional de síntesis de se-  
ñales vocales de la figura 1a, se ha llegado a la conclu-  
sión de que esta multiplicación puede ser realizada por  
10 el multiplicador 30 de conjunto durante el tiempo en que  
 $K_{10} \cdot Y_{10}(i)$  sería generado de otro modo por el multiplica-  
dor de conjunto. En la figura 7 está representada una rea-  
lización del filtro digital que efectúa esta multiplicación  
V (i).A. En la figura 8, están representados los diversos  
15 resultados intermedios generados en el circuito de la fi-  
gura 7.

Con referencia ahora brevemente a las figuras 7  
y 8, puede verse que este circuito (que incluye los resul-  
tados intermedios así generados) es similar al circuito de  
20 la figura 5, con las siguientes modificaciones. Las cifras  
de identificación de la figura 7 son en general las mismas  
utilizadas en la figura 5, pero tienen una prima añadida  
para facilidad de identificación. Los datos (V) a ser mul-  
tiplicados por el factor A de multiplicación están aplica-  
dos a una de las entradas del multiplicador 30' de conjun-  
25 to a través de un interruptor 38d' en el período T3 de  
tiempo, en vez de aplicar la salida del circuito 34 de re-  
tardo de un período en ese intervalo. En el período T11 de  
tiempo, cuando ha sido completada la multiplicación para  
30 formar los datos  $U(i+1)$ , es decir  $A \cdot V(i+1)$ , son ingresados

1 ceros lógicos en la otra entrada del circuito 33' sumador  
substractor en vez de aplicar como entrada los datos  $b_{10}$   
(i-1) procedentes del registro 35 de desplazamiento. Tam-  
bién, por supuesto, deben aplicarse como entradas al blo-  
5 que 31' de registros K tanto los datos de coeficientes  $K_n$   
como los datos del factor A de amplificación. Como puede  
verse por las figuras 7 y 8, esta realización incorpora  
la función efectuada por el multiplicador 18 (figura 1a)  
en la ejecución digital del filtro 10 de estructura en ce-  
10 losía. Los datos almacenados en el bloque 31' de registros  
K están ilustrados en la tabla III. El factor A de ampli-  
ficación es actualizado preferiblemente con la misma fre-  
cuencia que son actualizados los coeficientes  $K_n$  en el blo-  
que 31' de registros K.

15 Con referencia ahora a la figura 9, está repre-  
sentado, en forma de diagrama de bloques, el multiplicador  
30 de conjunto. Las líneas 32-1 a 32-9 reciben los bits  
menos significativo a más significativo, respectivamente  
de los datos de coeficientes procedentes del bloque 32 de  
registros K. Sobre las líneas 32-10 se reciben los datos  
20 de signo procedentes del bloque 31 de registros K. Se re-  
cibe otra entrada al multiplicador 30 de conjunto a través  
de la línea general 40. Las líneas 40-1 a 40-12 de la línea  
general 40 son portadoras de los bits menos significati-  
25 vo al más significativo, respectivamente, y la línea 40-12  
es portadora del signo de los datos presentes sobre la lí-  
nea general 40.

En la figura 9, está representado un conjunto de  
elementos que tienen las letras A, B, C o D de referencia  
(los elementos que no tienen letra de referencia son tam-

1 bien elementos del tipo "A", correspondiendo también, por  
ejemplo, a la figura 10a). Estos elementos A-D correspon-  
den a los circuitos de las figuras 10a-10d, respectivamen-  
te. Haciendo referencia brevemente a las figuras 10a-10d,  
5 cada uno de los circuitos de las mismas está acotado por  
una línea discontinua, extendiéndose ciertos conductores  
a través de la línea discontinua. La posición relativa de  
los conductores que se extienden a través de la línea dis-  
continua de las figuras 10a-10d corresponde posicionalmen-  
10 te a los conductores que establecen contacto con los ele-  
mentos A-D de la figura 9. En la figura 9, los elementos  
están dispuestos en ocho filas y doce columnas. Las ocho  
filas corresponden a los ocho pasos anteriormente menciona-  
dos del multiplicador 30 de conjunto. Estos pasos están  
15 identificados sobre el lado derecho de la figura 9 e in-  
cluyen las ocho celdas 51 de registro de desplazamiento  
acopladas a las líneas 40-13. Las doce columnas correspon-  
den a los doce bitios de datos numéricos (sobre las líneas  
40-1 a 40-12) aplicados como entradas al multiplicador 30  
20 de conjunto. Los datos presentes sobre las líneas 40-1 a  
40-13 se propagan a través del multiplicador 30 de conjun-  
to paso por paso según un modo de registro de desplazamien-  
to a medida que son multiplicados en el multiplicador 30  
de conjunto. De este modo, el tiempo de propagación a tra-  
25 vés de cualquier paso dado es del orden de los cinco micro-  
segundos antes mencionados, más o menos.

Las líneas 32-1 procedentes del bloque 31 de re-  
gistros K están acopladas a una de las entradas de doce  
puertas "Y" 52-1 o 52-12, estando conectada la otra entra-  
da de cada una de ellas a las líneas 40-1 a 40-12, respec-

1       tivamente. Las salidas de las puertas "Y" 52-12 a 52-1 es-  
tán aplicadas a las entradas de suma parcial de los elemen-  
tos de tipo A y B del paso 1 (véanse las figuras 10a y  
10b).

5               Las líneas 32-2 a 32-8 están acopladas a las en-  
tradas del bloque de registros K de los elementos de tipo  
A (figura 10a) en los pasos 1-7, respectivamente, del mul-  
tiplicador 30 de conjunto. La línea 32-9 está acoplada a  
10       la entrada del mismo en los elementos de tipo C del paso  
8 (véase la figura 10c). Los datos presentes sobre las lí-  
neas 40-1 a 40-12 están acoplados a las entradas "entrada  
de datos" de los elementos del paso 1 y acoplados a través  
de los mismos al paso 2 por intermedio de los elementos  
del paso 8 mediante los terminales "salida de datos" de  
15       esos elementos. La entrada de suma parcial en los elemen-  
tos del paso 1 se deduce de las salidas de las puertas "Y"  
52-1 a 52-12 y en los siguientes pasos se deduce de la sa-  
lida de suma parcial del siguiente bitio más significativo,  
con la excepción de la entrada de suma parcial del elemen-  
20       to en la posición del bitio más significativo, en cuyo caso  
la entrada de suma parcial se deduce de la salida de acar-  
reo de la posición de bitio más significativo en el paso  
anterior. Por el contrario, las conexiones de acarreo de  
salida de los elementos están conectadas a los elementos  
de acarreo de entrada en cada paso.

25               Con referencia ahora brevemente a la figura 10a,  
los datos del bloque 31 de registros K determinan si la  
conexión "suma parcial" ha de estar conectada directamente  
al terminal "suma parcial" a través de una puerta 60 de  
30       transferencia o a la salida de la puerta "0" exclusiva 62

1 a través de una puerta 61 de transferencia. Una puerta "Y"  
63 y una puerta "O" exclusiva 64 responden a los datos  
presentes en "entrada de datos" y "entrada de suma parcial".  
La puerta "O" exclusiva 62 responde a la salida de la puer-  
5 ta "O" exclusiva 64 y a los datos "entrada de acarreo".  
Una puerta "Y" 65 responde a la salida de la puerta "O"  
exclusiva 64 y a "entrada de acarreo" y su salida es propor-  
cionada junto con la salida de la puerta "Y" 63 a una puer-  
ta "O" 66, cuya salida es la señal "salida de acarreo". La  
10 señal "salida de datos" corresponde a la señal entrada de  
datos retardada por una sección 67 de registro de despla-  
zamiento que comprende, por ejemplo, dos inversores. Como  
puede verse por la figura 10c, un elemento de tipo C es  
idéntico a un elemento de tipo A con la excepción de que  
15 no está dispuesta conexión "salida de datos" ni está dis-  
puesto un registro 67 de desplazamiento. En la figura 10b,  
está representado un elemento de tipo B que proporciona  
simplemente una conexión salida de datos acoplada a un re-  
gistro 67' de desplazamiento, cuya entrada es una conexión  
20 "entrada de datos" y una conexión "salida de acarreo" pro-  
porcionada por una puerta "Y" 68 cuyas entradas son "en-  
trada de datos" y "entrada de suma parcial". En la figura  
10d, el elemento de tipo D proporciona simplemente una se-  
ñal de "salida de acarreo" procedente de una puerta "Y"  
25 68' cuyas entradas son las señales "entrada de datos" y "en-  
trada de suma parcial".

Como puede verse, se calcula una nueva suma par-  
cial en cada paso, incluyendo una transferencia necesaria  
de información de acarreo entre elementos de un paso, pero  
30 la señal "salida de suma parcial" permanece inalterada si

1 los datos presentes sobre la línea del bloque de registros  
K es un cero lógico o se suma a los datos presentes en en-  
trada de datos para proporcionar la señal salida de suma  
parcial si los datos presentes sobre la línea procedente  
5 del bloque 31 de registros K son un "1" lógico. Las sumas  
parciales son desplazadas a lugares subsiguientemente menos  
significativos a medida que los datos son desplazados a  
través del multiplicador de conjunto. Por supuesto, se pier-  
de una posición de dígito menos significativo en cada paso  
10 del multiplicador de conjunto, pero hasta donde los datos  
de coeficiente  $K_n$  procedentes del bloque de registros K co-  
rresponden a un número comprendido en el campo decimal de  
-1 a +1. De este modo, si aparecen ceros lógicos sobre las  
líneas 32-1 a 32-9, la salida del multiplicador 30 de con-  
15 junto será un cero lógico y, recíprocamente, si los datos  
presentes sobre las líneas 32-1 a 32-9 son todos "unos"  
lógicos, los datos aplicados como entrada sobre la línea  
general 40 serán transmitidos como salida del multiplicador  
30 de conjunto sin modificar. Para las otras posibles pau-  
20 tas de datos sobre las líneas 32-1 a 32-9, los datos pre-  
sentes sobre la línea general 40 estarán escalonados entre  
0 y el valor aplicado como entrada sobre la línea general  
40 en  $2^9$  escalones posibles, de acuerdo con la magnitud  
de los datos presentes sobre las líneas 32-1 a 32-9.

25 Como quiera que los datos se desplazan a través  
del multiplicador 30 de conjunto paso por paso según un mo-  
do de registro de desplazamiento, los datos del bloque 31  
de registros K son saltados, como se muestra en las tablas  
II y III, por ejemplo, para asegurar que el bitio correcto  
del coeficiente correcto llega en el instante adecuado al

30

01088

1 - multiplicador 30 de conjunto. En las figuras 10a-10c no  
están ilustrados los impulsos de sincronismo para el fun-  
cionamiento de aquellos circuitos en el modo antes mencio-  
nado de registro de desplazamiento porque, como es bien co-  
5 nocido para los expertos en la técnica, tal función de sin-  
cronismo puede ser proporcionada añadiendo puertas sincro-  
nizadas a los circuitos de las figuras 10a-10c o utilizan-  
do lógica del tipo de precarga y descarga condicional, y  
por consiguiente no se exponen aquí con detalle tales con-  
sideraciones de sincronismo.

10

Haciendo referencia otra vez brevemente a la fi-  
gura 9, los datos de signo sobre las líneas 40-13 son mera-  
mente retardados durante el retardo de ocho pasos o el mul-  
tiplicador 30 de conjunto a través de elementos 51 de re-  
registro de desplazamiento y son entonces comparados con los  
15 datos de signo del bloque 31 de registros K sobre la línea  
32-10 en la puerta "0" exclusiva 53, proporcionando así un  
signo correcto de los datos transmitidos como salida de  
acuerdo con las reglas normales de la multiplicación.

15

20 Haciendo otra vez referencia brevemente a las fi-  
guras 5 y 7, se ha descrito con detalle el multiplicador  
30 (o 30') de conjunto. Los restantes elementos, tales co-  
mo el circuito 33 (o 33') sumador-substractor, el circuito  
34 (o 34') de retardo de un período, el registro 35 (o 35')  
25 de desplazamiento y la memoria 36 (o 36') de retención, no  
están representados con tanto detalle, puesto que son bien  
conocidos tales elementos convencionales. El circuito 33  
(o 33') sumador-substractor recibe datos con signo sobre  
sus dos entradas y determinará si se requiere o se lleva a  
cabo una operación de substracción o de suma sobre el signo

20

25

1 particular aplicado como entrada con los datos.

5 Habiendo descrito el invento con respecto a varias realizaciones del mismo pueden sugerirse modificaciones adicionales ahora a los expertos en la técnica. El invento no está limitado a las realizaciones particulares descritas, excepto en lo expuesto en las reivindicaciones anexas.

TABLA I

<u>ECUACION</u>	<u>PASO</u>
$Y_{10}(i) = Y_{11}(i) - K_{10}b_{10}(i-1)$	10
$Y_9(i) = Y_{10}(i) - K_9b_9(i-1)$	9
$b_{10}(i) = b_9(i-1) + K_9Y_9(i)$	9
$Y_8(i) = Y_9(i) - K_8b_8(i-1)$	8
$b_9(i) = b_8(i-1) + K_8Y_8(i)$	8
$Y_7(i) = Y_8(i) - K_7b_7(i-1)$	7
$b_8(i) = b_7(i-1) + K_7Y_7(i)$	7
$Y_6(i) = Y_7(i) - K_6b_6(i-1)$	6
$b_7(i) = b_6(i-1) + K_6Y_6(i)$	6
$Y_5(i) = Y_6(i) - K_5b_5(i-1)$	5
$b_6(i) = b_5(i-1) + K_5Y_5(i)$	5
$Y_4(i) = Y_5(i) - K_4b_4(i-1)$	4
$b_5(i) = b_4(i-1) + K_4Y_4(i)$	4
$Y_3(i) = Y_4(i) - K_3b_3(i-1)$	3
$b_4(i) = b_3(i-1) + K_3Y_3(i)$	3
$Y_2(i) = Y_3(i) - K_2b_2(i-1)$	2
$b_3(i) = b_2(i-1) + K_2Y_2(i)$	2
$Y_1(i) = Y_2(i) - K_1b_1(i-1)$	1
$b_2(i) = b_1(i-1) + K_1Y_1(i)$	1
$b_1(i) = Y_1(i)$	



TABLA III

DATOS ENTREGADOS COMO SALIDA DESDE EL BLOQUE K 31' POR PERIODOS DE TIEMPO

SALIDA DEL BLOQUE K	Bitio	PERIODOS DE TIEMPO																			
		T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15	T16	T17	T18	T19	T20
LSB	32-1	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7	K6	K5	K4	K3
	32-2	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7	K6	K5	K4	K3
	32-3	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7	K6	K5	K4
	32-4	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7	K6	K5
	32-5	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7	K6
	32-6	K6	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8	K7
	32-7	K7	K6	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9	K8
	32-8	K8	K7	K6	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10	K9
	32-9	K9	K8	K7	K6	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1	K10
	MSB	32-10	K9	K8	K7	K6	K5	K4	K3	K2	K1	A	K9	K8	K7	K6	K5	K4	K3	K2	K1

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

15

20

25

1ª.- Un método de generación de vocalizaciones similares a la voz humana con coeficientes digitales de filtro, estando caracterizado dicho método por las operaciones de: (a) iniciar repetitivamente una operación -- de multiplicar con un multiplicador electrónico, teniendo dicho multiplicador una primera y una segunda entrada; (b) acoplar repetitivamente al menos porciones seleccionadas de coeficientes seleccionados de dichos coeficientes digitales de filtro a dicha primera entrada de dicho multiplicador electrónico; (c) iniciar repetitivamente una operación aritmética con un sumador electrónico, teniendo dicho sumador una primera entrada acoplada para recibir datos procedentes de dicho multiplicador electrónico; (d) acoplar selectivamente la salida de dicho sumador -- electrónico a dicha segunda entrada de dicho multiplicador electrónico y a una segunda entrada de dicho sumador electrónico; (e) almacenar transitoriamente datos procedentes de dicho sumador electrónico; y (f) convertir selectivamente los datos almacenados transitoriamente en señales vocales similares a la voz humana.

30

2ª.- El método de acuerdo con la reivindicación 1ª, que incluye adicionalmente la operación de aco-

16029

1 - plar repetitivamente porciones seleccionadas de una señal de excitación a la primera entrada de dicho multiplicador electrónico, estando dicha señal de excitación intercalada con dichos coeficientes digitales de filtro.

5                   3ª.- El método de acuerdo con la reivindicación 1ª, que incluye adicionalmente las operaciones de: (a) generar una señal aleatoria; (b) generar una señal periódica; y (c) acoplar selectivamente porciones seleccionadas de dicha señal aleatoria o dicha señal periódica a la primera entrada de dicho multiplicador electrónico, estando la señal aplicada intercalada con dichos coeficientes digitales de filtro.

10                   4ª.- El método de acuerdo con la reivindicación 3ª, en donde dicha señal periódica es una señal de "chirrido" que se produce repetitivamente.

15                   5ª.- El método de acuerdo con la reivindicación 1ª, que incluye adicionalmente la operación de acoplar selectivamente los datos almacenados transitoriamente a la segunda entrada de dicho multiplicador electrónico y a la segunda entrada de dicho sumador electrónico.

20                   6ª.- El método de acuerdo con la reivindicación 5ª, que incluye adicionalmente la operación de acoplar repetitivamente porciones seleccionadas de una señal de excitación a la primera entrada de dicho multiplicador electrónico, estando dicha señal de excitación intercalada con dichos coeficientes de filtro digital.

25                   7ª.- El método de acuerdo con la reivindicación 5ª, que incluye adicionalmente las operaciones de: (a) generar una señal aleatoria; (b) generar una señal periódica; y (c) acoplar selectivamente porciones seleccionadas de dicha señal aleatoria o dicha señal periódica a la primera entrada de dicho multiplicador electrónico, estando la señal aplicada intercalada con dichos coeficientes de filtro digital.

30

1 -nadas de dicha señal aleatoria o dicha señal periódica a  
 la primera entrada de dicho multiplicador electrónico, es  
 tando la señal aplicada intercalada con dichos coeficien  
 tes de filtro digital..

5 8ª.- Un método de generación de vocalizacio-  
 nes similares a la voz humana con coeficientes digitales  
 de filtro.

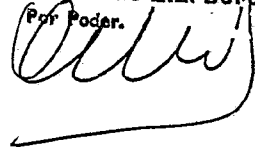
10 Tal y como se ha descrito en la Memoria que  
 antecede, representado en los dibujos que se acompañan y  
 con los fines que se han especificado.

Esta Memoria consta de treinta y nueve hojas  
 escritas a máquina por una sola cara.

Madrid, 21 FEB 1979

P.A.

Oscar de Elzaburu  
 Por Poder.



15

20

25

30

16029

JMS





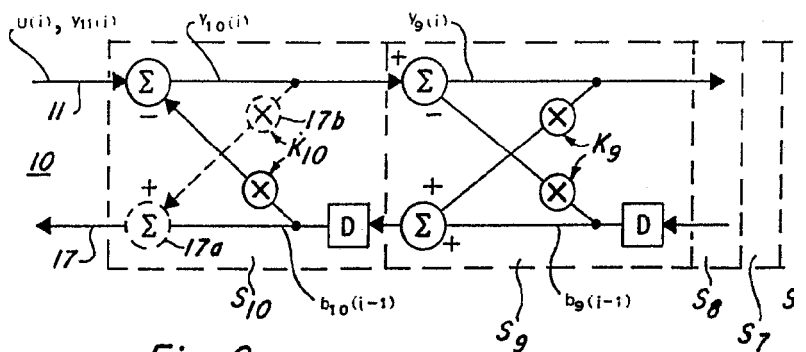
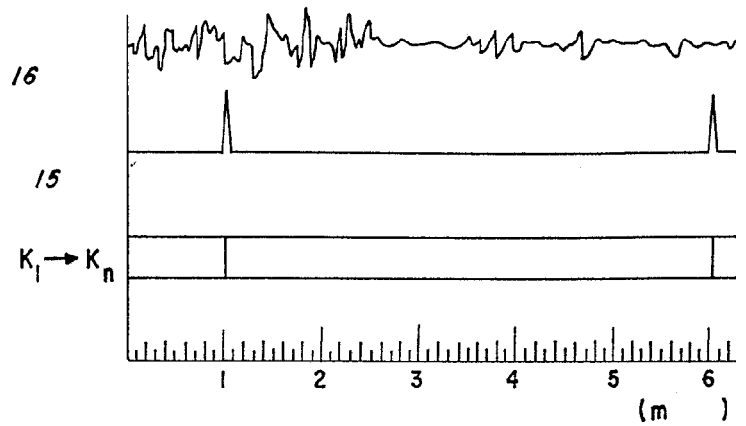
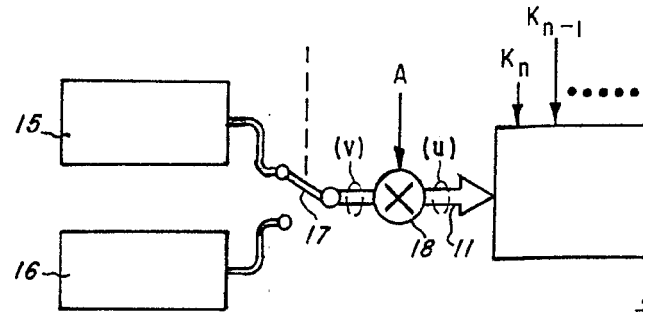


Fig. 2a

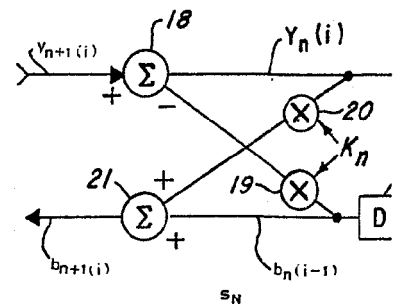


Fig. 1a

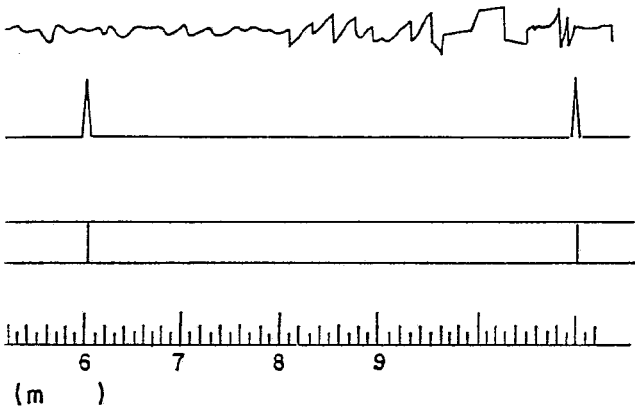
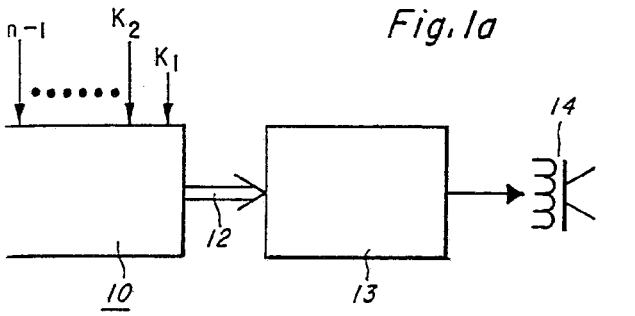


Fig. 1b

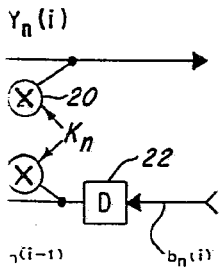
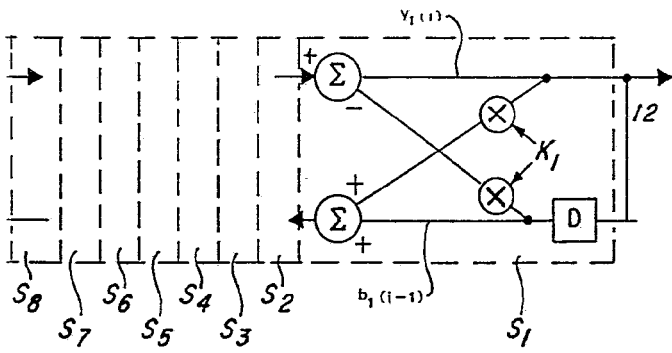


Fig. 2b

Oscar de Elizaburu  
Por Poder

Fig. 3

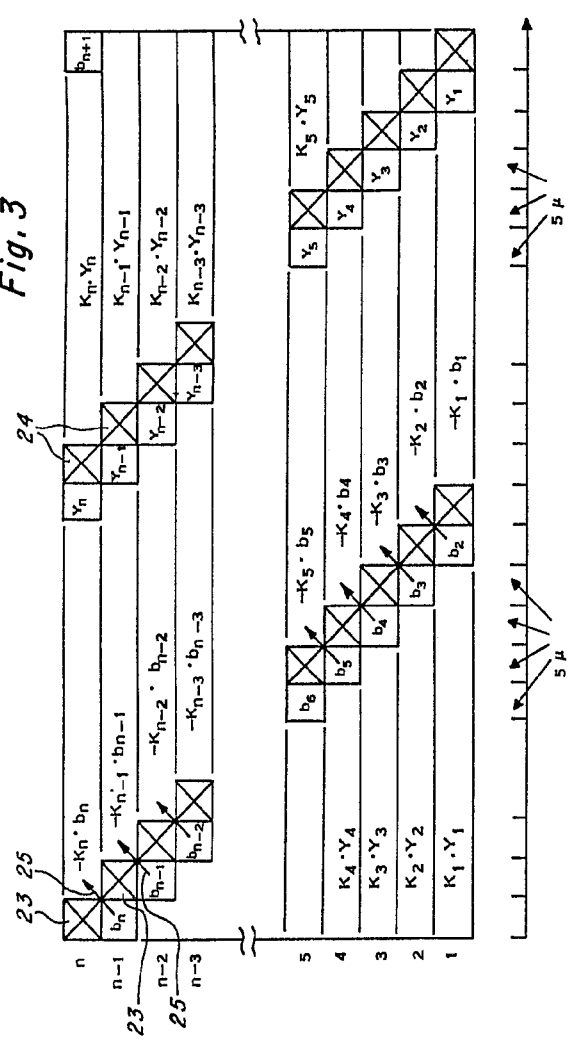
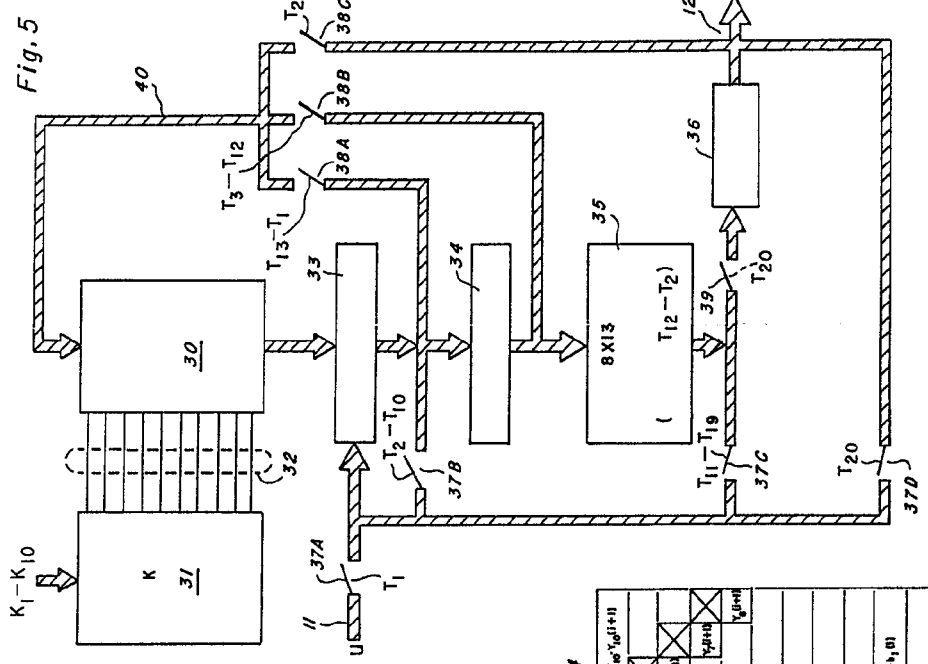
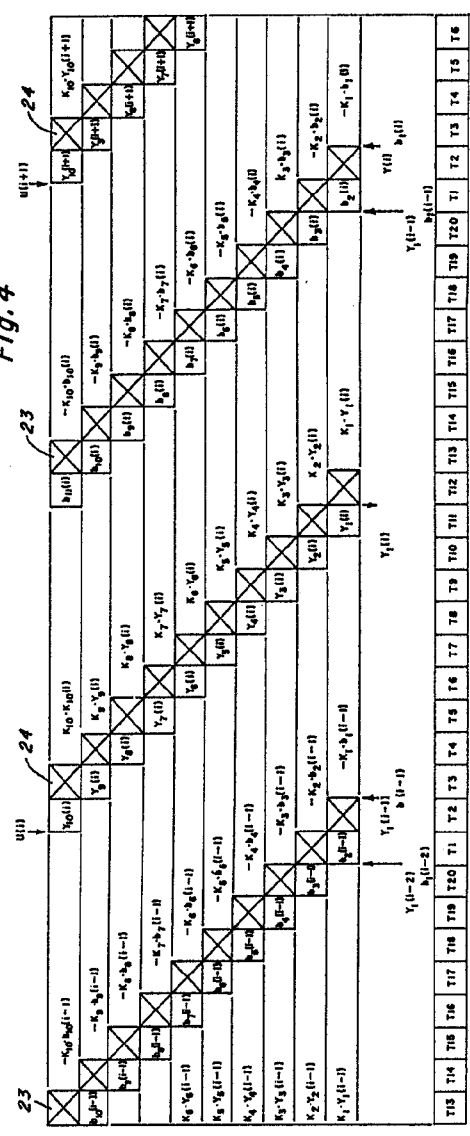


Fig. 4



Georg de Eizabury  
Konrad

Fig. 3

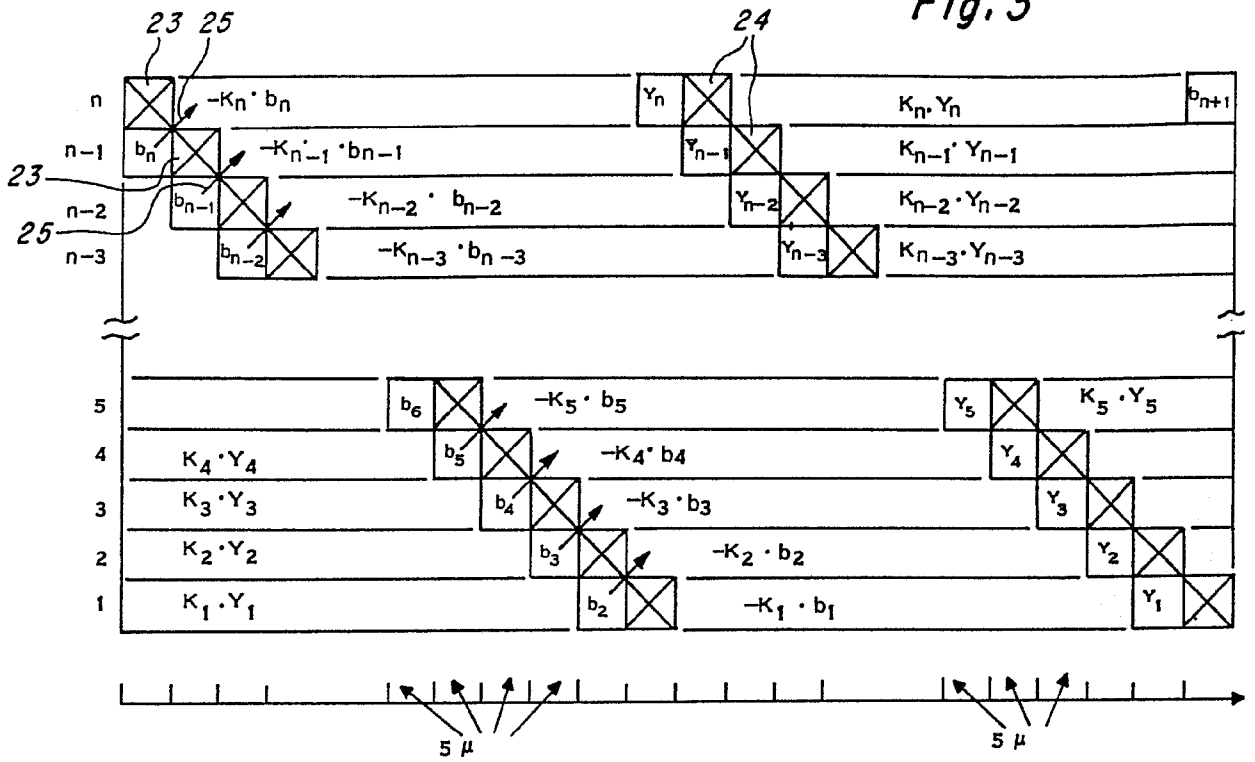


Fig. 4

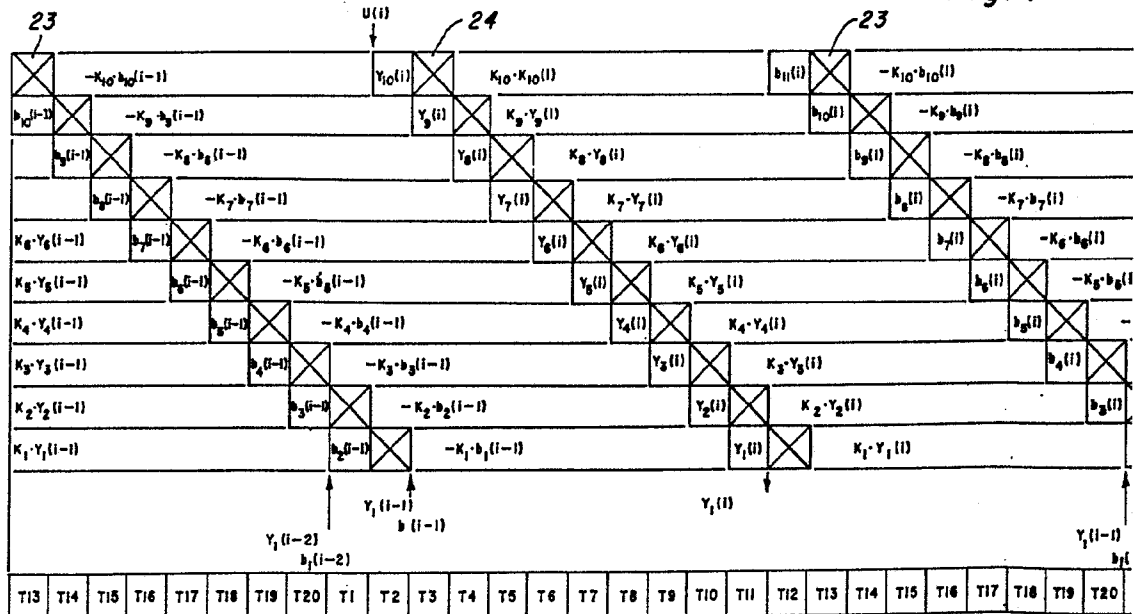
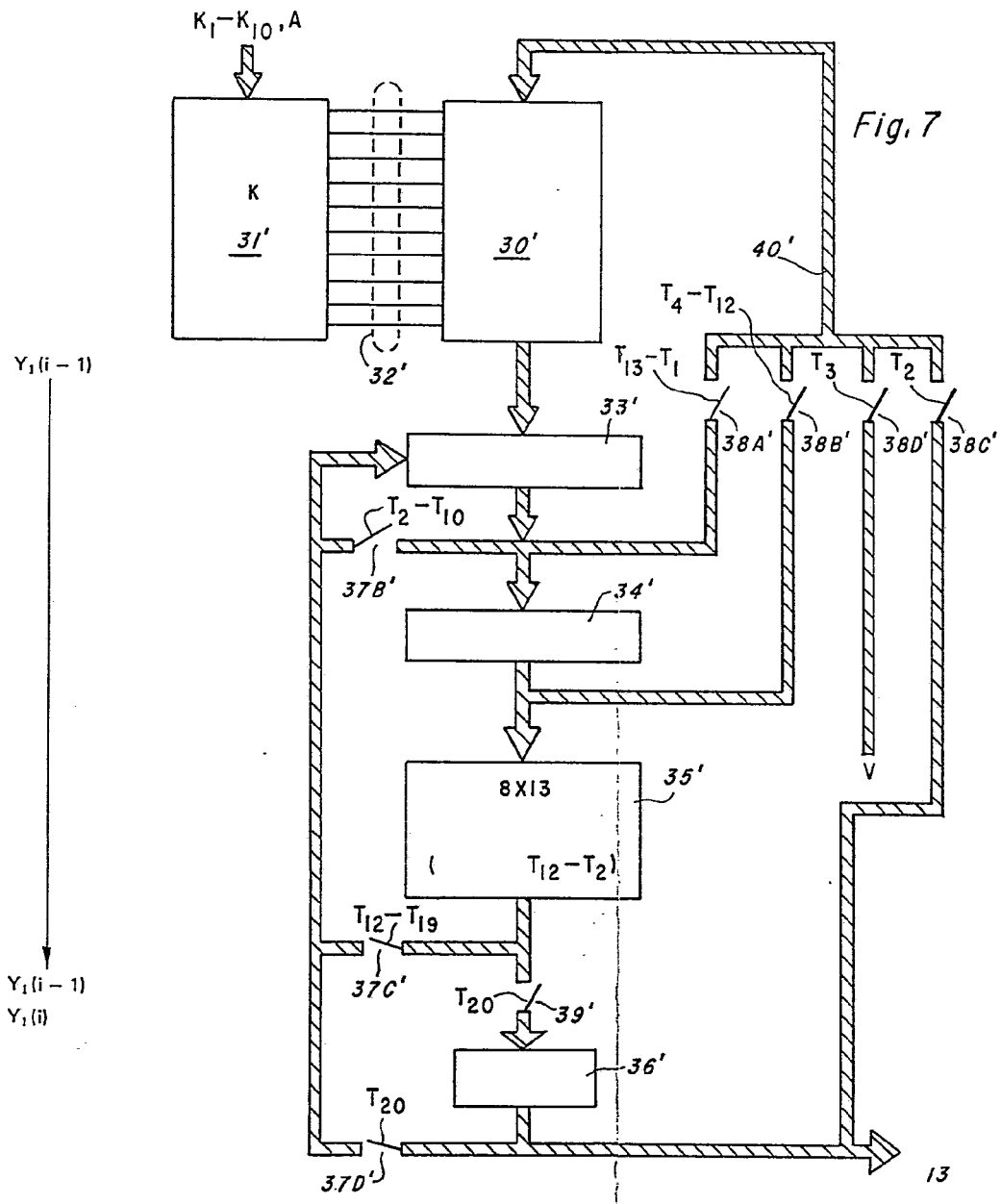






Fig. 6

	1	2							
T1	$-K_2$	$b_2(i-1)$	$-K_{10} \cdot b_{10}(i-1)$	$U(i)$	$b_2(i-1)$	$b_3(i-1)$	$b_{11}(i-1)$	$Y_1(i-1)$	
T2	$-K_1$	$b_1(i-1)$	$-K_9 \cdot b_9(i-1)$	$Y_{10}(i)$	$Y_{10}(i)$	$b_2(i-1)$	$b_{10}(i-1)$		
T3	$K_{10}$	$Y_{10}(i)$	$-K_8 \cdot b_8(i-1)$	$Y_9(i)$	$Y_9(i)$	$Y_{10}(i)$			
T4	$K_9$	$Y_9(i)$	$-K_7 \cdot b_7(i-1)$	$Y_8(i)$	$Y_8(i)$	$Y_9(i)$			
T5	$K_8$	$Y_8(i)$	$-K_6 \cdot b_6(i-1)$	$Y_7(i)$	$Y_7(i)$	$Y_8(i)$			
T6	$K_7$	$Y_7(i)$	$-K_5 \cdot b_5(i-1)$	$Y_6(i)$	$Y_6(i)$	$Y_7(i)$			
T7	$K_6$	$Y_6(i)$	$-K_4 \cdot b_4(i-1)$	$Y_5(i)$	$Y_5(i)$	$Y_6(i)$			
T8	$K_5$	$Y_5(i)$	$-K_3 \cdot b_3(i-1)$	$Y_4(i)$	$Y_4(i)$	$Y_5(i)$			
T9	$K_4$	$Y_4(i)$	$-K_2 \cdot b_2(i-1)$	$Y_3(i)$	$Y_3(i)$	$Y_4(i)$			
T10	$K_3$	$Y_3(i)$	$-K_1 \cdot b_1(i-1)$	$Y_2(i)$	$Y_2(i)$	$Y_3(i)$			
T11	$K_2$	$Y_2(i)$	$K_{10} \cdot Y_{10}(i)$	$b_{10}(i-1)$	$Y_1(i)$	$Y_2(i)$	$b_{10}(i-1)$		
T12	$K_1$	$Y_1(i)$	$K_9 \cdot Y_9(i)$	$b_9(i-1)$	$b_{11}(i)$	$Y_1(i)$	$b_9(i-1)$		
T13	$-K_{10}$	$b_{10}(i)$	$K_8 \cdot Y_8(i)$	$b_8(i-1)$	$b_{10}(i)$	$b_{11}(i)$	$b_8(i-1)$		
T14	$-K_9$	$b_9(i)$	$K_7 \cdot Y_7(i)$	$b_7(i-1)$	$b_9(i)$	$b_{10}(i)$	$b_7(i-1)$		
T15	$-K_8$	$b_8(i)$	$K_6 \cdot Y_6(i)$	$b_6(i-1)$	$b_8(i)$	$b_9(i)$	$b_6(i-1)$		
T16	$-K_7$	$b_7(i)$	$K_5 \cdot Y_5(i)$	$b_5(i-1)$	$b_7(i)$	$b_8(i)$	$b_5(i-1)$		
T17	$-K_6$	$b_6(i)$	$K_4 \cdot Y_4(i)$	$b_4(i-1)$	$b_6(i)$	$b_7(i)$	$b_4(i-1)$		
T18	$-K_5$	$b_5(i)$	$K_3 \cdot Y_3(i)$	$b_3(i-1)$	$b_5(i)$	$b_6(i)$	$b_3(i-1)$		
T19	$-K_4$	$b_4(i)$	$K_2 \cdot Y_2(i)$	$b_2(i-1)$	$b_4(i)$	$b_5(i)$	$b_2(i-1)$		
T20	$-K_3$	$b_3(i)$	$K_1 \cdot Y_1(i)$	$b_1(i-1)$	$b_3(i)$	$b_4(i)$	$Y_1(i)$	$Y_1(i-1)$	
T1	$-K_2$	$b_2(i)$	$-K_{10} \cdot b_{10}(i)$	$U(i+1)$	$b_2(i)$	$b_3(i)$	$b_{11}(i)$	$Y_1(i)$	



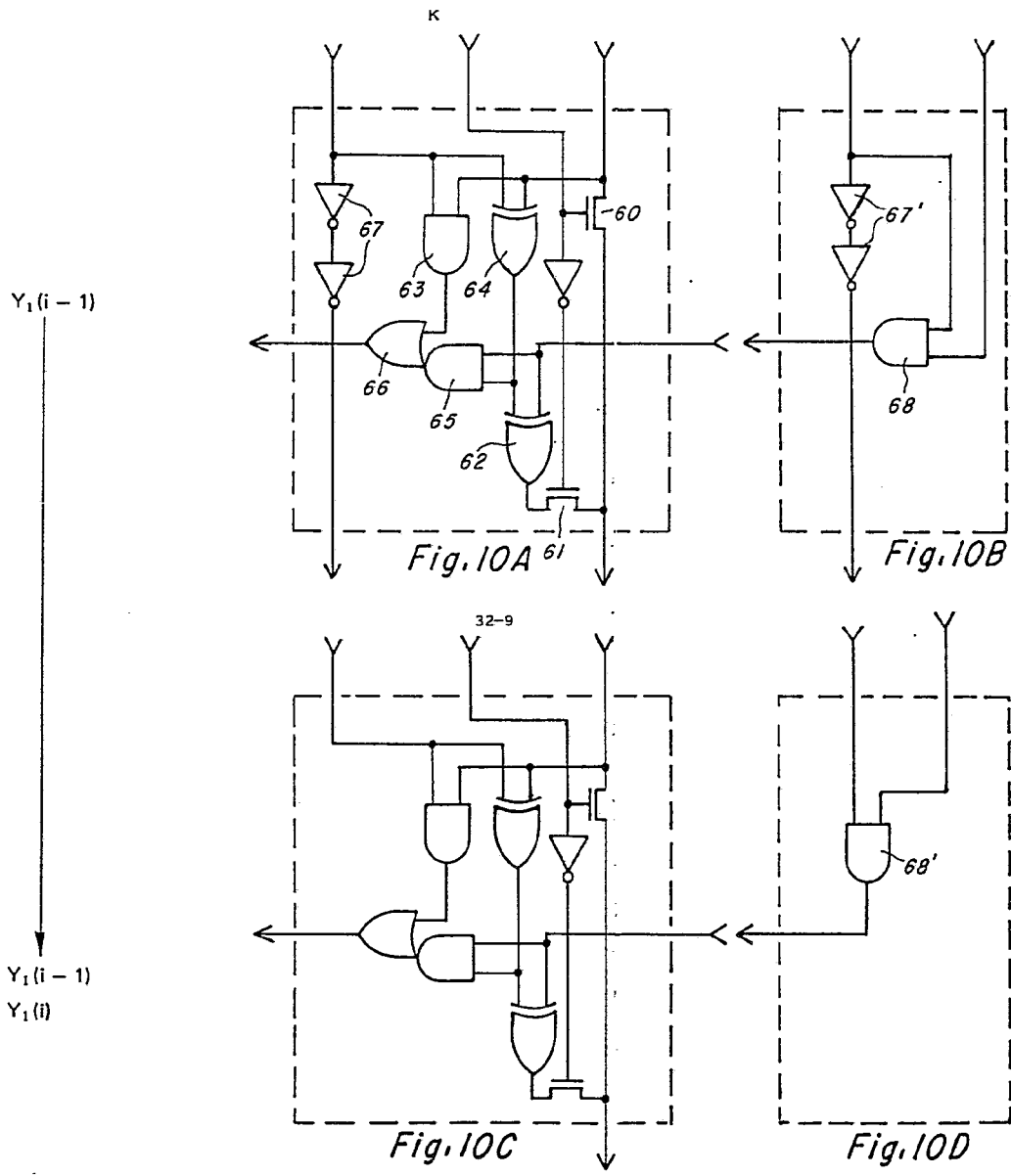
Oscar de Sizauf  
Por Poder

*[Handwritten signature]*



Fig. 8

	1	2						
T1	$-K_2$	$b_2(i-1)$	$-K_{10} \cdot b_{10}(i-1)$	$U(i)$	$b_2(i-1)$	$b_3(i-1)$	$U(i)$	$Y_1(i)$ 
T2	$-K_1$	$b_1(i-1)$	$-K_9 \cdot b_9(i-1)$	$Y_{10}(i)$	$Y_{10}(i)$	$b_2(i-1)$	$b_{10}(i-1)$	
T3	A	$V(i+1)$	$-K_8 \cdot b_8(i-1)$	$Y_9(i)$	$Y_9(i)$	$Y_{10}(i)$		
T4	$K_9$	$Y_9(i)$	$-K_7 \cdot b_7(i-1)$	$Y_8(i)$	$Y_8(i)$	$Y_9(i)$		
T5	$K_8$	$Y_8(i)$	$-K_6 \cdot b_6(i-1)$	$Y_7(i)$	$Y_7(i)$	$Y_8(i)$		
T6	$K_7$	$Y_7(i)$	$-K_5 \cdot b_5(i-1)$	$Y_6(i)$	$Y_6(i)$	$Y_7(i)$		
T7	$K_6$	$Y_6(i)$	$-K_4 \cdot b_4(i-1)$	$Y_5(i)$	$Y_5(i)$	$Y_6(i)$		
T8	$K_5$	$Y_5(i)$	$-K_3 \cdot b_3(i-1)$	$Y_4(i)$	$Y_4(i)$	$Y_5(i)$		
T9	$K_4$	$Y_4(i)$	$-K_2 \cdot b_2(i-1)$	$Y_3(i)$	$Y_3(i)$	$Y_4(i)$		
T10	$K_3$	$Y_3(i)$	$-K_1 \cdot b_1(i-1)$	$Y_2(i)$	$Y_2(i)$	$Y_3(i)$		
T11	$K_2$	$Y_2(i)$	$U(i+1)$	0	$Y_1(i)$	$Y_2(i)$	$b_{10}(i-1)$	
T12	$K_1$	$Y_1(i)$	$K_9 \cdot Y_9(i)$	$b_9(i-1)$	$U(i+1)$	$Y_1(i)$	$b_9(i-1)$	
T13	$-K_{10}$	$b_{10}(i)$	$K_8 \cdot Y_8(i)$	$b_8(i-1)$	$b_{10}(i)$	$U(i+1)$	$b_8(i-1)$	
T14	$-K_9$	$b_9(i)$	$K_7 \cdot Y_7(i)$	$b_7(i-1)$	$b_9(i)$	$b_{10}(i)$	$b_7(i-1)$	
T15	$-K_8$	$b_8(i)$	$K_6 \cdot Y_6(i)$	$b_6(i-1)$	$b_8(i)$	$b_9(i)$	$b_6(i-1)$	
T16	$-K_7$	$b_7(i)$	$K_5 \cdot Y_5(i)$	$b_5(i-1)$	$b_7(i)$	$b_8(i)$	$b_5(i-1)$	
T17	$-K_6$	$b_6(i)$	$K_4 \cdot Y_4(i)$	$b_4(i-1)$	$b_6(i)$	$b_7(i)$	$b_4(i-1)$	
T18	$-K_5$	$b_5(i)$	$K_3 \cdot Y_3(i)$	$b_3(i-1)$	$b_5(i)$	$b_6(i)$	$b_3(i-1)$	
T19	$-K_4$	$b_4(i)$	$K_2 \cdot Y_2(i)$	$b_2(i-1)$	$b_4(i)$	$b_5(i)$	$b_2(i-1)$	
T20	$-K_3$	$b_3(i)$	$K_1 \cdot Y_1(i)$	$b_1(i-1)$	$b_3(i)$	$b_4(i)$	$Y_1(i)$	$Y_1(i)$
T1	$-K_2$	$b_2(i)$	$-K_{10} \cdot b_{10}(i)$	$U(i+1)$	$b_2(i)$	$b_3(i)$	$U(i+1)$	$Y_1(i)$



Oscar de Elizaburu  
Por Poder.  
*[Signature]*

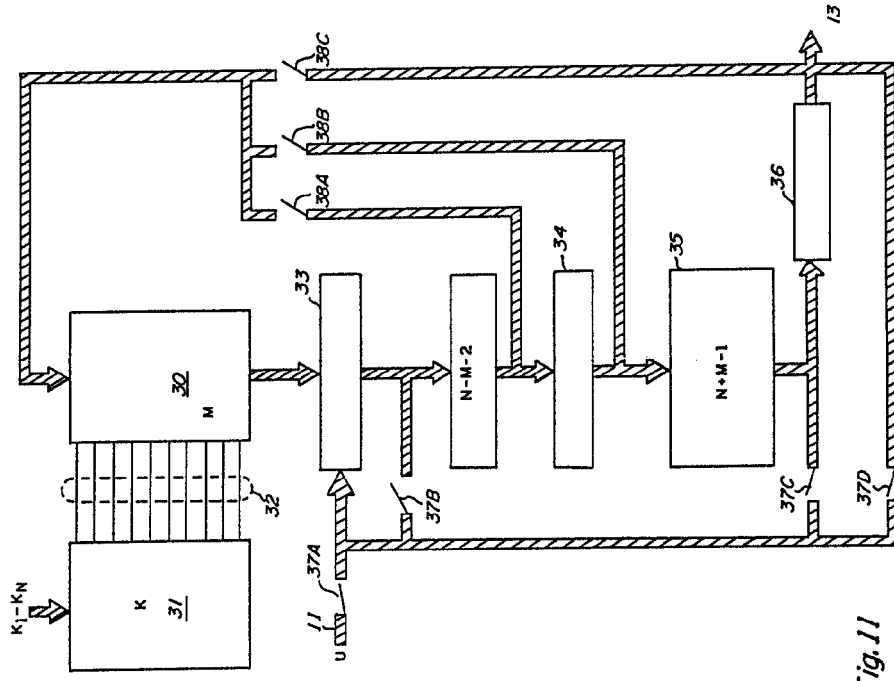
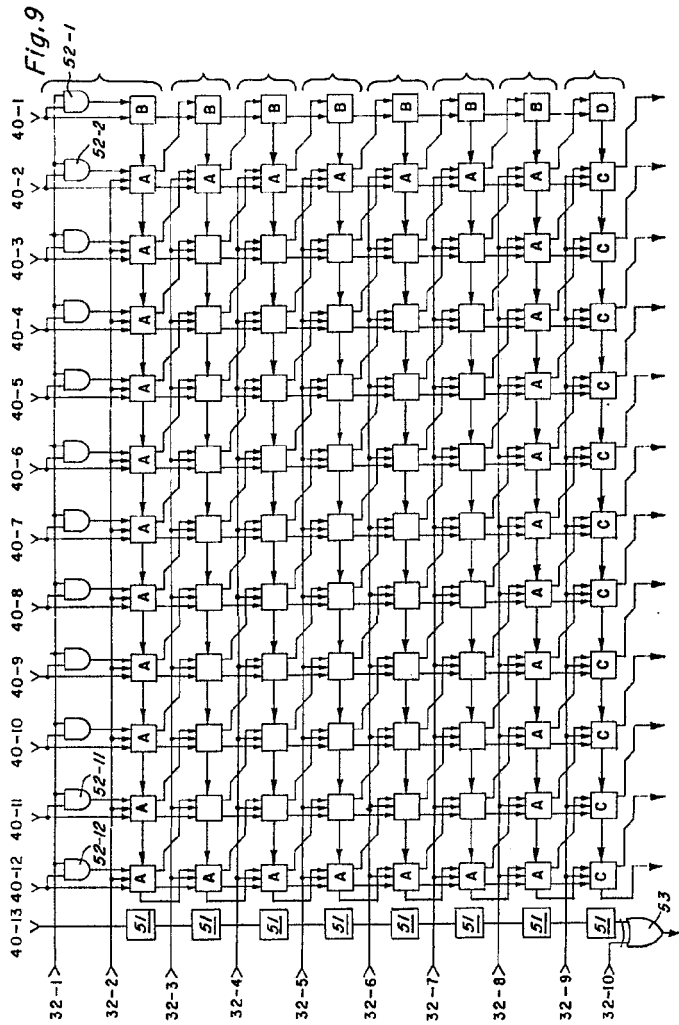
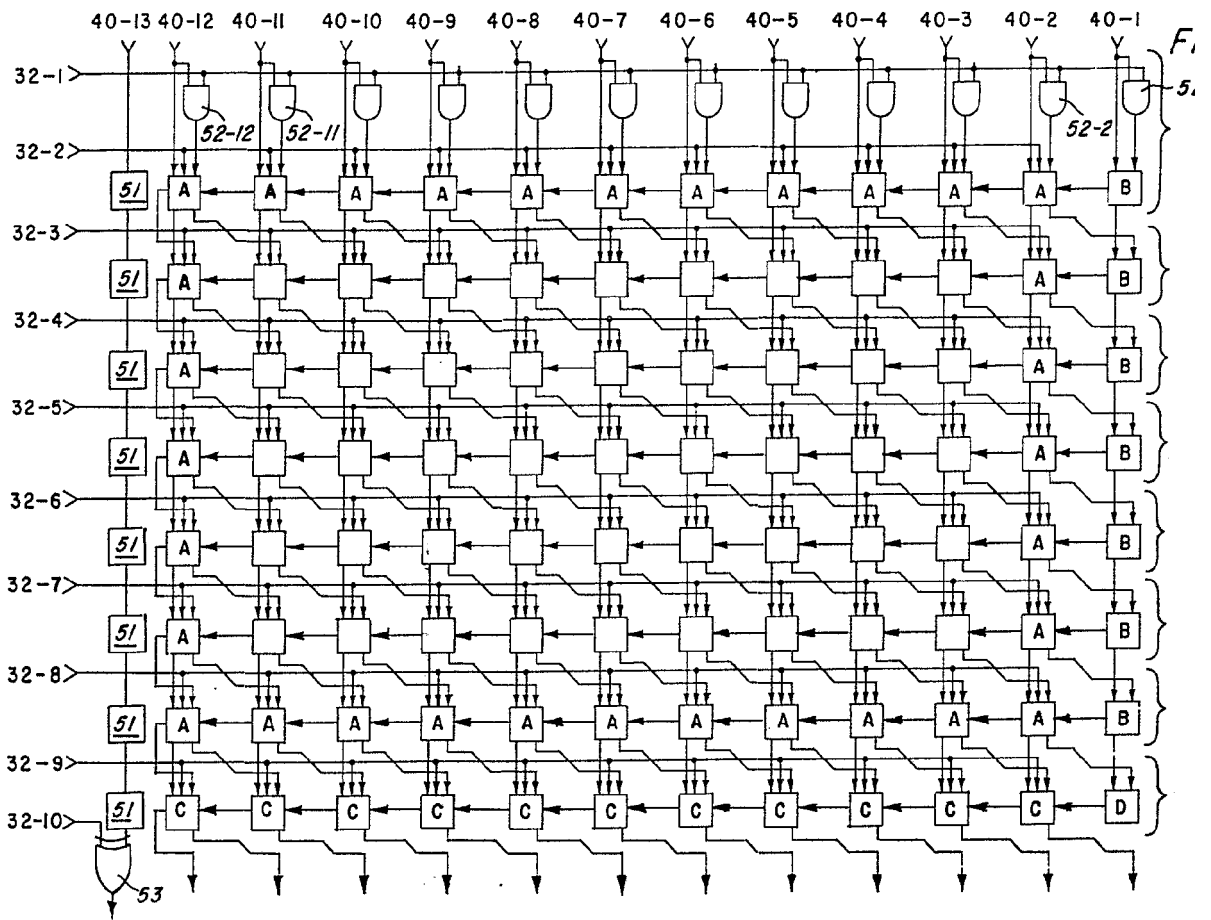
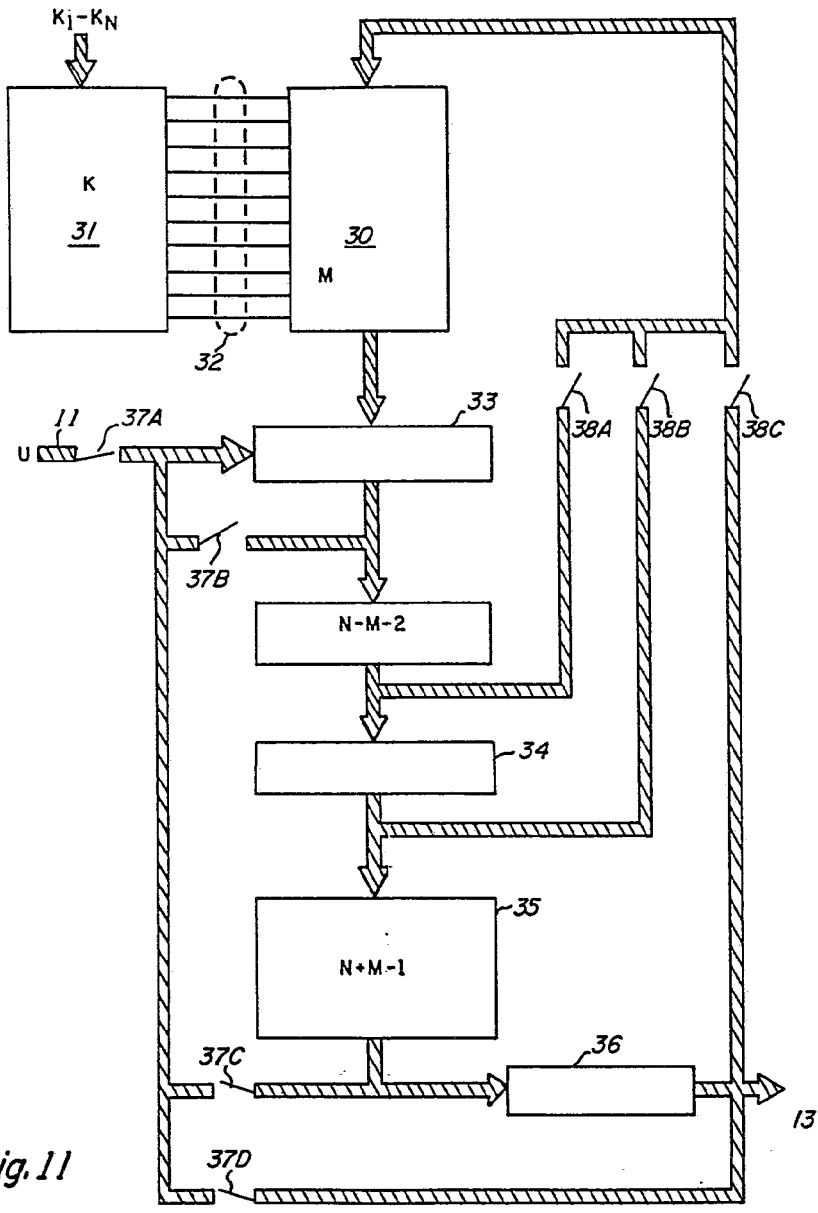
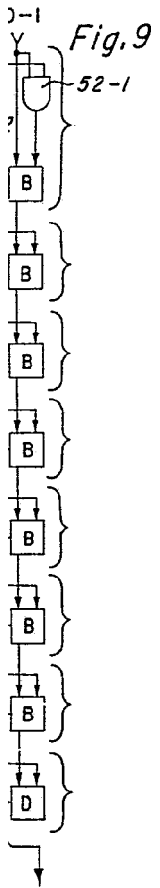


Fig. 11

Oscar de Elzaburu

Proprietario





Oscar de Elzaburu  
Por Poder.