

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

10 ES	11 NUMERO 476.638	10 A1
	22 FECHA DE PRESENTACION 8 Enero 1979	

PATENTE DE INVENCION

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

30 PRIORIDADES: 31 NUMERO 77/11634	32 FECHA 24.10.77	33 PAIS Holanda
--	----------------------	--------------------

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL G01P	62 PATENTE DE LA QUE ES DIVISIONARIA
------------------------	--	--------------------------------------

64 TITULO DE LA INVENCION

"DISPOSITIVO DE BUCLE DE SERVOCONTROL PERFECCIONADO PREVISTO EN PARTICULAR PARA EQUIPOS DE GRABACION Y/O REPRODUCCION DE INFORMACION".

71 SOLICITANTE (S)

N.V. PHILIPS LAMPENFABRIEKEN (PHN 8914 Spain HK/TS).

DOMICILIO DEL SOLICITANTE

29-Emmasingel, Eindhoven, Holanda

72 INVENTOR (ES)

Rudolf Antonius Arnoldus Franciscus van Dam y Kornelis Antonie Immink.

73 TITULAR (ES)

74 REPRESENTANTE

DON OSCAR DE ELZABURU FERNANDEZ (P.-70.841)

lpm.

BAD ORIGINAL

Esta solicitud es divisional de la nº 474.410, que se refiere a un sistema de tacómetro que está destinado a suministrar una señal de control que es indicativa de errores posicionales y/o de velocidad de un elemento giratorio, que comprende un tacómetro que está acoplado con el elemento giratorio, cuyo tacómetro tiene una pluralidad de marcas dispuestas en una pista cerrada para, en conjunto con un detector, suministrar n impulsos tacométricos por cada revolución del elemento giratorio, y un circuito de corrección para suministrar n señales de corrección en sincronismo con los impulsos tacométricos con el fin de compensar las desviaciones de señal de control que son provocadas, entre otras cosas, por errores posicionales de las marcas.

Un sistema de tacómetro de esta clase es conocido por la memoria de la patente británica nº 1.119.804, y está destinado, en particular, a sistemas de control en los que la posición y/o la velocidad de un elemento giratorio han de controlarse con gran precisión. Aplicaciones de tales sistemas de control son, por ejemplo, el accionamiento del disco de cabeza en un aparato de grabación y de reproducción para señales de video en un portador de registro magnético en forma de cinta y el accionamiento de un portador de registro en forma de disco en un aparato de grabación y/o reproducción para este portador de registro en forma de disco, cuyo portador de registro puede contener, por ejemplo, información de video óptica o magnéticamente codificada.

Con el fin de obtener una señal de control que sea indicativa de los errores posicionales y/o de velocidad del elemento giratorio, tales sistemas de control uti-

lizan en general un tacómetro que comprende un disco o tambor que está acoplado con el elemento giratorio, estando dispuestas marcas equidistantes en una pista cerrada en dicho disco o tambor. Estas marcas pueden estar constituidas, por ejemplo, por rebajos en un disco metálico o por magnetizaciones en una pista de un material magnético, cuyo tipo de marcas puede ser leído con ayuda de un lector, tal como una cabeza magnética, o rebajos en un disco que pueden ser detectados ópticamente.

La precisión de dichos sistemas de control depende en gran manera del tacómetro, en particular de la exactitud con que este tacómetro genera la señal de control que es indicativa de los errores posicionales y/o de velocidad del elemento giratorio. Se ha encontrado que esta precisión del tacómetro es limitada debido a tolerancias de producción que se ponen de manifiesto cuando se proporcionan las marcas en el disco tacométrico y cuando éste se fija sobre el eje que está conectado al elemento giratorio. Debido a estas tolerancias, el tren de impulsos tacométricos suministrados por el detector que coopera con dichas marcas presenta desviaciones de la posición temporal de los impulsos tacométricos, que son interpretadas erróneamente como variaciones posicionales y/o de velocidad del elemento giratorio por el sistema de control y, en consecuencia, dan como resultado un comportamiento del control indeseado e incorrecto.

Con el fin de remediar esto, la memoria de la patente británica nº 1.199.824 antes mencionada propone un sistema de tacómetro en que estas desviaciones de señal de control como resultado de inexactitudes del tacómetro son

compensadas con ayuda de un circuito de corrección. Para este fin, este circuito de corrección incluye unos medios de retardo con un tiempo de retardo variable, a los que son aplicados los impulsos tacométricos suministrados por el tacómetro. El tiempo de retardo de estos medios de retardo viene determinado por una pluralidad de señales de control iguales al número n de marcas del tacómetro, es decir, iguales al número de impulsos tacométricos suministrados para cada revolución del tacómetro. Con ayuda de un circuito de puerta que está controlado por los impulsos tacométricos, se asegura que estas n señales de control sean aplicadas a los medios de retardo en sincronismo con estos impulsos tacométricos; en otras palabras que, simultáneamente con un impulso tacométrico específico, se aplique siempre una misma señal de control a los medios de retardo con el fin de definir el tiempo de retardo para el impulso tacométrico pertinente. Cada una de dichas n señales de control se ajusta individualmente con ayuda de un potenciómetro. El ajuste deseado para el número total de n potenciómetros se obtiene impulsando el tacómetro con una velocidad exactamente constante y ajustando cada potenciómetro individual de tal modo que un discriminador de frecuencia que esté conectado con la salida de los medios de retardo discrimine una frecuencia exactamente constante. Esto quiere decir que cada impulso tacométrico en los medios de retardo es sometido a un retardo tal que el tren de impulsos tacométricos corregido en la salida de los medios de retardo sea equidistante en forma muy precisa. Aplicando siempre el tren de impulsos tacométricos a través de dichos medios de retardo durante el funcionamiento del sis-

5

10

15

20

25

30

tema de tacómetro y secretiendo así cada impulso tacométrico a un retardo individual, que ha sido ajustado como antes se ha descrito, se obtiene una corrección en lo que respecta a dichas desviaciones posicionales de las marcas y del disco tacométrico.

El sistema de tacómetro conocido antes descrito presenta la desventaja de que el circuito de corrección que se utiliza es sumamente complejo. Esto se debe principalmente al hecho de que para cada impulso tacométrico, es decir, para cada marca del tacómetro, debe preverse un potenciómetro separado para ajustar la señal de control correspondiente. Esto quiere decir que cuando se utiliza un tacómetro con gran número de marcas (sistemas de control precisos requieren, por ejemplo, el empleo de tacómetros con más de cien marcas), el circuito de corrección exige el uso de un elevado número de componentes separados y, en consecuencia, ocupa un gran volumen. Esto significa también que el ajuste del circuito de corrección requiere un proceso muy largo y preciso debido a que cada potenciómetro debe ser ajustado por separado al valor correcto. Como resultado de esto, el sistema de tacómetro conocido tiene un coste elevado debido al gran número de componentes que son necesarios y a la necesidad de un proceso de ajuste complicado durante su fabricación. Finalmente, cuando este sistema de tacómetro conocido se emplea en un bucle de servocontrol, funciona correctamente a sólo una velocidad específica, a saber, la velocidad para la cual se ha llevado a cabo el proceso de ajuste.

Un objeto del invento es proporcionar un sistema de tacómetro que supera dichos inconvenientes, al tiem-

po que mantiene las ventajas de este sistema conocido, y que, en particular, puede ser ajustado en una forma considerablemente más sencilla.

5 Por esto, el invento de la solicitud nº 474.410 se caracteriza porque el circuito de corrección está dotado de un dispositivo de memoria con n posiciones de memoria, un sistema de inscripción para almacenar n señales de error de fase en estas n posiciones de memoria en sincronismo con los impulsos taconométricos, cuyas señales de error son obtenidas por comparación de fase de los impulsos taconométricos con una señal de referencia, y un sistema de lectura para leer estas n señales de error de fase en sincronismo con los impulsos taconométricos con el fin de obtener las n señales de corrección.

15 Dicho invento se basa en el reconocimiento de que, en sistemas de control que emplean un sistema de tacómetro preciso, la señal de control destinada a los medios de accionamiento del elemento giratorio se obtiene prácticamente siempre por medio de comparación de frecuencia y de fase del tren de impulsos taconométricos con una señal de referencia, sirviendo la comparación de frecuencia para lograr un control aproximado y sirviendo la comparación de fase para lograr un control fino. El invento hace uso de esto no adaptando el circuito de conexión para la corrección de la separación de los impulsos taconométricos, como 20 en el sistema de tacómetro conocido, sino por el almacenamiento de señales de corrección que, cuando se utiliza el sistema de tacómetro en un sistema de control con un detector de error de fase, hace posible una compensación de la contribución a la señal de error de fase provocada por las 25 30

citadas desviaciones del tacómetro a obtener por su adición a dicha señal de error de fase que es suministrada por dicho detector de error de fase.

5 Con el fin de obtener dichas señales de corrección, es suficiente impulsar el tacómetro con una velocidad constante y aplicar los impulsos tacométricos así obtenidos a un detector de error de fase que recibe también una señal de referencia que corresponde a la velocidad. Con ayuda del circuito de inscripción, los valores de la
10 señal de salida de este detector de error de fase son almacenados consecutivamente en las n posiciones de memoria del dispositivo de memoria en instantes correspondientes a los n impulsos tacométricos durante una revolución del elemento giratorio. Después de una revolución, cada posición de memoria contiene, por tanto, el valor de la señal
15 de error de fase medida que corresponde a un impulso tacométrico específico. Cuando el sistema de tacómetro se utiliza en un sistema de control, estas n señales de error de fase almacenadas en el dispositivo de memoria, pueden
20 ser leídas entonces en sincronismo con los n impulsos tacométricos y pueden ser sumadas con polaridad opuesta a la señal de salida del detector de error de fase utilizado en este sistema de control, de modo que se obtenga la compensación deseada en lo que respecta a los errores posicionales de las marcas y del disco tacométrico.
25

Será evidente que puede prescindirse del proceso de ajuste exigido por el sistema de tacómetro conocido en forma casi completa en lo que respecta al sistema de tacómetro de acuerdo con el invento, por cuanto que dentro de
30 un intervalo de tiempo correspondiente a una revolución

del elemento giratorio, las n señales de error de fase pueden ser almacenadas en el dispositivo de memoria de manera completamente automática. Además, se apreciará que el circuito de corrección del circuito de tacómetro de acuerdo con el invento es particularmente adecuado para la realización en tecnología de circuito integrado, debido a que no requiere elementos ajustables. Son conocidos, y están disponibles en una multitud de versiones, circuitos de memoria semiconductores con circuitos de inscripción y de lectura asociados.

Si el sistema de tacómetro de acuerdo con el invento ha de comercializarse como una unidad separada, las n señales de corrección solamente necesitan almacenarse en la memoria una sola vez. El dispositivo de memoria está constituido entonces, de preferencia, por una memoria fija programable (PROM), debido a que la información almacenada en esta memoria es conservada también en ausencia de una tensión de alimentación. Así, la información está almacenada, de preferencia, en forma digital, porque esto asegura entonces que la información que está almacenada se conserva intacta durante un periodo de tiempo sustancialmente ilimitado.

Si el sistema de tacómetro se incorpora directamente a un bucle de servocontrol, es evidente que puede seguirse el mismo proceso que se ha descrito en lo que antecede para el almacenamiento de las señales de corrección deseadas. Sin embargo, para usos específicos, puede ser deseable repetir este almacenamiento de señales de corrección de tiempo en tiempo, entre otras cosas cuando el tacómetro pueda presentar efectos de envejecimiento. En-

tonces, puede ser problemático si para llevar a cabo el proceso de ajuste, es decir, para el almacenamiento de las señales de corrección en el dispositivo de memoria, ha de hacerse uso de un accionamiento rígido exterior del elemento giratorio, que ha de ser impulsado con una velocidad exactamente constante. Con el fin de resolver esta duda, un bucle de servocontrol que esté provisto de un sistema de tacómetro de acuerdo con el invento y que, además, comprenda un detector de fase para medir la diferencia de fase entre estos impulsos tacométricos y una señal de referencia en sincronismo con los impulsos tacométricos y para suministrar señales de error de fase correspondientes, y un dispositivo de control para impulsar al elemento giratorio dependiendo de dichas señales de error de fase, se caracteriza porque el dispositivo de memoria adopta la forma de una memoria de acceso aleatorio y porque el bucle de servocontrol está provisto de primeros medios de conmutación para acoplar la salida del detector de error de fase al circuito de corrección durante un período de medición específico solamente, y segundos medios de conmutación para acoplar después de dicho período de medición la memoria a una primera entrada de un circuito sumador, una segunda entrada del cual está conectada con la salida del detector de error de fase y cuyo circuito sumador está destinado a combinar las señales en sus dos entradas con polaridad opuesta y a hacer que esta señal combinada quede disponible en su salida como señal de control para el dispositivo de control, comprendiendo el dispositivo de corrección medios para determinar al menos aproximadamente el valor medio sobre el período de medición de cada una de las señales de

error de fase en relación con un impulso tacométrico específico, al tiempo que, finalmente, el bucle de servocontrol está provisto de medios para limitar el ancho de banda de la función de transferencia de dicho bucle de control durante el período de medición a una frecuencia que es menor que aquella que corresponde a la velocidad del elemento giratorio.

El invento se describirá con mayor detalle con referencia a los dibujos, en los que:

la fig. 1 muestra una realización del sistema de tacómetro de acuerdo con la solicitud mencionada y el método de conmutación para el almacenamiento de las señales de corrección;

la fig. 2 ilustra el sistema de tacómetro de acuerdo con dicho invento y el método de conmutación para uso en un bucle de servocontrol;

la fig. 3 muestra las formas de onda de señal que aparecen en el sistema de acuerdo con las figs. 1 y 2;

la fig. 4 ilustra una realización de un sistema de tacómetro de acuerdo con dicho invento utilizado en un bucle de servocontrol;

la fig. 5 muestra una realización alternativa de dicho sistema; y

la fig. 6 muestra, finalmente, un diagrama de corriente para explicar el empleo de un dispositivo de tratamiento de señales digitales programable en el sistema de acuerdo con el invento.

El sistema de tacómetro de acuerdo con el invento se ilustra dentro del bloque 1 en la fig. 1. Esta figura ilustra además el método de conmutación para obtener

las señales de corrección y almacenarlas en el dispositivo de memoria.

5 El sistema 1 de tacómetro, en la presente realización, comprende un motor 2 como elemento giratorio, cuyo motor recibe normalmente una señal de control para regular la velocidad del mismo a través de un terminal de control 3. Un disco 5 de tacómetro está acoplado con el eje 4 del motor, en cuyo disco están situadas n marcas 6, por ejemplo n rebajos, equiespaciadas. El deseado tren de impulsos 10 tacométricos se obtiene con ayuda de un elemento captador 7, que coopera con dicho disco 5 de tacómetro. Un segundo disco 8 está acoplado también al eje 4 del motor, cuyo segundo disco tiene solamente una marca 9 y coopera con un elemento captador 10. El motor 2 no tiene que formar parte, necesariamente, del sistema 1 de tacómetro. En la presente realización, este motor 2 ha sido incluido solamente en el bloque 1, porque este es el diseño efectivo, es decir, el motor, el tacómetro y el circuito de corrección 15 constituye, juntos, una unidad.

20 El sistema de tacómetro 1 comprende, además, un dispositivo 11 de memoria con n posiciones de memoria para las n señales de corrección, un circuito 12 de inscripción para inscribir estas n señales de corrección en dichas n posiciones de memoria y un circuito 13 de lectura para leer estas n señales de corrección. Este circuito de inscripción 12 y este circuito de lectura 13 recibe, ambos, una señal de control desde un circuito de control 14, 25 que tiene dos entradas que están conectadas a los elementos captadores 7 y 10.

30 En la presente realización se ha supuesto que

las n señales de corrección son almacenadas en el dispositivo de memoria en forma digital. Con el fin de reconvertir estas señales en valores de señal analógicos durante la lectura, el sistema de tacómetro 1 comprende un convertidor 15 de digital en analógico, que está acoplado al circuito de lectura 13. La salida de este convertidor está conectada a un divisor de tensión variable 16, cuya toma de derivación está conectada a un terminal de salida 17.

Con el fin de hacer posible que las señales de corrección deseadas sean almacenadas en el dispositivo de memoria 11, es necesario, en primer lugar, que el motor 2 junto con los discos tacométricos 5 y 8, gire con una velocidad exactamente constante. Para este fin, es posible impulsar al eje motor 4 con una velocidad exactamente constante con ayuda de unos medios de accionamiento exteriores, representados por el bloque 18. El tren de impulsos tacométricos suministrados por el elemento captador 7 es aplicado entonces a un detector 20 de error de fase a través de un terminal 19, cuyo detector recibe una señal de referencia R como referencia. La señal de salida de dicho detector 20 de error de fase es puesta en forma digital con ayuda de un convertidor de analógico a digital 21, después de lo cual la señal en forma digital es aplicada al circuito de inscripción 12 a través de un interruptor 22 y un terminal 23.

Para explicar el funcionamiento del presente dispositivo cuando las n señales de corrección son inscritas en el dispositivo de memoria 11, se hace referencia a las formas de onda de señal representadas en la fig. 2. La fig. 3a muestra la señal de referencia R como una señal

5 en diente de sierra de frecuencia fija y un valor de se-
nal que varía desde una tensión $-V$ a una tensión $+V$. Con
finos de sencillez, se supone que el disco tacométrico 5
tiene solamente 6 marcas, de modo que el tren T de impul-
5 sos tacométricos representado en la fig. 3b suministra 6
impulsos tacométricos T_1 a T_6 por cada revolución. La fig.
3c muestra el impulso S suministrado por el elemento cap-
tador 10, para el cual se ha supuesto que este impulso
coincide con el impulso tacométrico T_1 . Será evidente que
10 las formas de impulsos tacométricos han sido idealizadas,
pero la forma de estos impulsos tacométricos no es esen-
cial para el funcionamiento del dispositivo. Tampoco es
esencial la forma de la señal de referencia R, sino que
la misma depende del tipo de detector de error de fase que
15 se utilice. Evidentemente, el tren de impulsos tacométri-
cos puede ser convertido también en una señal en forma de
diente de sierra, que es muestreada en instantes que son
determinados por la señal de referencia. Además, será evi-
dente que puede prescindirse del disco tacométrico adicio-
20 nal 2 si a una de las marcas 6 del disco 5 se le da una
configuración reconocible diferente.

Se supone que en la presente realización se em-
pica un detector de error de fase consistente en un cir-
cuito de muestreo y retención, es decir un detector que
25 determina el valor de señal de la señal de referencia R
en forma de diente de sierra en instantes determinados
por los impulsos tacométricos T y que retiene este valor
de señal hasta el siguiente instante de muestreo. Como la
señal de referencia R, en particular su frecuencia, ha si-
30 do seleccionada para que esté en conformidad con la velo-

5
10
15
20
25

cidad definida por los medios de accionamiento exteriores 18, la frecuencia de repetición del tren T de impulsos tacométricos es igual a la frecuencia de dicha señal de referencia R. Esto significaría que si, como se muestra, el primer impulso tacométrico T_1 aparece exactamente a media distancia de un borde la señal de referencia R, los subsiguientes impulsos tacométricos T_2 a T_6 aparecerían también a media distancia de los consecutivos bordes de dicha señal de referencia, de modo que la señal de salida del detector 20 de error de fase serían entonces siempre cero. Con el fin de asegurar que la señal de referencia R y el tren de impulsos tacométricos guardan la citada relación de fase, los medios de accionamiento 18 pueden ser corregidos simplemente, si se desea, en forma automática. Sin embargo, si las marcas 6 en el disco tacométrico 5 no están separadas en distancias exactamente iguales entre sí, o si el centro de rotación del disco tacométrico 5 presenta una excentricidad, esto dará como resultado que los impulsos tacométricos estén desplazados en el tiempo uno con relación a otro, lo que se representa en forma exagerada en la fig. 3b, en la que los impulsos tacométricos T_2 y T_3 aparecen demasiado tarde y los impulsos tacométricos T_5 y T_6 aparecen prematuramente. Como resultado de este desplazamiento de los impulsos tacométricos, la señal de salida F del detector de error de fase no será cero, sino que será como se representa en la fig. 3b.

30

De acuerdo con el invento, la variación de esta señal de error de fase se almacena en el dispositivo 11 de memoria durante el transcurso de una revolución del tacómetro. Con el fin de realizar esto, es producida en primer

lugar una señal de control para el interruptor 22 con ayuda del impulso S (fig. 3c) suministrado por el elemento captador 10, cuya señal de control se ilustra, en la fig. 3h. Esta señal de control, que puede ser obtenida de manera sencilla con ayuda de un biestable que es disparado por el impulso S o con ayuda de un contador que cuenta los impulsos taconétricos, asegura que el interruptor 22 esté cerrado exactamente durante una revolución del tacómetro, de modo que durante esta revolución, la señal de error de fase F es aplicada al circuito de inscripción 12.

Este circuito de inscripción 12 recibe entonces una señal de control procedente del circuito de control 14, a saber, de tal modo que cada señal de error de fase medida después de un impulso taconétrico específico T_1 a T_6 sea aplicada consecutivamente a una posición de memoria separada del dispositivo de memoria 11. La forma de estas señales de control depende, evidentemente, del diseño del circuito de inscripción 12. En las figuras 3e a 3j, se muestran seis señales de control de onda cuadrada, que ocupan consecutivamente el intervalo de tiempo comprendido entre impulsos taconétricos consecutivos. Estas señales de control de onda cuadrada pueden ser obtenidas con ayuda de un contador de anillo incluido en el circuito de control 14, cuyo contador es ajustado a su valor de cómputo inicial por el impulso S y es hecho avanzar en una posición por cada impulso taconétrico T subsiguiente. Las señales de control representadas en las figuras 3e a 3j aparecen entonces en las salidas acopladas a los seis primeros bitios de dicho contador de anillos. Incluyendo seis circuitos de puerta en el circuito de inscripción 12, cu-

5 yos circuitos tienen una entrada común que está conectada
al terminal 23 y cada uno de los cuales tiene una entrada
individual que recibe una de las seis señales de control,
estando las salidas de dichos circuitos de puerta acopla-
dos a una posición de memoria individual del dispositivo
de memoria, se consigue que los valores digitales de la
señal de error de fase entre cada dos impulsos tacométri-
cos T consecutivos sean aplicados a una posición de memo-
ria separada del dispositivo 11 de memoria. Este método
10 de producir las señales de control corresponde, en princi-
pio, al descrito en dicha memoria de la patente británica
1.119.684, con respecto a la activación consecutiva de los
potenciómetros de ajuste para los medios de retardo varia-
bles. Sin embargo, a los expertos en la técnica les resul-
15 tará evidente la constitución de otras formas del circuito
de control 14 en conjunto con el circuito de inscripción
12.

Si el sistema tacométrico 1 ha de comercializar-
se como una unidad separada, se utiliza de preferencia co-
mo dispositivo de memoria 11 una memoria fija programable
20 (PROM). Esto tiene la ventaja que una vez que las señales
de error de fase han sido inscritas en este dispositivo de
memoria durante la fabricación, esta información se con-
serva completamente sin necesidad de que este dispositivo
de memoria esté conectado con una tensión de alimentación.
25

La fig. 2 ilustra el método de conmutación del
sistema tacométrico de acuerdo con el invento utilizado en
un bucle de servocontrol. Elementos correspondientes en
esta figura llevan los mismos números de referencia que
30 en la fig. 1. El sistema de tacómetro 1 es idéntico al de

la fig. 1, con la salvedad que ahora se supone que las señales de corrección son almacenadas en el dispositivo de memoria 12 de acuerdo con el método descrito con referencia a la fig. 1.

5 Los impulsos tacométricos T suministrados por el elemento captador 7 son aplicados a un detector 20 de error de fase a través del terminal 19, cuyo detector recibe también la señal de referencia R. La salida de este detector 20 de error de fase está acoplada con una entrada (+) de un amplificador diferencial 24, cuya otra entrada (-) está acoplada con el terminal de salida 17 del sistema 1 de tacómetro. Este amplificador diferencial 24 sirve para restar señales de corrección, que son suministradas a través del terminal de salida 17, de la señal de error de fase suministrada por el detector de fase 20 y, por tanto, puede estar constituido también, por ejemplo, por una sencilla red de resistencias. La señal de salida del amplificador diferencial 24 sirve como señal de control para el motor 2 y, para este fin, es aplicada al terminal 3 a través de un servoamplificador 25. Será evidente que el método de control carece de importancia para el principio del invento. Evidentemente, es posible controlar la activación del motor 2, pero es igualmente posible controlar la activación de un freno de corrientes parásitas que esté montado en el eje 4 del motor.

10

15

20

25

Con referencia a la fig. 3 se explicará ahora el funcionamiento del dispositivo ilustrado en la fig. 2. Se ha supuesto que el detector 20 de error de fase es del mismo tipo que el de la fig. 1 y que suministra una señal de salida F' como se muestra en la figura 31. Esta señal

30

de salida F' representa errores de fase del tren de impulsos tacométricos detectado, cuyos errores son provocados parcialmente por desviaciones de la velocidad del motor 2 y parcialmente por errores posicionales de las marcas 6 en el disco tacométrico 5 o del propio disco. Utilizando dicha señal F' para controlar el motor 2 se obtendría, consiguientemente, un control erróneo, debido a la contribución de los errores posicionales de las marcas del disco tacométrico 5, que serían interpretados erróneamente como errores de velocidad por el sistema de control. Debe observarse que, con fines de sencillez, la posición de los impulsos tacométricos T, como se muestra en la fig. 2b, está unida a él. En realidad, estos impulsos tacométricos están desplazados debido a las variaciones de velocidad relacionadas con la señal F' de error de fase.

Con ayuda del sistema de tacómetro de acuerdo con el invento, se impide esto por cuanto que las n señales de error de fase almacenadas en el dispositivo 11 de memoria son restadas de dicha señal de salida F' del detector 20 de error de fase en sincronismo con los impulsos tacométricos T. Para este fin, el circuito de lectura 13 está acoplado con las n posiciones de memoria, estando controlado el circuito de lectura 13 por el circuito de control 14 de manera similar al circuito de inscripción 12. Como resultado de esto, las n señales de error de fase en forma digital almacenadas en el dispositivo de memoria son leídas consecutivamente en sincronismo con los impulsos tacométricos T. Estas n señales de error de fase en forma digital son convertidas, subsiguientemente, en valores de señal analógicos con ayuda del convertidor 15 de digital analógi-

co, lo que da como resultado la obtención de n señales de corrección en el terminal de salida 17, que en el presente ejemplo corresponden juntas, a la señal F de acuerdo con la figura 3d. Esta señal F es restada de la señal de salida F' del detector 20 de error de fase con ayuda del amplificador diferencial 24, obteniéndose la señal de control F_c . Esta señal de control F_c representa, consiguientemente, sólo desviaciones de la velocidad del motor 2, en otras palabras, se compensa por completo la influencia de un posicionamiento incorrecto de las marcas en el disco tacométrico 5 y del disco propiamente dicho.

El divisor de tensión 16 incluido entre el convertidor 15 de digital en analógico y el terminal de salida 17 sirve para obtener una adaptación de la corrección al tipo de detector de error de fase utilizando en el bucle de servocontrol. Si el detector 20 de error de fase empleado en el bucle de servocontrol no es idéntico al detector de error de fase utilizado para la inscripción, señales de error de fase en el dispositivo de memoria 11 de acuerdo con el método descrito con referencia a la fig. 1, será necesaria una adaptación de las señales de corrección que son leídas desde el dispositivo de memoria 11. Esto puede efectuarse de manera simple cambiando la división de tensión realizada por el divisor de tensión 16 y/o realizando una adaptación de la tensión de polarización V_c a este divisor de tensión 16.

Sin embargo, la velocidad con que es impulsado el motor 2 no tiene influencia en absoluto sobre la corrección efectuada por el sistema de tacómetro descrito. Puede llevarse a cabo entonces el método de almacenar las n se-

citado proceso de ajuste ha de repetirse cada vez que el bucle de servocontrol es puesto en funcionamiento. Los elementos correspondientes en esta figura llevan, de nuevo, los mismos números de referencia que en las figuras 1 y 2.

5 En este caso, solamente un disco 5 con n marcas 6, que son detectadas con ayuda con el elemento captador 7, está acoplado al motor 2. El tron de impulsos taométricos T detectado es aplicado al detector 20 de error de fase para comparación con una señal de referencia R. La salida de este detector 20 de error de fase es acoplada con el convertidor de analógico a digital 21 a través de un interruptor 35. El diseño de este convertidor 21 de analógico en digital, del circuito de inscripción 12, el dispositivo de memoria 11, el circuito de lectura 13 y el convertidor 15 de digital a analógico puede ser idéntico al de los elementos correspondientes de los dispositivos de acuerdo con las figuras 1 y 2, con la excepción de que el dispositivo de memoria 11 es, ahora, del tipo de acceso aleatorio (RAM), es decir, una memoria en la que siempre se permite el almacenamiento de nueva información.

10 La salida del detector de fase 20 es conectada también a una entrada (+) del amplificador diferencial 24, cuya otra entrada (-) está conectada a la salida del convertidor 15 de digital en analógico a través de un interruptor 37. La salida de este amplificador diferencial 24 está conectada con el contacto maestro de un conmutador 38, cuyas dos salidas están conectadas, respectivamente, con el servoamplificador 25 y con el servoamplificador 33, cuyas salidas están conectadas conjuntamente al terminal de control 3 del motor 2.

Cuando el bucle de servocontrol es puesto en funcionamiento el motor 2, como usualmente, es impulsado ante todo con una señal de control máxima con el fin de llevar este motor aproximadamente a la velocidad deseada. Para este fin, el detector de fase 20 está combinado en general con un detector de frecuencia. Esta combinación asegura entonces que, en tanto la frecuencia de repetición del tren T de impulsos tacométricos no haya alcanzado el valor deseado, el motor recibe una señal de control máxima, mientras que, a partir del instante de que se alcance esta frecuencia deseada el detector de fase proporciona el control fino de la velocidad. Para un ejemplo de tal detector de frecuencia y de error de fase combinado, se hace referencia a la memoria de la patente norteamericana nº 3.821.604. Sin embargo con fines de ilustración, la figura muestra un detector de frecuencias separado 39 al que es aplicado el tren T de impulsos tacométricos y que, en tanto no se haya alcanzado la velocidad deseada, suministra una señal de control máxima al servoamplificador a través del conmutador 38 que está entonces en la posición superior. Sin embargo, cuando se alcanza la velocidad deseada, la señal de salida de este detector de frecuencia 39 es cero y la velocidad es controlada ulteriormente por el detector 20 de error de fase.

Cuando la velocidad del motor 2 ha alcanzado el valor correcto, es decir, si la frecuencia del tren T de impulsos tacométricos tiene el valor correcto, puede iniciarse el proceso de ajuste. Para este fin, los interruptores 35, 37 y el conmutador 38 se fijan en las posiciones ilustradas en la figura por medio de señales de conmu-

tación C_1 , C_2 suministrados por el circuito de conmutación 36.

5 Como es evidente por la figura, el servoamplificador 33 está incluido entonces en el bucle de servo cerrado en lugar del servoamplificador 25, durante el proceso de ajuste. Este servoamplificador 33 tiene una ganancia menor que el servoamplificador 25, cuya ganancia es tal que el ancho de banda del bucle de control es entonces tan pequeño que señales de frecuencias iguales o superiores a las de 10 señales correspondientes a la velocidad del motor 2 no pueden afectar al control. Esto quiere decir que aquellas variaciones de la señal de salida en el detector de error de fase 20 que proporciona, eventualmente, la señal de control para el motor 2 a través del amplificador diferencial 24 y del servocamplificador 33, que tengan una frecuencia 15 igual o mayor que la frecuencia correspondiente a la velocidad, no tienen influencia alguna sobre el control del motor 2.

20 Esto es necesario con el fin de hacer posible que las señales de corrección deseadas sean almacenadas en el dispositivo de memoria 11. Como en este caso el motor 2 no es impulsado de una manera rígida, es decir, con una velocidad exactamente constante, ya no es suficiente almacenar las señales de error de fase que aparecen dentro del 25 intervalo de tiempo de una revolución, porque estas señales de error de fase contienen una contribución arbitraria provocada por variaciones de la velocidad del motor y, por tanto, ya no son representativas de las desviaciones del tacómetro. De acuerdo con el invento, este problema se resuelve 30 proveyendo cada una de las señales de error de fase

correspondientes a un impulso tacométrico específico sobre un número de revoluciones del motor, de modo que se promedie la contribución como resultado de las variaciones de velocidad, que es arbitraria de revolución a revolución. Sin embargo, a este respecto, es importante resaltar que las variaciones de señal de error de fase provocadas por errores posicionales de las marcas en el tacómetro no son eliminadas por el bucle de control, consiguiéndose esto mediante la limitación del ancho de banda de este bucle de control al valor especificado. En lugar de incluir un amplificador 33 separado, es posible también, naturalmente, incluir un filtro de pasa-bajos en el bucle de control durante el proceso de ajuste.

En la presente realización, este promediado de las señales de error de fase se obtiene aplicando las señales de error de fase medidas en la salida del detector 20 de error de fase al convertidor 21 de analógico a digital a través del interruptor 35, que está cerrado durante el proceso de ajuste, después de lo cual los valores de señal digitales son aplicados a un dispositivo sumador 31. Simultáneamente con cada señal de error de fase así obtenida que está relacionada con un impulso tacométrico específico, este dispositivo sumador 31 recibe el contenido de señal de la posición de memoria del dispositivo 11 de memoria, cuya posición está relacionada con el mismo impulso tacométrico, a través del circuito de lectura 13. Estas dos señales son sumadas e inscritas de nuevo en la misma posición de memoria a través del circuito de inscripción 12. Esto quiere decir que, por ejemplo, después de n revoluciones del tacómetro 5, el contenido de señal de cada

contenido de memoria del dispositivo de memoria 11 corresponde a la suma de las señales de error de fase relacionadas con un impulso tacométrico específico sobre estas m revoluciones. Con el fin de determinar el valor medio de la señal de error de fase correspondiente para cada impulso tacométrico en el transcurso de estas m revoluciones, es suficiente dividir esta señal de suma por un factor m con ayuda de una etapa divisora 32.

La forma en que se efectúa esta división, entre otras cosas, depende de la magnitud de m y, junto con ello, de la exactitud deseada. Si m puede ser seleccionada con un valor relativamente pequeño, por ejemplo $m = 25$, esta división puede efectuarse también con ayuda del valor de señal que ha sido reconvertido en señal analógica. Esto quiere decir que está incluido entonces un divisor de tensión de 1:25 tras el convertidor 15 de digital a analógico. Sin embargo, si en vista de la precisión deseada, m se selecciona con un valor elevado, por ejemplo $m = 100$, esta división se realiza de preferencia en forma digital. Puede obtenerse un sencillo método de división seleccionando m igual a una potencia de 2, por ejemplo $2^8 = 256$. En este caso, la división es posible eliminando los últimos ocho bits menos significativos del código binario leído desde el dispositivo de memoria 11, que representa el valor de señal, y transfiriendo los bits restantes como dividendo al convertidor 15 de digital en analógico. En este caso, esta división también puede estar incorporada en el dispositivo de memoria 11. Para este fin, es suficiente dividir cada posición de memoria en dos registros, a saber un primer registro en el que están almacenados dichos

ocho bits menos significativos y un segundo registro, en el que están almacenados los restantes bits. El dividendo deseado se obtiene entonces durante el funcionamiento del bucle de servocontrol, es decir, después de terminación del proceso de ajuste, leyendo solamente el segundo registro de cada posición.

Las señales de conmutación para los interruptores 35, 37 y el conmutador 38 se obtienen con ayuda de los circuitos de conmutación 36. Este circuito de conmutación 36 comprende un multivibrador 41 biestable que es disparado por el borde descendente de la señal de salida del detector de frecuencia 39, es decir, en el instante en que se detecta la igualdad de frecuencias del tren T de impulsos taométricos y la señal de referencia R. La salida de dicho biestable está conectada con una puerta Y 42 y con una puerta Y 44. La puerta Y 42 recibe también el tren T de impulsos taométricos y su salida está conectada con un contador 43, que cuenta los impulsos taométricos aplicados y que suministra un "1" lógico en su salida tan pronto como se alcanza el cómputo $n \cdot m$, es decir, después de m revoluciones del tacómetro reconocidas desde el comienzo del proceso de ajuste. La salida de este contador 43 está conectada con una entrada de inversión de la puerta Y 44. Esto quiere decir que en tanto el contador 43 no haya alcanzado dicho cómputo $n \cdot m$, la señal de salida de esta puerta Y 44 hace que los interruptores 35 y 37 y el conmutador 38 adopten las posiciones representadas, mientras que tan pronto como se haya alcanzado dicho cómputo son cambiados los tres conmutadores, de modo que, a partir de ese instante, el amplificador 25 está funcionando en el bucle de con-

trol y el bucle de control tiene el ancho de banda completo, siendo aplicadas las señales de corrección almacenadas en el dispositivo de memoria 11 al amplificador diferencial 24 y siendo interrumpida la conexión entre el detector 20 de error de fase y el convertidor 21 de analógico en digital. Además, el biestable 41 es repuesto en este instante.

La fig. 5 muestra un método alternativo de obtener el valor medio de las señales de error de fase durante un intervalo de tiempo suficientemente largo que no es, necesariamente, igual a un número completo de revoluciones del tacómetro. Con fines de sencillez dicha figura solamente representa los elementos que son importantes para esta operación de promedio, mientras que se supone que el acoplamiento con el bucle de control se efectúa en la misma forma en que se ha ilustrado en la fig. 4.

El proceso de ajuste es iniciado de nuevo por el detector de frecuencia 39, es decir, comienza cuando se detecta la igualdad de frecuencias entre el tren de impulsos tacométricos T y la señal de referencia R. Los interruptores 35 y 43 adoptan entonces las posiciones ilustradas. Esto quiere decir que las señales de error de fase medidas procedentes del detector 20 de error de fase son almacenadas en el dispositivo de memoria 11 a través del interruptor 35, el convertidor 21 de analógico en digital y el circuito de inscripción 12. Después de exactamente una revolución del tacómetro, es decir, en el instante en que las n señales de error de fase son almacenadas en el dispositivo de memoria 11, se abre el interruptor 35 y se cierra el interruptor 43. Desde este instante, la señal de error de fa-

se, que está relacionada con un impulso tacométrico específico es comparada cada vez en un comparador 42 con el contenido del dispositivo de memoria 11, que está relacionado con el mismo impulso tacométrico. Dependiendo del hecho de cuál de estas dos señales tiene el mayor valor, este comparador 42 suministra una señal de control positiva o negativa a una unidad aritmética 41.

En sincronismo con el comparador 42, esta unidad aritmética 41 recibe las señales de error de fase almacenadas en el dispositivo de memoria 11 en forma digital. La unidad aritmética está destinada a sumar o a restar un valor fijo a o de la señal digital aplicada a su entrada, dependiendo de la polaridad de la señal de control suministrada por el comparador 42. Una unidad del bitio menos significativo de la señal digital puede servir, por ejemplo, como dicho valor fijo. El valor de señal digital así corregido es inscrito directamente en el dispositivo de memoria 11 a través del interruptor 43 cerrado. Una revolución después, este valor de la señal de error de fase almacenada es comparado de nuevo con la señal de error de fase que es detectada entonces, dando como resultado una segunda corrección del valor de señal que está almacenado en un dispositivo de memoria 11, etc. El último valor de la señal de corrección del dispositivo de memoria 11 obtenido después de un número suficientemente grande de revoluciones del disco 5 tacométrico, cuyo valor está relacionado con un impulso tacométrico específico, corresponde entonces al valor medio de esta señal de error de fase durante dicho período con una precisión razonable.

Después de este período, el dispositivo de memo-

ria 11 contiene, consiguientemente, n señales de corrección, cada una de las cuales representa individualmente el valor medio de las señales de error de fase durante dicho período, que están relacionadas con un impulso tacométrico específico. Al término de este período se abre el interruptor 43, de modo que no se efectúa ninguna otra corrección de las señales de corrección almacenadas en el dispositivo de memoria 11. Además, el interruptor 37 es cerrado en este instante, de modo que las señales de corrección almacenadas en el dispositivo de memoria 11 son aplicadas al amplificador diferencial 24 para corrección de las señales de error de fase suministradas por el detector 20 de error de fase. Finalmente, el conmutador 38 se ajusta en la posición superior en este instante de modo que el servoamplificador 25 entre en funcionamiento en el bucle de control cerrado, como resultado de lo cual, el bucle de control funciona sobre todo el ancho de banda a partir de este instante.

Las señales de conmutación requeridas para los interruptores 35 y 37, el conmutador 38 y el interruptor 43 pueden conseguirse de nuevo de manera sencilla con ayuda de circuitos lógicos. Como ejemplo, el circuito de conmutación 36 puede comprender un multivibrador monoestable 44 que es disparado por el borde descendente de la señal de salida del detector de frecuencia 39 y que, así, determina el intervalo de tiempo para el proceso de ajuste. La señal de salida de este monoestable puede utilizarse directamente como señal de conmutación para el interruptor 37 y el conmutador 38. Con el fin de obtener las señales de conmutación para los interruptores 35 y 43, la señal de salida del monoestable 44 es aplicada a la puerta Y 45 junto

con el tren de impulsos taconétricos T. La salida de esta puerta Y es conectada a un contador n 46, es decir, un contador que produce un "1" lógico en su salida tan pronto como han sido aplicados n impulsos a su entrada. La salida de este contador 46 está conectada con una entrada de inversión de una puerta Y 47, cuya otra entrada recibe la señal de salida del multivibrador 44. Esto da como resultado una señal de conmutación en la salida de dicha puerta Y 47, que asegura que el interruptor 35 está cerrado solamente durante un intervalo de tiempo correspondiente a una revolución del disco 5 taconétrico después de iniciarse el proceso de ajuste. La señal de conmutación requerida por el interruptor 43 es obtenida con ayuda de una puerta Y 48, que recibe la señal de salida del multivibrador 44 en una entrada y la señal de salida de la puerta Y 47 en una entrada inversora.

Será evidente que el empleo de un sistema de taconómetro de acuerdo con el invento en un bucle de control no está limitado en modo alguno al ejemplo ilustrado en las figuras 4 y 5. Esto se aplica tanto en lo que respecta a la posición de los interruptores para establecer el proceso de conmutación como en lo que respecta a la forma en que se lleva a cabo dicho proceso de ajuste, en particular a la manera en que se promedian las señales de error de fase. Así, al tiempo que se mantiene el método de promediado de acuerdo con la fig. 5, es posible, alternativamente, llevar a cabo la operación de promedio a través de valores de señal analógicos. Para este fin, el comparador 42 puede ser sustituido por un amplificador diferencial que aplique una fracción de la señal diferencia a un dispositivo suma-

5 dor, que sustituye a la unidad aritmética 41 y que recibe también la señal de salida del convertidor 15 de digital a analógico. Subsiguientemente, la señal sumada debe ser aplicada al convertidor 21 de analógico en digital a través del interruptor 43.

10 Alternativamente, es posible prescindir del acoplamiento entre el detector 20 de error de fase y el convertidor 21 de analógico en digital a través del interruptor 35. Asimismo, en este caso, solo una fracción de las señales de error de fase entonces detectadas es inscrita en el dispositivo de memoria durante la primera revolución del disco 5 tacométrico después del inicio del proceso de ajuste. Esto quiere decir que el valor de cada una de las señales almacenadas en el dispositivo de memoria 11 se aproxima asintóticamente al valor medio. Si el proceso de ajuste se selecciona para que sea suficientemente largo, difícilmente afectará al último resultado. Además, si se desea, la fracción de la señal diferencia que es sumada a la señal ya almacenada puede variarse durante el proceso de ajuste, es decir, comenzar sumando una parte relativamente grande de la señal diferencia a la señal almacenada y hacer que esta fracción disminuya gradualmente o por pasos.

15 Además, debe observarse que en los dispositivos de acuerdo con las figs. 4 y 5, no es necesario disco tacométrico 8 adicional según las figuras 1 y 2, debido a que en los dispositivos de las figuras 4 y 5 se ha supuesto que el proceso de ajuste se realiza cada vez que es puesto en funcionamiento el bucle de servocontrol, de modo que se asegura una total sincronización con respecto al tren de impulsos tacométricos. El dispositivo de control 34 recibe

20

25

30

entonces solamente el tren de impulsos T. Si dicho proceso de ajuste no ha de repetirse cada vez, para cuyo propósito, por ejemplo, el dispositivo de memoria puede ser operado a través de una alimentación de corriente separada, independientemente del resto del dispositivo con el fin de salvaguardar la información que está almacenada aún cuando el bucle de servocontrol no esté en funcionamiento, es todavía necesaria tal referencia adicional. Para este fin, puede utilizarse un disco tacométrico adicional o, naturalmente, una de las marcas del disco 5 puede tener una configuración o una propiedad diferente, permitiendo la obtención de una señal de control adicional que consista en un impulso por cada revolución, en correspondencia con las señales S de la fig. 3c.

Además, debe observarse que las señales de error de fase pueden ser almacenadas en forma analógica en un dispositivo de memoria. Puede entonces prescindirse de los convertidores de analógico en digital y de digital en analógico, 21 y 15, respectivamente. La desventaja de un dispositivo de memoria para señales analógicas es, en general, que la información que se almacena se ve afectada por pérdidas durante la lectura de los valores de señal. Un remedio para ello viene dado por circuitos conocidos que, a intervalos regulares, en particular durante la lectura, restablecen el valor original de los bitios de señal.

Finalmente, ha de observarse que el método para determinar el valor medio de las señales de error de fase durante un periodo específico, descrito con referencia a las figuras 4 y 5, puede emplearse también para un proceso de ajuste similar al que se realiza en fábrica. En lugar

del proceso de ajuste descrito con referencia a la fig. 1, se determina en primer lugar el valor medio de las señales de error de fase durante un período de tiempo específico y estos valores medios se almacenan en el dispositivo de memoria. La desventaja que supone el que el proceso de ajuste tarde más en conseguirse, se ve compensada por la ventaja de que han de imponerse requisitos menos severos para constancia de la velocidad con que es impulsado el tacómetro.

Finalmente, se apreciará que el invento no está en modo alguno limitado a la realización representada en las figuras. Realizaciones alternativas, en relación entre otras cosas, con el circuito de conmutación 36, los medios para determinar los valores medios de las señales de error de fase y el dispositivo de memoria con circuitos de inscripción y de lectura asociados, resultarán evidentes para los expertos en la técnica.

La operación de promediar las señales de error de fase durante el período de medición en forma alternativa es posible, en particular, debido al que el sistema que se muestra es eminentemente adecuado para uso en conjunto con un dispositivo de tratamiento programable. Este dispositivo de tratamiento puede emplearse entonces tanto para determinar el período de medición como para promediar las señales de fase durante este período de medición.

En una disposición experimental, se ha hecho uso de un microordenador Signetics 2.650. Con el fin de explicar el funcionamiento de un sistema que emplea un dispositivo de tratamiento de datos, la fig. 6 representa el diagrama de flujo relativo a este dispositivo.

El ciclo de programa se inicia con el bloque 50. Subsiguientemente, la información "0" es inscrita en primer lugar, en todas las direcciones de acuerdo con el bloque 51. Además, una señal de control es suministrada al conmutador 38 (fig. 4) de tal manera que este conmutador adopte la posición ilustrada, de modo que el servobucle funcione con un ancho de banda limitado (indicador: = 1). Finalmente, se inscribe el número n en un primer registro $\lfloor \text{LPC}_1 = n \rfloor$, correspondiendo n al número de revoluciones del disco tacométrico durante el período de medición deseado, y se inscribe el número n $\lfloor \text{LPC}_2 = n \rfloor$ en un segundo registro, siendo n el número de marcas en el disco tacométrico.

De acuerdo con el bloque 52, el motor es puesto a la velocidad deseada, es decir, el ciclo de programa no se continua hasta que el motor ha alcanzado la velocidad deseada. Cuando ocurre esto, se efectúa la sincronización con los impulsos tacométricos de acuerdo con el bloque 53, es decir, el ciclo de programa continua hasta el bloque 54 al aparecer un impulso tacométrico.

De acuerdo con este bloque 54, la señal de error de fase es muestreada $\lfloor \text{SAM} \rfloor$ al aparecer un impulso tacométrico, este valor de muestreo es sumado al contenido de la posición de memoria asignada al impulso tacométrico pertinente, y el valor de la suma es inscrito de nuevo en esta posición de memoria $\lfloor \text{SUM} (\text{LPC}_2) = \text{SUM} (\text{LPC}_2) + \text{SAM} \rfloor$. Además, el contenido del segundo registro se reduce en "1" $\lfloor \text{LPC}_2 := \text{LPC}_2 - 1 \rfloor$.

Subsiguientemente, de acuerdo con el bloque 55, es comprobado el contenido del segundo registro. Si el

contenido no es igual a "0", el ciclo de programa avanza hasta el bloque 53 y se lleva a cabo la operación de acuerdo con el bloque 54 al aparecer el siguiente impulso taométrico. Si el contenido del segundo registro es igual a "0", el ciclo de programa avanza hasta el bloque 56. De acuerdo con el bloque 56, el contenido del primer registro es reducido en "1" $\lceil \text{IPC}_1: = \text{IPC}_1 - 1 \rceil$. El contenido del segundo registro se hace de nuevo $n \lceil \text{IPC}_2: = n \rceil$.

De acuerdo con el bloque 57, se comprueba entonces el contenido del primer registro. Si este contenido no es igual a "0", el ciclo de programa avanza hasta el bloque 53. Si el contenido es igual a "0" el período de medición ha terminado y el ciclo de programa avanza hasta el bloque 58. De acuerdo con el bloque 58, se suministra una señal de control al conmutador 38 (fig. 4) de modo que este conmutador adopta la posición no representada y el servo-tucla funciona consiguientemente con un gran ancho de banda (indicador: = 0). Además, de acuerdo con el bloque 58, es leído el contenido de la posición de memoria asignada al impulso taométrico que aparece instantáneamente y este contenido es dividido por $n \lceil \text{SUM} (\text{IPC}_2: = \text{SUM} (\text{IPC}_2/n) \rceil$.

Subsiguientemente, de acuerdo con el bloque 59, se efectúa de nuevo la sincronización con respecto a los impulsos taométricos. Al aparecer un impulso taométrico, el ciclo de programa avanza hasta el bloque 60. De acuerdo con el bloque 60 el valor computado según el bloque 58 es suministrado a la salida como señal de corrección $\lceil \text{SALIDA} \text{SUM} (\text{IPC}_2) \rceil$. De acuerdo con el bloque 60, el contenido del segundo registro es reducido de nuevo en "1" $\lceil \text{IPC}_2 = \text{IPC}_2 - 1 \rceil$.

Subsiguientemente, de acuerdo con el bloque 61, se comprueba el contenido de este segundo registro. Si este contenido no es igual a "0", el ciclo de programa avanza hasta el bloque 58, y si el contenido es "0", el ciclo de programa avanza hasta el bloque 62. De acuerdo con el bloque 62, el contenido del segundo registro se hace igual a $n \lfloor \text{LPC}_2 \rfloor = n \lceil \text{LPC}_2 \rceil$ y el ciclo de programa avanza hasta el bloque 59 nuevamente.

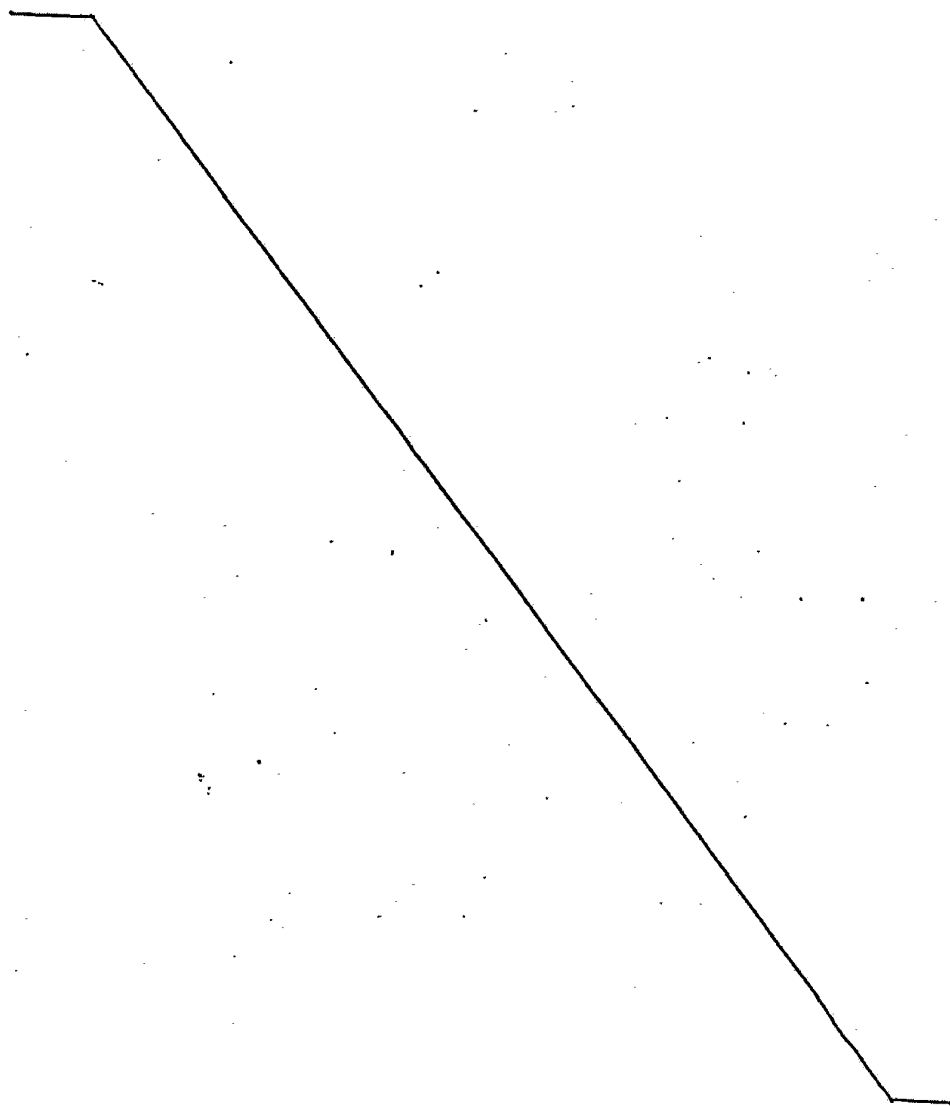
5
10

15

20

25

30



REIVINDICACIONES

5 Los puntos de invención propia y nueva, que se
presentan para que sean objeto de esta solicitud de Patente
de Invención en España, por VEINTE años, son los que se
recogen en las reivindicaciones siguientes:

10 1ª.- Dispositivo de bucle de servocontrol perfeccionado
previsto en particular para equipos de grabación y/o
reproducción de información, cuyo dispositivo está provisto
de un tacómetro que está acoplado con un elemento rotativo,
cuyo tacómetro tiene una pluralidad de marcas dispuestas
en una pista cerrada para, conjuntamente con un detector,
15 suministrar n impulsos tacométricos por revolución del
elemento rotativo, un circuito de corrección para suministrar
n señales de corrección en sincronismo con los impulsos
tacométricos, de modo que se compensen las desviaciones
de las señales de control que entre otras cosas son
20 causadas por errores posicionales de las marcas, un detector
de error de fase para medir la diferencia de fase entre los
impulsos tacométricos y una señal de referencia en sincronismo
con los impulsos tacométricos y para suministrar señales de
error de fase correspondientes, y un dispositivo de control
25 para accionar el elemento rotativo en independencia de dichas
señales de error de fase, caracterizado porque el circuito de
corrección está provisto de un dispositivo de memoria con n
posiciones de memoria, capaz de almacenar n señales de error
de fase en dichas n posiciones de memoria en sincronismo
30 con los impulsos tacométricos.

tricos, cuyas señales de error representan errores de fase entre los impulsos tacométricos y la señal de referencia, y un sistema de lectura para leer estas n señales de error de fase en sincronismo con los impulsos tacométricos de modo que se obtengan las n señales de corrección, al paso que el dispositivo de bucle de servocontrol comprende además un circuito de suma para sumar las señales de error de fase suministradas por el detector de error de fase y las señales de corrección suministradas por el dispositivo de memoria, unas con otras, con polaridad opuesta, y para suministrar la señal de suma al dispositivo de control en calidad de señal de control.

2ª.- Dispositivo según la reivindicación 1ª, caracterizado porque el dispositivo de memoria tiene la forma de una memoria de acceso aleatorio y porque el bucle de servocontrol está provisto de primeros medios de conmutación para acoplar la salida del detector de error de fase con el circuito de corrección durante un periodo de medición específico solamente para almacenar las señales de error de fase en el dispositivo de memoria, y con segundos medios de conmutación para acoplar, después de dicho periodo de medición, el sistema de lectura de memoria con el circuito de suma, comprendiendo el dispositivo de corrección medios para determinar, por lo menos aproximadamente, y almacenar en la memoria, el valor medio del periodo de medición de cada una de las señales de error en relación con un impulso tacométrico específico, al tiempo que, finalmente, el dispositivo de bucle de servocontrol está provisto de medios para limitar la anchura de banda de la función de transferencia de dicho bucle de control.

durante el periodo de medición a una frecuencia que es más baja que la que corresponde a la velocidad del elemento rotativo.

5 3ª.- Dispositivo según la reivindicación 2ª, caracterizado porque el sistema, por lo menos, para determinar el valor medio de las señales de error de fase, está provisto de un ordenador de señales digitales programable.

10 4ª.- Dispositivo de bucle de servocontrol perfeccionado previsto en particular para equipos de grabación y/o reproducción de información.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

15 Esta Memoria consta de treinta y ocho hojas escritas a máquina por una sola cara.

Madrid, 19. SEI. 1979

P.A.

Oscar de Elizaburu
Per. Tech.



P 70 8 4 1

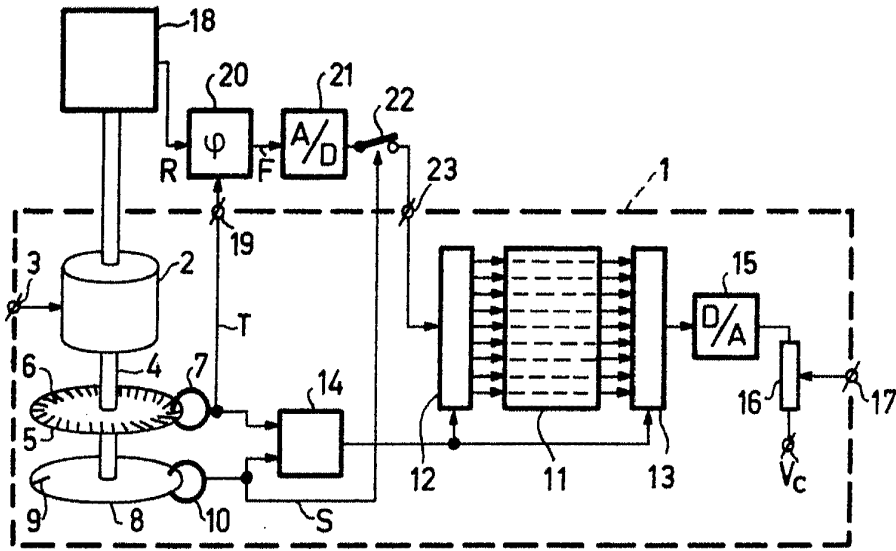


Fig. 1

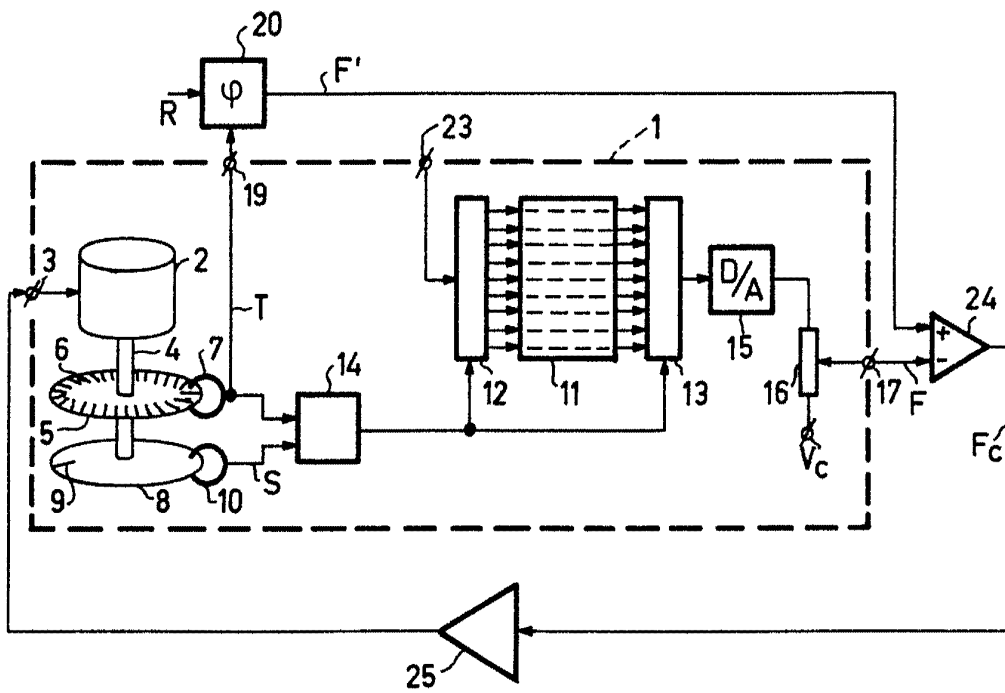


Fig. 2

Oscar de Esch
 For Patent

1-IV-PHN 8914

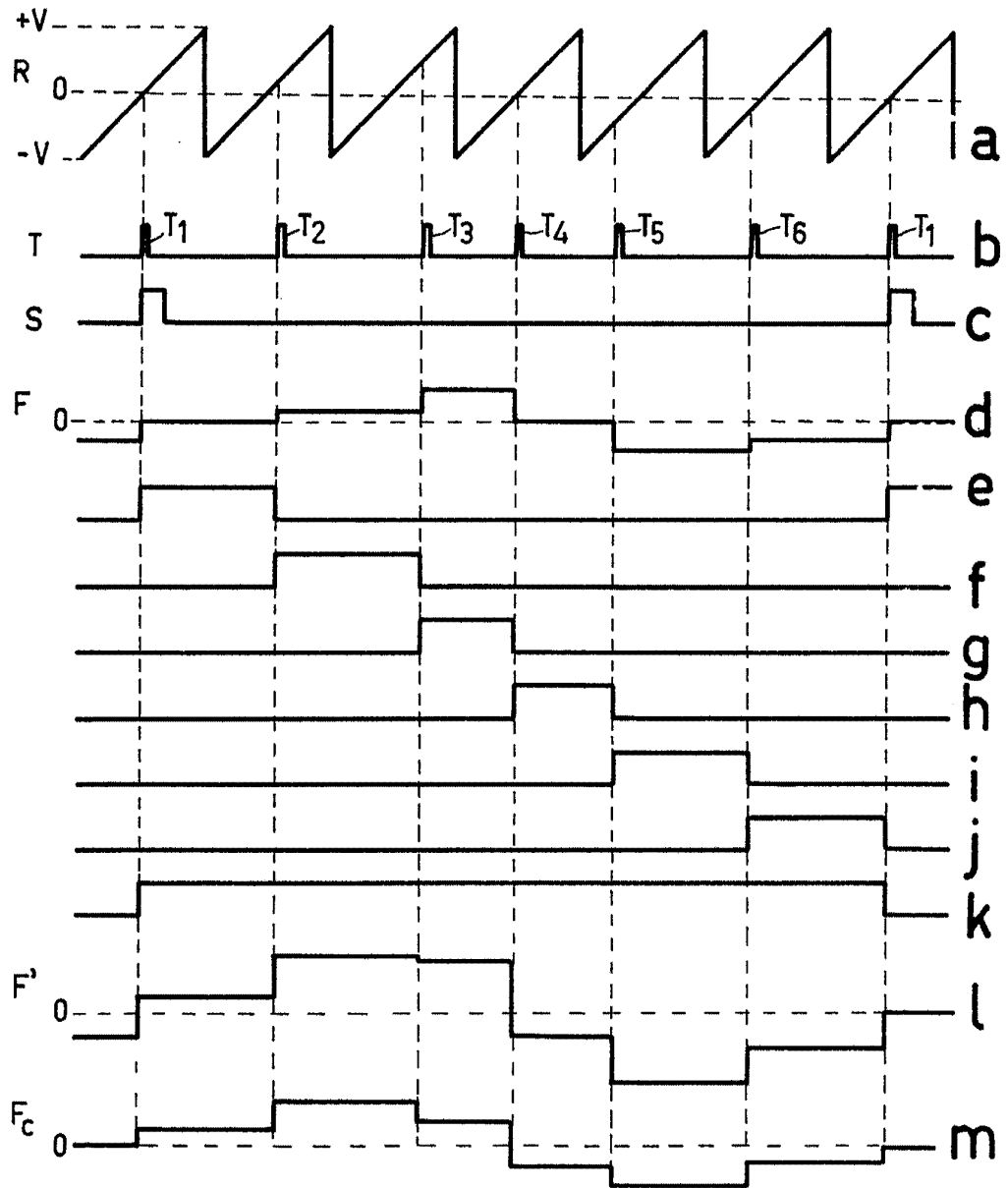


Fig.3

Oscar de Lathauwer
for Philips
2-IV-PHN 8914

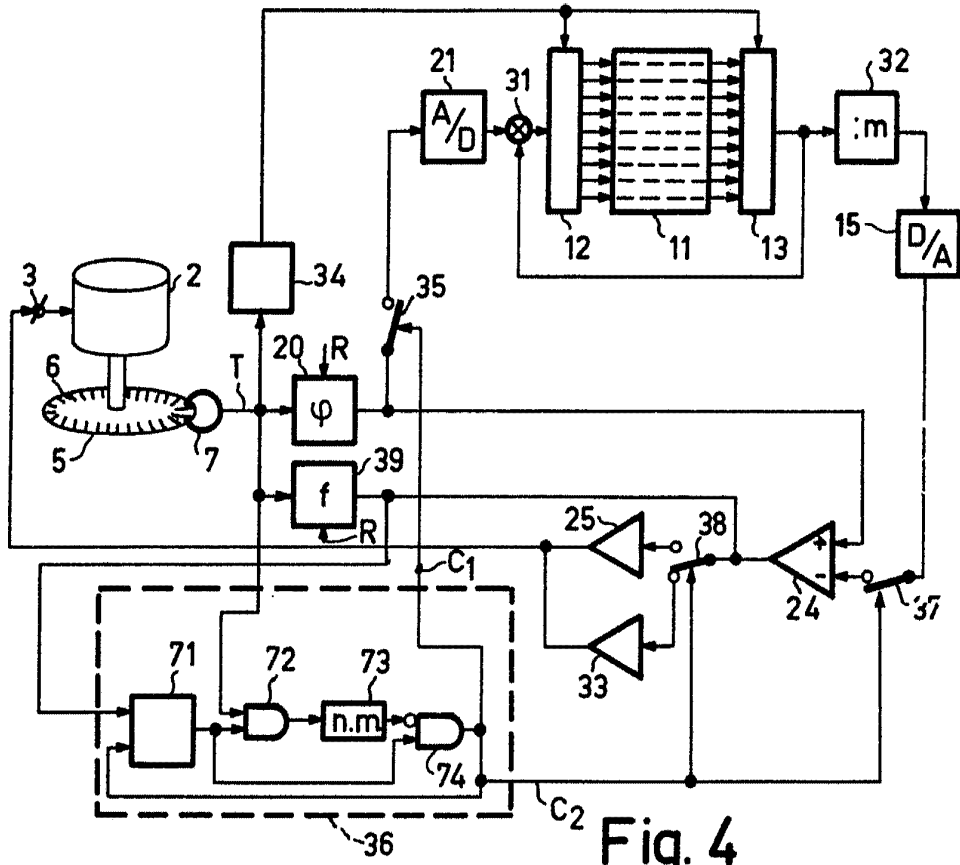


Fig. 4

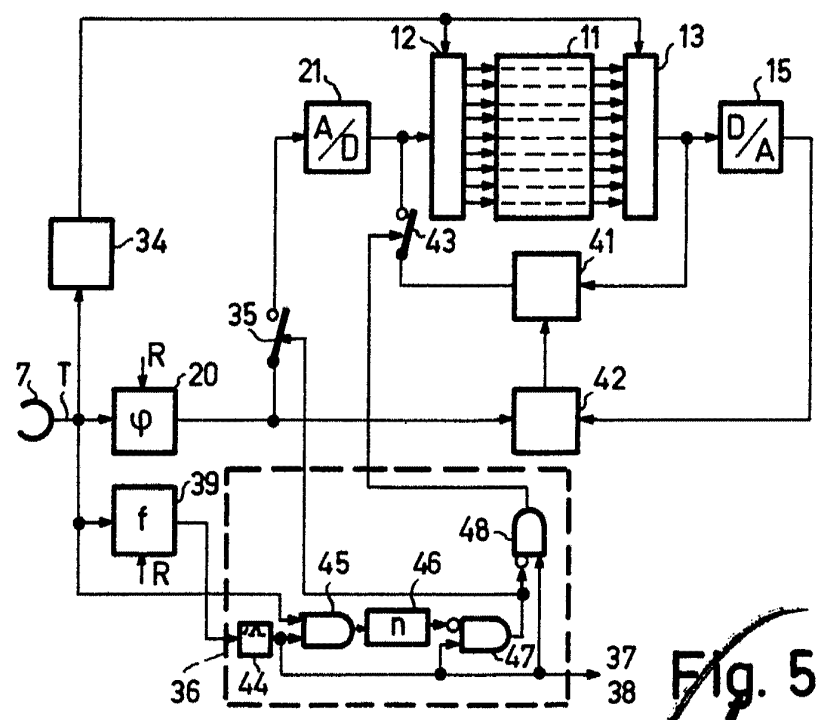


Fig. 5

Copyright © 1964
 Phillips
 3-IV-PHN 8914

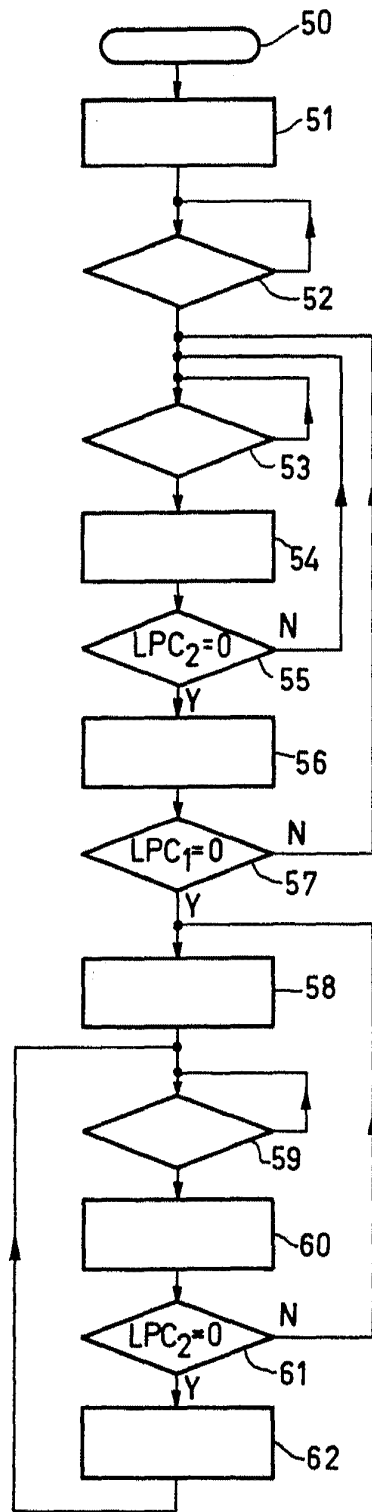


Fig. 6

Handwritten signature