

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

19 ES	11	NUMERO	10 A1
	21	476.600	
	22	FECHA DE PRESENTACION	
		5-1-1979	

PATENTE DE INVENCION

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

30 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO		
78/00229	9-1-1978	Holanda

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H04L	

54 TITULO DE LA INVENCION
"UNA DISPOSICION PARA RESTITUIR SEÑALES DE CONTROL"

71 SOLICITANTE (ES)
N.V. PHILIPS'GLOEILAMPENFABRIEKEN (PHN 9011 Spain - HK/TS)

DOMICILIO DEL SOLICITANTE
29-Emmasingel, Eindhoven, Holanda

72 INVENTOR (ES)
Robert BODART y Jean Pierre Abel Richard Joseph WERTS

73 TITULAR (ES)

74 REPRESENTANTE
DON ALBERTO DE ELZABURU MARQUEZ (P.-70.721)

jga

1 La presente invención se refiere a una disposi-
ción para restituir señales de selección procedentes de
una señal isócrona recibida cuyos elementos binarios de
señal A y Z representan los valores de exploración de las
señales de control o selección, habiéndose tomado los va-
5 lores de exploración en unos momentos de exploración que
tienen una posición dada respecto a las transiciones de
señal contenidas en las señales de selección, disposición
en la cual la señal isócrona se aplica a una memoria com-
pensadora de recepción.

10 La invención tiene aplicación en el campo de la
multiplicación, dependiente de código y de velocidad, de
las señales telegráficas de transmisión arrítmica, o de -
arranque-parada, y de las señales de selección asociadas,
en particular las de señalización tipo B del CCITT.

15 En esta señalización de tipo B, las señales de
selección pueden estar constituidas por unos impulsos de
marcar que tengan una razón o relación de duración de im-
pulso a intervalo de impulso (nominal 60/40) comprendida
entre unos límites dados.

20 Con arreglo a la Recomendación R101 del CCITT
(referencia D1), los impulsos de marcar contenidos en la
señal isócrona están representados por 2, 3 o 4 bitios A
y por lo menos un bitio Z (A: polaridad de arranque o ini-
ciación; Z: polaridad de parada).

25 De acuerdo con la referencia D1, los impulsos
de marcar procedentes de la señal isócrona deben resti-
tuirse con arreglo a la Recomendación U2 del CCITT (refe-
rencia D2).

30 De acuerdo con esta última recomendación, las

1 características de los impulsos de marcar pueden variar entre los límites indicados a continuación:

- frecuencia: 9...11 impulsos/segundo

- razón Z:A, 1:1,2 ... 1:1,9

De esto puede deducirse que:

5 - intervalo de polaridad A: 49,6 ... 72,8 ms

- intervalo de polaridad Z: 31,4 ... 50,5 ms

Estos requisitos pueden satisfacerse restituyendo los intervalos de polaridad Z con una duración fija de 41 milisegundos, y restituyendo los intervalos de polaridad A con una duración variable entre unos límites, superior e inferior, de 50 y 70 milisegundos.

Las variaciones en la pluralidad de bitios A y Z recibidos se compensan luego haciendo que varíe la duración de los intervalos de polaridad A. Esto requerirá el uso de una memoria compensadora que almacene los bitios A y Z recibidos, mientras las señales con intervalos medidos de polaridad A y Z son aplicadas a la salida para las señales restituidas.

Es objeto de la presente invención habilitar una disposición que comprenda una memoria compensadora para restituir señales de selección procedentes de una señal isócrona recibida, que permita una amplia variación del número de bitios A y Z consecutivos, que representan los valores respectivos de las señales de selección contenidos en la señal isócrona. En particular, tal disposición es capaz de admitir o tratar 2, 3 o 4 bitios A y 1, 2 o 3 bitios Z, y restituir, a partir de éstos, unas señales de selección que satisfagan la Recomendación U2 del CCITT, por ejemplo, restituyendo para ello los intervalos de po-

1 laridad Z con una duración fija (de 41 ms) y los intervalos de polaridad A con una duración variable entre dos límites (de 50 y 70 ms).

La disposición conforme al presente invento se caracteriza por el hecho de que, tras la aparición de una transición Z-A en la salida de la memoria receptora, se aplica la polaridad A, durante por lo menos un período prefijado, a la salida para la señal de selección; de que, después de transcurrido este período, la polaridad A es sustituida por la polaridad Z si hay un elemento Z de señal presente en la salida de la memoria receptora; de que, de lo contrario, la alimentación o suministro de la polaridad A a la salida para la señal de selección se prolonga hasta un período máximo prefijado, o hasta que en la memoria receptora se detecte la combinación ZZA o AZA de elementos de señal, considerada a partir de la salida de aquella, según qué condición se satisfaga primero; de que, en la continuación hasta el período prefijado, los elementos de señal contenidos en la memoria receptora se desplazan respecto a la salida, en una o dos posiciones, hasta que en la salida aparece un elemento Z de señal; y de que, al efectuarse la detección antes citada, de la combinación de elementos de señal ZZA o AZA, los elementos de señal se desplazan en una posición, haciendo que en la salida aparezca el elemento de señal Z; de que, después, durante un período fijo, se aplica la polaridad Z a la salida para la señal de control, y tras la expiración de ese período fijo los elementos de señal contenidos en la memoria de recepción se desplazan, respecto a la salida de la misma, en

5
10
15
20
25
30

1 - ce un elemento A de señal, tras lo cual el ciclo se repite; y, de lo contrario, es la polaridad Z la que se aplica a la salida para la señal de control hasta que aparece un elemento de señal A en la salida de la memoria de recepción, tras lo cual se repite el ciclo.

5 En los dibujos adjuntos:

- la figura 1 es un esquema funcional o por bloques de una disposición conforme al presente invento; y

- la figura 2 es un organigrama, o esquema de circulación, de la disposición conforme al presente invento.

10 Se citan como referencias:

D1: - la Recomendación R101 del CCITT, y

D2: - la Recomendación U2 del CCITT.

15 Con referencia a la fig. 1, se supone que una señal isócrona para un determinado canal conforme a la referencia D1 es recibida por una entrada 1 de señal, y que por una entrada 2 de reloj se recibe una señal de impulsos de reloj correspondiente. La velocidad de transmisión se supone de 50 baudios. La señal isócrona tiene una velocidad de transmisión un poco mayor: por ejemplo, de $(48/47) \cdot 50$ baudios, correspondiente a una duración de elemento de
20 $19 \frac{7}{12}$ milisegundos, con arreglo a la referencia D1.

25 Al ser recibidos, los bitios de la señal isócrona son almacenados en la memoria biestable 3. La salida de esta memoria está conectada a la entrada 4-1 de la memoria elástica 4, y la señal de reloj se aplica a las entradas 4-2 y 4-3. La señal de reloj aplicada a la entrada 4-2 controla la inscripción de los bitios de información en el registro de desplazamiento 5, que consta de tres pasos b1,
30 b2 y b3.

1 Los bitios de información se introducen siempre en el primer paso b1 del registro de desplazamiento 5, y cada impulso de reloj presente en la entrada 4-2 desplaza los bitios de un paso al siguiente.

5 Los bitios de información se toman por lectura del paso b1, b2 o b3 bajo el control de un registro de acceso 6 y por medio de un multiplexor, 7. El bitio tomado por lectura aparece en una salida 4-4 después de aplicado un impulso de reloj en una entrada 4-5.

10 El multiplexor 7 recibe los tres bitios del registro de desplazamiento 5 y las señales de control procedentes del registro de acceso 6, que indican cuál de los bitios debe elegirse.

15 El registro de acceso 6 está realizado en la forma de un contador lineal que consta de cuatro pasos (0, 1, 2, 3), combinándose las salidas de los dos primeros pasos (0, 1) en una sola salida. Las salidas de este contador suministran las señales de control para el multiplexor 7.

20 En uno de los pasos del registro de acceso 6 hay presente un "1" binario. Un impulso de reloj en la entrada 4-3 desplaza el "1" binario un puesto o posición a la izquierda, pero no más allá del último paso (el 3). Un impulso de reloj en la entrada 4-5 desplaza el "1" binario un puesto a la derecha, pero no más allá del primer paso (el 0).

25 En régimen estático, o de reposo, los impulsos de reloj, de una frecuencia relativamente alta (1 kHz), se aplican a la entrada de reloj 4-5. El resultado de esto es que, en el régimen estático, el bitio del paso b1 del registro de desplazamiento 5 aparece siempre en la salida

30

1 4-4.

La memoria compensadora 4 comprende también unas entradas de activación 4-6, 4-7 y 4-8 con acceso directo a los pasos (1), (2) y (3) del registro de acceso 6. Las señales de activación aplicadas a estas entradas son capaces de activar inmediatamente el registro de direcciones de acceso hasta llevarlo a un estado dado.

La salida 4-4 va conectada a una memoria biestable 8, a la cual se aplica también la señal de reloj aplicada a la entrada 4-5. La salida de la memoria biestable constituye la salida 9 de la disposición de la fig. 1.

Estando la disposición en el régimen estático, o estado de reposo, en la salida 9 aparece una señal que tiene la polaridad del bitio contenido en el paso bl del registro de desplazamiento 5.

Si aparece la polaridad A durante más de 230 ms en la salida 9, esto significa que la conexión está desconectada y, además, la iniciación de la denominada "fase de señalización".

A la salida 9 va conectado un detector 10 para detectar el estado de reposo (régimen estático) con polaridad A. La salida del detector 10 está conectada a una entrada 11-1 de un dispositivo 11 que sirve para detectar el principio de la fase de señalización. El dispositivo 11 tiene una segunda entrada 11-2 conectada a la salida de un dispositivo correspondiente colocado en el transmisor (no representado), que va asociado al otro sentido de la transmisión de señales.

Si el dispositivo 11 detecta que se transmite la polaridad A durante 230 milisegundos en uno u otro sentido

1 de la señal, la memoria biestable 12 se activa y pone en el estado de "fase de señalización", en el que se aplica una señal desde la misma a una salida 12-1.

5 La fase de señalización termina al aparecer una transición de parada-arranque (Z-A) en un determinado sentido de la señal, mientras que, en el otro sentido de la señal, lo que se está transmitiendo es una polaridad de - parada (Z) constante.

10 A la salida 9 va también conectado un detector 13 para detectar el estado de reposo o régimen estático con polaridad Z.

Las transiciones Z-A y A-Z son detectadas por unos detectores respectivos 15 y 16 asimismo conectados a la salida 9.

15 Un dispositivo 14 para detectar el final de la fase de señalización (igual al principio de la fase de in formación) recibe:

- por una entrada 14-1, la señal de salida del detector 13;

20 - por una entrada 14-2, la señal de salida de un detector correspondiente del transmisor, asociado al otro sentido de transmisión de la señal;

- por una entrada 14-3, la señal de salida del detector 15; y

25 - por una entrada 14-4, la señal de salida de un detector correspondiente del transmisor, asociado al otro sentido de transmisión de la señal.

30 Si el dispositivo 14 detecta una transición Z-A en un determinado (primer) sentido cualquiera de la transmisión de señales mientras en el otro sentido de la trans-

1 misión de señales se está transmitiendo la polaridad Z constante, la memoria biestable 12 se repone o restaura al estado de "fase de información", en el que desde la misma se aplica una señal a una salida 12-2.

5 En la fase de información, en la que se transmiten caracteres telegráficos de $7\frac{1}{2}$ unidades (6 elementos de 20 ms y un elemento de parada de 30 ms), la memoria biestable 12 activa un circuito de iniciación o arranque 17 asociado a un contador 18 de momentos de exploración. Una vez activado, el circuito de arranque 17 se hace sensible a una señal de salida procedente del detector 15, señal de salida ésta que indica una transición Z-A detectada.

10 Tras la detección de una transición Z-A por el detector 15, el circuito de arranque 17 ajusta el contador 18 en la posición de recuento número 1, mediante lo cual se elimina una señal de bloqueo de la puerta 19, y la puerta 20 es liberada a través de la puerta de coincidencia 21. Simultáneamente, el detector 15 ajusta un contador 23 en la posición de recuento número 11, por medio de un circuito de ajuste o activación 22. A través de la entrada de reloj 24, este contador 23 es alimentado con unos impulsos de reloj que tienen una frecuencia de repetición de 1 kHz, procedentes de una entrada 24 de reloj. El contador 23 tiene treinta posiciones de recuento y, después de ajustado en la posición de recuento número 11, invierte o necesita 20 impulsos de reloj antes de cambiar desde la posición de recuento número 30 a la posición de recuento número 1. Este cambio o conmutación viene acompañado de un impulso de reloj aplicado a través de las puertas 20 y 19 al contador 18, y a la entrada de reloj 4-5 de la memoria com

1 pensadora 4, y a la memoria biestable 8 a través de las puertas disyuntivas 25 y 26.

Como consecuencia de este impulso de reloj, se toma un bitio por lectura de la memoria compensadora 4 y se introduce en la memoria biestable 8.

5 Siguiendo de esta manera, la memoria compensadora 4 se lee en unos instantes que están desplazados 20, 40, 60, 80, 100, 120 y 145 ms, respectivamente, respecto a la transición Z-A que inicia el proceso de exploración. Es éste el procedimiento normal de exploración para los caracteres telegráficos. El tiempo de duración de 25 milisegundos que va detrás del instante de exploración de 120 milisegundos se mide ajustando en ese instante el contador 23 en la posición de recuento número 6, por medio del circuito de activación 27. Para los demás momentos o instantes de exploración se usa siempre el circuito activador 22.

15 Tras el séptimo impulso de exploración, el contador 18 queda en el estado de reposo R, lo que hace que se cierre la puerta 19. Termina entonces el proceso de exploración para un carácter, y puede empezar un nuevo proceso de exploración después de la detección de una transición Z-A siguiente o sucesiva.

20 Los impulsos de reloj de la entrada 24 se combinan, en una puerta de coincidencia 28, con las señales de salida del detector 10 y con la salida 12-1 de la memoria biestable 12.

25 Los impulsos de reloj presentes en la entrada 24 se combinan también, en una puerta de coincidencia 29, con la señal de salida del detector 13.

30 Las señales de salida de las puertas de coinci-

1 -dencia 28 y 29 están combinadas por una puerta disyuntiva
30 y aplicadas a través de las puertas disyuntivas 25 y 26
a la entrada 4-5 de reloj. De ello resulta que la memoria
compensadora se lee con una frecuencia relativamente alta
si en la fase de información se recibe la polaridad cons-
5 tante A o Z, y si en la fase de señalización se recibe la
polaridad Z constante. Con esto se consigue que el paso b1
continúe suministrando la señal de salida de modo que una
señal de transición que inicie un proceso de señalización
es rápidamente detectada, tras la recepción.

10 Es de notar que el detector 15 es sensible sólo
si el detector 13 suministra una señal de salida de modo
que las transiciones Z-A se detecten sólo tras un período
precedente de polaridad Z constante.

15 Para la descripción que va a seguir se supone
que la memoria biestable 12 indica la fase de señalización
(señal en la salida 12-1) y que se recibe inicialmente una
polaridad Z constante seguida de una serie de impulsos de
marcar, siendo la señal de salida suministrada por el paso
b3 del registro de desplazamiento 5.

20 Como antes se ha descrito, la memoria compensa-
dora 4 se lee a gran velocidad, y se activa el detector 15.
La memoria biestable 12, además, activa los circuitos ini-
ciadores o de arranque 31 y 32 respectivamente asociados
a los contadores 33 y 34 que sirven, respectivamente, pa-
25 ra controlar un proceso de exploración reducido con dos
momentos de exploración, y un proceso de exploración in-
verso con cuatro momentos de exploración. El circuito de
arranque 31 va conectado al detector 15 para la respuesta
30 a las transiciones Z-A, y el circuito de arranque 32 va

1 conectado al detector 16 para la respuesta a las transiciones A-Z.

5 Si se detecta una transición Z-A, el circuito de arranque 31 ajusta el contador 33, para el proceso de exploración reducido, a la primera posición de recuento (posición número 1), de modo que se elimina una señal de bloqueo para una puerta 35, y se elimina también la señal de bloqueo para la puerta 20, procedente de la puerta de coincidencia 21. Simultáneamente, la señal de salida del detector 15 hace que se ajuste el contador 23 a la posición de recuento número 11, a través del circuito de activación 22.

10 El resultado de ello es que el contador 23 ajusta el contador 33 en la posición de recuento número 2, a través de las puertas 20 y 35, veinte milisegundos después de la transición Z-A. Simultáneamente, el contador 23 se ajusta en la posición de recuento número 1 a través de un circuito de activación 37.

15 De ello resulta que el contador 23 suministra un impulso de exploración treinta milisegundos más tarde, es decir, 50 ms después de la transición Z-A, y este impulso de exploración ajusta el contador 33 poniéndolo en el estado de reposo R, o régimen estático, a través de las puertas 20 y 35. Simultáneamente, el contador 23 se ajusta en la posición de recuento número 11 a través del circuito de activación 22, y luego suministra, veinte milisegundos más tarde, un impulso de salida, a no ser que se detecte la combinación de bitios ZZA o AZA en la memoria compensadora 4, como luego se describirá.

20 25 30 En una puerta de coincidencia 38, la señal de

1 salida de la puerta 20 se combina con la posición de re-
cuento número 2 del contador 33, a través de una puerta
disyuntiva 39. La señal de salida de la puerta de coinci-
dencia 38 se aplica a la entrada de reloj 4-5 de la memo-
ria compensadora 4, a través de las puertas disyuntivas 40
5 y 26.

De ello resulta que el impulso de exploración
que aparece 50 ms después de la transición Z-A funciona
como impulso de salida por lectura para la memoria compen-
sadora 4. Además, la señal de salida de la puerta de coin-
10 cidencia 38 se aplica, a través de la puerta disyuntiva 40,
al detector 16 para hacer que este último responda.

La posición de recuento número 2 del contador 33
hace que el registro de acceso 6 se active, poniéndose en
la posición número 3, a través de las puertas disyuntivas
15 39 y 41, y haciendo que el bitio del paso b3 del registro
de desplazamiento 5 se lea 50 milisegundos después de la
transición Z-A.

Si el bitio del paso b3 arriba aludido es un bi
tio Z, el detector 16 detectará una transición A-Z tras la
20 lectura, de modo que se inicia otro proceso de exploración.

La señal de salida presente en la salida 12-1 de
la memoria biestable 12 se combina, en una puerta de coin-
cidencia 42, con la señal de salida del detector 10, con
la señal de salida del paso b2 y con la señal de salida
25 inversa del paso b1 del registro de desplazamiento 5. La
señal de salida de la puerta de coincidencia 42 se aplica
a la entrada de control 4-7, a través de una puerta dis-
yuntiva 43, y a la entrada de reloj 4-5 a través de las
30 puertas disyuntivas 40 y 26.

1 Como consecuencia de ello, si la memoria biesta-
ble/8 continúa suministrando la polaridad A cincuenta mili-
segundos después de la transición Z-A, y el paso b2 compren-
de un bitio Z y el paso b1 un bitio A, se toma por lectura
el bitio Z del paso b2. Como consecuencia de ello, el de-
5 tector 16 detectará la transición A-Z. Esto significa que
el período de polaridad A se termina en cuanto se detecta
la presencia de la combinación de bitios ZA en los pasos
b2, b1.

 Si en los pasos b3, b2, b1 está presente la com-
10 binación ZZA o la AZA, el período de polaridad A no se
hace más largo de lo estrictamente necesario para satisfa-
cer las normas de transmisión.

 Una puerta de coincidencia 44 combina el estado
de reposo o régimen estático del contador 33 o del 34 (a
15 través de una puerta disyuntiva 45) con la señal de sali-
da de la puerta 20. La señal de salida de la puerta de
coincidencia 44 se aplica a la entrada 4-5 de impulsos de
reloj, a través de las puertas disyuntivas 40 y 26.

 Una puerta de coincidencia 46 combina la señal
20 de salida de la puerta de coincidencia 44 con la señal de
salida del paso b2 del registro de desplazamiento 5.

 Una puerta de coincidencia 47 combina la señal
de salida de la puerta de coincidencia 44 con la señal de
25 salida inversa del paso b2 del registro de desplazamiento
5.

 Las señales de salida de las puertas de coinci-
dencia 46 y 47 van aplicadas a las entradas de reposición
o restauración 4-7 y 4-6 a través de las puertas disyunti-
30 vas 43 y 53, respectivamente.

1 De ello resulta que, si en la salida 9 hay pre-
sente todavía una polaridad A setenta milisegundos después
de la transición Z-A, el bitio contenido en el paso b2 se
toma por lectura, si este bitio es un bitio Z, y se toma
por lectura el bitio contenido en el paso b1 si el bitio
5 del paso b2 es un bitio A.

El resultado de ello es que, al cabo de 70 ms,
la polaridad en la salida 9 cambia, en cualquier caso, de
ser polaridad A a polaridad Z. La transición A-Z corres-
pondiente será detectada por el detector 16. Tras la detec
10 ción de la transición A-Z, el circuito de arranque 32 ajus
ta, poniéndolo en la posición de recuento número 1, el con
tador 34 para el proceso de exploración inversa, de modo
que se hace conductiva la puerta 36. Simultáneamente, la
señal de salida del detector 16 ajusta el contador 23 po
15 niéndolo en la posición de recuento número 11, a través
del circuito de activación 22.

De ello resulta que el contador 23 suministra
un impulso de salida veinte milisegundos más tarde, impul
so que ajusta el contador 34 en la posición de recuento
20 número 2 a través de las puertas 20 y 36. Simultáneamente,
el contador 23 es ajustado en la posición de recuento nú-
mero 10, a través de un circuito activador 48.

El resultado de esto es que veintiún milisegun-
dos más tarde, es decir, 41 ms después de la transición
25 A-Z, el contador 23 suministra un impulso de salida que
ajusta el contador 34 en la posición de recuento número
3, a través de las puertas 20 y 36. Simultáneamente, se
ajusta el contador 23 en la posición de recuento número
30 11, a través del circuito activador 22.

1 Una puerta de coincidencia 49 combina la posición de recuento número 2 del contador 34 con la señal de salida de la puerta 20. La señal de salida de la puerta de coincidencia 49 se aplica, por medio de la puerta disyuntiva 26, a la entrada de reloj 4-5.

5 Una puerta de coincidencia 50 combina asimismo la posición de recuento número 2 del contador 34 con la señal de salida inversa del paso b3 del registro de desplazamiento 5. La señal de salida de la puerta de coincidencia 50 se aplica a la entrada de activación 4-8, a través de la puerta disyuntiva 41.

10 Una puerta de coincidencia 51 combina la posición de recuento número 2 del contador 34 con la señal de salida del paso b3 del registro de desplazamiento 5 y con la señal de salida inversa del paso b2 del registro de desplazamiento 5. La señal de salida de la puerta de coincidencia 51 se aplica a la entrada de activación 4-7, a través de la puerta disyuntiva 43.

15 Una puerta de coincidencia 52 combina la posición de recuento número 2 del contador 34 con la señal de salida de los pasos b2 y b3 del registro de desplazamiento 5. La señal de salida de la puerta de coincidencia 52 se aplica a la entrada de activación 4-6, a través de la puerta disyuntiva 53.

20 De ello resulta que cuarenta y un milisegundos después de la transición A-Z, el impulso de salida del contador 23 lee el paso b3, el b2 o el b1 del registro de desplazamiento 5, según dónde se encuentre primero un bitio A. La lectura de un bitio A en la salida 9 viene acompañada por una transición Z-A. Si no se lee ningún bitio

1 A, es el bitio Z del paso bl el que se toma por lectura,
de la manera siguiente:

5 Una puerta de coincidencia 54 combina la posi-
ción de recuento número 2 del contador 34 con la señal de
salida de la puerta 20 y con la señal de salida inversa
de una puerta disyuntiva 55 que combina las señales de sa-
lida de las puertas de coincidencia 50, 51 y 52. La señal
de salida de la puerta de coincidencia 54 se aplica a una
entrada de reposición o restauración del contador 34 y del
contador 23.

10 De ello resulta que, cuarenta y un milisegundos
después de la transición A-Z, el contador 34 se ajusta al
estado de reposo R, y el contador 23 a la posición número
30, si no hay ningún bitio A presente en ninguno de los
15 pasos del registro de desplazamiento 5. A continuación se
lee también la memoria compensadora, a gran velocidad, -
viniendo la señal de salida suministrada por el paso bl.

20 Suponiendo que 41 ms después de la transición
A-Z hay un bitio A presente en la memoria compensadora 4,
se produce una transición Z-A en la salida 9, y el conta-
dor 23 suministra, veinte milisegundos después, un impul-
so de salida que ajusta el contador 34 en la posición de
recuento número 4, a través de las puertas 20 y 36. Si-
multáneamente, el contador 23 se ajusta a la posición de
25 recuento número 1 por medio del circuito activador 37, lo
que hace que aparezca un impulso de salida 30 ms más tar-
de, es decir, 50 ms después de la transición Z-A.

30 Este impulso de salida ajusta el contador 34, a
través de las puertas 20 y 36, poniéndolo en el estado de
reposo R. La puerta de coincidencia 38 combina la señal

1 de salida de la puerta 20 con la posición de recuento número 4 del contador 34, a través de la puerta disyuntiva 39. La señal de salida de la puerta de coincidencia 38 se aplica a la entrada de reloj 4-5 a través de las puertas disyuntivas 40 y 26. Por consiguiente, el impulso de salida del contador 23 funcionará también como impulso de lectura de la memoria compensadora 4.

5 El estado del receptor es ahora exactamente igual que 50 ms después de la detección de la primera transición Z-A, y el receptor funcionará ahora exactamente de la misma manera.

10 Cada impulso de marcar se restituirá de la manera arriba descrita con períodos de polaridad A variables entre 50 ms y 70 ms, y con períodos fijos de polaridad Z de una duración de 41 ms.

15 Con referencia ahora a la fig. 2, se designan en ella con PR-1 y PR-2 la primera y la segunda fases del proceso de exploración reducida (PR) controlado por el contador 23.

20 Con PI-1, PI-2, PI-3, PI-4 se designan las fases primera, segunda, tercera y cuarta del proceso de exploración inversa (PI) controlado por el contador 34.

En general, el símbolo R designa el estado de reposo.

25 La explicación que sigue de las funciones y los estados del receptor en la secuencia de tiempo está asociada a los rombos numerados en la figura. Las funciones, como es usual, están descritas en forma de (macro-) instrucciones que indican las funciones que deben efectuarse. El equipo está dispuesto para poner en ejecución

1 - estas instrucciones.

Es de notar que tal secuencia, en el tiempo, de funciones y estados asociados del receptor pueden realizarse en unos circuitos lógicos universales programables en secuencia, tales como los microordenadores comerciales normales, con memorias asociados y equipo periférico: por ejemplo, el Signetics 2650.

<u>Función</u>	<u>Descripción</u>	
-0-	estado de reposo con polaridad Z contadores (PR y PI) en estado de reposo	(33,34)
	activar registro de acceso a posición nº. 3	(6)
	leer memoria compensadora a gran velocidad	(4)
	hacer que el detector responda a transición Z-A	(15)
-1-	detección de la transición Z-A	(15)
	poner contador (PR) en posición nº.1	(33)
	poner divisor de frecuencia en posición nº. 11	(23)
-2-	el divisor de frecuencia suministra impulso de salida	(23)
	poner contador (PR) en posición nº. 2	(33)
	poner divisor de frecuencia en posición nº. 1	(23)

	<u>Función</u>	<u>Descripción (continuación)</u>	
1	-3- /	el divisor de frecuencia suministra im- pulso de salida	(23)
		poner registro de acceso en posición nº. 3	(6)
5		leer memoria compensadora (paso <u>b3</u>)	(4)
		poner contador (PR) en estado de repo- so R	(33)
		poner divisor de frecuencia en posición nº. 11	(23)
10		hacer que el detector responda a tran- sición A-Z	(16)
		- si el bitio del paso <u>b3</u> es un bitio Z: detección de la transición A-Z	(16)
		poner contador (PI) en posición nº. 1	(34)
15	-4-	estado de reposo con polaridad A	
		- si el bitio del paso <u>b2</u> es un bitio Z y el bitio del paso <u>b1</u> es un bitio A:	(42)
20		poner registro de acceso en posición nº. 2	(6)
		leer memoria compensadora (paso <u>b2</u>)	(4)
		detección de la transición A-Z	(16)
		poner contador (PI) en posición nº. 1	(34)
25		poner divisor de frecuencia en posi- ción nº. 11	(23)

30

160179

	<u>Función</u>	<u>Descripción (continuación)</u>	
1	-5-	el divisor de frecuencia suministra impulso de salida	(23)
		- si el bitio del paso <u>b2</u> es un bitio Z: poner el registro de acceso en posición nº. 2	(46) (6)
5		- si el bitio del paso <u>b2</u> es un bitio A: poner el registro de acceso en posición nº. 1	(47) (6)
		leer memoria compensadora (paso <u>b2</u> o <u>b1</u>)	(4)
10		detección de la transición A-Z	(16)
		poner contador (PI) en posición nº. 1	(34)
		poner divisor de frecuencia en posición nº. 11	(23)
15	-6-	el divisor de frecuencia suministra impulso de salida	(23)
		poner contador (PI) en posición nº. 2	(34)
		poner divisor de frecuencia en posición nº. 10	(23)
20	-7-	el divisor de frecuencia suministra impulso de salida	(23)
		- si el bitio del paso <u>b3</u> es un bitio A: poner registro de acceso en posición nº. 3	(50) (6)
25		- si el bitio del paso <u>b3</u> es un bitio Z y el bitio del paso <u>b2</u> es un bitio A: poner registro de acceso en posición nº. 2	(51) (6)
30			

1	<u>Función</u>	<u>Descripción (continuación)</u>	
		- si el bitio del paso <u>b3</u> y el bitio del paso <u>b2</u> son un bitio Z:	(52)
		poner registro de acceso en posición nº. 1	(6)
		leer memoria compensadora (paso <u>b3</u> , <u>b2</u> o	
5		<u>b1</u>)	(4)
		poner contador (PI) en posición nº. 3	(34)
		poner divisor de frecuencia en posición nº. 11	(25)
		- si el bitio del paso <u>b3</u> , el bitio del paso <u>b2</u> y el bitio del paso <u>b1</u> son un bitio Z:	(55)
10		poner contador (PI) en estado de reposo R	(34)
		poner divisor de frecuencia en posición nº. 30	(23)
15	-8-	igual que -0-	
	-9-	el divisor de frecuencia suministra impulso de salida	(23)
20		poner contador (PI) en posición nº. 4	(34)
		poner divisor de frecuencia en posición nº. 1	(23)
	-10-	el divisor de frecuencia suministra impulso de salida	(23)
25		poner contador (PI) en estado de reposo R	(34)
		proseguir a partir de aquí como para -3-	
	-11-	proseguir como para -4-	
30	-12-	proseguir como para -5-	

REIVINDICACIONES

1
5
Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10
15
20
25
30
1ª.- Una disposición para restituir señales de control procedentes de una señal isócrona cuyos elementos binarios A y Z de señal representan los valores de exploración de las señales de control, habiéndose tomado los valores de exploración en unos momentos de exploración que tienen una posición dada respecto a las transiciones de señal contenidas en las señales de control, disposición en la que la señal isócrona se aplica a una memoria compensadora de recepción, caracterizada dicha disposición por el hecho de que, tras la aparición de una transición Z-A en la salida de la memoria receptora se aplica la polaridad A, durante por lo menos un período prefijado, a la salida para la señal de control; de que, después de transcurrido este período, la polaridad A es sustituida por la polaridad Z si hay un elemento Z de señal presente en la salida de la memoria receptora; de que, por el contrario, el suministro de la polaridad A a la salida para la señal de control o selección se prolonga hasta un período máximo prefijado, o hasta que en la memoria receptora se detecte la combinación ZZA o AZA de elementos de señal, considerada a partir de la salida de aquella, según qué condición se satisfaga primero; de que, en la continuación hasta el período prefijado, los elementos de señal contenidos en la memoria

1 -receptora se desplazan respecto a la salida, en una o dos
posiciones, hasta que en la salida aparece un elemento Z
de señal; y de que, al efectuarse la detección antes cita-
da, de la combinación de elementos de señal ZZA o AZA, los
elementos de señal se desplazan en una posición, haciendo
5 que en la salida aparezca el elemento Z de señal; de que,
después, durante un período fijo, se aplica la polaridad
Z a la salida para la señal de control y, tras la expira-
ción de ese período fijo, los elementos de señal conteni-
dos en la memoria de recepción se desplazan, respecto a la
10 salida de la misma, en cero, una o dos posiciones, hasta
que en la salida aparece un elemento A de señal, tras lo
cual el ciclo se repite; y, de lo contrario, es la polari-
dad Z la que se aplica a la salida para la señal de control
hasta que aparece un elemento A de señal en la salida de
15 la memoria, tras lo cual se repite el ciclo.

2ª.- "UNA DISPOSICION PARA RESTITUIR SEÑALES DE
CONTROL".

20 Tal y como se ha descrito en la Memoria que ante-
cede, representado en los dibujos que se acompañan y con
los fines que se han especificado.

Esta Memoria consta de veintitres hojas escritas
a máquina por una sola cara.

Madrid, 24.ENE.1979

P.A.

25
30
Alberto de Elzaburu
por Poder

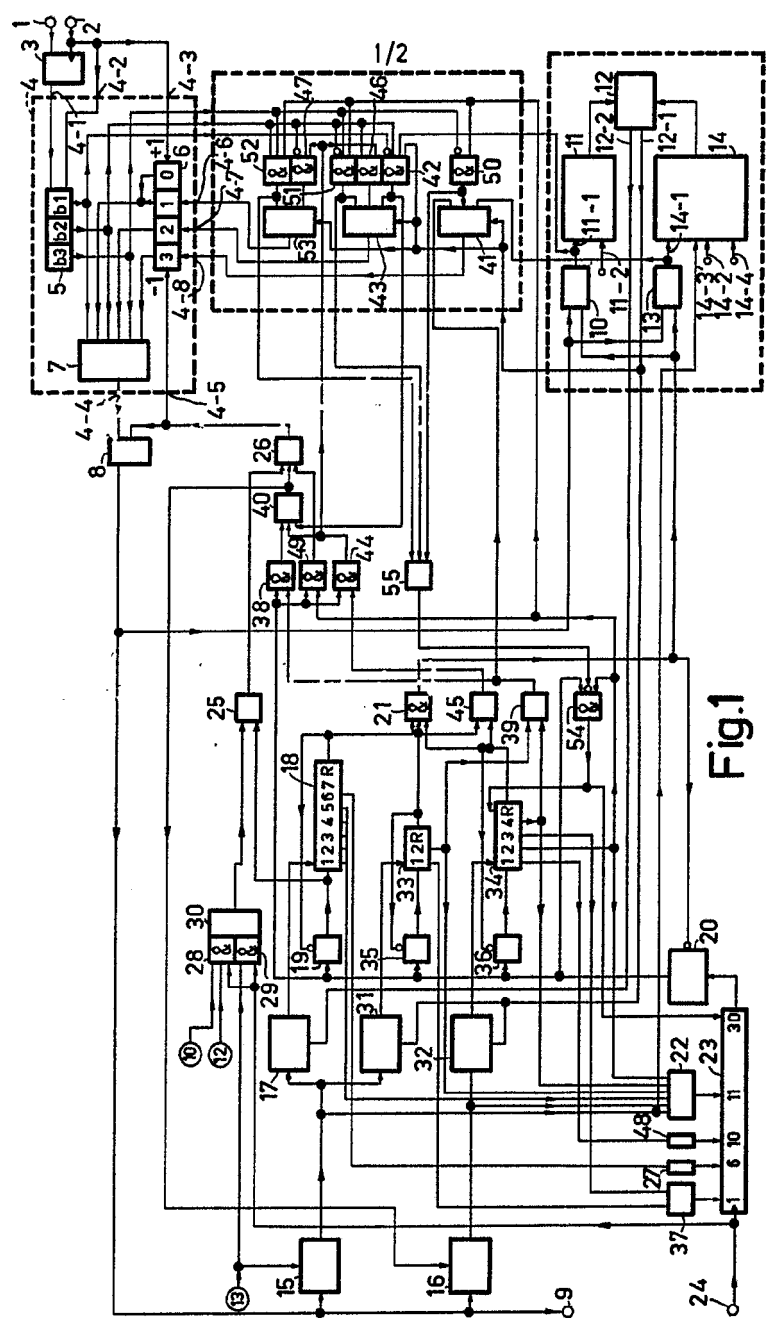
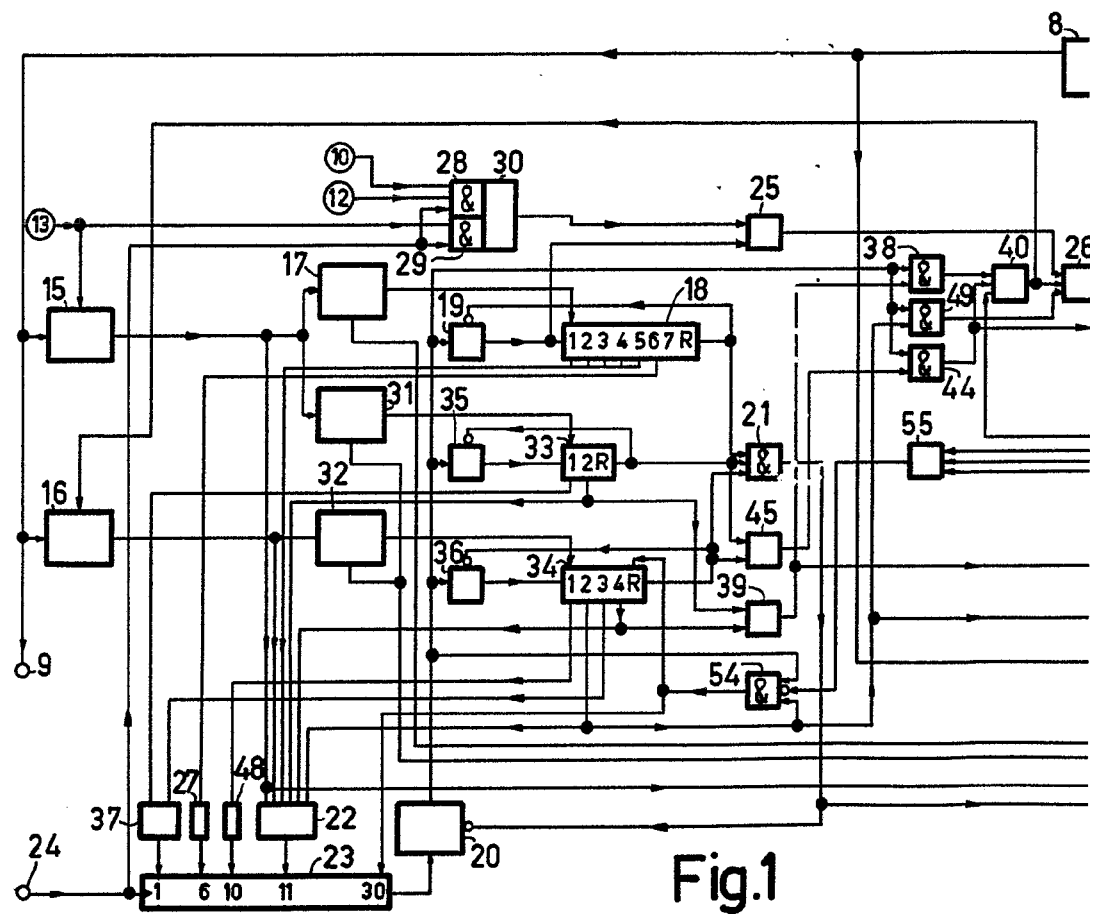


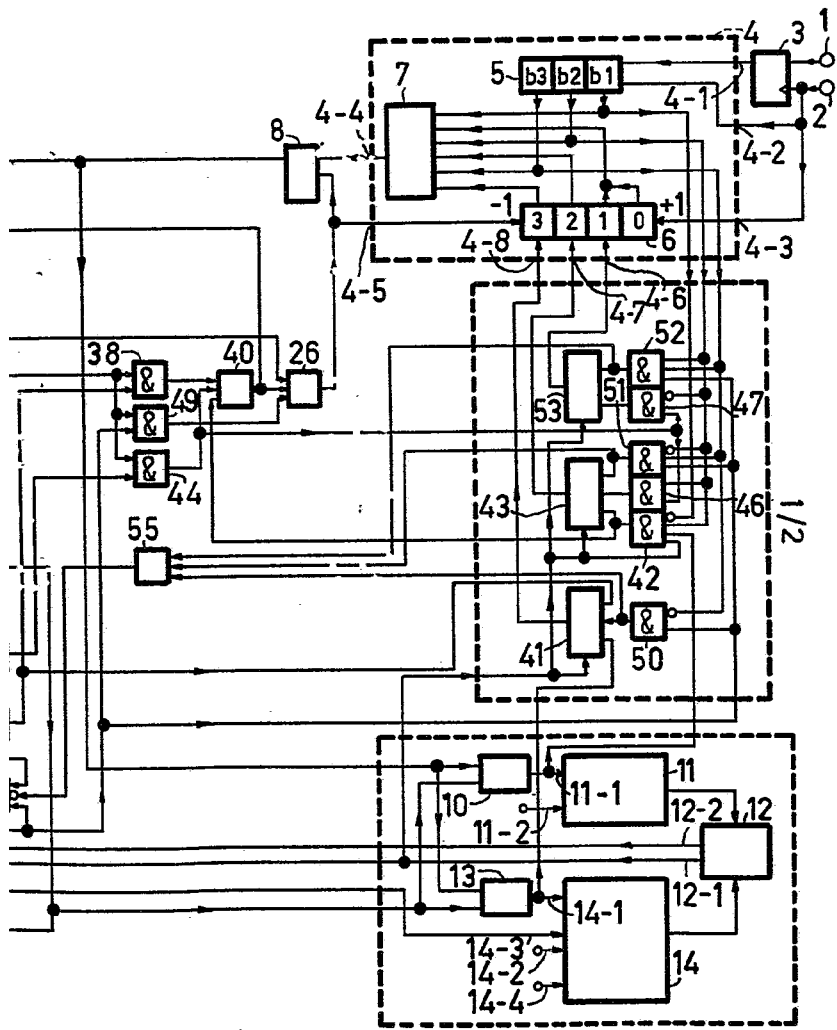
Fig. 1

Alberto E. Scibone
Patent Attorney



1-II-PHN 9011

Fig.1



Alberto de Elabure
 Por Podar

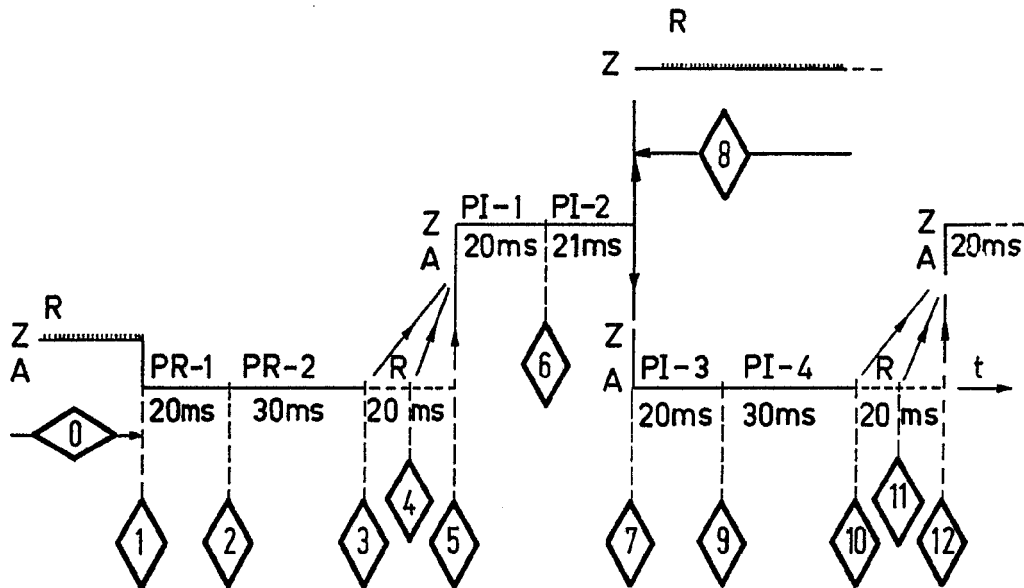


Fig.2

Alberto de *[Signature]*
Por Poder,
[Signature]

2-II-PHN9011