

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en esta descripción y según el contenido de la Memoria adjunta.

NUMERO	476287
FECHA DE PRESENTACION	

A1

5 MAR. 1979

PATENTE DE INVENCION

50 PRIORIDADES: 51 NUMERO	52 FECHA	53 PAIS
77 38802	22.Dic.77	Francia

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL H 04 K	52 PATENTE DE LA QUE ES CIVILIONARIA
------------------------	--	--------------------------------------

64 TITULO DE LA INVENCION
"UN SISTEMA DE TRANSFERENCIA DE SEÑAL PARA CENTROS DE CONMUTACION POR DIVISION DE TIEMPO".

71 SOLICITANTE (ES)
STANDARD ELECTRICA, S.A.

DOMICILIO DEL SOLICITANTE
Madrid, calle de Ramirez de Prado, nº 5

72 INVENTOR (ES)
Michel André Robert Henrion Marcel Arthur van Brussel

73 TITULAR (ES)
STANDARD ELECTRICA, S.A.

74 REPRESENTANTE
D. Manuel Gómez Santamaría

El presente invento se refiere a un sistema de transferencia de señal para centros de conmutación por división de tiempo y más concretamente, a un sistema de transferencia de señalización de "línea" entre al menos una
5 ruta múltiplex con acceso a un centro de conmutación por división de tiempo y al menos un multiregistrador existente en dicho centro.

El establecimiento, la retención y la reposición de las llamadas telefónicas, en particular, requiere
10 una transmisión de señal entre centros de conmutación. A este respecto, se hace normalmente una distinción entre señalización de "línea" que incluye los intercambios de señales referidas normalmente al estado de la llamada o de los canales utilizados entre los centros y la señalización de "re-
15 gistrador" que incluye el intercambio de señales referidas al destino de la llamada (número del abonado llamado, clase de llamada, etc.) y su situación en ruta (congestión, condición de ocupado, abonado libre, etc.). En la práctica, esta distinción está lejos de ser general y depende de las
20 redes telefónicas. Aparece, típicamente en las redes que utilizan señalización por multifrecuencia. La señalización de registrador se intercambia como señales de frecuencia vocal durante el período del establecimiento de la llamada, la señalización de línea se refiere a todas las otras señales
25 intercambiadas durante todo el tiempo de la llamada.

La señalización de línea se intercambia normalmente entre unidades conectadas permanentemente al canal de llamada, mientras que la señalización de registrador requiere unidades complejas que se conectan al canal solamente sobre
30 una base temporal.

Cuando la llamada utiliza una ruta múltiplex con modulación por impulsos codificados (MIC), la señalización de línea se transmite por un canal de señalización, mientras que la señalización de registrador utiliza el canal de conversación.

La ruta MIC (modulación por impulsos codificados) del tipo CEPT de 30 canales está basada en un cuadro recursivo de 125 μ s dividido en 32 aberturas de tiempo iguales. Cada abertura de tiempo permite la transmisión de 8 dígitos binarios o bits. La primera abertura de tiempo de cada cuadro se utiliza para la sincronización de cuadro. La abertura de tiempo de orden 17 se utiliza para el canal de señalización. Las otras 30 aberturas de tiempo corresponden a 30 canales de conversación. En el caso de la señalización canal por canal, las aberturas de tiempo de orden 17 de 16 cuadros consecutivos que forman un multicuadro permiten la transmisión de la señalización de línea de los 30 canales de conversación. De las 16 combinaciones de 8-bits suministradas por estas aberturas de tiempo de orden 17 del multicuadro, la primera se utiliza para sincronización de multicuadro, las otras 15, cada una porta la señalización de línea de dos canales de conversación distintos permitiendo así la transmisión de 4 bits por canal de conversación.

En un centro de conmutación por división de tiempo al que llega este tipo de rutas, la señalización de línea puede reunirse e inyectarse en las entradas del centro por un controlador de señalización de línea que sirve como equipo de interface entre la ruta MIC (modulación por impulsos codificados) y la unidad de control central del centro de conmutación. Sin embargo, la señalización de registrador

llama a un multiregistrador que recibe y envia las señales de frecuencia vocal (en forma MIC) de la señalización de registrador y servirá por tanto, en este sentido, como un equipo de interface entre el canal de conversación y la
5 unidad central.

Una tal concepción ofrece una oportunidad interesante para el procesamiento de la señalización, que ya se contempla en el invento que constituye el objetivo de la solicitud de patente española nº 470.734 registrada por el
10 presente solicitante. Este invento proponía un sistema para transferir la señalización de línea de un canal de conversación en la etapa de señalización de registrador (en otras palabras en fase de registrador) en ambas direcciones, entre el correspondiente controlador de señalización de línea y
15 el multiregistrador, de tal manera que el multiregistrador es solamente el interface en los intercambios de señalización referentes a este canal de conversación. El resultado será una simplificación del procesamiento de la señal en la unidad central que tendrá solamente un interlocutor en lugar
20 de dos. También se seguirá de esto una mayor flexibilidad en la distribución de las funciones de señalización, ya que el multiregistrador, que tiene toda la información de señalización, puede tener entonces una mayor autonomía.

La característica principal del sistema de
25 transferencia de señal de este invento está en que la señalización de línea se transfiere por el canal de conversación entre el controlador de señalización de línea y el multiregistrador en la fracción de la abertura de tiempo del canal de conversación en cuestión correspondiente a la transmisión
30 de un bit. Este bit es, con ventaja, el bit menos significa-

tivo de la combinación codificada transmitida en esta abertura de tiempo.

Ya que el canal de señalización puede portar varios bits de señalización de línea por el canal de conversación en el tiempo de multicuadro, mientras que la transferencia realizada por los elementos mencionados anteriormente concierne a un bit de señalización por cuadro, existen elementos adicionales para la transferencia sucesiva de los mencionados bits de señalización de línea. En una forma preferida del invento, los mencionados elementos adicionales están dispuestos para constituir un mensaje de transferencia de señalización de línea de 16-bits, esto es, teniendo tantos bits como cuadros tiene el multicuadro, este mensaje contiene los mencionados bits de señalización de línea así como los bits de formato que facilitan la identificación.

En el sistema que constituye el objeto de la solicitud mencionada anteriormente, la transferencia de la señalización de línea se realiza por una orden desde la unidad central direccionada al controlador de señalización de línea y al multiregistrador. Esta orden se transfiere inmediatamente. Esta implicidad lleva a que la unidad central direcciona la orden en cuestión a las unidades receptoras en un instante elegido de tal manera que, cuando se realiza la transferencia, no existe pérdida de la información de la señalización de línea y especialmente de la señalización de línea recibida por el centro de conmutación. Esto implica, en ese instante, que la unidad central ejerce un control estricto de la señalización de línea y transmite órdenes para su encaminamiento en tiempo real a las unidades receptoras, al controlador de señalización de línea y multiregis-

trador, a fin de alcanzarles en un orden específico. Conviene aliviar a la unidad central de tal tarea, costosa en tiempo de la unidad central y en ocupación de sus entradas/salidas.

5 El invento por tanto tiene por objeto un sistema de transferencia que responda a una orden de la unidad central y se haga cargo de una manera autónoma de realizar la aplicación de la transferencia efectiva en el tiempo correcto teniendo en cuenta la información de señalización recibida.

10 También es el objetivo del presente invento un sistema de transferencia que comprende elementos para analizar la información de señalización y determinar los límites de transferencia de tal manera que no exista pérdida de la información de señalización al comienzo o detención
15 de la transferencia.

También otro objetivo es un sistema de transferencia en el que este análisis se realiza en una de las unidades en cuestión, multiregistrador o controlador de señalización de línea, siendo informada la otra unidad por una
20 señal distintiva enviada por la primera, lo cual asegura un orden específico en la aplicación efectiva de la transferencia por estas dos unidades.

Estos objetivos se consiguen con un sistema de transferencia de señal caracterizado porque existen elementos de detección en el multiregistrador (o en el controlador de señalización de línea) a fin de analizar la información de señalización de línea recibida por el centro de
25 conmutación y referente a un canal de conversación en fase de registrador y a fin de detectar un estado de señalización particular, y porque los elementos de almacenaje controlados
30

por los elementos de detección almacenan e indican la aparición de este estado particular con el fin de determinar los límites de la aplicación efectiva de la transferencia de señalización de línea.

5 Este sistema está caracterizado además porque el multiregistrador (o el controlador de señalización de línea) comprende además elementos controlados por dichos elementos de almacenaje a fin de introducir una señal distintiva en la información de señalización de línea que transfiere
10 por el canal de conversación al controlador de señalización de línea (o al multiregistrador) y porque el último comprende elementos de identificación para detectar la mencionada señal distintiva en la información de señalización de línea referente a un canal de conversación en fase de registrador a
15 los cuales se transfiere, e inherentes elementos de almacenaje, a fin de almacenar e indicar la aparición de dicha señal distintiva y determinar, en lo que a ella se refiere, los límites de la aplicación efectiva de la transferencia.

 La señal distintiva se transporta por uno o
20 más bits de los mensajes de transferencia de señalización. La misma se transmite después de que la unidad central haya editado una orden para arrancar el sistema de transferencia y cesa después de que la misma haya editado la correspondiente orden de detención.

25 En una configuración del invento, los elementos de detección están en el multiregistrador, mientras que el controlador de señalización de línea está dispuesto para situar la transferencia en aplicación inmediata respecto al multiregistrador, teniendo lugar la puesta en aplicación efectiva de la transferencia en las dos unidades solamente des-
30

pués de la detección del estado de señalización particular elegido para evitar cualquier pérdida de la información de señalización.

Estos objetivos y características del invento,
5 y otros más, aparecerán con más detalle en la descripción que sigue, con referencia a los dibujos que se acompañan y que muestran:

La Fig. 1 el diagrama general de un centro de conmutación por división de tiempo en el que puede aplicarse
10 el presente invento;

La Fig. 2 un diagrama que muestra el principio del sistema de transferencia de señalización de línea, objeto del invento;

La Fig. 3 el diagrama de un ejemplo de confi-
15 guraciones para añadir al circuito CJ de la figura 1 para la transferencia de señalización de línea según el sistema del invento;

La Fig. 4 el diagrama de un ejemplo de confi-
20 guraciones para añadir en el multiregistrador MR de la Fig. 1 para la transferencia de señalización de línea según el sistema del invento.

El diagrama general de la fig. 1 muestra un centro de conmutación por división de tiempo, al que se puede aplicar el presente invento.

25 A este centro se conectan las rutas MIC el centro sitúa las llamadas entre los canales por división de tiempo transportados por estas rutas MIC. Cada ruta jme comprende un canal de transmisión digital para cada dirección de transmisión. Esta conectada en el centro de conmutación
30 a un equipo de ruta individual JE que resuelve los problemas

de sincronización de tal manera que, al nivel del equipo JE, los dos canales de transmisión de llegada y salida, aparecen como sincronizados en un cuadro de referencia local.

5 El equipo de ruta JE está conectado a un circuito de control de ruta CJ que se conecta por un enlace cje a una unidad central UC. Esta unidad central UC controla directamente o indirectamente todas las operaciones realizadas en el centro de conmutación, si se refieren al establecimiento, retención, reposición de llamadas, intercambios
10 de señalización o todas las funciones accesorias. Representa de hecho, un procesador digital de programa almacenado. Puede considerarse que el circuito CJ es una sub-unidad periférica de la unidad central UC que sirve para dar acceso a la unidad central a las rutas MIC.

15 En materia de señalización, el circuito CJ comprende elementos para recibir del equipo JE la información de señalización de línea de llegada que llega de la ruta jme elementos para almacenar esta información y elementos para transmitirla a la unidad central UC. También comprende elementos para recibir de la unidad central UC la información
20 de señalización de línea para transmitir, elementos para almacenar esta información y elementos para retransmitirla por el canal de salida de la ruta jme. Respecto a la señalización de línea, el circuito CJ juega el papel de un controlador de señalización de línea, equipo de interface entre
25 la ruta externa jme y la unidad central UC.

El equipo JE está conectado por una ruta interna de dos vías jmi a la malla de conexión RCX. Otras rutas internas (jmi, jmr) están conectadas a la malla RCX. Esta
30 malla está controlada por la unidad central UC a través del

enlace crx y, según las órdenes recibidas desde la unidad central UC, establece conexiones de dos direcciones entre los canales por división de tiempo de estas diferentes rutas.

5 El centro de conmutación de la fig. 1 comprende también al menos un equipo de ruta de multiregistrador JMR acoplado a la malla RCX por la ruta interna de dos vías jmr. Este equipo juega proxímadamente el mismo papel que el equipo JE, aunque de una forma simplificada, ya que no tiene
10 acceso a una ruta externa. Está conectado a un multiregistrador MR, que se conecta a la unidad central UC por un enlace cmr.

La función esencial del multiregistrador MR es registrar los intercambios de señalización. Un canal por
15 división de tiempo de una ruta tal como jme cuando se captura para establecer una llamada, lo que da lugar a un intercambio de señales en el cuadro de trabajo de la señalización de línea, se conecta a un canal por división de tiempo de la unión jmr. El equipo JMR permite que el multiregistrador
20 MR tenga acceso a este canal para enviar y recibir la señalización de registrador. En estas operaciones de señalización de registrador, el multiregistrador MR juega un papel de interface entre la unidad central UC y cada uno de los canales por división de tiempo de la ruta jmr.

25 La señalización de registrador se realiza normalmente por la transmisión de señales de frecuencia vocal por el canal de conversación. Por el canal por división de tiempo de dos vías de la ruta jmr, estas señales se transmiten como muestras MIC. El multiregistrador MR tiene por
30 tanto la función, para cada uno de los canales de la ruta

jmr , de generar y transmitir estas muestras MIC y de reconocer las señales de frecuencia vocal a las que corresponden, en orden a especificar su recepción a la unidad central UC.

5 Durante este tiempo, continúa la señalización de línea.

Cuando se terminan los intercambios de señalización de registrador referentes a un canal por división de tiempo, este canal por división de tiempo se desconecta del canal por división de tiempo de la ruta jmr a la que estaba
10 conectado, como consecuencia del multiregistrador MR; puede conectarse entonces a un canal por división de tiempo de otra ruta externa (o de la misma) para establecer una llamada. La llamada ya no será controlada en el centro de conmutación, excepto por los intercambios de señal realizados en el cuadro
15 de trabajo de la señalización de línea.

La unidad central UC intercambia por tanto señalización de línea con las rutas externas por medio de los circuitos de control de ruta (CJ) y la señalización de registrador a través del o de los registrador(es) (MR). Como
20 se mostró anteriormente, es deseable que en todo momento la unidad central tenga solamente una vía de intercambio de señalización para cada canal de llamada.

Intervienen por tanto elementos cuando un canal por división de tiempo de una ruta externa está conectado a un acceso de un multiregistrador, en orden a
25 enviar la señalización de línea de esta canal de tiempo de la ruta múltiplex al multiregistrador y recíprocamente. Así, el multiregistrador es el único interface entre la unidad central y el canal por división de tiempo en tanto
30 éste esté en fase de registrador.

Refiriéndonos ahora a la figura 2 a fin de describir un principio de transferencia de información de señalización sobre el que está basado el presente invento.

La línea superior TT de la figura 2 muestra la división del tiempo t a fin de constituir un cuadro por división de tiempo de 32 aberturas de tiempo de longitudes iguales llamados IT0 a IT31. El tiempo de cuadro es de 125 μ s y el de cada abertura de tiempo de 3,9 μ s. En el caso de una ruta MIC tipo CEPT, se reserva el IT0 para la sincronización de cuadro. La IT16 se utiliza para la transmisión de la información de señalización. Las otras 30 ITS se utiliza cada una como un medio del canal de conversación.

La siguiente línea IT16/IT17 de la figura 2 muestra la división del tiempo t que permite transmitir en cada IT 8 bits sucesivamente denominados b_1 a b_8 ; ello se refiere solamente a IT16 e IT17.

Las líneas TT0 a TT15 muestran la información transmitida por IT16 e IT17 durante 16 cuadros sucesivos que forman un multicuadro. Consideraremos en primer lugar a TT0 reservada para la señalización de línea. En el caso de señalización canal por canal, IT16 transporta sucesivamente, en el cuadro TT0, una combinación de sincronización "0000wxyz", luego en los cuadros TT1 a TT15, la información de señalización de línea de los 30 canales de conversación, a la cadencia de dos grupos de cuatro bits correspondientes a dos canales de rangos i e $i + 16$ por IT16, siendo i el número del cuadro en el multicuadro. Los cuatro bits de señalización de cada canal están designados por las letras A, B, C, D seguidas por el número del canal de conversación al que están asignadas.

Refiriéndonos a la fig. 1, el circuito de control CJ, en la función de recepción de señalización, muestra en el equipo JE la información suministrada por IT16 e identifica la combinación de cuadro "0000wxyz", entonces
5 almacena en una memoria de señalización de 30 llamadas los 30 grupos de 4 bits que siguen a la combinación de sincronización. La información de señalización de línea se mantiene así a disposición de la unidad central que puede requerirle solamente una vez por multicuadro, esto es, una vez cada 2
10 mseg.

El principio de transferencia consiste en proporcionar elementos para transferir la información de señalización de los canales en fase de registrador en la dirección del multiregistrador, por una de las aberturas de bits del
15 canal de conversación. A modo de ejemplo consideraremos el canal de conversación transportador por IT17. La transferencia se realiza por el bit b8 de esta etapa IT17. Como se muestra por las líneas T10 a T15 de la figura 2, pueden así transferirse 16 bits en la IT17 de los 16 cuadros del multicuadro de señalización. Si el canal de señalización suministra solamente un bit por multicuadro, este bit puede transferirse de una manera repetitiva, 16 veces por multicuadro mediante el bit b8 de la IT17. Ya que el mismo suministra diferentes bits, puede considerarse una transferencia cíclica
20 de los bits recibidos (A, B, C, D, A, B, etc). Preferentemente, la transferencia está dispuesta para un mensaje de 16 bits que comprende bits de formato, otros disponibles para diversos fines y los cuatro bits de señalización recibidos en el multicuadro.

30 En la fig. 2, este mensaje se muestra bajo la

abertura correspondiente al bit b8 de IT17. Comprende 0, en los cuadros TT0, TT1, etc... 1 en los cuadros TT8, etc. y los cuatro bits de señalización A17, B17, C17, D17 del canal transportado por IT17, tal como se han recibido en IT16 del cuadro TT1 y almacenados en la memoria de señalización; los mismos se transfieren en los cuadros TT12 a TT15.

El multiregistrador MR recibe este mensaje, identifica sus diferentes partes y especialmente los bits A17 a D17 que pueden almacenar una llamada de una memoria de señalización a fin de situarla a la disposición de la unidad central UC.

Si consideramos ahora la transmisión de la señalización en lugar de su recepción, todavía se aplica el principio que estamos considerando, por elementos similares, invirtiéndose la dirección de transmisión. La unidad central suministra al multiregistrador los cuatro bits a ser transmitidos. Este multiregistrador conforma y transmite un mensaje de 16 bits mediante el bit b8 del canal de conversación, en la dirección de salida. Los mismos llegan al equipo JE en IT17; allí, se muestrean por elementos de transferencia que escriben los cuatro bits de señalización de línea en la célula de la memoria de señalización asignada a este IT17 para ser enviados en la unión jmr durante IT16 del cuadro TT1.

La transferencia de la señalización de línea por el bit b8 del canal de conversación no encubre la señalización de registrador. Este bit b8 es el bit menos significativo de la combinación transmitida por cada IT. Ahora, la señalización de registrador da lugar a estrechar la banda de la transmisión de señal de frecuencia vocal, cuyas mues-

tras pueden, con gran pérdida de rendimiento, ser representadas por combinaciones codificadas en solamente 7 bits por codificación de 8 bits y con abonado del bit menos significativo. De esta manera, en la fase de registrador el multiregistrador transporta simultáneamente los intercambios de señalización de registrador en los bits b1 a b7 del canal de conversación y los intercambios de la señalización de línea en el bit b8 de la manera que hemos descrito brevemente.

Refiriéndonos a la fig. 3, describiremos una forma de configuración de los elementos esenciales existentes para realizar la transferencia de la señalización de línea según el invento. El diagrama de la fig. 3 muestra solamente los elementos utilizados en el equipo CJ de la figura 1. Similares aunque no idénticos elementos existen para el multiregistrador MR de la fig. 1; estos se muestran en la fig. 4.

En el ejemplo de la fig. 3, los elementos esenciales existentes en el circuito de control de la ruta CJ y especialmente en aquella parte de la misma que forma un controlador de señalización de línea, comprenden una memoria mostrada por conveniencia en dos partes MS1 y MS2 y un grupo de registradores RIH, RSR, RCT, RKJ, RSL y RSF que reciben la información leída en la memoria MS1, MSR, mostrándola para su utilización y posible modificación y después suministrarla a la memoria para reescribirla. Estos registradores están interconectados por circuitos lógicos sencillos que los asocian con la transmisión a dos vías de la ruta jmi (figura 1).

La memoria MS1, MS2 comprende una palabra designada por una dirección MIT para cada canal por división

de tiempo de la ruta jmi. En lo que queda de esta descripción pondremos atención en las palabras que corresponden a los canales de conversación. Cada una de estas palabras se lee en la abertura de tiempo del canal de conversación a la que está asignada y más concretamente durante el período de tiempo reservado para la transmisión del bit b7 de las combinaciones codificadas encaminadas por este canal por división de tiempo, como resultado de una señal lec.b7 (orden de lectura e impulso de tiempo generado por un reloj general, no mostrado). La dirección NIT llega también del reloj.

La palabra leída se escribe en los registros RIH a RSF, tomando el lugar de cualquier información que pudieran haber contenido. La misma está disponible durante el período de tiempo correspondiente al último bit b8 del canal de conversación en cuestión y el primer bit b1 del siguiente canal de conversación a fin de controlar las diferentes acciones y posibles modificaciones a realizar.

La palabra contenida en los registros RIH a RSF se escribe en la memoria MS1, MS2 durante el tiempo reservado para el siguiente bit b2 en el mismo lugar, no cambiándose todavía la dirección NIT. El reloj, no mostrado, está dispuesto para suministrar la dirección de un nuevo canal por división de tiempo solamente entre los bits b2 y b3 del canal en cuestión.

Del mismo modo a como la palabra leída se distribuye en los registros RIH a RSF, la memoria MS1, MS2 puede dividirse, como se muestra en la figura 3, en las secciones correspondientes MIH, MSR, MCT, MKJ, MSL y MSF. Explicaremos primeramente estas diferentes secciones.

La sección MIH contiene un bit por canal. El

mismo indica que la transferencia de señalización de línea según el principio descrito con relación a la fig. 2 se aplica efectivamente.

La sección MSR contiene cuatro bits por canal de conversación. Estos son los cuatro bits de señalización que llegan del canal de señalización de la ruta jme, dirección de transmisión de entrada, y referentes al canal de conversación en cuestión. Los mismos se escriben por elementos que están fuera del alcance del presente invento y que simplemente se muestran por la flecha JE. Cuando la transferencia de señalización de línea de la figura 2 no se aplica, los bits de señalización de entrada se extraen después de la sección MSR, para la unidad central UC, posiblemente por una unidad interface para el pre-procesamiento de la señalización de línea que simplemente se muestra por la flecha UC.

La sección MCT contiene también cuatro bits por canal de conversación. Forman un contador de 16 posiciones que regula las transferencias sucesivas de 16 bits de los mensajes de transferencia de señalización de línea descritos con referencia a la figura 2.

La sección MKJ contiene un bit por canal de conversación. Este bit se pone en 1 después de una orden desde la unidad central con vistas a la realización de la transferencia de la señalización de línea según la figura 2.

La sección MSL contiene cuatro bits por canal de conversación. Almacena cuatro bits de señalización destinados al canal de señalización de la ruta jme, la dirección de transmisión de salida y referente al canal de conversación en cuestión. Cuando no se aplica la transferencia de señalización de línea según la figura 2, estos bits de se-

ñalización se escriben por medios que no forman parte del alcance del presente invento y se indican simplemente por la flecha UC. También se leen y envían por el canal de señalización de la ruta jme, en la dirección de salida, por
 5 medios que se indican simplemente por la flecha JE.

La sección MSF contiene 16 bits por canal de conversación y está previsto para la recepción progresiva de los mensajes de transferencia de la señalización de línea según el método indicado en la figura 2.

10 Describiremos ahora, a modo de ejemplo, como el equipo de control de ruta de la fig. 3 realiza la transferencia de la señalización de línea, según el principio mostrado en la figura 2, primeramente con referencia a la dirección de transmisión. Como en el caso de la figura 2,
 15 y a modo de aclaración, nos referiremos al canal de conversación transportado por IT17.

La transferencia de la señalización de línea se aplica cuando el canal de conversación alcanza la fase de registrador, esto es, cuando se conecta al multiregistra-
 20 dor MR de la fig. 1, después de una posible operación de comprobación de continuidad. A este fin, la unidad central UC escribe un 1 en la sección MKJ de la palabra referente a este canal y escribe 0000 en la sección MCT.

La sección MSR contiene la información de se-
 25 ñalización de línea en entrada. La sección MSL contiene la información de señalización de línea de salida,

La información de señalización de línea de salida llega desde la unidad central UC y se admitirá fácilmente que la unidad central UC da la orden para pasar en fa-
 30 se de registrador del canal de conversación en cuestión, so-

mente cuando esta información de señalización de línea de salida sea tal que la aplicación de la transferencia no provoque el riesgo de causar cualquier tipo de perturbación.

5 El sistema de transferencia que constituye el sujeto del presente invento tiene, sin embargo, el objeto de permitir que el sistema de transferencia de señalización de línea lo ponga en aplicación sin que la unidad central tenga en cuenta el estado de la señalización de línea en la dirección de transmisión de entrada, esto es, la informa-
10 ción contenida en la sección MSR.

Para obtener esto, el sistema de transferencia mostrado en la fig. 3 proporciona, según el invento, el establecimiento inmediato de la transferencia de la señalización de línea en la dirección del multiregistrador sin modificar temporalmente la dirección de encaminamiento de la
15 información de señalización de línea entre la ruta y la unidad central, de tal manera que se realice en relación a la sección de la memoria MSR (ver la descripción previa sobre este objeto). Este solape de las operaciones de encaminamiento de la señalización de línea eviatará cualquier pérdida de información.
20

Cuando se lee en la memoria MS1, MS2 la palabra referente al canal transportado por IT17 y se escribe en los registros de la fig. 3, el registro RKJ suministra
25 un nivel lógico 1. Durante el período del bit b8 de este canal, por la puerta-AND pt1 esta señal alcanza el conductor rse y el equipo de ruta JE. En este equipo, entre la ruta externa jme y la ruta interna jmi se interpone un circuito que comprende las puertas pt2, pt3 y pt4 y un circuito-NOT
30 in1 entre la ruta múltiplex externa de llegada jmee y la

ruta múltiplex interna de llegada jmie. En lo que la señal rse permanece en el nivel lógico 0, esto es, fuera del bit b8 para todos los canales y en permanencia para los canales que no están sujetos a la transferencia de señalización de línea, el circuito-NOT in1 suministra un nivel 1 que desbloquea la puerta-AND pt2, mientras que la puerta-AND pt3 se bloquea. Así, y a través de la puerta-OR pt4, la ruta jmee se conecta a la ruta jmie. El sistema de transferencia no interviene en la transmisión. Sin embargo, en lo que se refiere al canal transportado por IT17 y durante el período del bit b8, este circuito separa las rutas jmee y jmie, a fin de conectar la ruta jmie al conductor brs. Esto ocurrirá como consecuencia en cada bit b8 del canal en cuestión.

El registro RCT recibe inicialmente 0000 este suministra este valor a un multiplexor MUX. En respuesta, este conecta su conductor de salida brs a la primera de sus cuatro entradas superiores, conectada directamente al nivel lógico 0. El conductor brs recibe así un nivel 0 que se transmite en el bit b8 del canal de conversación. Este es el primer bit de un mensaje de transferencia de señalización concebido de acuerdo con el principio descrito en relación con la fig. 2.

Después, durante el bit b1, el registro RCT recibe una señal b1 que controla la adición de una unidad a su contenido que se hace 0001. Esta información re-almacenada durante el bit b2 en la memoria MS1, MSE se modifica en consecuencia.

Durante el siguiente cuadro y respecto al mismo canal, la operación es la misma, excepto que el registro RCT y el multiplexor MUX reciben el valor 0001. Debido a que

este multiplexor MUX envia en el bit b8 del canal de conversación la señal suministrada por su siguiente entrada, en este caso un segundo 0, el contenido del registro RCT se hace 0010, y así sucesivamente.

5 Como los dos primeros grupos de cuatro entradas del multiplexor MUX están conectados al nivel 0, esto permite el envío en el bit b8 del canal de conversación en cuestión un mensaje de transferencia de señalización que comienza por 8 bits de valor 0. Entonces, como el tercer grupo
10 de cuatro entradas del multiplexor MUX está conectado al nivel 1, el mensaje de transferencia de señalización transmitido por el bit b8 del canal de conversación comprende cuatro unos. Finalmente, como el cuarto grupo de cuatro entradas del multiplexor MUX está conectado a la salida del registro
15 RSR, el mensaje de transferencia de la señalización de línea termina por los cuatro bits de la señalización de línea de llegada suministrada por la memoria MSR, que llega del canal de señalización de entrada correspondiente al canal transportado por IT17.

20 Después de enviar el bit de orden 16 de este mensaje, en 16 cuadros, el contenido del registro RCT vuelve a 0000 y vuelve a comenzar todo el proceso. Entretanto, como el canal de señalización la ruta jme suministra cuatro bit por canal de conversación cada 16 cuadros, el contenido
25 de la sección MSR habrá cambiado.

 El proceso que hemos descrito permite por tanto, aparte de otros aspectos que cambien algo en dirección del encaminamiento de la señalización de línea, transferir también la información de señalización de línea concerniente
30 al canal de conversación transportado por IT17 en la dirección

del multiregistrador al que está conectado. Esto hará posible el que el multiregistrador analice la información de señalización de línea que reciba y determine el momento apropiado para la aplicación efectiva de la transferencia de la señalización. Desde este momento, el multiregistrador 5 suministrará él mismo la información de señalización de línea de entrada del canal de conversación en cuestión en dirección de la unidad central. Además, enviará la información de señalización de línea de salida de este canal, acompañada por una señal distintiva, con dos fines: a fin de que 10 el equipo de la figura 3 retransmita esta información por el canal de señalización de la ruta jme y en orden de una aplicación efectiva de la transferencia de la señalización de línea a ser conocida por el equipo de control de ruta de la figura 3 y se muestra de una manera que interrumpa el 15 encaminamiento directo de esta información entre el equipo de control de ruta de la figura 3 y la unidad central.

Refiriéndonos aún a la figura 3, consideraremos la recepción de los mensajes de transferencia de señalización de línea que llegan del multiregistrador, permaneciendo referidos al canal de conversación transportado por IT17. 20

El registro RSF está conectado al canal de transmisión de salida jmis de la ruta jmi. Este es un registro de conversión. Por orden de la señal b8, esto es, durante el período reservado para la transmisión del bit b8 por la ruta jmi, el registro RSF almacena este bit b8 en su etapa hacia la derecha, mientras que los otros bits que contiene se cambian una etapa a la izquierda. Entonces, durante el 25 bit b2, el contenido del registro RSF se ahorra en la sección 30

MSF de la memoria MS1, MS2. Cuando se vuelve al mismo canal de conversación un cuadro después, se introduce un nuevo bit b8 en el registro RSF y la memoria MSF de la misma manera y así sucesivamente de tal modo que, finalmente, el

5 registro RSF contiene una serie completa de los últimos 16 bits transmitidos por el multiregistrador por el canal de conversación en cuestión. Una vez cada 16 cuadros, estos 16 bits serán los de un mensaje de transferencia de señalización de línea. Pero solamente una vez el multiregistrador da la orden de una aplicación efectiva de la transferencia de señalización de línea en que este mensaje tendrá la composición mostrada en la fig. 2. Este mensaje comprenderá

10 8 bits 0 situados en la mitad izquierda del registro RSF, 4 bits a los que el multiregistrador dará el valor 1 en orden a constituir el distintivo mencionado anteriormente y

15 finalmente 4 bits de señalización situados a la derecha del registro RSF.

Cuando se completa un tal mensaje en el registro RSF, los circuitos A0 y B1 responden y desbloquean una

20 puerta-AND múltiple pt5. El circuito A0 suministra un nivel lógico 1 en la dirección de la puerta pt5 cuando sus 8 entradas están en el nivel lógico 0. El circuito B1 suministra un nivel lógico 1 hacia la puerta pt5 cuando sus cuatro entradas están en el nivel lógico 1. Está además presente

25 la condición RKJ, que llega del registro RKJ. También, durante el período del bit b1, la puerta pt5 funciona y permite la transferencia de la información de señalización presente en el registro RSF al registro RSL. Esta información se escribe así en este registro RSL y luego en la sección MSL,

30 para ser transmitida por el canal de señalización de la ruta

jme, como información de señalización de línea de salida referente al canal transportado por IT17.

Desde este instante y en cuanto a los mensajes respecto al formato que se ha descrito, continuará la transferencia de señalización de línea concerniente a este canal.

Además, la puerta pt6 controlada también por las salidas de los circuitos A0 y B1 y por las condiciones RKJ y bl, suministra en el mismo instante una señal que se transmite al registro RIH. Este registro, que hasta entonces estaba en el estado lógico 0, pasa al estado lógico 1. Esta información se escribirá en la sección MIH de la palabra de memoria del canal de conversación en cuestión. Esto muestra que la transferencia de señalización inicialmente requisicionada activando la sección MKJ en el estado 1, está ahora efectivamente en aplicación. La utilización de esta información cae fuera del alcance del invento. Sin embargo, puede indicarse que un modo elemental de utilizarla consistiría en proporcionar que la unidad central UC o cualquier otra unidad, tal como el equipo de pre-procesamiento de la señalización, escribiendo y leyendo en las memorias MSR y MSL en el cuadro de encaminamiento directo de la señalización de línea entre la ruta jme y la unidad central, leyera al mismo tiempo la sección MIH y se inhibiera si suministrara el valor 1, ya que el encaminamiento de la señalización de línea se transportará a través del multiregistrador en aplicación del sistema de transferencia del invento.

Lo que falta por considerar es el modo en el que el sistema de transferencia de señalización de línea en la dirección del multiregistrador deja de aplicarse en el equipo de la figura 3. En este ejemplo de aplicación

la iniciativa para la interrupción de la transferencia se confía al multiregistrador. Este multiregistrador suprime toda la información por el bit b8 del canal de conversación transportado por IT17, o en otras palabras, envía un mensaje compuesto por todos ceros. Cuando este mensaje se presenta completamente en el registro RSF, responde el circuito A0, así como un circuito B0 sensible a la presencia de cuatro 0 en los bits de rangos 9 a 12 del mensaje recibido por el registro RSF. La puerta-AND pt7 que recibe las señales de salida de los circuitos A0 y B0, así como la condición RIH que llega del registro RIH, se desbloquea por la señal bl que sigue y repone simultáneamente los registros RIH y RKJ.

En el equipo de la figura 3, la transferencia de la señalización de línea del canal de conversación transportado por IT17 en la dirección del multiregistrador se detiene. Para este canal de conversación, el registro RJK deja de actuar sobre el circuito de conmutación del equipo de ruta JE y permite el envío de los mensajes de transferencia de señalización de línea. De la misma manera, el registro RJK cesa de autorizar la transferencia en el registro RSL de la información que llega desde el registro RSF. Además, la información almacenada en la sección MIH vuelve a 0, de tal manera que se restablece el encaminamiento directo de la señalización entre la unión y la unidad central.

Describiremos ahora, con referencia a la Fig. 4, un ejemplo de los circuitos existentes en el multiregistrador en aplicación del presente invento. Como puede verse, estos circuitos son muy similares a los de la figl 3. Las unidades homólogas mantienen además las mismas referencias,

completadas por un apóstrofe. En realidad, el funcionamiento de estos circuitos es el mismo que el de los de la fig. 3, excepto en algunas diferencias, de tal modo que omitiremos cualquier descripción superflua y pondremos atención solamente en las particularidades que los diferencian de los de la fig. 3.

La parte superior de la fig. 4 es idéntica a la de la figura 3 excepto en tres puntos:

- está conectada a la ruta de entrada jmre de la ruta jmr (ver fig. 1);
- una puerta-AND pt8 separa el conductor hrs' del multiplexor MUX' en tanto que se haya almacenado un 1 en el registro RIH', de tal manera que el conductor hrs' recibe solamente ceros;
- una puerta-OR pt9 se interpone entre la salida del registro RKJ' y la puerta pt1', lo que permite mantener el control del circuito de conmutación del equipo JMR por el registro RIH'.

De esta manera, cuando el canal transportado por IT17 en el equipo de la fig. 3 se conecta a un canal del multiregistrador, transportado por ejemplo por IT7, la correspondiente palabra en la memoria MS1', MS2' se inicializa y, después de varios controles, se escribe un 1 en la sección MKJ' por una orden cuyo origen no tiene gran interés y se indica por una flecha UC, ya que en último caso, puede ser una orden proveniente de la unidad central.

Desde este instante, mediante la puerta pt9 los circuitos de conmutación del equipo JMR funcionan en cada bit b8 del canal de IT7. Pero como la puerta pt8 está bloqueada, y el registro RIH' todavía está en la posición 0,

los mensajes de transferencia de señalización enviados por este bit b8 al equipo de la figura 3 están compuestos solamente de 0. Recuérdese que son entonces ineficaces.

Sin embargo, el equipo de la figura 3 transmite los mensajes de conformidad con la figura 2, como se describió anteriormente. Estos mensajes se reciben por el equipo de la figura 4.

La parte inferior de la figura 4 es idéntica a la de la figura 3 excepto en cuatro puntos:

- 10 - está conectada a la ruta jmrs;
- un circuito S0 sustituye al circuito B0, que recibe la información de señalización de los mensajes de transferencia de señalización de línea, los analiza y suministra una señal de salida cuando son tales que puede aplicarse efectivamente la transferencia, sin riesgo de perturbación en lo que se refiere a la información de señalización de entrada.
- 15 - la puerta pt6' no está solamente controlada por las salidas de los circuitos A0' y B1' y las condiciones b1 y RKJ', sino también por la salida del circuito S0;
- 20 - la puerta pt7' está controlada por un circuito-NOT in2, que recibe la condición RKJ', y por las salidas de los circuitos A0', B1' y S0.

De esta manera, tan pronto como el multiregistrador recibe los mensajes enviados como se describió por el equipo de la figura 3, estos se escriben en el registro RSF' y en la sección de la memoria MSF'. Cada vez que un mensaje completo está presente en el registro RSF', la información de señalización que contiene se transmite al registro RSL y a la sección de la memoria MSL'. Pero es todavía la sección MSL de la figura 3 la que encamina esta información

hacia la unidad central.

Solamente cuando el circuito S0 suministra una señal de salida resultante del análisis de la señalización de línea recibida, y que caracteriza el hecho de que el instante es favorable para la realización efectiva de la transferencia, la puerta pt6' funciona y suministra una señal que activa el registrador RIH' a la posición 1. La puerta pt8 se hace entonces conductora. Los mensajes de transferencia de señalización de conformidad con la figura 2 se envían por la ruta jmre hacia el equipo de la figura 3 en donde sitúan la transferencia de señalización de línea en aplicación efectiva. Al mismo tiempo, la sección MIH' muestra también esta transferencia y se utiliza de aquí en adelante la información de señalización de línea escrita en la sección MSL'. Además, la unidad central escribe seguidamente la información de señalización de línea de salida en la sección MSR' del multiregistrador.

La transferencia de señalización se pone así en aplicación efectiva en el multiregistrador así como el equipo de control de ruta.

Solamente queda por describir su interrupción. En el ejemplo de realización que nos ocupa, la iniciativa cae en la unidad central o en el registrador mismo si éste está dotado con autonomía en este punto, lo que se muestra escribiendo un 0 en la sección MKJ'. Esta acción no tiene efecto inmediato ya que el registro RIH', a través de la puerta pt9, mantiene el funcionamiento de los circuitos de conmutación del equipo JMR. El envío y recepción de los mensajes de señalización de línea continúa, pero la puerta pt7' se activa por la condición RKJ' y el circuito-NOT inr.

Solamente cuando el equipo de la figura 4 ha recibido un mensaje completo (los circuitos A0' y B1' suministran una señal de salida) la información de señalización de la cual es favorable a un cambio de encaminamiento (funciona el circuito S0) esta puerta pt7' funciona y suministra una señal que repone el registro RIH'. Inmediatamente cesa el envío de los mensajes de transferencia. Se ha visto que el encaminamiento inicial de la señalización se repone. El multiregistrador se queda libre de nuevo respecto al canal de IT7.

El sistema del invento permite por tanto una aplicación efectiva de la transferencia de señalización de línea, independientemente de la unidad central, sin riesgo de perturbación respecto a la información de señalización de línea. Debe resaltarse que el ejemplo de configuración mostrado en las figs, 3 y 4 permite una alternativa inmediata: en la que el análisis de la información de señalización se realiza en el equipo de control de ruta (fig. 3) mejor que en el multiregistrador (figura 4). Dicha señal distintiva podría entonces incorporarse en un mensaje de transferencia por el equipo de control de ruta y detectarse por el multiregistrador.

En otros aspectos, el momento apropiado se determina por un circuito S0 que analiza "al vuelo" la información recibida. Puede ser ventajoso realizar un análisis más detallado, confiado a las unidades de pre-procesamiento de señalización mencionadas anteriormente, lo que sustituiría al circuito S0.

Además, es evidente que las descripciones precedentes se dan solamente a modo de ejemplos no-limitativos

y que pueden ofrecerse numerosas alternativas sin apartarse del alcance del invento. Para mencionar solamente alguna, el modo operacional de las memorias dependerá, en la práctica, de la tecnología elegida. Será la misma en lo que se
5 refiere a las operaciones de conmutación, esto es, tipos de puertas y niveles lógicos. El compromiso entre la memoria y los elementos lógicos puede modificarse realizando ciertas funciones. Todos los datos digitales, códigos y formatos dados pueden variar según la aplicación.

10 Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo y no debe considerarse como limitación de su alcance.

El presente invento corresponde a una solicitud de patente formulada en Francia el día 22 de Diciembre de
15 1977, señalada con el N^o 77 38802 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

- 5 1.- Un sistema de transferencia de señal para centros de conmutación por división de tiempo que comprende al menos un canal por ruta múltiplex de señalización de canal, que transporta, para cada dirección de transmisión, un canal de señalización y canales de conversación, una unidad
- 10 de procesamiento central, un controlador de señalización de línea asociado con la ruta y que contiene elementos para transferir la información de señalización de línea en ambas direcciones entre el canal de señalización y la unidad central, un multiregistrador al que están conectados los canales
- 15 de conversación en fase de registrador el cual contiene elementos para transferir en ambas direcciones la información de señalización de registrador entre cada canal de conversación y la unidad central, así como elementos para transferir la señalización de línea activada temporalmente
- 20 a cargo de un canal de conversación en fase de registrador y dispuesto, en el controlador de señalización de línea, para transferir en ambas direcciones la información de señalización de línea referente a este canal de conversación entre el canal de señalización y la porción del canal de
- 25 conversación que une el controlador de señalización de línea al multiregistrador y, en el multiregistrador, en orden a transferir en ambas direcciones la información de señalización de línea entre un canal de conversación y la unidad central, caracterizado porque existen además elementos
- 30 de detección en el multiregistrador o en el contro-

lador de señalización de línea, a fin de analizar la información de señalización de línea recibida por el centro de conmutación y referente a un canal de conversación en fase de registrador y en orden a detectar un estado de señalización particular, así como elementos de almacenaje controlados por los elementos de detección, a fin de almacenar e indicar la aparición de dicho estado particular, con vistas de determinar los límites de la aplicación de la transferencia.

2.- Un sistema de transferencia de señal, según el punto 1, caracterizado porque el multiregistrador (o el controlador de señalización de línea) comprende además elementos controlados por dichos elementos de almacenaje a fin de introducir una señal distintiva en la información de señalización de línea que transfiere por el canal de conversación al controlador de señalización de línea (o el multiregistrador) y porque el último comprende elementos de identificación a fin de detectar dicha señal distintiva en la información de señalización de línea referente a un canal de conversación en fase de registrador que se transfiere al mismo y a elementos inherentes de memorización, a fin de almacenar e indicar la aparición de la señal distintiva y determinar, en lo que a ella se refiere, los límites de la aplicación efectiva de la transferencia.

3.- Un sistema de transferencia de señal según el punto 2 en donde la transferencia de la información de señalización de línea se realiza por mensajes sucesivos de los cuales una parte solamente contiene la información de señalización, caracterizado porque dicha señal distintiva está constituida por uno o más dígitos binarios de valores

predeterminados incorporados en dichos mensajes sucesivos.

4.- Un sistema de transferencia de señal según los puntos 2 ó 3 en donde el multiregistrador (o el controlador de señalización de línea) bajo orden de la unidad central, genera sucesivamente una orden para arrancar y una orden para detener los elementos de transferencia de la señalización de línea concerniente a un canal de conversación, caracterizado porque dichos elementos que introducen una señal distintiva están dispuestos a fin de suministrar esta señal distintiva en respuesta a dicha orden de arranque y a fin de suprimirla en respuesta a la orden de detención, cuando están controlados por los elementos de almacenaje según la reivindicación 2.

5.- Un sistema de transferencia de señal según el punto 4, caracterizado porque el controlador de señalización comprende elementos para recibir y almacenar una orden que active la transferencia de la señalización de línea concerniente a un canal de conversación y elementos para poner esta transferencia en aplicación inmediata, respecto al multiregistrador, mientras que dichos elementos de almacenaje inherentes proporcionados según la reivindicación 2 y que responden a dicha señal distintiva están también dispuestos a fin de producir una señal que causa la detención de la transferencia cuando se suprime la señal distintiva por el multiregistrador.

6.- Un sistema de transferencia de señal para centros de conmutación por división de tiempo.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta memoria consta de treinta y tres hojas
5 escritas por una sola cara.

22 DIC. 1978

Madrid,

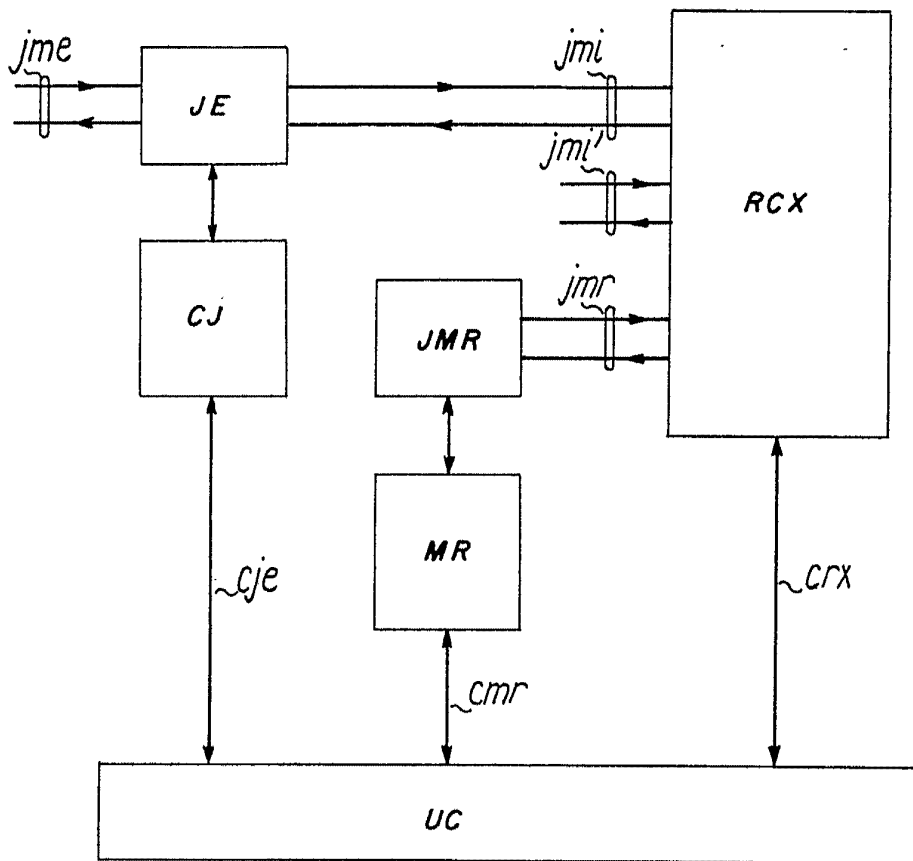
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



4/1

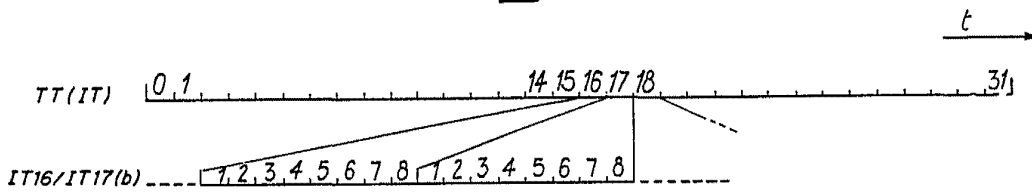
22 DIC. 1978

Fig.1



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

Fig. 2



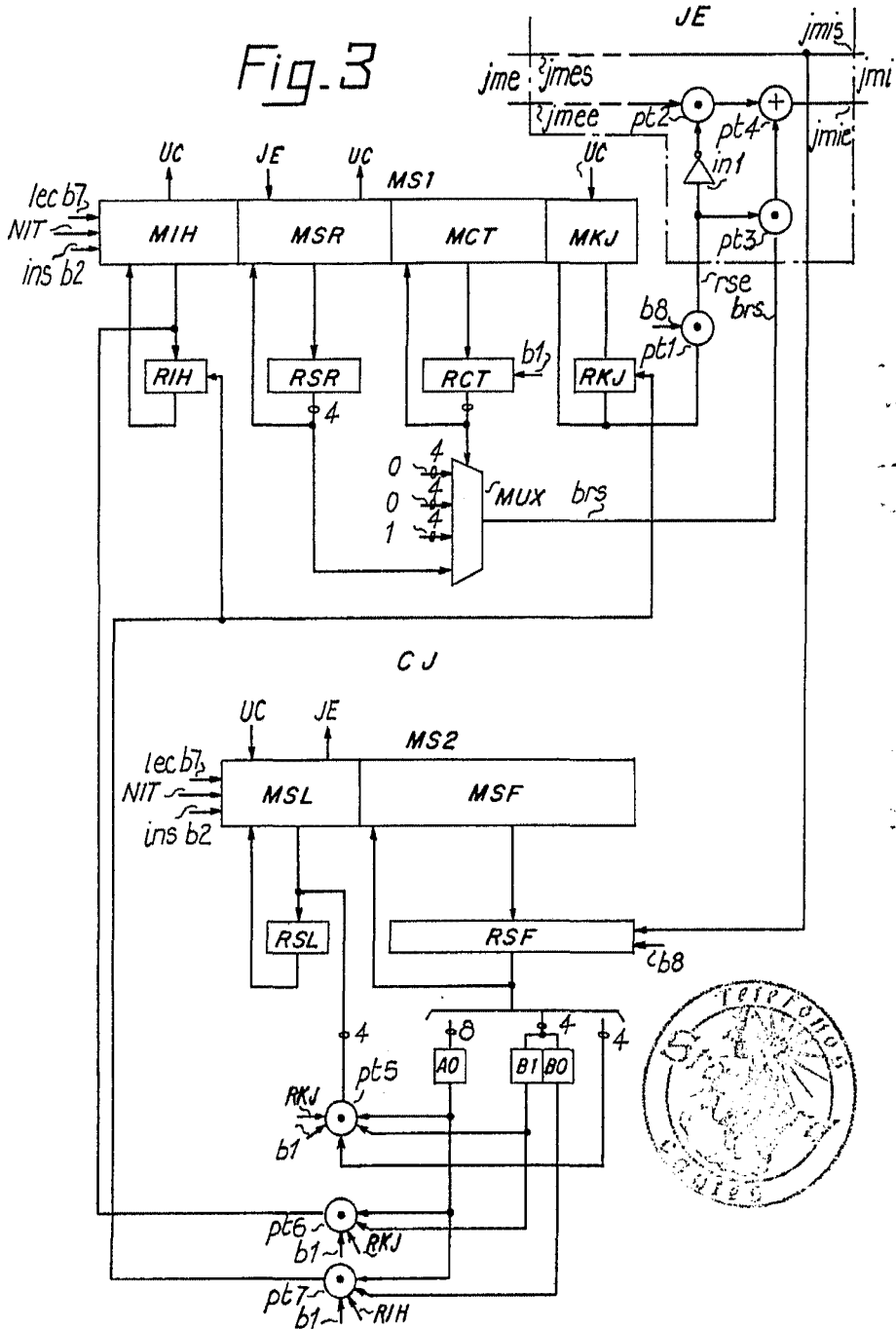
TT 0	0 0 0 0 W X Y Z	0
TT 1	A1 B1 C1 D1 A17 B17 C17 D17	0
TT 8	AB BB CB DB A24 B24 C24 D24	1
TT 12	A12 — D12 A28 — D28	A17
TT 13	A13 — D13 A29 — D29	B17
TT 14	A14 — D14 A30 — D30	C17
TT 15	A15 — D15 A31 — D31	D17



Mr. G. Santamaria
Mr. G. SANTAMARIA
 VICE-SECRETARIO GENERAL

20.010.1578

Fig. 3

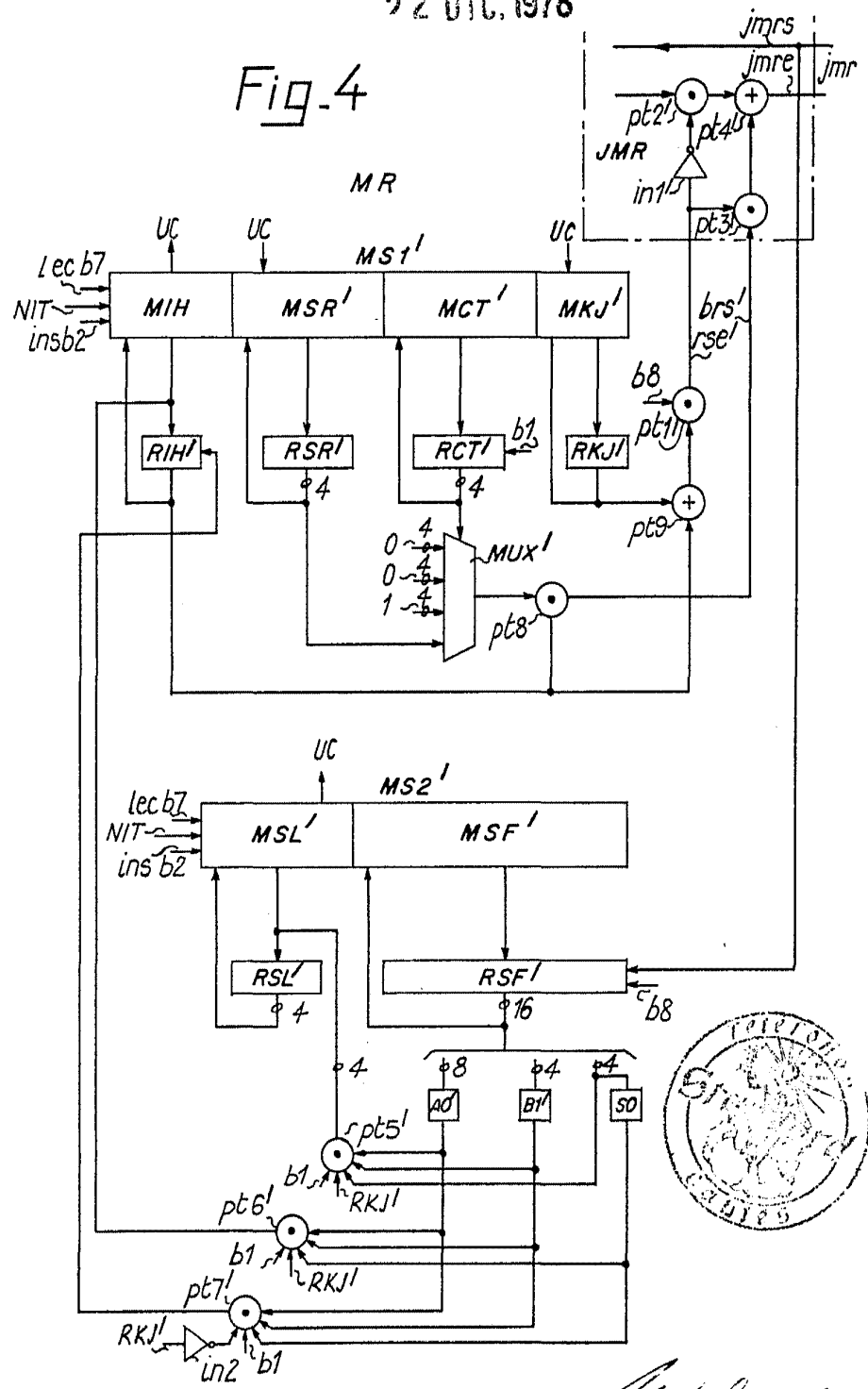


M. G. Santamaría
 M. G. SANTAMARIA
 VICE-SECRETARIO GENERAL

22 DIC. 1978

4/4

Fig. 4



M. G. Santamaria
 M. G. SANTAMARIA
 SECRETARIO GENERAL