

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

NUMERO

474.225

10 A1

FECHA DE PRESENTACION

16-10-1978



ESPAÑA

20 FEB. 1979

PATENTE DE INVENCION

50 PRIORIDADES:		
51 NUMERO	52 FECHA	53 PAIS
842.710	17-10-1977	EE.UU.
47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H03C	
54 TITULO DE LA INVENCION		
"UNA DISPOSICION DE CIRCUITO PARA LA REDUCCION DEL RUIDO EN LA MODULACION DELTA CON COMPANSION"		
71 SOLICITANTE (ES)		
INTERNATIONAL BUSINESS MACHINES CORPORATION		(IBM Docket RA9-77-005)
DOMICILIO DEL SOLICITANTE		
Armonk, Nueva York, 10504, EE.UU.		
72 INVENTOR (ES)		
William George CROUSE		
73 TITULAR (ES)		
74 REPRESENTANTE		
DON FERNANDO DE ELIZABURU MARQUEZ		(P. 69.977)

jga

El invento se refiere a una disposición de circuito para la limitación ó reducción del ruido al emplear modulación delta (o por incrementos) compandida con cualquier selección de la magnitud de los pasos en las instalaciones de transmisión de noticias. El empleo del invento es interesante en especial en la realización de instalaciones de modulación delta en la técnica de los circuitos integrados.

En esta Memoria se utiliza el neologismo compandir (compuesto a partir de las palabras COMPrimir y expANDIR) así como sus derivados, por ejemplo, compansión (COMpresión + exPANSION), etc.

Pertenecen en general al estado conocido de la técnica los procedimientos y las disposiciones de circuito para la transformación de una señal analógica en impulsos o pluralidades de impulsos digitales en secciones de exploración o muestreo dadas, los emisores y los receptores correspondientes así como los convertidores de digital en analógico para la reconstrucción de una forma de onda analógica como aproximación lo más cercana posible a la forma de señal analógica entregada en el lado del emisor.

También pertenece al estado de la técnica el caso especial de la modulación delta en que las tensiones analógicas son generadas en un integrador o acumulador unido con un convertidor de digital en analógico. La tensión analógica debe reproducir con naturalidad lo mayor posible la señal analógica entregada en el lado del emisor. Para la siguiente descripción se designará como "valor de acumulador" el valor o nivel de la tensión generada en un

acumulador. Este valor, en el lado emisor, es comparado con la señal analógica entregada por medio de un comparador de tensiones a intervalos de exploración. Los intervalos de exploración o de muestreo se seleccionan muy breves para asegurar una señal analógica lo más cercana posible a la señal analógica entregada. Una frecuencia típica de exploración es la de 32.000 exploraciones por segundo. Para cada exploración o muestreo se entrega un bitio de datos en la salida de la disposición de emisión. Usualmente, el bitio de salida lleva asociado el valor 1 si el comparador de tensiones deja ver que la señal analógica es más positiva que el valor del acumulador; al bitio de salida se le asocia el valor 0 si el caso es el contrario. Los valores del bitio digital así generado son empleados para el mando de la adición o de la sustracción de magnitudes de paso o escalón en el acumulador. Se habla entonces, por lo general, de la magnitud del paso o de la delta (incremento) en el caso del procedimiento de modulación delta. Para cada tiempo de muestreo individual el valor del acumulador es aumentado o disminuído en una determinada cuantía de modo que el valor del acumulador siga con la máxima fidelidad posible el curso de la tensión analógica. De este modo el valor del acumulador puede seguir con una exactitud de nivel del orden de magnitud de un paso o delta a la tensión de señal instantánea entregada.

Un problema que se presenta en la modulación delta es que las tensiones de entrada que alternan con rapidez como, por ejemplo, en el caso de frecuencias elevadas y/o de grandes amplitudes, necesitan grandes magnitudes de paso o escalón en el acumulador para mantener

5 un seguimiento suficiente del valor del acumulador respecto de la señal analógica de entrada. Los valores de señal que varían lentamente exigen, por el contrario, pequeñas magnitudes de paso. Sin embargo, si las magnitudes de paso se hacen demasiado pequeñas, el acumulador no es capaz de seguir a la señal analógica. Si, por otra parte, la magnitud del paso es demasiado grande, resultan errores excesivos o excesos del valor del acumulador, lo que ha de compararse con una resolución defectuosa. Desde hace

10 años se intenta ya resolver este problema por medio de la denominada técnica de la "compansión". Esta técnica utiliza compensadores usuales que emplean dependencias logarítmicas de la tensión y corresponden a una regulación automática de la amplificación en la cual la magnitud del paso es mantenida en cada caso en dependencia de la señal entrada previamente. Para ejecutar estas funciones hay ya

15 una pluralidad de algoritmos, la mayoría de los cuales calculan las magnitudes de paso partiendo de un mínimo hasta un valor de treinta o cien veces el mínimo. Resulta entonces un margen dinámico de 30 o 40 db. El algoritmo es seleccionable individualmente y no es de importancia especial para el presente invento; debe considerarse sólo como indicación general para la técnica usual de modulación del

20 ta.

25 La desmodulación de la secuencia de bitios digitales transmitida, que reproduce la comparación entre el valor del acumulador y el valor de muestreo entregado, se realizará en general con instalaciones similares al modulador, pero sin función de comparación. El denominado

30 desmodulador calcula la magnitud del paso en cada caso em-

pleando el mismo algoritmo que utiliza también el modula-
dor para la determinación de la magnitud del escalón o pa-
so. Si se averigua la magnitud del paso, se suma sencilla-
mente a un valor de acumulador, o se sustrae de él, tal
5 como exijan los bitios recibidos para los distintos tiem-
pos de muestreo. Este valor de acumulador es transformado
entonces en una señal analógica por medio de un converti-
dor de digital en analógico, debiendo asemejarse el resul-
tado todo lo posible a la forma de onda analógica origi-
10 nal de la señal, entregada al modulador delta. Estos deta-
lles mencionados de la transmisión digital son en general
conocidos y no pertenecen propiamente al objeto del inven-
to. Tampoco pertenecen propiamente al invento los detalles
específicos de moduladores y desmoduladores delta, como
15 son los convertidores de digital en analógico, los acumu-
ladores, los integradores y los algoritmos de generación
del valor de escalón, ni los dispositivos para el cálcu-
lo.

El especialista sabe que se plantean mu-
chos problemas en la ejecución práctica de instalaciones
20 de modulación delta. Uno de ellos consiste en la circuns-
tancia de que tales instalaciones generan mucho ruido du-
rante las pausas de la señal de entrada analógica. Esto
ocurre en especial cuando una señal vocal es entregada co-
mo señal analógica para la digitalización, transmisión y
25 reproducción. Durante tales pausas de la señal vocal entre-
gada, el tono de ruido puede resaltar mucho y resultarle
muy perturbador a un oyente. El ruido resalta mucho ya que
es difícil mantener una relación aceptable de señal a rui-
do con señal de entrada muy pequeña.

30

20108

Un sistema de modulación delta debe transmitir, debido a su naturaleza digital, unos y ceros; la señal mínima generable de salida es producida en el caso de una secuencia alternante de unos y ceros. Tal secuencia de unos y ceros da como resultado un valor de acumulador que fluctúa en más o en menos en una magnitud de paso o escalón en torno del nivel cero. Si reina este estado, resulta una onda rectangular con una frecuencia de sucesión que es igual a la mitad de la frecuencia de muestreo. Es, por ejemplo, un tono de 16 kHz a una frecuencia de muestreo de 32 kHz. Tal frecuencia, naturalmente, puede separarse por filtración muy fácilmente de la señal de salida vocal analógica que, normalmente, está limitada a un margen de pocos kHz.

Si la sucesión alternante de unos y ceros de un modulador delta en emisión durante los períodos de reposo es interrumpida, entonces se generan muy fácilmente frecuencias menores por debajo del filtro limitador ajustado a unos pocos kHz, apareciendo a su vez dichas señales como ruido en la salida.

La estabilidad mejorada de las formas de ejecución en la técnica de los circuitos de integración en gran escala (LSI) ha limitado muchas de las causas que perturbarían una sucesión de unos y ceros en tales sistemas de transmisión digitales; sin embargo, subsiste un problema a resolver todavía. Las magnitudes de paso o escalón pequeñísimas a niveles realizables tan pequeños como sea posible son extraordinariamente importantes para la reconstrucción de amplitudes de señal muy pequeñas. Estas magnitudes lo menores posible de los pasos, desgraciadamente,

están situadas a menudo en la zona de los desplazamientos de tensión entre comparador y amplificador, aun cuando ya son posibles pequeños desplazamientos de tensión por alimentación común de un substrato en la tecnología de los circuitos LSI. En razón de la pluralidad de componentes en la técnica de los circuitos LSI los desplazamientos de tensión pueden acumularse de modo tan pronunciado que se alcance o sobrepase el nivel de la señal de reposo analógica y entonces es perturbada la secuencia de unos y ceros. El resultado, de nuevo, es un ruido esporádico, cuya amplitud viene determinada por la mínima magnitud de los pasos así como por el grado de coincidencia entre la señal de entrada y la magnitud de los pasos en el comparador.

Esta es la esencia de un problema inherente a la naturaleza y el diseño de circuitos digitales que trabajan con modulación delta.

En vista de las mencionadas dificultades en la modulación delta según el estado de la técnica, el problema que se propone resolver el presente invento consiste en la creación de un procedimiento para la reducción del ruido del nivel de pausa y la depresión del ruido esporádico con niveles de señal bajos.

La solución de este problema se ha indicado en la cláusula caracterizante de la reivindicación 1ª. Otras realizaciones ventajosas se describen en las reivindicaciones subordinadas.

El presente invento se basa en la modificación del algoritmo de generación de las magnitudes de paso o escalón en la modulación delta de acuerdo con los

5 - criterios siguientes: la magnitud del paso, ofrecida en cada caso al acumulador, es duplicada al valor doble de la mínima magnitud de paso que genera el algoritmo si la magnitud de paso calculada en cada caso corresponde al mínimo y el bitio actual de muestreo de modulación delta no es igual al bitio precedente de modulación delta. El resultado de esta modificación es la adaptación automática de la magnitud del paso con ensanchamiento del nivel de la señal de salida.

10 El algoritmo de desmodulación puede dejarse invariado, pero también puede modificarse de manera idéntica a las medidas tomadas en el modulador, sin limitar por ello el rendimiento.

15 Los rasgos fundamentales y un ejemplo de ejecución del invento se han representado en el dibujo y se describen en lo que sigue con mayor detalle. Muestran:

La fig. 1, en representación en bloques, los componentes principales de un modulador delta con compensación con reducción del ruido según el presente invento;

20 la fig. 2, una representación de la secuencia de bitios de señal en pausa o reposo en un sistema de modulación delta y una representación de cómo se produce el ruido esporádico;

25 la fig. 3, la secuencia de bitios de salida de un sistema de modulación delta que es hecho funcionar en las condiciones del presente invento para la estabilización de la señal de reposo y para reducir el ruido esporádico; y

30 la fig. 4, un ejemplo de realización del circuito para la modificación del algoritmo de magnitud

de paso o escalón en correspondencia con la fig. 1.

En la fig. 1 se ha representado un modulador delta típico que trabaja en digital con las medidas añadidas para la reducción del ruido según el presente invento.

5

La señal analógica alimentada por un microfono u otro manantial de señales equivalente es conducida a un comparador de tensión 1. La señal de salida de este comparador de tensión es alimentada a la báscula 3 de valor de muestreo que, en razón de una señal de muestreo en la entrada de sincronización 2, fija en cada caso el valor de muestreo actual. El emisor de señales de sincronismo no se ha representado; podría tener un oscilador de 32 kHz cuyos detalles pertenecen al estado de la técnica. Un acumulador digital 6 y un convertidor 5 de digital en analógico cooperan y constituyen el integrador 7 usual en la modulación delta. La señal de salida del convertidor 5 de digital en analógico es alimentada al comparador de tensión 1. De este modo, la señal de salida del comparador de tensión 1 indica la polaridad de la diferencia entre la señal analógica de entrada y el valor de salida en el convertidor 5 de digital en analógico; esta polaridad se almacena como valor de exploración o muestreo en la báscula 3 bajo el control de la señal de sincronización desde la entrada. La báscula 3 emite el bitio de salida de señal D_n modulado en delta a la línea 10. Un generador 8 de magnitud de paso o escalón calcula, sobre la base de un algoritmo dado para la generación de magnitudes de paso compandidas en correspondencia con el curso de señal de entrada precedente, la magnitud de paso necesaria para

10

15

20

25

30

20108

5 cada valor de muestreo. La magnitud de paso es introducida en el acumulador 6 aditiva o sustractivamente respecto al valor del acumulador. En el presente ejemplo de realización, sin embargo, entre el generador 8 de magnitudes de paso y el acumulador 6 está insertada una disposición reductora de ruido.

10 Esta disposición reductora de ruido con disposición modificadora 9 está representada en la fig. 1 como recuadro a trazos 4. La magnitud de paso calculada en correspondencia con el algoritmo previsto en el generador 8 de magnitudes de paso o de escalón debe recorrer esta disposición modificadora 9 para, eventualmente, ser modificada en correspondencia con el presente invento.

15 La señal de salida de la báscula 3 en la línea 10 gobierna las adiciones y sustracciones en el acumulador 6. Si el comparador de tensión 1 permite ver que la señal de salida del convertidor 5 es menor que la señal de entrada analógica, entonces la magnitud de paso es añadida al valor del acumulador 6. A la inversa, si la señal de salida del convertidor es mayor que la señal analógica entregada, entonces el comparador pone la báscula a 1 en lugar de a 0, sustrayéndose la magnitud de paso o escalón del generador 8 de magnitudes de paso del valor del acumulador en 6. El generador 8 de magnitudes de paso calcula la magnitud de paso necesaria según su algoritmo de compensación contenido en él, que, por su parte, no es de importancia para el presente invento. Sin embargo, sí es importante que el algoritmo de compensación de generación de magnitudes de paso prevea una magnitud de paso mínima y que se tomen medidas para averiguar cuándo es generada la

20
25
30

mínima magnitud de paso.

El problema contenido en ello y la solución del mismo de acuerdo con el invento se han representado esquemáticamente en la fig. 2.

5

10

15

20

25

30

20108

En la línea A de la fig. 2 se ha representado la señal analógica de entrada junto con el valor de acumulador (VA), superpuesto como onda rectangular a la frecuencia de muestreo. Puede verse que al aproximarse la señal analógica al valor existente en el acumulador, se genera un paso o escalón, en sentido más o menos, en función de la diferencia entre la señal analógica y el valor del acumulador. Este proceso se realiza bajo el mando del generador de magnitudes de escalón. Como se ha representado, por ejemplo, en el punto X en la línea A de la fig. 2, la señal analógica alcanza hipotéticamente un valor que corresponde al valor del acumulador en un momento de muestreo dado. Resulta entonces la generación de un cero adicional que interrumpe la secuencia uniforme de unos y ceros para una señal típica de reposo y desplaza hacia arriba al valor del acumulador en una cuantía que corresponde a la mínima magnitud de paso o escalón generada en el generador de magnitudes de paso. El especialista comprenderá en seguida que resulta entonces en la salida del desmodulador en el otro extremo de un sistema de transmisión de señales, una señal de amplitud incrementada en lugar de la señal de reposo de nivel normal. La frecuencia de tales desviaciones de producción esporádica es pequeña, pero está situada en el margen de señales de audio que recorrer el filtro de pasa-bajos normalmente empleado para la separación de los componentes de la frecuencia de muestreo.

Este fenómeno puede repetirse a intervalos esporádicos, como se ha representado en el punto Y, y dar lugar a faltas de claridad si el valor del acumulador, como se ha ilustrado en el punto Z, sigue de cerca al nivel de reposo de la señal. Pueden aparecer entonces pasos adicionales en uno u otro sentido en lugar de una secuencia de ceros y unos sin perturbar.

La secuencia de bitios (SB) generada en el modulador considerado está representada en la línea B de la fig. 2 debajo de la línea A. Puede verse que la transmisión inicial no perturbada de la señal de reposo, de unos y ceros alternando, es interrumpida en el punto X y en los otros puntos Y, Z, etc. en secuencia más o menos importante; resulta entonces la generación de componentes de ruido indeseadas de bajo nivel, pero dentro del margen de frecuencias audibles, que pueden percibirse detrás del desmodulador.

En la fig. 4 se han mostrado los detalles de un ejemplo de realización para la disposición modificadora 9 según la fig. 1. El recuadro de trazos 4 contiene de nuevo los componentes de la disposición modificadora 9, como en la fig. 1. La magnitud del escalón o paso calculada por parte del generador 8 es recibida en la disposición modificadora 9 en una forma de bitios codificados en binario, en la cual el bitio 0 debe tomarse como bitio más significativo y el bitio 8 como bitio menos significativo. Los bitios 0 a 6 llegan sin modificación directamente al acumulador. Los bitios 0 a 7 son analizados además por medio de una puerta 0 11; la señal de salida de esta puerta 0 pasa al estado binario 1 si cualquiera de

las señales de entrada está a 1 en las líneas de bitios para 0 a 7. Esto caracteriza el hecho de que la magnitud de escalón entregada por el generador de magnitudes de paso es mayor que el valor mínimo previsto y que la disposición modificadora no necesita modificar la magnitud de paso que va al acumulador. Este problema es resuelto por medio de la señal de salida de la puerta 0 11, que se emplea para la preparación de dos puertas Y 12 y 13 que, eventualmente, dejan pasar los bitios 7 y 8 por las puertas 0 17 y 18 sin modificación para que vayan al acumulador. La señal de salida de la puerta 0 11 es invertida por medio de un inversor 14 cuya señal de salida bloquea de nuevo las puertas Y 15 y 16 en las condiciones mencionadas, entregando estas dos puertas Y 15 y 16 el nivel 0 a las puertas 0 17 y 18 y no perturbando el paso de los bitios 7 y 8.

Si es entregado ahora un bitio 8 desde el generador de magnitudes de paso como valor binario 1, entonces debe entrar en acción la disposición modificadora y variar la magnitud de escalón entregada al acumulador. Esta condición crítica es averiguada por medio de la puerta 0 11 y es indicada por su nivel de salida en el estado 0. Un 0 de la puerta 0 11 bloquea a los bitios 7 y 8 el paso directo a través de las puertas Y 12 y 13 a las puertas 0 17 y 18. Al mismo tiempo, el nivel 0 de la puerta 0 11 es invertido en el inversor 14 y prepara a las puertas Y 15 y 16. De este modo pasa un nivel 1 desde la salida de la puerta de antivalencia (0 exclusivo) 20 a través de la puerta Y 15 y la puerta 0 17 a la línea de salida para el bitio 7. Por otra parte, un nivel de salida

0 de la puerta de antivalencia 20 es invertido por medio de un inversor 21 y a través de la puerta Y 16 y la puerta 0 18 pasa a la línea de salida para el bitio 8. En estas condiciones, la información sobre la magnitud del paso entregada al acumulador tiene un 0 en todas las posiciones de 0 a 6; asimismo es entregado un 0 en la posición del bitio 7 desde la salida de la puerta de antivalencia 20, pero es entregado un 1 en la posición del bitio 8.

Por lo demás, se prevé un registro de desplazamiento 19 de 1 bitio. Con cada momento de muestreo es entregada la señal de bitio de modulación delta últimamente salida desde este registro de desplazamiento, mientras que la nueva señal de bitio es emitida por la salida de la báscula 3 en la fig. 1. La abreviatura D_n se emplea para caracterizar al bitio de modulación delta más nuevo actual en cada caso y, por el contrario, D_{n-1} (en la salida del registro de desplazamiento 19) caracteriza al bitio precedente de modulación delta. Durante cada momento D_n y D_{n-1} están ligados entre sí en la condición de antivalencia en 20, cuya señal de salida determina la magnitud de paso a emitir al acumulador como bitio 7 u 8.

En la pequeña Tabla siguiente se ilustran los valores de salida para los bitios 7 y 8 en dependencia de los bitios D_n y D_{n-1} de modulación delta:

D_n	D_{n-1}	Bitio 7	Bitio 8
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

Esta Tabla indica los valores del bitio de salida 7 y 8 en función de D_n y D_{n-1} si los bitios 0 a 7 tienen todos el valor 0 y debe hacerse eficaz la modificación. Si los bitios 0 a 7 no son todos 0, entonces se transmiten los bitios 0 a 8, como llegan, y no entra en acción la disposición modificadora.

En la fig. 3 se han representado los resultados de este procedimiento en las líneas A y B. En correspondencia con la línea A en la fig. 3, si la magnitud de paso calculada corresponde al valor mínimo de la magnitud de paso y el nuevo bitio de modulación delta no es igual al precedente, es entregado como magnitud de paso para el acumulador el valor de magnitud de paso mínimo doble. El resultado de esta modificación es la adaptación automática de las magnitudes de paso o escalón con el objetivo del ensanchamiento del nivel de la señal. En la línea A la señal de acumulador en onda rectangular es el doble de grande que en la fig. 2; tan pronto como el punto X es alcanzado y el valor del acumulador es igual o menor que el valor de la señal analógica, se genera una magnitud mínima de paso y se emite un valor de bitio 0, con lo que es interrumpida la secuencia alternada precedente de unos y ceros. En el momento de sincronización siguiente comienza de nuevo el doblado de la magnitud mínima de paso y sigue de nuevo la secuencia alternada de unos y ceros. Así, el valor del acumulador es modificado para el ensanchamiento del nivel de la señal de reposo y también son eliminadas las señales de ruido indeseadas, que aparecerían de otro modo, como se representa en la fig. 2.

Descripción de las figuras

5 Figura 1: En esta figura, ESA significa "entrada de señales analógicas"; SSA, "salida de señal D_n modulada en delta"; AIS significa "adición/sustracción".

Figura 2: Aquí, SRA significa "señal de reposo analógica" y RE, "ruido esporádico".

Figura 3: SRA tiene el mismo significado al dado en la figura 2.

10 Figura 4: En este caso, BVA representa el "bitio de valor más alto"; BVB, el "bitio de valor más bajo"; MES, la "magnitud de escalón de 8"; MEM6, la "magnitud de escalón de 6 modificada"; SS3, la "señal de salida D_n de 3" y SM, la "sincronización de muestreo".

15

20

25

30

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1ª.- Una disposición de circuito para la reducción del ruido en la modulación delta con compansión con selección de la magnitud de paso o escalón en cada caso, en instalaciones para la transmisión de información, caracterizada porque, en la selección de la magnitud mínima de paso de modulación delta, este estado es señalado por el hecho de que, en cada caso, el bitio de salida modulado en delta a transmitir es comparado con el bitio de señal modulado en delta emitido precedentemente, y porque en caso de no coincidencia de los bitios de señal comparados y señalización simultánea de la selección de la magnitud de paso mínima de modulación delta, se emplea en la modulación una megnitud de paso mayor que la mínima propiamente prevista.

15

20

25

2ª.- Una disposición según la reivindicación 1ª, caracterizada porque la magnitud de paso mayor a emplear es el doble de grande que la magnitud mínima.

30

20108

3ª.- Una disposición según las reivindicaciones 1ª o 2ª, caracterizada porque entre un generador de magnitudes de paso y un integrador asociado está prevista una disposición adicional reductora de ruido con una disposición modificadora que tiene conexiones pasantes para los bitios digitales de magnitud de paso así co-

mo una disposición comparadora y una disposición de prueba, porque a las entradas de la disposición comparadora son alimentados en cada caso el bitio de señal de salida a transmitir y el bitio de señal emitido precedentemente, pudiendo retirarse una señal de igualdad o una señal de desigualdad, porque la disposición de prueba emite una primera señal característica en el caso de la generación de una magnitud de paso mayor que la mínima, porque, sin embargo, emite una segunda señal complementaria si no se genera magnitud de paso mayor que la mínima, porque está previsto un primer recorrido de circuito que se abre hacia el integrador al formarse la primera señal característica para el paso sin modificación de los dos bitios de magnitud de señal menos significativos, y porque está previsto un segundo recorrido de circuito que, al formarse la segunda señal característica, emite dos bitios complementarios como bitios de magnitud de paso menos significativos, dependiendo la subordinación de si, al mismo tiempo, es activada la señal de igualdad o la de desigualdad.

4a.- Una disposición según la reivindicación 3a, caracterizada porque la disposición comparadora está hecha como puerta de antivalencia (O exclusivo) con un inversor montado aguas abajo, porque a la puerta de antivalencia le son alimentados a través de su primera entrada el bitio de señal de salida modulado en delta a transmitir, directamente, y a través de la segunda entrada el bitio de señal de salida emitido precedentemente, retrasado en un momento de muestreo, y porque en la salida de la puerta de antivalencia puede tomarse la señal de desigualdad o en la salida del inversor montado aguas abajo

de la puerta de antivalencia puede tomarse la señal de igualdad.

5 5a.- Una disposición según la reivindicación 3a o la 4a, caracterizada porque la disposición de prueba para la generación de la primera y de la segunda señales características está hecha como puerta O con múltiples entradas y con un inversor montado aguas abajo, porque a las múltiples entradas de la puerta O le son alimentados desde el generador de magnitudes de paso todos los bitios digitales de magnitud de paso con excepción del menos significativo, y porque en la salida de la puerta C puede tomarse la primera señal característica o en la salida del inversor montado aguas abajo de la puerta O puede tomarse la segunda señal características.

10 15 6a.- UNA DISPOSICION DE CIRCUITO PARA LA REDUCCION DEL RUIDO EN LA MODULACION DELTA CON COMPANSION.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

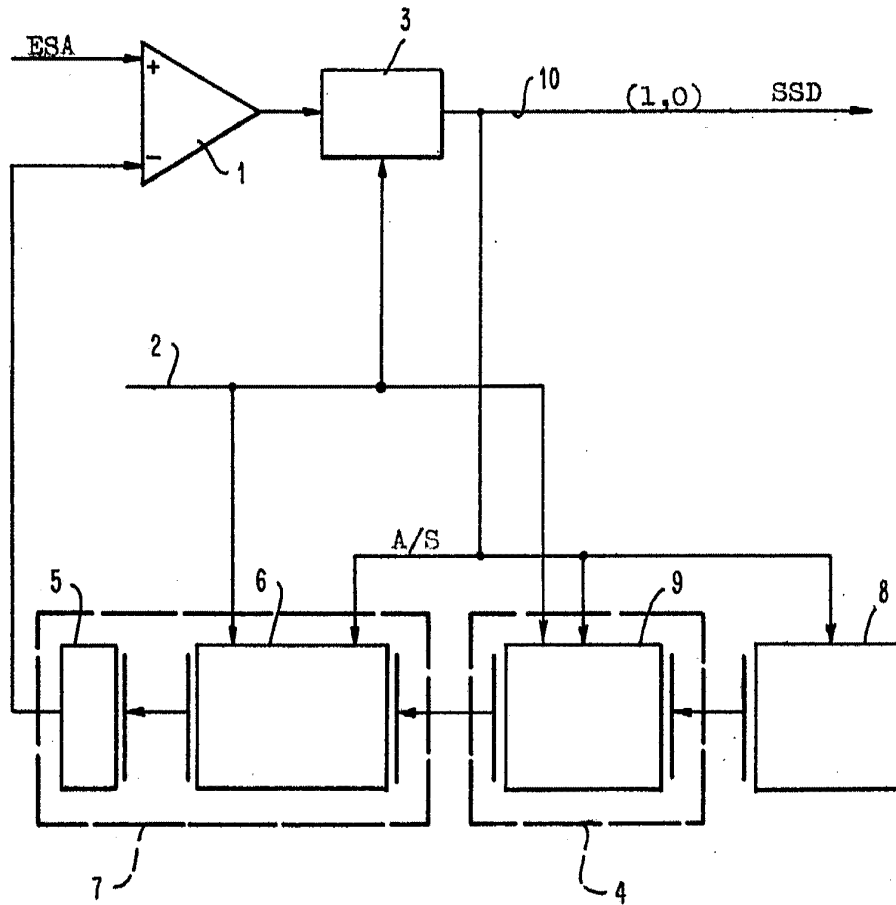
20 Esta memoria consta de dieciocho hojas escritas a máquina por una sola cara.

Madrid, 24. OCT. 1978

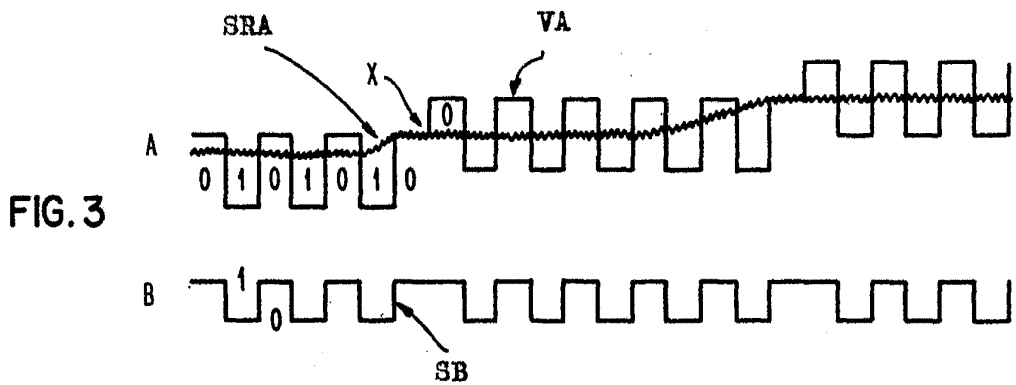
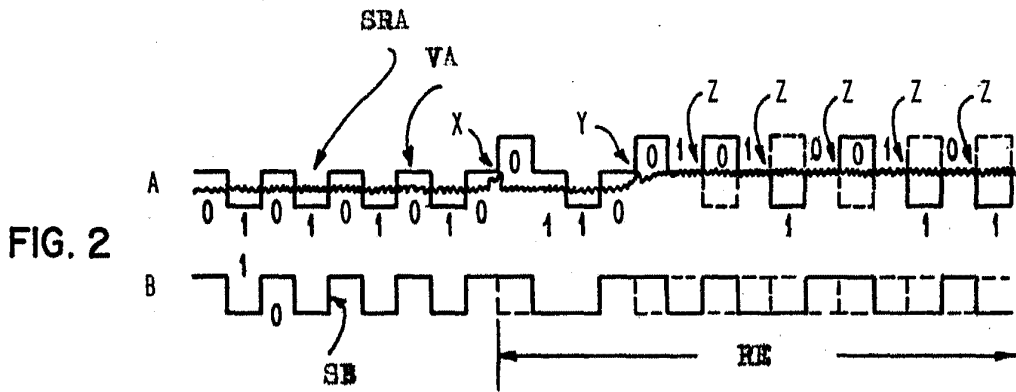
P.A.

25 Fernando de Elzaburu
Por Poder.

FIG. 1

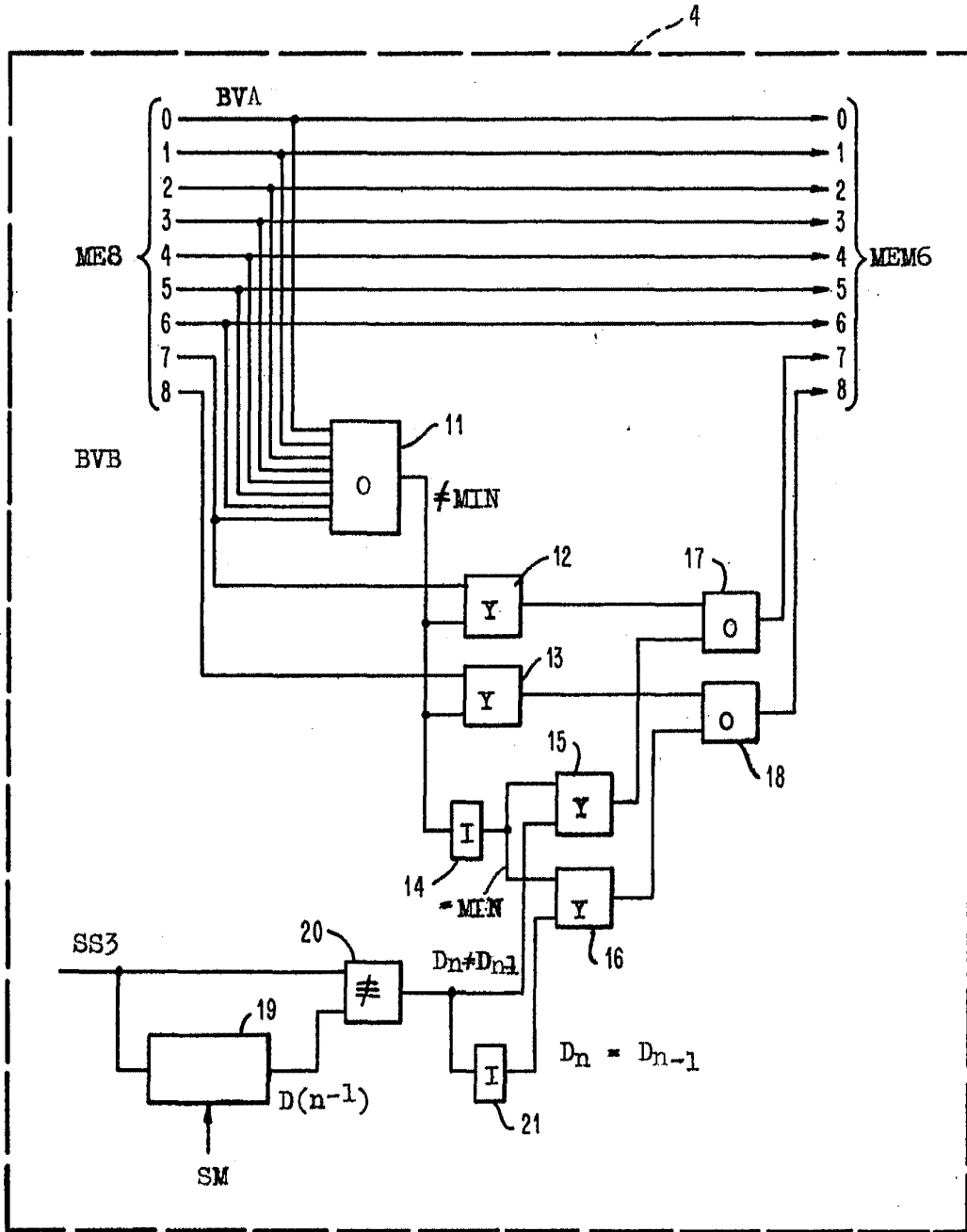


Fernando de Zabala
Per Page: *[Signature]*



Fernando de la Cruz
For Pedro

FIG. 4



Fernando de Eizabore
Per Pallas