

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

10 ES

11

21

22

NUMERO

474.113

FECHA DE PRESENTACION

11-10-1978

19 A1

PATENTE DE INVENCION

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
77/11228 78/01242	13-10-1977 3-2-1978	Holanda "
47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H01L	
54 TITULO DE LA INVENCION		
"UN DISPOSITIVO DE TRANSFERENCIA DE CARGAS"		
71 SOLICITANTE (S)		
N.V. PHILIPS'GLOEILAMPENFABRIEKEN (PHN 8911 C)		
DOMICILIO DEL SOLICITANTE		
29 Emmasingel, Eindhoven, Holanda		
75 INVENTOR (S)		
Arthur Hermanus Maria VAN ROERMUND		
73 TITULAR (S)		
74 REPRESENTANTE		
DON OSCAR DE ELZABURU FERNANDEZ (P.-70.141)		

1 El invento se refiere a dispositivos de transferencia de carga, para utilización particularmente, pero no exclusivamente, como filtros, convertidores de analógico a digital o convertidores de digital en analógico.

5 Es conocido por la publicación "Digest of Technical Papers of the Technology and Applications of Charge Coupled Devices", University of Edinburgh, Septiembre de 1976, página 308, figura 7, un dispositivo de transferencia de carga que comprende una capa semiconductor de un primer tipo de conductividad, medios de inscripción para permitir la introducción local dentro de la capa semiconductor de información en la forma de paquetes de carga, medios de lectura para permitir que dicha información sea leída en otra posición en la capa, y electrodos de control al menos sobre una de las caras de la capa para permitir la generación capacitiva de campos eléctricos en la capa semiconductor con la ayuda de señales de sincronismo de fases múltiples, por medio de cuyos campos los paquetes de carga pueden ser transferidos a los medios de lectura a lo largo de un canal en la capa en una dirección paralela a la misma.

15 En este dispositivo de transferencia de carga conocido los medios de inscripción están constituidos por dos zonas de difusión de entrada, tres electrodos de control y una zona de difusión de aislamiento. La zona de difusión de aislamiento está dispuesta en la dirección de transferencia de los paquetes de carga y divide el canal de carga en la entrada del dispositivo de transferencia de carga en dos secciones. Cada sección de transferencia incluye una zona de difusión de entrada. Estas dos zonas

30

1 de difusión están conectadas en común a una fuente de ten-  
sión de referencia. Sobre cada una de las dos secciones  
de transferencia está dispuesto un primer electrodo de  
control. Se aplican diferentes señales de sincronismo a  
5 los dos primeros electrodos de control. Subsiguientemente,  
es dispuesto un segundo electrodo común sobre las dos sec-  
ciones de transferencia, al cual se aplica la señal de en-  
trada a tratar. Subsiguientemente, después de los mencio-  
nados medios de inscripción, son dispuestos un tercero y  
10 un cuarto electrodos de control en posición mutua adya-  
cente por encima de la primera sección de transferencia,  
mientras que es dispuesto por encima del otro canal un  
quinto electrodo de control en posición opuesta a estos  
dos electrodos de control. El área de superficie de este  
15 quinto electrodo de control es sustancialmente igual a la  
suma de las áreas de superficie del tercero y cuarto elec-  
trodos de control. Después de los electrodos de control  
últimamente mencionados, finaliza la zona de difusión de  
aislamiento y el canal de transferencia ya no está divi-  
20 dido en dos secciones. Por encima del canal adicional es-  
tán dispuestos electrodos de control, los cuales están  
divididos o no divididos, constituyendo el primer electro-  
do de control el electrodo de suma.

25 El hecho de que sobre la primera sección de ca-  
nal estén dispuestos un tercero y un cuarto electrodos  
de control, mientras que sobre la otra sección de canal  
correspondiente esté dispuesto solamente un electrodo de  
control, da lugar a que la señal sea transferida en dos  
pasos en la primera sección de canal, mientras que la se-  
30 ñal es transportada en un solo paso en la otra sección de

1 canal. Esto significa que la señal en la primera sección  
de canal es retardada con relación a la señal en la otra  
sección de canal. Después del mencionado electrodo de con-  
5 trol, la zona de difusión de aislamiento termina y del  
mismo modo termina la división de canal. Por debajo del  
electrodo de suma son sumadas entre sí las señales proce-  
dentes de las dos secciones de canal. Para una correcta  
transferencia de carga hasta la zona situada bajo el elec-  
trodo de suma es necesario que la fase de sincronismo de  
10 las señales de sincronismo que se aplican a los electro-  
dos de control que preceden al electrodo sumador en las  
dos secciones de canal sean idénticas. Como el número de  
pasos de la transferencia de carga para el electrodo suma-  
dor en las dos secciones de canal es diferente, es neces-  
15 rio que los instantes de muestreo en la entrada de las dos  
secciones de canal sean seleccionados en forma diferente.  
En el presente ejemplo esto se consigue mediante la apli-  
cación de señales de sincronismo que están desfasadas en-  
tre sí 180°. De este modo, bajo el electrodo sumador se  
20 obtiene la suma de las dos señales, una de las cuales es-  
tá retardada con relación a la otra. El circuito funciona  
en realidad como filtro directo, como se representa, por  
ejemplo, en la figura 1 de la página 306 de las citadas  
publicaciones. En el ejemplo anteriormente mencionado, el  
25 canal de transferencia está dividido en dos secciones,  
siendo transferida la señal en la primera sección en un  
paso mas. Si se requiere un filtro de entrada escarpada,  
el canal de transferencia es dividido en varios subcanales  
al principio del dispositivo de transferencia de carga,  
30 cuyos subcanales tienen todos un retardo diferente con re-

1 lación a los demás para la señal presente en el pertinente  
subcanal. Se dan ejemplos de esto en las figuras 8 y 9 de  
las páginas 308 de la citada publicación.

5 En la referencia citada se utiliza siempre fil-  
trado en sentido directo en la entrada del dispositivo de  
transferencia de carga. Sin embargo, en principio, es po-  
sible también aplicar la técnica de filtrado no en la en-  
trada sino más allá en el dispositivo de transferencia de  
10 carga. Sin embargo, la única condición es entonces que los  
retardos en las secciones de canal sumen un número entero  
de períodos de sincronismo, porque de otro modo las señales  
en las diversas secciones de canal no llegan al electrodo  
sumador con la fase de sincronismo correcta.

15 Una desventaja del método de tratamiento de señal  
descrito es que el método descrito solamente permite trata-  
miento invariante con el tiempo de la señal de entrada y  
además que, en el caso de funcionamiento como filtro, la  
función de transferencia del filtro no es variable. Esto se  
debe a que esta función está totalmente determinada por la  
20 configuración geométrica seleccionada de la sección del  
dispositivo de transferencia de carga que pertenece al fil-  
tro. Es como si la función de transferencia de carga estu-  
viese "construida" por la elección de dicha configuración  
geométrica.

25 Un inconveniente adicional es que las áreas del  
electrodo de control están seleccionadas en forma diferente  
a fin de conseguir la función de filtro requerida. Como re-  
sultado de esto, la transferencia de señal bajo los electro-  
dos de control ensanchados tiene lugar más lentamente que  
30 bajo los electrodos de control no ensanchados, a saber más

1 lentamente de acuerdo con que el pertinente electrodo de  
control esté ensanchado adicionalmente. Esto significa que  
la velocidad máxima de transferencia alcanzable del dispo-  
5 sitivo de transferencia de carga se reduce drásticamente  
y disminuye adicionalmente cuando se utilizan electrodos  
de control más anchos.

Otra desventaja es que la gran variedad de áreas  
de electrodo de control complica la fabricación del dispo-  
sitivo de transferencia de carga conocido. Además, la apli-  
10 cación de conductores de contacto entre los diversos elec-  
trodos de control y los conductores de sincronismo asocia-  
dos se hace más difícil de acuerdo con que las áreas de los  
respectivos electrodos de control difieran más entre sí.

De acuerdo con el presente invento, un dispositi-  
15 vo de transferencia de carga está caracterizado porque al  
menos un electrodo de bloqueo está formado por al menos  
uno de sus electrodos de control o parte del mismo que es-  
tá conectada a medios de conmutación para permitir la apli-  
cación de una tensión que es igual en un instante a la ten-  
20 sión de la señal correspondiente a una fase de la señal de  
sincronismo que, junto con las señales de sincronismo so-  
bre los electrodos de control adyacentes, asegura la trans-  
ferencia de un paquete de carga en el canal bajo al menos  
el primer electrodo de control y en otro instante es igual  
25 a una tensión de bloqueo que evita la transferencia de un  
paquete de carga en el canal bajo al menos un electrodo  
de control.

Una forma particular de tal dispositivo de acuer-  
do con el invento está caracterizada porque al menos está  
30 dispuesto un elemento de percepción frente al electrodo de

1 bloqueo y está asociado con el mismo canal que dicho elec-  
trodo de bloqueo, cuyo elemento de percepción está conecta-  
do a un detector conectado directa o indirectamente a un  
comparador para comparar la magnitud de la señal que apare-  
ce en la salida del detector con una señal de referencia,  
5 siendo aplicada la señal de salida del comparador a una en-  
trada de control de dichos medios de conmutación a través  
o no de elementos de retardo.

10 Se describirán realizaciones del invento, a modo  
de ejemplo, con referencia a los dibujos diagramáticos que  
se acompañan, en los cuales:

La figura 1 representa en vista en corte trans-  
versal un dispositivo de transferencia de carga de acuerdo  
con el invento,

15 La figura 2 representa la variación con el tiempo  
de las tensiones  $\phi_1$ ,  $\phi_2$ ,  $\phi_3$  y  $\phi_4$  de sincronismo que son  
aplicadas al dispositivo de la figura 1 y un ejemplo de la  
tensión  $\phi_8$  aplicada al electrodo 8 de control;

20 La figura 3 es un diagrama para ilustrar el fun-  
cionamiento del dispositivo;

La figura 4 representa en una vista en planta  
otro dispositivo de transferencia de carga de acuerdo con  
el invento;

25 La figura 5 representa en una vista en planta un  
dispositivo adicional de transferencia de carga de acuerdo  
con el invento;

La figura 6 representa aún otra realización de  
un dispositivo de transferencia de carga de acuerdo con  
el invento.

30 La figura 7 representa las tensiones en función

1 del tiempo para el dispositivo de la figura 6; y

Las figuras 8a a 8d ilustran diferentes formas del dispositivo de la figura 6.

5 El dispositivo de transferencia de carga de la figura 1 comprende un cuerpo semiconductor 30 con una capa semiconductor 31 de tipo n. Sobre la mencionada capa semiconductor, al menos sobre una de las caras 33 de dicha capa, están representados electrodos 1, 2, 3, 4, 5, 6, 7, 8, 9 de control para la aplicación de tensiones de sincronismo. La interrupción entre los electrodos 8 y 9 de control indica que son posibles más electrodos de control que los representados. Se aplican a los electrodos de control señales de sincronismo de fases múltiples en el funcionamiento del dispositivo para generar capacitivamente campos eléctricos en la capa semiconductor 31. Los electrodos 1 y 5 de control están conectados en común a la salida de una fuente 40 de tensión de conmutación a la cual es aplicada la señal de sincronismo de fase  $\phi_1$  (véase la figura 2). Los electrodos 2 y 6 de control están conectados en común a aquella salida de la fuente 40 de tensión de conmutación a la cual es aplicada la señal de sincronismo de fase  $\phi_2$  (véase la figura 2). Los electrodos 3 y 7 de control están conectados a aquella salida de la fuente 40 de tensión de conmutación a la cual es aplicada la señal de sincronismo de fase  $\phi_3$  (figura 2). Los electrodos 4 y 9 de control están conectados a aquella salida de la fuente 40 de tensión de conmutación a la cual es aplicada la señal de sincronismo de fase  $\phi_4$ .

20 El electrodo 8 de control se llama también electrodo de bloqueo. Este electrodo está conectado a medios de

1 conmutación, constituidos por el conmutador inversor 20.  
El contacto 22 de este conmutador está conectado al terminal negativo de una fuente E de tensión continua, cuyo otro terminal está conectado a un punto a potencial de masa. El  
5 contacto 21 del conmutador está conectado a aquella salida de la fuente 40 de tensión de conmutación a la cual se aplica la señal de sincronismo de fase  $\phi_4$ .

En la capa semiconductor 31 está dispuesta una zona 13 de difusión de entrada, la cual está conectada a  
10 una fuente 50 de tensión de señal por intermedio de un conductor 15 de inscripción. Está constituida una capa 32 de bloqueo por una capa aislante de dióxido de silicio. En dicha capa semiconductor 31 está dispuesta además una zona 14 de difusión de salida, que está conectada a un conductor 16 de lectura. La zona 13 de difusión de entrada y el  
15 conductor 15 de inscripción forman parte de los medios de inscripción del dispositivo de transferencia de carga junto con los primeros electrodos de control y permite la introducción local de información en la forma de paquetes de carga en la capa 31. La zona 14 de difusión de salida y el conductor 16 de lectura constituyen en conjunto los  
20 medios de lectura para permitir que la información sea leída en otra posición en la capa 31.

El espesor y concentración de impureza de la capa semiconductor 31 son, por ejemplo,  $5 \mu\text{m}$  y  $10^{15}$  átomos/cm<sup>3</sup>. Dicho espesor y concentración de impureza son de valor tan pequeño que puede establecerse en la capa 31, transversalmente a la misma, un campo eléctrico que tiene una intensidad tal que se forma una zona de empobrecimiento de portadores sobre el espesor total de la capa sin que se pro-

1 duzca efecto de multiplicación por avalancha. El dispositi-  
vo de transferencia de carga representado en la figura 1  
es del tipo de canal masivo como se describe, por ejemplo,  
5 en la solicitud de Patente Holandesa 7114770. En este dis-  
positivo semiconductor la transferencia de carga eléctrica  
se efectúa principalmente a través del interior de la capa  
semiconductora. Durante el funcionamiento la información  
10 en la forma de un paquete de portadores de carga mayorita-  
rios puede ser almacenada en una región de la capa semicon-  
ductora opuesta a uno o más de los electrodos de control y  
puede separarse de otros paquetes de carga por medio de  
campos eléctricos en las zonas de empobrecimiento que ro-  
dean dicha región y que se extienden transversalmente sobre  
15 la capa semiconductora. Durante la transferencia de carga  
los portadores de carga de los mencionados paquetes de car-  
ga son transferidos desde la región anteriormente menciona-  
da de la capa semiconductora a una región subsiguiente de  
la capa semiconductora aplicando una diferencia de tensión  
20 entre los electrodos adecuados, fluyendo los portadores  
de carga desde la región primeramente mencionada hasta la  
siguiente región sustancialmente a través del interior de  
la capa semiconductora, hasta que se empobrece de portado-  
res la región primeramente mencionada de la capa semicon-  
ductora. La concentración de impureza y el espesor de la  
25 capa semiconductora deberán ser entonces obviamente de un  
valor tan pequeño que la capa semiconductora pueda ser em-  
pobrecida de portadores en su espesor total sin que se pro-  
duzca multiplicación de avalancha. Tal capa de baja impuri-  
ficación puede estar constituida, por ejemplo, por una capa  
30 epitáctica de alta resistividad impurificada homogéneamente,

1 que está dispuesta sobre una base o substrato del tipo de  
conductividad opuesta, como se indica también en la soli-  
citud de Patente Holandesa anteriormente mencionada.

5 La figura 3 representa esquemáticamente cómo se  
forma un paquete de carga, cómo es transferido y cómo se  
lleva a cabo el bloqueo y suma del mismo. En el intervalo  
 $\tau_1$  de tiempo la tensión aplicada a los electrodos 1, 4, 5  
y 8 de control y al siguiente electrodo 8' de control es  
+ 10 voltios y la tensión sobre los electrodos 2, 3, 6 y 7  
10 es 0 voltios (véase la figura 2). Como resultado de esto,  
se producen los llamados "pozos de potencial" bajo los  
electrodos 1, (4 + 5) y (8 + 8'), como se representa en  
la figura 3a. En el pozo de potencial situado bajo los  
electrodos 4 y 5 de control está presente un paquete s (1)  
15 de carga. Bajo la zona 15 de difusión de entrada está pre-  
sente un pozo de potencial continuo que es varias veces más  
profundo que los otros pozos de potencial situados en el  
dispositivo de transferencia de carga. En la figura 3 esto  
está representado simbólicamente por una línea curva en el  
20 fondo del pozo de potencial situado bajo la zona 15 de di-  
fusión de entrada. En la entrada se forma un segundo paque-  
te S (2) de carga con la ayuda de la zona 15 de difusión  
de entrada y los primeros electrodos de control. En el in-  
tervalo  $\tau_2$  de tiempo la tensión aplicada a los electrodos  
25 1, 2, 5, 6 y 8' de control es de + 10 voltios y la tensión  
aplicada a los electrodos 3, 4, 7 y 8 de control es 0 vol-  
tios. Como resultado de esto se forman pozos de potencial  
bajo los electrodos (1 + 2), (5 + 6) y 8' de control, como  
se indica en la figura 3b. El paquete S (1) de carga es  
30 desplazado así en una posición en la dirección de transfe-

1 rencia. La figura 3c muestra cómo es desplazado el paquete  
S (1) de carga hasta el electrodo 8 de bloqueo, que tiene  
una tensión de  $-E$  voltios en el pertinente intervalo  $\tau_3$   
de tiempo. En los siguientes intervalos  $\tau_4, \tau_5, \tau_6$  de  
5 tiempo, el electrodo 8 permanece bloqueado. No tiene lugar  
transferencia de carga desde la región situada bajo el  
electrodo 7 de control a la región situada bajo el elec-  
trodo 8' de control en los mencionados intervalos de tiem-  
po. Es evidente por las figuras 3d y 3e cómo se suman dos  
10 paquetes S (1) y S (2) de carga entre sí con la ayuda del  
electrodo 8 de bloqueo. En el intervalo  $\tau_7$  de tiempo, la  
suma S (1) + S (2) de los paquetes de carga ha llegado al  
electrodo 8 de control y se elimina la tensión de bloqueo  
del electrodo 8 de control. Las figuras 3a y 3i muestran  
15 cómo la suma de los paquetes S (1) y S (2) de carga es  
transferida hacia la derecha con la ayuda de los electrodos  
7, 8 y 8' de control. En el intervalo  $\tau_{11}$  de tiempo el  
electrodo 8 de control está conectado nuevamente a la ten-  
sión  $-E$  de bloqueo y el electrodo 8 de control funciona  
20 otra vez como electrodo de bloqueo en este intervalo e  
intervalos  $\tau_{11}, \tau_{12}, \tau_{13}$  y  $\tau_{14}$  de tiempo subsiguie-  
ntes. En estos intervalos de tiempo los paquetes S (3) y  
S (4) de carga son sumados entre sí como se ha descrito an-  
teriormente para los paquetes S(1) y S(2) de carga (véanse  
25 las figuras 3e y 3f).

Por la anterior descripción del funcionamiento de  
este dispositivo de transferencia de carga de acuerdo con  
el invento, puede verse que cuando la tensión de bloqueo  
y un impulso de sincronismo de la fase  $\phi_4$  se aplican alter-  
nativamente al electrodo 8 de control con la ayuda del con-

1 mutador 20, son siempre sumados entre sí dos paquetes de  
 carga. Será evidente que, bloqueando cada vez dos impulsos  
 de sincronismo, puede obtenerse la suma de tres paquetes  
 de carga. En general, es válida la siguiente relación

5 
$$F(T) = \sum_{k=0}^M s(\tau - k.T) \dots\dots\dots (1)$$

donde T es el período de sincronismo de los impulsos  $\phi_4$  de  
 sincronismo originales, que están aplicados al electrodo  
 de control, y M es el número de impulsos de sincronismo  
 10 bloqueados con la ayuda de la tensión de bloqueo. En otras  
 palabras, la frecuencia de sincronismo de los impulsos  $\phi_8$   
 de sincronismo es (M + T). En la figura 2, M = 1. Para es-  
 te método de conmutación el dispositivo de transferencia  
 de carga de la figura 1 funciona como filtro directo, sien-  
 15 do sumados totalmente entre sí los paquetes de carga que  
 están retardados mutuamente. Si es deseable que solamente  
 se sumen entre sí fracciones de paquetes de carga, esto pue-  
 de conseguirse con la ayuda de una zona de difusión de ais-  
 lamiento como se representa en la figura 4.

20 En el dispositivo de transferencia de carga de  
 la figura 4 está situada una zona 12 de difusión de aisla-  
 miento bajo los electrodos 3, 4, 5, 6 y 7 de control, y  
 continúa hasta el electrodo 8 de control. El electrodo 8  
 de control original está ahora dividido en dos mitades 81  
 25 y 88, que recubren parcialmente la zona 12 de difusión de  
 aislamiento. La sección 81 está conectada al conmutador in-  
 versor 20 y la sección 88 está conectada a aquella salida  
 de la fuente 40 de tensión de conmutación a la cual se apli-  
 ca la fase  $\phi_4$  de sincronismo. Debido a la zona 12 de difu-  
 sión de aislamiento, el canal de transferencia situado bajo

1 los electrodos 3, 4, 5, 6, 7, 81 y 88 de control está di-  
 vidida en dos mitades a y (1-a). En la mitad (1-a) se efec-  
 túa la transferencia de carga normalmente, porque el elec-  
 trodo 8 de control está conectado permanentemente a un con-  
 ductor de señal de sincronismo. En la mitad a está dispues-  
 to el electrodo 81 de bloqueo. La transferencia de carga a  
 5 través de esta sección de canal se efectúa del mismo modo  
 descrito con referencia a la figura 1. Los conmutadores  
 inversores 20 y 23 funcionan en sincronismo. El punto 25  
 10 está mantenido a un potencial suficientemente positivo con  
 la ayuda de la fuente 51 de tensión continua, de modo que  
 no se inyecta carga en la entrada si la entrada está conec-  
 tada a este punto. La única diferencia es que ahora se blo-  
 quea durante un impulso de sincronismo una fracción a del  
 paquete de carga situado bajo el electrodo 2 de control,  
 15 mientras que el resto (1-a) es transferido normalmente. La  
 señal  $Y(t)$  de salida satisface ahora la siguiente relación

$$Y(t) = (1-a) \cdot S(t) + a \cdot S(t-\tau) \dots \dots \dots (2).$$

20 De este modo, el circuito funciona nuevamente como filtro  
 directo. Si el electrodo de bloqueo está mantenido a la ten-  
 sión negativa y la zona 12 de difusión de aislamiento es-  
 tá acortada, como se indica en la figura 4, pero no es más  
 corta que un paso de retardo de tal modo que el paquete de  
 25 carga bloqueado puede pasar a través de la zona de difusión  
 de aislamiento al efectuarse en la entrada el retorno y  
 muestreo continuo adicional, el dispositivo de transferencia  
 de carga de la figura 4 funciona como filtro recursivo. En  
 este caso el paquete de carga bloqueado se desplaza a tra-  
 30 vés de la zona 12 de difusión de aislamiento y es entonces

1 dividido nuevamente, etc. La señal  $Y(t)$  de salida satisface la relación

$$Y(t) = (1-a) \cdot S(t) + a \cdot Y(t-\tau) \dots \dots \dots (3)$$

5 Cuando se selecciona  $a=1/2$  y se suministra a la entrada una muestra de entrada del valor 1, aparecerán consecutivamente en la salida las cargas  $1/2, 1/4, 1/8$  etc, que pueden utilizarse como cargas de referencia.

10 La zona 12 de difusión de aislamiento puede acortarse adicionalmente o incluso puede prescindirse totalmente de ella, si la tensión  $E$  de bloqueo está seleccionada de modo que tiene un valor positivo tal que el paquete de carga bajo el electrodo  $81$  de control no puede ser transferido adicionalmente por el electrodo  $8'$  de control. En  
15 este caso el dispositivo funciona como filtro en conformidad con la relación (2).

Los ejemplos de dispositivos de transferencia de carga de acuerdo con el invento expuestos en las figuras 1 y 4 tienen las siguientes ventajas concretas en comparación  
20 con los dispositivos de la técnica anterior comentados anteriormente.

De acuerdo con el invento, se consigue que opcionalmente puedan asignarse dos funciones, cuyas funciones son también opcionales, a cada uno de los electrodos de control que están conectados a un conmutador inversor. La  
25 operación a la cual está sometido cada paquete de carga en el presente dispositivo, puede seleccionarse así ajustando el conmutador inversor a la posición deseada en instantes adecuadamente seleccionados. Es posible alternativa  
30 mente definir la función de transferencia del dispositivo

1 de transferencia de carga anticipadamente ajustando el conmutador a la posición deseada anticipadamente.

5 Una ventaja adicional es que la velocidad de transferencia del dispositivo de transferencia de carga es difícilmente afectada por el pertinente electrodo de control, porque este electrodo puede tener las mismas dimensiones en la dirección de transferencia que los otros electrodos de control. Como las dimensiones de los electrodos de control pueden ser iguales, la fabricación del dispositivo de transferencia de carga no necesita complicarse adicionalmente. Se consigue además que puedan realizarse ciertas operaciones de tratamiento de señal por medio de tales dispositivos de transferencia de carga de acuerdo con el invento de un modo más simple, más rápido, o menos costoso de lo que ha podido obtenerse anteriormente.

15 La figura 5 representa un ejemplo de una aplicación de un dispositivo de transferencia de carga de acuerdo con el invento. Con la ayuda del dispositivo mostrado pueden multiplicarse señales analógicas con señales digitales. El dispositivo comprende los electrodos 101 a 110, 208, 209 y 210 de control. La zona 13 de difusión de entrada está conectada a un punto de potencial constante a través de una pista conductora 15 y la fuente 50 de señal. Los electrodos 101, 105 y 109 de control están conectados a un conductor A de señal de sincronismo, que está conectado a aquella salida de la fuente 40 de tensión de conmutación a la cual se aplica la señal de sincronismo de la fase  $\phi_1$ .

25 Los electrodos 102, 106 y 110 de control están conectados a un conductor B de sincronismo, que está co-

1 nectado a aquella salida de la fuente 40 de tensión de con-  
mutación a la cual se aplica la señal de sincronismo de la  
fase  $\phi_2$ . Los electrodos 106 y 107 de control están conec-  
5 tados a un conductor C de sincronismo, que está conectado  
a aquella salida de la fuente 40 de tensión de conmutación  
a la cual se aplica la señal de sincronismo de la fase  $\phi_3$ .  
El electrodo 104 de control está conectado a un conductor  
D de sincronismo, que está conectado a aquella salida de  
10 la fuente 40 de tensión de conmutación a la cual está apli-  
cada la señal de sincronismo de la fase  $\phi_4$ . El conductor  
D de sincronismo está conectado también a los contactos  
22, 25, 28 y 31 de los respectivos conmutadores inversores  
20, 23, 26 y 30. Los otros contactos 21, 24, 27 y 29 de  
15 los mencionados conmutadores están conectados al polo ne-  
gativo de la fuente E de tensión continua. El polo posi-  
tivo de dicha fuente de tensión continua está conectado  
a un punto de potencial de masa. Los electrodos 108, 208,  
209 y 210 de control están conectados, respectivamente,  
20 a los contactos principales de los conmutadores 20, 23,  
26 y 30. Adicionalmente, están formadas las regiones 51,  
52, 53 de difusión de aislamiento en el cuerpo semiconduc-  
tor a fin de realizar la división de canal.

El funcionamiento del dispositivo de acuerdo  
con la figura 5 tiene lugar del modo siguiente. Alterna-  
25 tivamente, se aplican a la entrada (13,15) un paquete de  
carga que es proporcional a la señal S de entrada a tra-  
tar y un paquete sin carga, de un modo que se ha descrito  
anteriormente con referencia a la figura 4. Desde la en-  
trada los mencionados paquetes son divididos por las re-  
30 giones 51 a 53 de aislamiento en porciones que guardan

1 una relación de  $1:1/2:1/4:1/8$  entre sí, cuyas porciones  
pueden ser bloqueadas o transferidas por los electrodos  
108, 208, 209 y 210 de control respectivos, de un modo  
que se ha descrito anteriormente con referencia a las fi-  
5 guras 1 y 4. La exactitud de las porciones depende prin-  
cipalmente de la precisión de la situación de las regiones  
51 a 53 de aislamiento y de la igualdad de las tensiones  
de umbral bajo los electrodos de control.

La carga que pasa a través de la sección de ca-  
10 nal por encima de las regiones 51 de aislamiento es  $(1/2)$   
 $S = S_0$ . La carga que pasa a través de la sección de canal  
entre las zonas 51 y 52 de aislamiento es  $(1/4) S = S_1$ . La  
carga que pasa a través de la sección de canal entre las  
regiones 52 y 53 de aislamiento es  $(1/8) S = S_2$ . La carga  
15 que pasa a través de la sección de canal bajo la zona 53  
de aislamiento es  $(1/8) S = S_3$ . En su camino desde la sa-  
lida 14 del dispositivo, cada uno de los paquetes de car-  
ga pasa a través de un electrodo de control, que puede  
funcionar como electrodo de bloqueo para dicho paquete de  
20 carga durante un período de sincronismo, dependiendo de  
la posición del conmutador 20, 23, 26 ó 29 asociado. La  
zona de difusión de aislamiento es seguida nuevamente por  
un canal común, donde aquellos paquetes de carga de un pa-  
quete de carga de entrada que no ha sido bloqueado se re-  
25 combinan y constituyen un nuevo paquete  $S_4$  de carga. Un  
período mas tarde, todos los subpaquetes que han sido  
retardados un impulso de sincronismo se recombinan para  
dar lugar a un paquete  $S_5$  de carga y son transferidos a  
la salida del mismo modo que  $S_4$ , pero un período más tar-  
de.  $S_4$  aparece entonces en primer lugar en la salida:

$$1 \quad S_4 = k_0 \cdot S_0 + k_1 \cdot S_1 + k_2 \cdot S_2 + k_3 \cdot S_3 \dots (4)$$

y  $S_5$  aparece entonces un período de sincronismo más tarde:

$$5 \quad S_5 = (1-k_0) \cdot S_0 + (1-k_1) \cdot S_1 + (1-k_2) \cdot S_2 + (1-k_3) \cdot S_3 \dots (5)$$

En las dos relaciones (4) y (5)  $k_n$  ( $n = 0, 1, 2, 3$ ) = +1 si el paquete  $S_n$  de carga asociado no ha sido bloqueado y  $k(n) = 0$  si el paquete  $S(n)$  de carga asociado ha sido bloqueado durante un período de sincronismo. Los paquetes  $S_4$  y  $S_5$  de carga alcanzan consecutivamente la salida 16 y pueden ser transferidos a diferentes líneas de señal exteriores con la ayuda de técnicas conocidas. Sin embargo, los paquetes  $S_4$  y  $S_5$  de carga pueden también ser separados en el propio dispositivo de transferencia de carga, por ejemplo utilizando dos subcanales que están alternativamente abiertos y cerrados, lo cual puede conseguirse, por ejemplo, mediante la utilización de un electrodo de bloqueo en la entrada de cada subcanal que se hace bloquear alternativamente. Además, son posibles más o menos divisiones de las indicadas de acuerdo con la figura 5. Adicionalmente, las diversas divisiones pueden ser realizadas una después de otra, de modo que las divisiones no pueden influirse entre sí. De este modo, se obtiene una mayor precisión. En algunos casos, es deseable ensanchar el canal antes de efectuar la división real. Esto puede conseguirse teniendo la región de difusión de aislamiento extendiéndose oblicuamente hacia el centro del canal principal. Los electrodos de control, que pueden funcionar como electrodos de bloqueo, no necesitan estar situados a

1 la misma distancia de la entrada, como se representa en  
la figura 5. Cuando cada uno de ellos está, por ejemplo,  
con una separación de un paso, es posible el control en  
serie de los conmutadores 20, 23/26 y 30. Las divisiones  
5 de canal pueden también realizarse de modos diferentes al  
representado en la figura 5, por ejemplo mediante la uti-  
lización de variaciones de óxido o puertas de aislamiento.  
Es también posible el bloqueo de los paquetes de carga va-  
rias veces uno después de otro, así como la utilización de  
10 diferentes señales de excitación de entrada.

Los dispositivos de transferencia de carga des-  
critos en los ejemplos presentes son del tipo expuesto en  
la solicitud de Patente Holandesa 7114770. Será evidente  
que el invento puede también aplicarse a otros dispositi-  
15 vos de transferencia de carga, por ejemplo como los des-  
critos en la solicitud de Patente Holandesa 6805705 y,  
por ejemplo, en la publicación "Electronics" del 21 de ju-  
nio de 1971, páginas 50 a 59.

El dispositivo de transferencia de carga de la  
20 figura 6 comprende un cuerpo semiconductor con una capa  
semiconductora 31, por ejemplo de silicio de tipo n. Sobre  
dicha capa semiconductora, al menos sobre una de las caras  
de dicha capa 31, están dispuestos una pluralidad de elec-  
trodos de control, de los cuales no están numerados todos.  
25 El electrodo 106 de control está conectado a aquella sali-  
da de la fuente 41 de tensión de conmutación en la cual es-  
tá disponible la señal de sincronismo de la fase  $\phi$ , y el  
electrodo 106 de control está conectado a aquella salida  
de la fuente 41 de tensión de conmutación en la cual está  
30 disponible la señal de sincronismo de la fase  $\phi^x$  (véase la

1        figura 7). El electrodo 107 de control y los otros elec-  
trodos de control (sin números de referencia) conectados  
al mismo están conectados a aquella salida de la fuente  
40 de tensión de conmutación en la cual está disponible  
5        la señal de sincronismo de la fase  $\phi_1$ . El electrodo 108  
de control y los otros electrodos de control (sin números  
de referencia) conectados al mismo están conectados a  
aquella salida de la fuente 40 de tensión de conmutación  
en la cual está disponible la señal de sincronismo de la  
10        fase  $\phi_2$ . El electrodo 109 de control y los otros electro-  
dos de control (sin números de referencia) conectados al  
mismo están conectados a aquella salida de la fuente 40  
de tensión de conmutación en la cual está disponible la  
señal de sincronismo de la fase  $\phi_3$ . El electrodo 110 de  
15        control y los otros electrodos de control (sin números  
de referencia) conectados al mismo están conectados a  
aquella salida de la fuente 40 de tensión de conmutación  
en la cual está disponible la señal de sincronismo de la  
fase  $\phi_4$ . La salida últimamente mencionada está conectada  
20        también al contacto 24 del conmutador 23 y al contacto 21  
del conmutador 20. Los contactos 22 y 25 de los respecti-  
vos conmutadores 20 y 23, están conectados a aquella sa-  
lida de la fuente de tensión de conmutación en la cual es-  
tá disponible la señal de sincronismo de la fase  $\phi_4^*$ .

25        El contacto principal del conmutador 20 está co-  
nectado al electrodo 103 de control, mientras que el con-  
tacto 21 está conectado al electrodo 102 de control. El  
contacto principal del conmutador 23 está conectado al  
electrodo 105 de control, mientras que el contacto 24 es-  
tá conectado al electrodo 104 de control.

1 El electrodo 100 de control constituye un elemento de percepción conectado a la entrada del detector  
200. Este elemento de percepción está así dispuesto frente  
5 a los electrodos 102 y 103 de bloqueo. La salida de dicho detector 200 está conectada a la entrada del circuito  
201 de muestreo y retención y a la entrada del circuito  
202 de muestreo y retención. Las salidas de los circuitos  
10 201 y 202 de muestreo y retención están conectadas cada una a una entrada de un comparador 203, cuya salida está  
conectada a la entrada de un circuito 204 de báscula bies-  
table de activación por flanco. La salida del circuito bies-  
table 204 de activación por flanco actúa, por una parte,  
sobre el conmutador 20 y por otra parte está conectado a  
la entrada de un circuito 210 de retardo. La salida del  
15 circuito 210 de retardo está conectada al punto 213 por  
intermedio del circuito 212 de retardo.

El electrodo 101 de control está dispuesto frente  
al electrodo 104 y 105 de bloqueo y forma también un  
elemento de percepción conectado a la entrada de un detector  
20 205. La salida del detector 205 está conectada a la  
entrada del circuito 206 de muestreo y retención y a la  
entrada del circuito 207 de muestreo y retención. Las sa-  
lidas de los circuitos 206 y 207 de muestreo y retención  
están conectadas cada una a una entrada de un comparador  
25 208, cuya salida está conectada a la entrada de un circui-  
to biestable 209 activado por flanco. La salida del cir-  
cuito biestable 209 activado por flanco actúa, por una  
parte, sobre el conmutador 23, y por otra parte está co-  
nectada a la entrada de un circuito 211 de retardo, cuya  
30 salida está conectada al punto 214.

1 Las entradas 216 y 221 de control de los circuitos detectores 200 y 205 están conectadas a aquella salida de la fuente 40 de tensión de conmutación en la cual está disponible la señal de sincronismo de fase  $\phi_2$ . Las

5 entradas 215 y 220 de control de los circuitos detectores 200 y 205 están conectadas a aquella salida de la fuente 40 de tensión de conmutación en la cual está disponible la señal  $\phi_1$  de sincronismo. La entrada 217 de control del

10 circuito 201 de muestreo y retención y la entrada 222 de control del circuito 207 de muestreo y retención están conectadas a aquella salida de la fuente 41 de tensión de conmutación en la cual está disponible la señal de sincronismo de la fase  $\phi$ . La entrada 218 de control del circuito

15 202 de muestreo y retención y la entrada 223 de control del circuito 206 de muestreo y retención están conectadas a aquella salida de la fuente 41 de tensión de conmutación en la cual está disponible la señal de sincronismo de la fase  $\phi$ . La entrada 219 de control del circuito

20 bistable 204 activado por flanco y la entrada 224 de control del circuito bistable 209 activado por flanco están conectadas a aquella salida de la tensión 141 de conmutación en la cual está disponible la señal de sincronismo. En la capa semiconductor 31 están dispuestas

25 adicionalmente las zonas 32, 33, 34 y 35 de difusión de aislamiento del modo representado. Además, están dispuestas las zonas 13 y 13' de difusión de entrada en dicha capa semiconductor, que están conectadas respectivamente a las entradas R y A del dispositivo de transferencia de carga.

30

Para los detectores 200 y 205 pueden utilizar-

1 se circuitos conocidos por las publicaciones técnicas.  
Por ejemplo, puede utilizarse un detector del tipo de  
puerta flotante, como se describe en la publicación "Di-  
gest of technical Papers" de la International Solid-State  
5 Circuits Conference, febrero de 1976 en las páginas 194 y  
195. Está descrito también el mismo tipo de detector en  
el libro "Charge Transfer Devices" Suplemento 8, Advan-  
ces in Electronic and Electron Physics, publicado por la  
Academic Press, New York, página 53, figura 3.14c, pági-  
10 na 228, figura 6.15, etc. Adicionalmente, puede utilizar-  
se un detector del tipo comprendido en una zona de difu-  
sión de percepción, por ejemplo como se describe en "Di-  
gest of Technical Papers" de la International Solid-State  
Circuits Conference, febrero de 1974, en las páginas 156  
15 y 157. Además, puede utilizarse un detector del tipo de  
detección de corriente, por ejemplo como el descrito en  
"Transactions on Electron Devices", volumen ED23, número  
2, en la página 265 y siguientes.

20 Para los circuitos 201, 202, 206 y 207 de mues-  
treo y retención es posible utilizar circuitos como los  
descritos en la "IEEE Journal of Solid-State Circuits",  
volumen Sc12, número 3, junio de 1977, página 233, figu-  
ras 4 y 5. Como comparador, es posible utilizar, por ejem-  
plo, el tipo Signetics LM311 como se describe en el Data  
25 Handbook "Signets integrated circuits", 1976, en el capí-  
tulo "Analog", páginas 192 y 193.

Como circuito biestable activado por flanco pue-  
de utilizarse, por ejemplo, el tipo Philips HEF4013B, co-  
mo se describe en el Date Handbook "Digital integrated cir-  
30 cuits" - "LOCMOS", Se 6, 10-77, parte 6, octubre de 1977.



1 de transferencia de carga con la ayuda de la zona 13' de  
difusión de entrada, está situado bajo el electrodo 100  
de control y es detectado con la ayuda del detector 200.  
La señal que aparece en la salida del detector 200 es  
5 muestrada por el circuito 202 de muestreo y retención en  
el instante  $t_1$  y es retenida a partir del instante  $t'_1$ .  
En el instante  $t''_1$  el electrodo de control es llevado a  
un nivel de tensión que es igual a la tensión en la entrada  
10 215 del circuito detector 200 por orden de la entrada  
216 de control de dicho circuito detector 200. Los valo-  
res de señal que aparecen en las salidas de los dos cir-  
cuitos 201 y 202 de muestreo y retención son ahora compa-  
rados entre sí en el comparador 203. Cuando el paquete  
A(n) de carga es mayor que el paquete  $(1/2) R(n)$ , apare-  
cerá un "1" lógico en la salida del comparador y cuando  
15 el paquete A(n) de carga es inferior al paquete  $(1/2) R(n)$   
de carga aparecerá un 0 lógico en la salida del compara-  
dor 203. Esta salida define el valor del primer bitio.

En el instante  $t_2$  el valor de la señal lógica  
20 que aparece en la salida del comparador 203 es tomado por  
el circuito biestable 204 activado por flanco sobre el  
flanco positivo de la señal de control. El circuito bies-  
table 204 activado por flanco transfiere este valor de  
la señal lógica a una sección 210 de retardo, que junto  
25 con la sección 202 de retardo subsiguiente asegura que  
la señal lógica suministrada a la salida del circuito  
biestable 204 activado por flanco aparezca en el punto  
213 si la señal lógica suministrada por el circuito bies-  
table 209 activado por flanco, cuya señal pertenece tam-  
bién al paquete A(n) de carga, aparece sobre el punto 214.

1 Además, la señal de salida lógica del circuito biestable  
204 activado por flanco es utilizada para controlar el con-  
mutador 20. Cuando la señal de salida del circuito bies-  
table 204 activado por flanco es un 1 lógico, el contac-  
5 to 20 es conectado al contacto 21. Cuando la señal de sa-  
lida del circuito biestable 204 activado por flanco es un  
0 lógico, el contacto 20 es conectado al contacto 22. En  
el dibujo sobre los diagramas de la figura 2 se ha supues-  
to que el paquete  $A(n)$  de carga es inferior al paquete  
10  $(1/2) R(n)$  de carga. En el instante  $t_3$  es bloqueado un  
paquete  $\frac{1}{4} R(n)$  de carga por el electrodo 103 de control,  
porque el contacto principal del conmutador 20 está co-  
nectado al contacto 20. Hasta el instante  $t_4$  no puede pa-  
sar dicho paquete de carga bajo el electrodo 103 de con-  
15 trol a fin de ser transferido adicionalmente a través del  
dispositivo de transferencia de carga. Bajo el electrodo  
de control contiguo al electrodo 103 de control se reunen  
los paquetes  $A(n)$  y  $\frac{1}{4} R(n)$  de carga y son sumados entre  
sí. El paquete  $\frac{1}{2} R(n)$  de carga de referencia está situado  
20 bajo el electrodo 101 de control en el instante  $t_6$  y es  
detectado con la ayuda del detector 205. La señal que apa-  
rece en la salida del detector 205 es muestreada por el  
circuito 207 de muestreo y retención bajo control de la  
entrada 222 y es retenido a partir del instante  $t'_6$ . En  
25 el instante  $t''_6$  el electrodo 101 de control es llevado  
a un nivel de tensión por orden de la entrada 221 de con-  
trol del circuito detector 205, cuyo nivel es igual a la  
tensión en la entrada 220 del detector 205.

30 En el instante  $t_7$  el paquete de carga de magni-  
tud  $\frac{1}{4} R(n) + A(n)$  llega a la región situada bajo el elec-

1 trodo 101 de control y es detectado entonces por el de-  
tector 205. La señal que aparece en la salida del detec-  
tor 205 es muestreada por el circuito 206 de muestreo y  
retención por orden de la entrada 223 y es retenida a par-  
5 tir del instante  $t'_7$ . En el instante  $t''_7$  el electrodo 101  
de control es llevado a un nivel de tensión igual a la ten-  
sión en la entrada 220 del detector 205 por orden de la en-  
trada 221 de control del circuito detector 205. En el com-  
parador 208 los valores de señal que aparecen en las dos  
10 entradas son comparados. Cuando el paquete  $\left[ \frac{1R(n)+A(n)}{4} \right]$   
de carga es mayor que el paquete  $\frac{1R(n)}{2}$  de carga de refe-  
rencia, aparecerá un 1 lógico en la salida del comparador,  
y si el paquete  $\left[ \frac{1R(n)}{4} + A(n) \right]$  de carga es inferior al  
paquete de carga de referencia, aparecerá un 0 lógico en  
15 la salida del comparador 208. En el instante  $t_8$  el valor  
de la señal lógica que aparece en la salida del comparador  
208 es tomado por el circuito biestable 209 activado por  
flanco al tener lugar el flanco positivo de la señal de  
control. El circuito biestable 209 activado por flanco  
20 transfiere el valor de dicha señal lógica, que representa  
el segundo bitio, a la sección 211 de retardo. Además, la  
señal lógica de salida del circuito biestable 209 activado  
por flanco es utilizada para controlar el conmutador 23.  
Cuando la señal de salida del circuito 209, activado por  
25 flanco es un 1 lógico, el contacto principal del conmuta-  
dor 23 es conectado al contacto 24. Si la señal de salida  
del circuito biestable 209 activado por flanco es un 0 ló-  
gico, el contacto principal del conmutador 23 es conectado  
al contacto 25.

30

Al dibujar los diagramas de la figura 7 se ha su-

1 puesto que el paquete  $\left[ A(n) + \frac{1}{4} R(n) \right]$  de carga es mayor  
 que el paquete  $\frac{1}{2} R(n)$  de carga de referencia. En el ins-  
 tante  $t_9$  el paquete  $\frac{1}{8} R(n)$  de carga está situado bajo el  
 5 electrodo 105 de control, después de lo cual en el ins-  
 tante  $t_{10}$  llega a la región situada bajo el electrodo de  
 control contiguo simultáneamente con el paquete  $\frac{1}{2} R(n)$  de  
 carga de referencia. Estos dos paquetes son sumados entre  
 sí, dando lugar al paquete  $\frac{5}{8} R(n)$ .

10 El dispositivo de transferencia de carga puede  
 ser ampliado adicionalmente de un modo similar al descrito  
 anteriormente para las dos primeras secciones. Será enton-  
 ces válida la siguiente ecuación:

$$A(n) + \frac{1}{4} R(n) \geq \frac{5}{8} R(n) \dots\dots\dots(6)$$

15 En la descripción precedente han sido seguidos un paquete  
 $A(n)$  de carga de la señal A de entrada y el paquete  $R(n)$   
 de carga de referencia asociado. Sin embargo, son inyecta-  
 dos continuamente paquetes de carga en la entrada del dis-  
 20 positivo de transferencia de carga por orden de las seña-  
 les  $\phi$  y  $\phi^{**}$  de conmutación (véase la figura 7). De este mo-  
 do, el detector 200 después que ha detectado los paquetes  
 $\frac{1}{2} R(n)$  y  $A(n)$ , detectará consecutivamente los paquetes  
 $(\frac{1}{2}) R(n+1)$  y  $A(n+1)$ , etc. En los diagramas de la figura  
 7, se ha supuesto que

25

$$\frac{1}{2} R(n-1) < A(n-1) < \frac{1}{2} R(n-1) + \frac{1}{4} R(n-1)$$

$$\frac{1}{2} R(n+1) < A(n+1) < \frac{1}{2} R(n) + \frac{1}{4} R(n+1) \dots\dots\dots(7)$$

30 En el ejemplo del dispositivo de transferencia  
 de carga de la figura 6 se expone un posible método de

1 integración. Este está representado nuevamente en forma  
esquemática en la figura 8a. Las cifras de referencia de  
esta figura corresponden a las cifras de referencia de la  
realización de la figura 6. Sin embargo, son también posi-  
5 bles otros métodos de integración. En las figuras 8b, 8c  
y 8d se representan tres métodos posibles de integración.  
En el ejemplo de la figura 8b la distancia entre las zonas  
de difusión de aislamiento, que actúan como divisoras, ha  
sido aumentada. Por una parte, esto tiene la ventaja de  
10 que en la dirección longitudinal del dispositivo de trans-  
ferencia de carga existen más posibilidades en lo que res-  
pecta a la posición del electrodo de bloqueo y, por otra  
parte, que se reduce la influencia del electrodo de bloqueo  
sobre la división. El ejemplo de la figura 8c tiene la  
15 ventaja de que pueden llenarse todos los pozos de poten-  
cial para el divisor hasta sustancialmente el mismo nivel.  
Como resultado de esto, se reducen los defectos en los  
pozos de potencial como resultado, por ejemplo, de dife-  
rencias de tensión de umbral. Además, no será nunca posi-  
20 ble la transferencia de carga lateral, de modo que la ve-  
locidad de transferencia del dispositivo de transferencia  
de carga puede ser mejorada. En el ejemplo de la figura 8d  
los paquetes de carga se mantienen aislados, de modo que  
pueden ser reutilizados en la salida del dispositivo de  
25 transferencia de carga. De este modo, puede hacerse una  
elección de la señal cuantificada y/o de la señal analógi-  
ca.

En la realización expuesta en la figura 6 la car-  
ga de referencia y la carga de señal son detectadas por  
el mismo electrodo de percepción. Sin embargo, es posible

30

13118

1       alternativamente detectar los dos paquetes de carga con  
la ayuda de elementos de percepción diferentes, de modo  
que puede prescindirse de los circuitos de muestreo y re-  
tención. Adicionalmente, ha de observarse que las zonas de  
5       aislamiento de canal pueden también realizarse por proce-  
dimientos diferentes a los indicados, por ejemplo utili-  
zando implantación iónica o mediante la utilización de va-  
riaciones de óxido. Adicionalmente, pueden utilizarse tan-  
to electrodos policristalinos como de aluminio para los  
10       electrodos de control.

Los dispositivos de transferencia de carga ex-  
puestos en los ejemplos son del tipo descrito en la soli-  
citud de patente Holandesa 7.114.770. Será evidente que  
las medidas de acuerdo con el invento pueden también ser  
15       aplicadas a otros dispositivos de transferencia de carga,  
por ejemplo como los descritos en la solicitud de Patente  
Holandesa 6.805.705 y, por ejemplo, en "Electronics", 21  
de junio de 1971, en las páginas 50 a 59.

El dispositivo de transferencia de carga puede  
20       ser utilizado también como convertidor de analógico a di-  
gital por multiplicación. Adicionalmente, si se precisa  
una división muy exacta, el electrodo de control situado  
sobre la zona del comienzo de la región de aislamiento de  
canal puede ser dimensionado en forma diferente (puede ser,  
25       por ejemplo, ensanchado). Además, la señal analógica puede  
ser también codificada de un modo diferente por medio del  
dispositivo de transferencia de carga, por ejemplo utili-  
zando el código de Gray. Para este fin, pueden disponerse  
circuitos inversores después de los comparadores, estando  
30       conectada la entrada de control de tal circuito inversor a

1 la salida del circuito de báscula precedente, que puede activar o desactivar al circuito inversor.



1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

15

20

25

30

13118

1ª.- Un dispositivo de transferencia de cargas que comprende una capa semiconductor de un primer tipo de conductividad, medios para permitir la introducción local en la capa semiconductor de información en la forma de paquetes de carga, medios de lectura para permitir que sea leída la información en otra posición en la capa, y electrodos de control al menos sobre una de las caras de la capa para permitir que sean generados capacitivamente campos eléctricos en la capa semiconductor con la ayuda de señales de sincronismo de fases múltiples, por medio de cuyos campos los paquetes de carga pueden ser transferidos hasta los medios de lectura a lo largo de un canal en la capa en una dirección paralela a la misma, caracterizado porque al menos uno de los electrodos de control o una parte del mismo está conectada a medios de conmutación para permitir la aplicación de una tensión que en un instante es igual a una fase de la señal de sincronismo que, junto con las tensiones de sincronismo aplicadas a los electrodos de control adyacentes, asegura la transferencia de un paquete de carga en el canal al menos bajo un electrodo de control, y en otro instante es igual a una tensión de bloqueo que impide la transferencia de un paquete de carga

1 en el canal al menos bajo un electrodo de control.

2ª.- Un dispositivo de acuerdo con la reivindi-  
cación 1ª, caracterizado porque dichos medios de conmuta-  
ción están constituidos por un conmutador inversor que  
5 tiene un contacto principal conectado al mencionado elec-  
trodo de control, un contacto conectado a un terminal pa-  
ra la aplicación de una tensión de bloqueo y otro contac-  
to conectado a un conductor de señal de sincronismo al  
cual estaría conectado el mencionado electrodo de control  
10 en ausencia del conmutador.

3ª.- Un dispositivo de acuerdo con la reivin-  
dicación 1ª ó la reivindicación 2ª, caracterizado porque  
al menos un electrodo de control está dividido en dos o  
más partes en una dirección perpendicular a la dirección  
15 de la transferencia de carga.

4ª.- Un dispositivo de acuerdo con la reivin-  
dicación 3ª, caracterizado porque están dispuestos medios  
para dividir el canal de transferencia en tantas secciones  
de canal como partes existen en las cuales está dividido  
20 el (al menos un) electrodo de control, funcionando cada  
una de las partes del electrodo de control como electrodo  
de control para la sección de canal situada bajo el mis-  
mo.

5ª.- Un dispositivo de acuerdo con la reivindi-  
cación 4ª, caracterizado porque los mencionados medios pa-  
ra dividir el canal de transferencia comprenden zonas de  
difusión de aislamiento, cada una de las cuales está si-  
tuada por debajo de la zona comprendida entre dos partes  
adyacentes del electrodo de control dividido, cada una  
25 de dichas partes recubre parcialmente la región de difu-

1 sión de aislamiento pertinente, y las regiones de difu-  
sión de aislamiento se extienden sustancialmente en la di-  
rección de la transferencia de carga.

5 6ª.- Un dispositivo de acuerdo con cualquiera de  
las reivindicaciones precedentes, caracterizado porque es-  
tá dispuesto al menos un elemento de percepción frente al  
electrodo de bloqueo y está asociado con el mismo canal  
que dicho electrodo de bloqueo, cuyo elemento de percep-  
ción está conectado a un detector conectado directa o in-  
10 directamente a un comparador para comparar la magnitud de  
la señal que aparece en la salida del detector con una se-  
ñal de referencia, siendo aplicada la señal de salida del  
comparador a una entrada de control de dichos medios de  
conmutación a través (o no) de elementos de retardo.

15 7ª.- Un dispositivo de acuerdo con la reivindi-  
cación 6ª, caracterizado porque en la entrada del disposi-  
tivo de transferencia de carga están dispuestas dos zonas  
de difusión de entrada aisladas por una región de difusión  
de aislamiento, aplicándose una señal de referencia a una  
20 de las zonas de difusión de entrada y aplicándose la señal  
a tratar a la otra zona de difusión de entrada, de modo  
que en el dispositivo de transferencia de carga se forman  
paquetes de carga de referencia y paquetes de carga de se-  
ñal, y porque en el canal en el cual son transferidos los  
25 paquetes de carga de referencia está dispuesta una segunda  
zona de difusión de aislamiento para dividir los paquetes  
de carga de referencia, cuya segunda zona de difusión de  
aislamiento se extiende al menos hasta el electrodo de blo-  
queo, sirviendo el mismo elemento de percepción para detec-  
30 tar sucesivamente la señal de referencia y la señal a tra-

1 tar.

5 8ª.- Un dispositivo de acuerdo con la reivindicación 7ª, caracterizado porque uno de los paquetes de carga de referencia dividido por la segunda zona de difusión de aislamiento es dividido nuevamente con la ayuda de una zona de difusión de aislamiento adicional que se extiende a través de un segundo elemento de percepción y hasta un segundo electrodo de bloqueo.

10 9ª.- Un dispositivo de acuerdo con la reivindicación 8ª, caracterizado porque las entradas de control de los medios de conmutación asociados con el primer electrodo de bloqueo y con el segundo electrodo de bloqueo están conectadas cada una a una salida del dispositivo de transferencia de carga a través de un circuito de retardo.

15 10ª.- Un dispositivo de transferencia de cargas.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

20 Esta Memoria consta de treinta y cinco hojas escritas a máquina por una sola cara.

Madrid, 22. NOV. 1978

P.A.

Oscar de Ezaburu  
Por Poder.

MCC.

13118

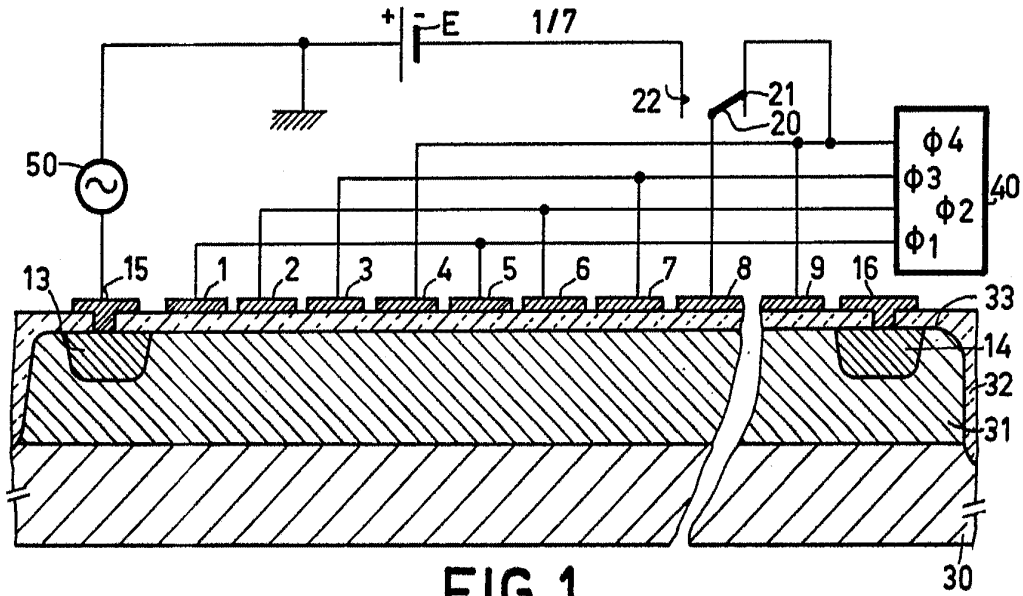


FIG. 1

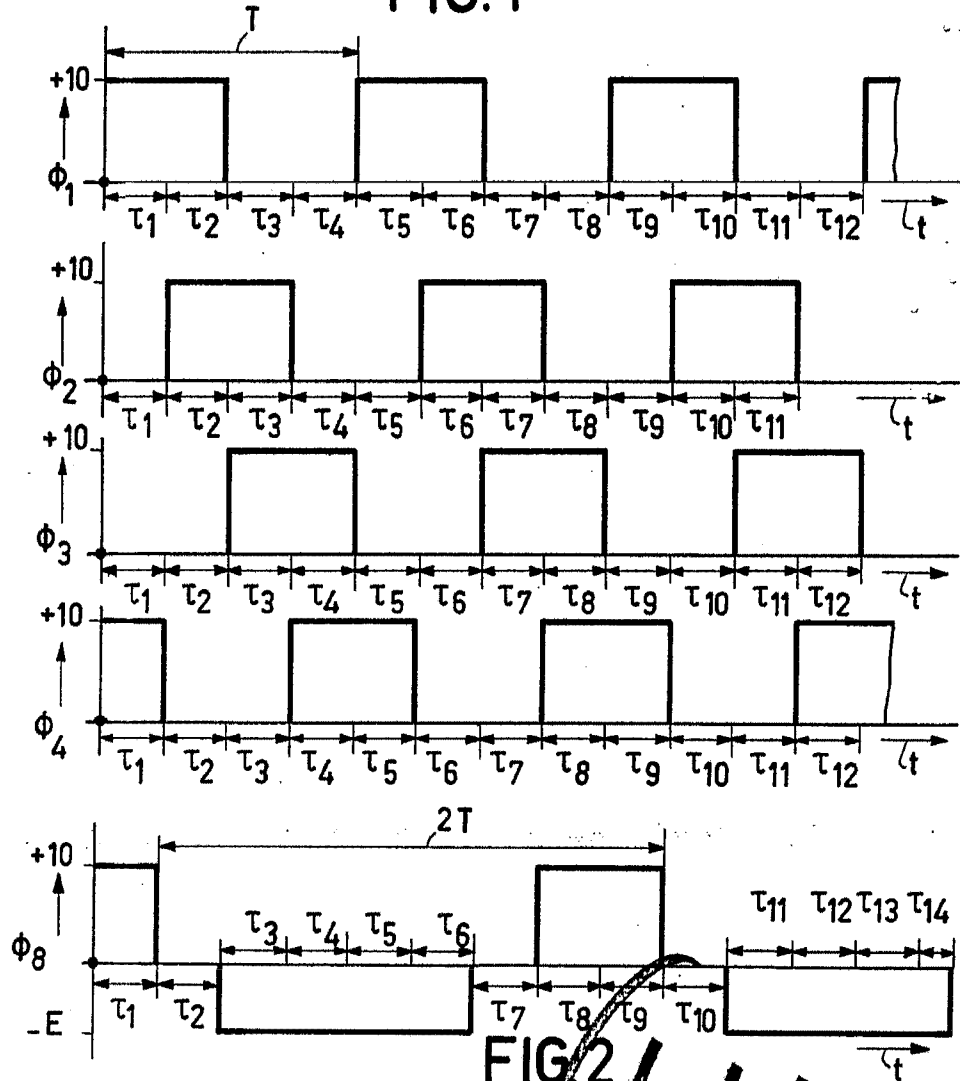


FIG. 2

Oscar de Elizabeth VII PHN 8911 C  
Por todos.

2/7

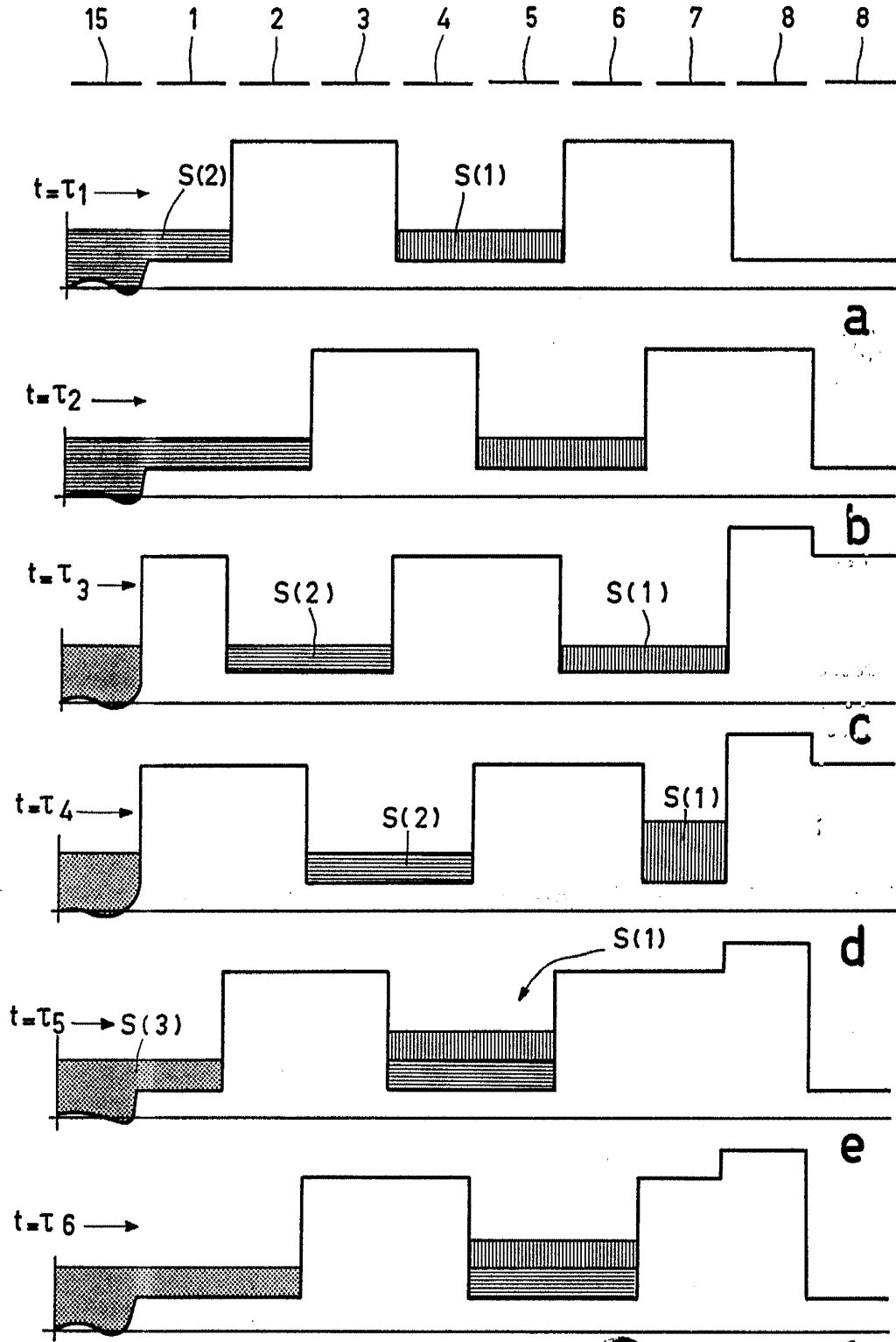


FIG. 3

f

Oscar de Elizaburu  
Par. Red. *Aut*

2-71-PHN 8911C

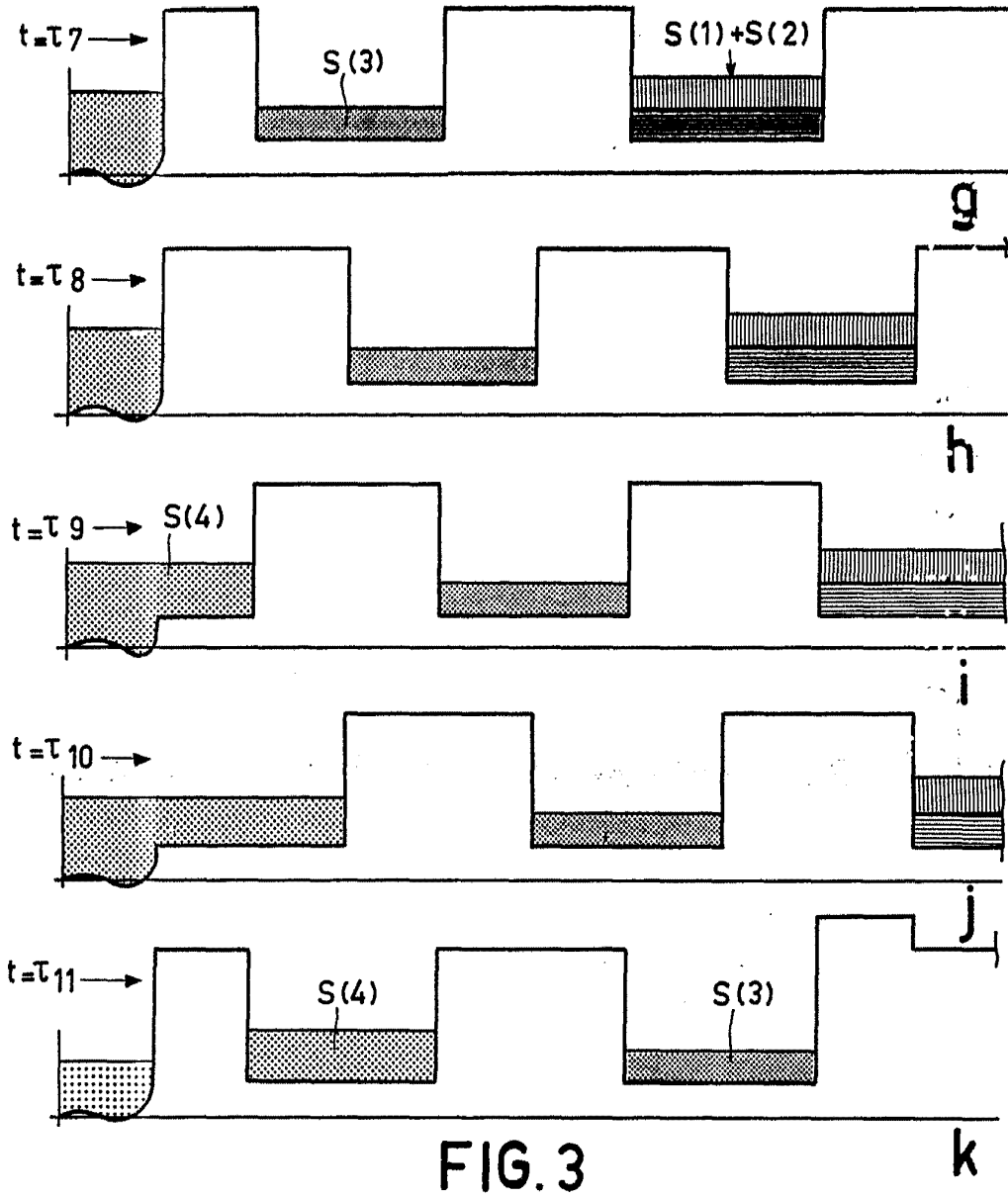


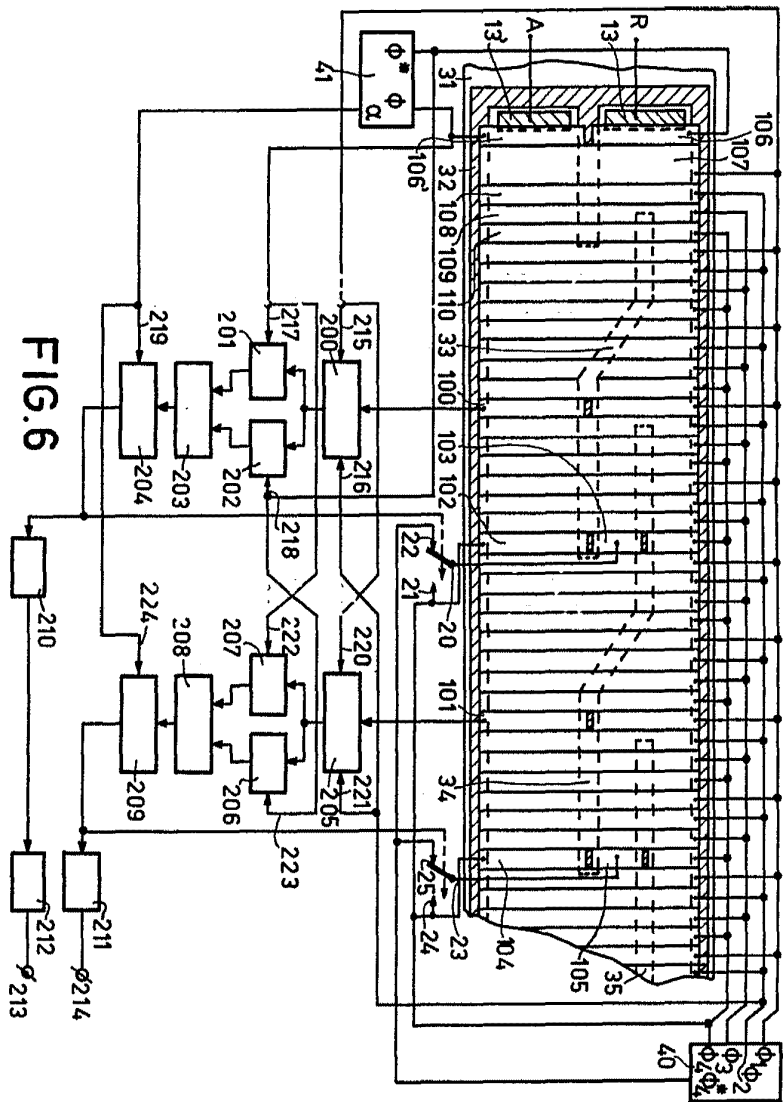
FIG. 3

Oscar de Elizabeth  
Per Madrid.

3-VI-PHN 8911 C

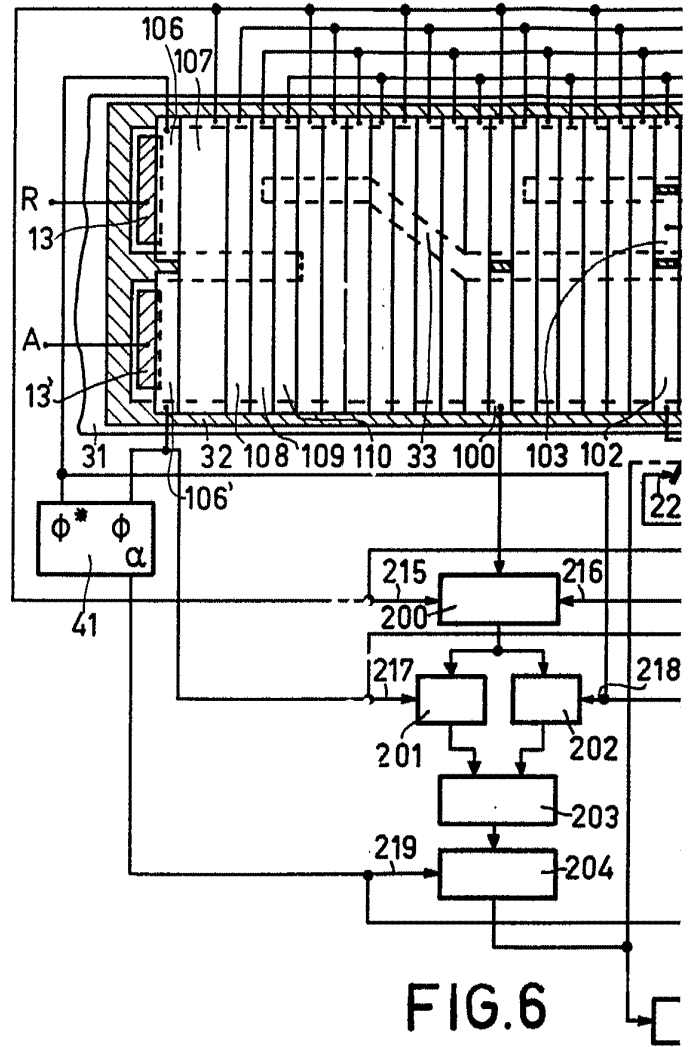


S-VII-PHN 8911 C



517

*Handwritten signature*



5-VII-PHN 8911 C

FIG. 6

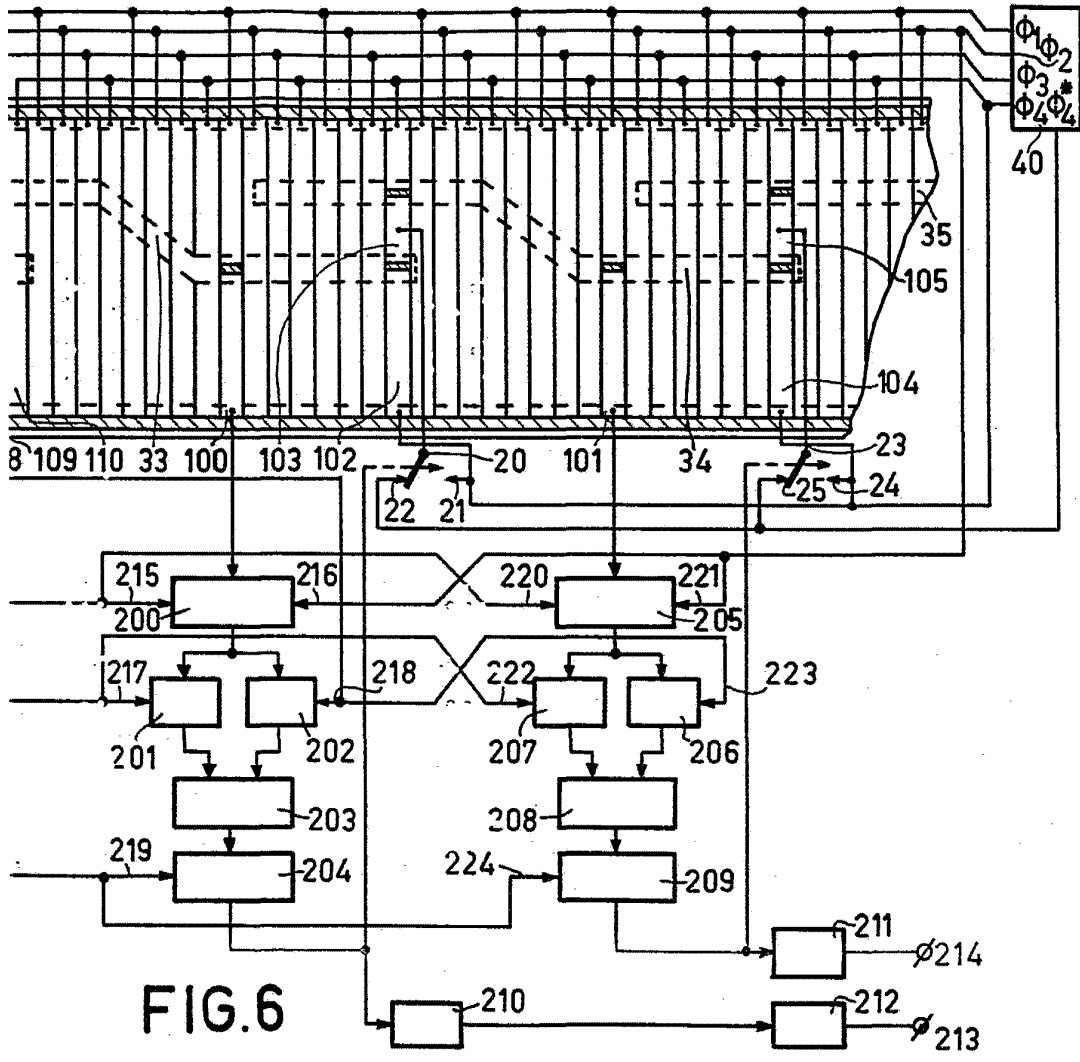


FIG. 6



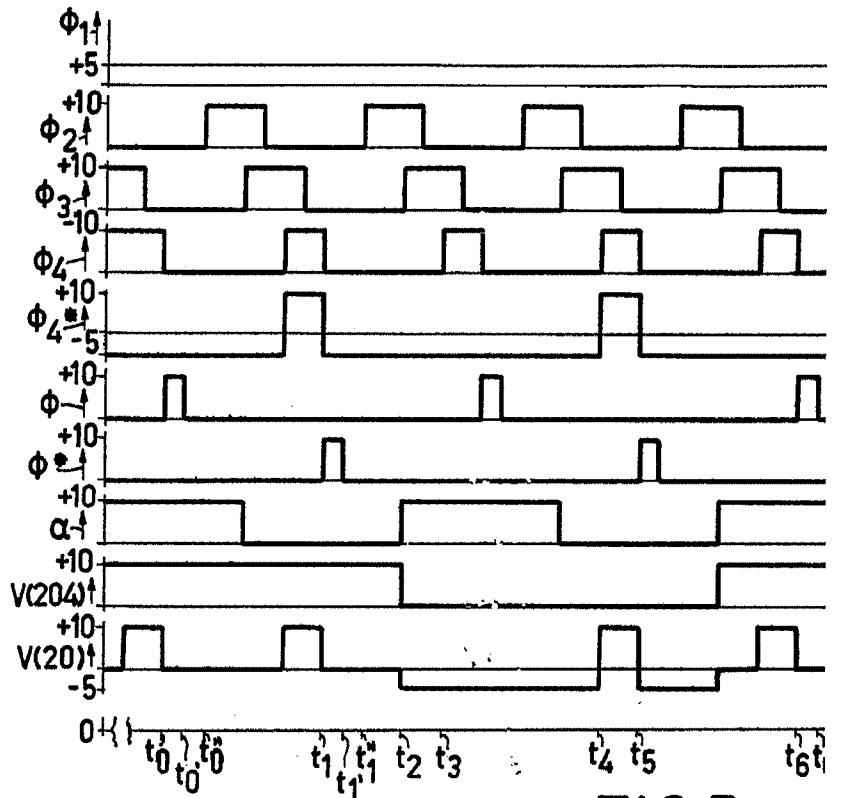
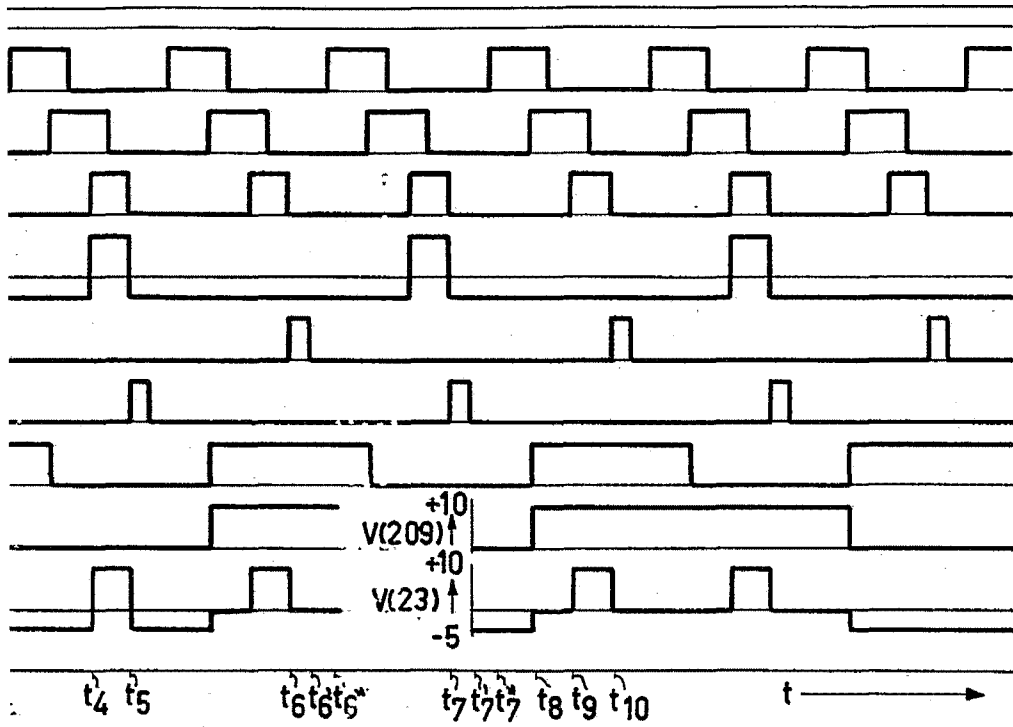
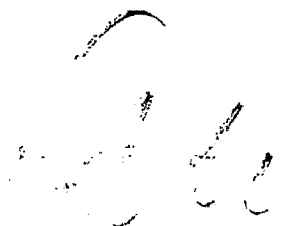


FIG.7



6/7

FIG.7



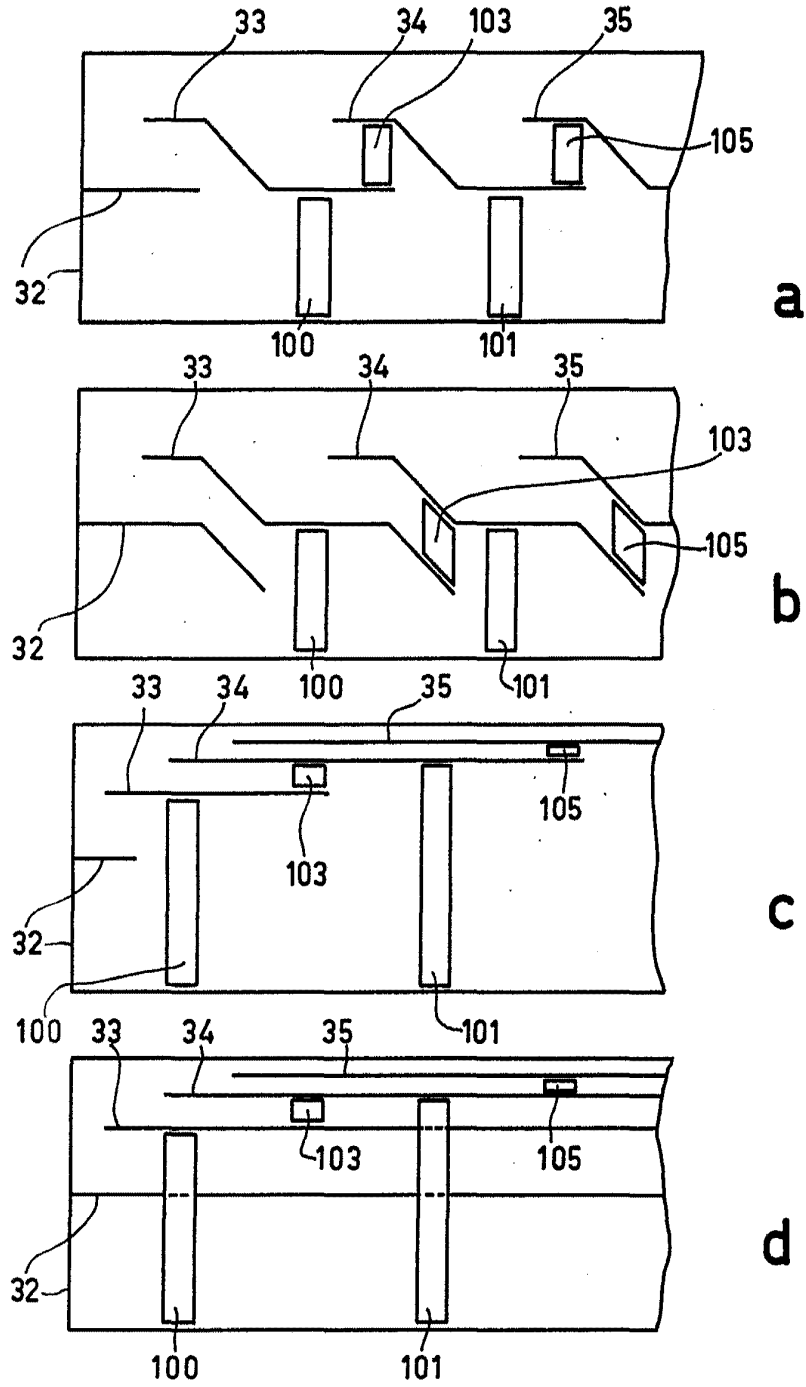


FIG. 8

Office de Brevets  
N. V. Philips' Reclamemaatschappij

*[Handwritten signature]*  
7-VII-PHN 8911 C