

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

ES

11

NUMERO

473,793

AI

22

FECHA DE PRESENTACION

29-Septiembre-78

PATENTE DE INVENCION

69 PRIORIDADES: 91 NUMERO 838.335		92 FECHA 30-9-77	93 PAIS E.U.A.
47 FECHA DE PUBLICIDAD	81 CLASIFICACION INTERNACIONAL H 03 B	92 PATENTE DE LA QUE ES DIVISIONARIA	
64 TITULO DE LA INVENCION "UN GENERADOR DE ONDAS DEL TIPO CON NEUTRALIZACION DE LOS ARMONICOS"			
71 SOLICITANTE (S) WESTINGHOUSE ELECTRIC CORPORATION (Case No. 47.603)			
DOMICILIO DEL SOLICITANTE Westinghouse Building, Gateway Center, Pittsburgh, Pensilvania 15222, Estados Unidos de América			
72 INVENTOR (ES) Robert Stenson Gemp y Alberto Abbondanti			
73 TITULAR (ES)			
74 REPRESENTANTE DON FERNANDO DE ELZABURU MARQUEZ (P.-69.991)			

Este invento se refiere en general a activaciones o accionamientos de motores polifásicos de corriente alterna (CA) controlados estáticamente y, más particularmente, el invento se dirige al problema de la inversión por inducción en un accionamiento del tipo de CA polifásica controlado estáticamente, en particular para un accionamiento o activación que acomoda los ajustes de tensión y frecuencia para regulación de carga y control. Es sabido en la técnica originar una inversión del sentido de funcionamiento de un motor sin parada. Esto se puede hacer con un motor trifásico, por ejemplo, intercambiando simplemente dos fases en la entrada del estator. Sin embargo, cuando se impulsa bruscamente un motor para cambiar su velocidad, el flujo magnética ya creado impedirá usualmente un ajuste inmediato de las condiciones magnéticas internas a las nuevas condiciones eléctricas impuestas por el manantial de potencia.

El invento propone suministrar la carga con una tensión de corriente alterna que es producida en el instante de inversión de manera que no ocurrirán efectos adversos tales como saturación por energía inductiva acumulada, o una componente de corriente continua en el flujo inducido.

Una realización del invento proporciona un aparato para hacer posible una inversión electrónica del sentido de un motor cuando se desee, utilizando desplazadores de fase.

Una segunda solución al problema propuesto por el presente invento consiste en sustituir, en el instante de la inversión, la tensión de CA suministrada en cada fase por una forma de onda de tensión alterna de la misma amplitud y frecuencia, pero con un desfase en retardo de

dos veces el tiempo expandido en el cuadrante de funcionamiento en el momento de la inversión desde el último punto de cruce. Cuando se cumple esta condición, la forma de onda de tensión que induce el flujo acepta un centro de simetría en el eje en el instante de la inversión, que elimina los efectos adversos y que tiene lugar entre la inversión de fases.

La segunda solución anteriormente citada al problema está basada en la observación de que tal desfase, en retardo de dos veces el ángulo eléctrico desde el último cruce tiene el mismo efecto que si a la forma de onda se le hubiera dado polaridad inversa por un desfase π y si desde el punto de funcionamiento en dicha forma de onda inversa la progresión en la trayectoria se volviera a trazar en retroceso en tiempo en el mismo ángulo eléctrico que el alcanzado desde el cruce en el momento de la inversión en la forma de onda directa. En otras palabras, la imagen especular de una progresión de tiempo se desarrolla desde el momento de la inversión simultáneamente con un cambio de polaridad.

También es sabido generar una onda de tensión de CA de amplitud y frecuencia dadas con conmutadores estáticos controlados como una función del tiempo de tal manera que partes elementales de la forma de onda deseada son realmente generadas y combinadas de manera que reconstruyan la onda de salida prevista. Una ilustración de esta técnica se puede encontrar en la patente norteamericana número 3.491.282, de T.M. Heinrich y col.

Se sabe además utilizar medios contadores digitales con el fin de generar recurrentemente una representa-

ción de tiempo de un cuadrante de la onda senoidal o sinusoidal prevista. El cómputo acumulado en un tiempo dado está en relación de tiempo con un punto operativo en la onda de salida dentro del cuadrante. Cuando se le permite al contador contar en más y menos en todo el medio ciclo, la representación de tiempo se extiende desde un cruce hasta el siguiente. El sistema reconoce, de otra manera, sincrónicamente, los cambios de polaridad en el voltaje dado como salida.

La segunda solución mencionada anteriormente se propone contar hacia atrás, en el instante de la inversión, bajo control digital, el tiempo transcurrido desde el último cruce. Al mismo tiempo, y en sincronismo, la reconstrucción de forma de onda se invierte en polaridad y se invierte en la secuencia de las etapas de reconstrucción de tal manera que el efecto de inversión vectorial se obtiene con la onda de tensión de salida suministrada al motor.

El presente invento utiliza alimentaciones de corriente estática de CA controlada por tensión de tipo de neutralización de armónica, tal como la que se describe en la patente norteamericana número 3.491.282 (Reconcesión número 28.986) de T. M. Heinrich y otros, titulada "Inversor estático en el que una pluralidad de ondas rectangulares son sumadas de tal manera que produce una onda de salida sinusoidal". Como se explica en la patente, esta técnica consiste en generar, con N inversores, una pluralidad de impulsos de la misma amplitud, a la misma frecuencia repetitiva, separados unos de otros entre pasos o etapas inversoras por el mismo ángulo eléctrico $\frac{\pi}{N}$. Los impulsos de salida son amplificados por N transformadores de etapa recpec

tivos que tienen relaciones de arrollamiento que siguen una ley de coseno de uno al siguiente. Los arrollamientos secundarios están conectados en serie para sumar los impulsos dimensionados, con lo que se obtiene una forma de onda de salida polifásica mediante la adición vectorial a través de los secundarios del transformador. La patente de Heinrich describe también modo de controlar la tensión de salida de CA de dicho generador estático variando el tiempo de conducción de los tiristores en los inversores de cada etapa.

Dos modos de controlar la tensión de salida se describen en la patente de Heinrich. Un modo utiliza modulación de anchura de impulsos; el segundo modo utiliza desplazamiento de fase. El presente invento es aplicable a este segundo modo de control de los inversores.

Es generalmente sabido generar N impulsos rectangulares escalonados o desplazados en $\frac{\pi}{N}$ unos de otros, con dos señales de impulso rectangular, una en la frecuencia fundamental y la otra en la forma de un tren de impulsos a $2N$ veces la frecuencia fundamental, aplicándose las dos señales a un registro de desplazamiento de N etapas. Dicho juego escalonado o desplazado de impulsos puede ser utilizado de acuerdo con la técnica de neutralización de armónicos de la patente anteriormente citada de Heinrich.

El presente invento proporciona un suministro de energía estática de CA controlado por tensión en el que se utiliza la técnica digital para generar una señal controlada en anchura de impulso con el fin de reconstruir en un instante dado una orden sinusoidal fundamental de tensión controlada que está desplazada en un ángulo de fase conocido desde una primera onda sinusoidal reconstruida.

El presente invento ofrece un tipo nuevo y único de accionamiento o activación de motor de CA controlado estáticamente y digitalmente, capaz de efectuar la inversión por inducción mediante control digital.

5 Ventajosamente, en una realización, se utilizan conmutadores estáticos bajo energía de CC para reconstruir un juego de vectores rotatorios de corriente y tensión, y controlar los conmutadores estáticos para invertir instantáneamente la rotación de los vectores.

10 Una segunda realización del invento proporciona un sistema inversor de N etapas o pasos para un generador de energía estática neutralizado en armónicos, en el que una disposición desfasadora de N etapas está controlada de manera que proporciona la inversión instantánea de la forma de onda dada como salida.

15 De acuerdo con el presente invento, están asociados unos medios con un generador estático para la generación de una onda sinusoidal reconstruida de frecuencia y tensión dada mediante técnicas de neutralización de armónicos para proporcionar la inversión instantánea de la onda de salida en cualquier momento elegido dentro del ciclo del mismo.

20 En una forma preferida, la onda sinusoidal reconstruida, invertida, obtenida después de la inversión, es una onda sinusoidal, que retarda en dos veces el ángulo eléctrico siguiente al cruce en el instante de la inversión, con relación a la onda sinusoidal reconstruida antes de la inversión.

30 El invento proporciona también inversión de onda sinusoidal en combinación con ajuste automático de frecuen-

cia y/o tensión en la forma de onda de salida.

El invento contempla además un accionamiento de motor alimentado con una tensión de forma sinusoidal a frecuencia y tensión elegidas, según se obtiene por técnicas de neutralización de armónicos, en las que se consigue inversión por inducción controlado el funcionamiento del sistema de neutralización de armónicos asociado. La inversión por inducción en un accionamiento de motor de este tipo se realiza invirtiendo simultáneamente la polaridad y la secuencia lógica de los impulsos elementales generados por las etapas inversoras que contribuyen a la reconstrucción de la onda de tensión fundamental aplicada al motor accionado y la secuencia de fase del sistema inversor controlado.

La figura 1A representa las ondas fundamentales de las tres tensiones de estator línea a neutro de un motor de inducción para funcionamiento ininterrumpido directo e inversor de acuerdo con una realización del invento;

La figura 1B explica con curvas la generación de una tensión de fase tal como la mostrada en la figura 1A;

La figura 2 es una representación esquemática de un inversor acoplado entre un manantial de CC y una carga de CA;

La figura 3 muestra típicamente, como una función del tiempo, la tensión de CA generada por el inversor de la figura 1;

Las figuras 4A a 4D ilustran el funcionamiento del inversor de la figura 2 para control de tensión;

La figura 5 es una tensión de CA generada durante el control de anchura de impulsos;

La figura 6 es una representación esquemática de

30

02118

un sistema típico de control de tensión y frecuencia de inversor;

La figura 7 ilustra una realización del invento en el contexto de un sistema inversor de neutralización de armónicos;

La figura 8 muestra típicamente curvas utilizadas para reconstruir una onda de salida sinusoidal fundamental con el sistema de la figura 6;

La figura 9 es una tabla de las relaciones de transformadores de dimensionamiento utilizadas en la relación de la figura 6;

La figura 10 es una representación vectorial de la tensión trifásica dada como salida por el circuito de las figuras 6 a 9;

La figura 11 muestra circuitos lógicos utilizados para modular los desplazadores de fase o desfasadores de la figura 7;

La figura 12 ilustra un desfasador reversible para incorporar en el circuito de la figura 7;

La figura 13 muestra las señales de conmutación a medida que aparecen antes y después del control de inversión;

Las figuras 14A, 14B y 14C forman conjuntamente circuitos específicos para el generador de sincronismo reversible de la figura 11;

La figura 15 muestra un contador de anillo reversible utilizado para la inversión de frecuencia de fase en la realización de la figura 7;

La figura 16 es un circuito lógico típico de inversión para la realización de la figura 7;

La figura 17 es el diagrama de temporización que incluyen señales para inhibir la inversión en el caso de impulsos de etapas o pasos de solape.

5 El invento se describirá en el contexto de un accionamiento o activador de motor de CA controlado estáticamente y, más particularmente, con un sistema de control que utiliza técnicas de neutralización de armónicos tal como se describen en la anteriormente citada patente de Heinrich.

10 Los sistemas descritos en la técnica anterior están en su mayoría previstos para accionamientos unidireccionales con la frecuencia de salida ajustable desde cero hasta algún valor máximo que proporciona una variación de velocidad desde cero rpm hasta una velocidad máxima en un sentido dado que se definirá como directo. Ello es deseable, incluso en algunos accionamientos para proporcionar variación de velocidad no sólo hasta cero rpm, sino también continuamente a través de cero rpm desde el sentido directo al sentido inverso.

20 Existe un modo trivial de procurar la inversión del sentido de rotación en un motor de inducción, que es la alteración súbita de la secuencia de fase de tensión en los terminales del motor, obtenida intercambiando dos cables. Un resultado idéntico se puede conseguir fácilmente, de manera electrónica, con control estático, intercambiando simplemente las señales de reloj o sincronismo aplicadas a dos dispositivos que dan curso a las ondas sinusoidales de salida para dos fases.

25 Desgraciadamente, la inversión de fase conseguida de esta manera produce una perturbación temporal en el nivel de excitación de la máquina. Dependiendo del momento

30

02118

en que ocurre el intercambio de fases, el flujo puede alcanzar el nivel de saturación en una o más fases, mientras en otra fase puede resultar malamente excitada de manera defectuosa. Como consecuencia, se pueden observar algunas fluctuaciones de par (cogging) inmediatamente después de la inversión y, si la transición a través de cero rpm ocurre bajo carga, el motor puede sobrecargarse. Para mejorar la suavidad de la inversión es necesario invertir la secuencia de fase sin afectar la magnitud del vector espacio de flujo que gira en el entrehierro de la máquina. En el instante de la inversión, ese vector debe cesar su rotación directa o comenzar a girar en sentido inverso sin cambiar la amplitud. Si las componentes del vector espacio de flujo derivadas por técnicas de neutralización de armónicos son vistas como vectores de flujo pulsantes cuyo valor instantáneo es proporcional a la integral de las tensiones aplicadas, los cambios de aplicar a dichas tensiones para procurar una inversión de la manera deseada son como se muestra en la figura 1A. La figura 1A representa los fundamentales de los tres voltajes de estator de línea a neutro. La inversión se consigue en el instante t_R y la frecuencia y amplitud directas e inversas se suponen constantes. En el momento de la inversión deben tener lugar dos efectos. En primer lugar, las tres sinusoides deben comenzar a ser "trazadas hacia atrás", es decir, la cantidad cuyo seno es tomado y que fue aumentando con el tiempo antes de la inversión debe comenzar a disminuir con el tiempo en el mismo ritmo. En segundo lugar, la polaridad de todas las sinusoides debe ser invertida simultáneamente. Si las caídas del estator fueran inexistentes, este procedimiento realiza

5

10

15

20

25

30

ría una inversión perfectamente suave. La presencia de caídas de estator origina algunas perturbaciones de flujo residuales, pero el comportamiento del accionamiento es todavía mejorado en gran medida si es seguido este procedimiento en lugar de la simple solución del intercambio de cables descrita anteriormente.

Haciendo referencia a la figura 1A, las tres fases de un suministro de tensión a un motor de inducción están ilustrativamente mostradas en sucesión como RST hasta un instante t_R en el que se intenta la inversión de velocidad. Considérese la fase R en la curva directa (W_F) en el momento t_R (por ejemplo, a un ángulo α desde el último punto de cruce). Si las inversiones fueran hechas sólo mediante cambios de polaridad el punto operativo que pasa bruscamente de E a F estaría abandonando la curva (W_F) en E para convertirse en F en una onda inversa (mostrada en la curva W_R), a saber, una curva desplazada en (π) en relación con la onda de fase directa. Esto es indeseable como se muestra en la curva (a) de la figura 1B, puesto que la progresión en la línea de trazos de F a D puede conducir a la saturación y también introduce una componente de corriente continua del flujo.

Con el fin de obtener simetría durante la inversión, según el presente invento, la curva inversa efectivamente utilizada como trayectoria de los puntos de funcionamiento después del instante t_R es elegida (W_R) de tal manera que hay un centro de simetría en el instante de la inversión, por ejemplo, en O en el eje de tiempos. Cuando ocurre esto, las áreas subtendidas por el segmento de curva CE en la curva (W_F) y por el segmento de curva FC' en

la curva (W_R) son iguales. Como consecuencia, los efectos adversos anteriormente mencionados no existen en la zona de transición (desde el punto de cruce C de W_F al punto de cruce C' de W_R). Si esto se hace simultáneamente para las tres fases (figura 1A) parece que el orden de sucesión de las tres fases RST ha sido efectivamente invertido. El diagrama vectorial está ahora girando en el sentido opuesto, y la rotación del motor ha sido invertida como se desea. Considerando de nuevo las curvas de la figura 1B, se aprecia que la curva prevista (W_R) representa, siguiendo la inversión de polaridad EF, una regresión, retroceso en tiempo de E a F' en la curva (W_F) con el fin de que sea posicionada en el punto operativo F'. Se aprecia también que en el instante t_R la trayectoria se convertirá en FC' si la curva (W_R) es derivada de la curva (W_F) mediante un desplazamiento de retardo de 2α , cuyo efecto resulta de 1) una inversión de polaridad y 2) un nuevo seguimiento de la trayectoria de E en retroceso el punto de cruce C (así, como yendo de E a C', según se muestra) y así sucesivamente. La mecánica de un desplazamiento de fase en retardo 2α es así una inversión de polaridad más una inversión de tiempo. Este concepto se ilustra adicionalmente en la figura 1B por curvas que son representaciones de tiempo del punto de funcionamiento de cuadrante a cuadrante entre dos puntos de cruce sucesivos. En la curva directa (W_F) la representación en tiempo está dada por una sucesión de rampas am_1 , m_1b , bm_2 y m_2c que, de acuerdo con la trayectoria seguida, corresponden en tiempo a los puntos de funcionamiento AM_1BM_2C . Mientras está todavía en la curva (W_F) el punto de funcionamiento va de C a E hasta el instante de inversión t_R . Cuando está

en E la polaridad se invierte y el punto de funcionamiento se convierte en F. Al mismo tiempo, la pendiente de la rampa se invierte también y el cómputo en el sentido inverso lleva el punto de funcionamiento a C' en (W_R). La rampa prosigue adicionalmente como si estuviera en (W_F) desde C hasta M_2 , realmente de C' a M'_2 en (W_R). Las rampas son creadas por un contador digital de 8 bits, el cual cuenta 256 pasos desde 255 a 0. Para el ángulo eléctrico α se supone que la parte ce es de 90 pasos. El punto de cruce C' de la onda inversa (W_R) para la fase R está así en $2 \times 90 = 180$ pasos del punto de cruce C en la curva directa (W_F) para la fase R. Lo mismo se obtiene, con diferentes ángulos eléctricos, para las otras fases.

Las consideraciones precedentes se desarrollarán adicionalmente cuando se explique a continuación cómo puede ser aplicado el control digital para crear efectivamente curvas (W_R) para cada fase, en el instante de la inversión, con un sistema inversor de N etapas o pasos, controlado por N desplazadores de fases utilizando la técnica de la patente de Heinrich para formar ondas de tensión de forma rectangular que se combinan entre los arrollamientos secundarios de una disposición de transformadores de arrollamientos múltiples. Estas explicaciones serán precedidas por una revisión de la neutralización de armónicos con referencia a las figuras 2 a 10 como sigue:

La figura 2 es una representación esquemática simplificada de un circuito inversor utilizando tiristores A, B, C, D como dispositivos de conmutación de corriente conectados entre los terminales de corriente continua de un manantial de CC que tiene polaridades de $+E$ voltios y $-E$

voltios. La carga 1 de corriente alterna es atravesada alternativamente por energía en cualquier sentido a través de pares de tiristores B,C y A,D como se muestra en la figura 3, con lo que se genera corriente alterna.

5 El control de la tensión en la salida del inversor está esquematizado por las figuras 4A a 4D y 5.

Controlando el tiempo de conducción de los tiristores A,D según el esquema de las figuras 4A a 4D, los tiempos de conducción controlados (A,D) y (B,C) se obtienen representando el paso de corriente a través de la carga en uno y otro sentidos, como se muestra en la figura 5. La forma de onda global representa la tensión a través de la carga. La figura 4A muestra la conducción para el medio ciclo positivo (A,D). La figura 4B ilustra la tensión cero debida a los tiristores C y D que están conduciendo para aplicar la misma tensión en ambos extremos de la carga. La figura 4C muestra el medio ciclo negativo (B,C). La figura 4D muestra la conducción de tensión cero debida al encendido en contracorriente de los tiristores A, B.

20 Haciendo referencia a la figura 6, un circuito inversor tal como el de la figura 2 está mostrado acoplado a una carga 1 y controlado para frecuencia de funcionamiento variable mientras está siendo regulado por tensión. Los tiristores A a D son encendidos cíclica y secuencialmente de manera selectiva por un circuito de activación de puerta 2 de acuerdo con la lógica de un distribuidor 3 que tiene una frecuencia de ciclo definida por un oscilador 4. La frecuencia del oscilador es ajustada en varios establecimientos o posiciones por una referencia de frecuencia en la línea 5. Si es necesario, una señal de realimentación

de frecuencia derivada de la carga 1 es aplicada a través de la línea 6 al oscilador para fines de regulación. Un circuito de control 7 de tiempo de conducción está conectado al circuito 2 de activación de puerta con el fin de establecer una anchura de impulso deseada para la onda de salida como ha sido explicado con referencia a la figura 5, con lo que se controla la tensión a través de la carga de CA. Con fines ilustrativos solamente, el circuito inversor de la figura 6 está mostrado con un regulador de tensión 30 conectado en un bucle cerrado de control de tensión que comprende un transductor de tensión 31 que responde a una señal de tensión de realimentación derivada de la carga en la línea 17. Se ha de entender que el circuito inversor de la figura 6 puede ser del tipo en el que la tensión de salida es regulada independientemente de la frecuencia. El regulador de tensión 30 genera una señal de control de tensión aplicada a través de la línea 8 al circuito de control 7 de tiempo y ángulo de conducción.

Suponiendo la frecuencia de funcionamiento constante, cualquier cambio de la señal de realimentación de la línea 17 da lugar a un cambio de la señal de control de tensión en la línea 8 para originar con ello efectivamente un cambio del tiempo de conducción, por ejemplo el ángulo eléctrico durante el cual la energía de CC está pasando a través de la carga por los tiristores de conducción, a saber, (A,D) o (B,C) en la figura 5.

Haciendo referencia a los dibujos, la figura 7 es un diagrama de bloques esquemático de un convertidor de CC a CA del tipo descrito en la anteriormente mencionada patente norteamericana número 3.491.282 de T. M. Heinrich y otros,

que incorpora control de tensión según el presente invento.

Típicamente, el convertidor de CC a CA de la figura 7 usa seis etapas o pasos inversores M-R para neutralización de armónicos. Cada inversor es alimentado a través de una línea (no mostrada) con tensión de corriente continua derivada de un circuito rectificador (no mostrado) que convierte la alimentación de energía de CA de 60 Hz en tensión de corriente continua. Los inversores son controlados secuencial y cíclicamente por señales de salida emparejadas en las líneas 12, 13 desde seis desfases respectivos reversibles RPS_1 - RPS_6 . Las líneas de salida emparejadas 12, 13 definen una anchura de impulso que establece un período de conducción para la etapa correspondiente de la disposición inversora mostrada en la figura 5.

De acuerdo con las enseñanzas de la patente de Heinrich, los inversores I_1 - I_6 generan en sus respectivas salidas 14, 15 impulsos rectangulares idénticos que están desplazados en un ángulo de fase $\frac{\pi}{6}$ entre cada etapa. Para la finalidad de esta descripción, se incorpora la descripción de la patente norteamericana número 3.491.282 de T. M. Heinrich (Reconcesión 28.986) en la presente memoria por referencia para la misma. Como se describe en la patente de Heinrich, las ondas rectangulares generadas entre las líneas 14, 15 son amplificadas por respectivos transformadores (TM-TR). Las relaciones de dimensionamiento de los transformadores siguen una ley de coseno de una etapa a la siguiente y los arrollamientos secundarios de los transformadores se combinan en serie de manera que sumen las ondas rectangulares dimensionadas y formen una onda sinusoidal tal como la mostrada en (f) en la figura 8 para la fase A y la línea

de salida L_A . Típicamente, con seis pasos o etapas, sólo se conectan en serie cinco arrollamientos TM, TN, TO, TP, TQ para proporcionar la onda sinusoidal de una fase. Así, los arrollamientos TM_1 , TN_1 , TO_1 , TP_1 y TQ_1 generan la onda sinusoidal aplicada al arrollamiento W_1 entre la línea L_A y el punto neutro N, para la fase A. De la misma manera, para la fase B, los arrollamientos TM_2 , TN_2 , TO_2 y TR_2 están conectados en serie para alimentar al arrollamiento W_2 con una onda sinusoidal a 120° del arrollamiento W_1 . La tercera fase W_3 es alimentada por arrollamientos conectados en serie TM_3 , TO_3 , TP_2 , TQ_3 y TR_3 , respectivamente. Estos arrollamientos W_1 , W_2 y W_3 son los arrollamientos primarios de un transformador de salida OT. Las relaciones de los arrollamientos de los transformadores TM, TN, TO, TP, TQ y TR están indicadas en la tabla mostrada en la figura 9. La figura 10 muestra gráficamente cómo se suman los cinco vectores dimensionados de acuerdo con la tabla mediante los arrollamientos secundarios conectados en serie, para cada fase. El arrollamiento primario W_1 del transformador de salida OT de tres fases está conectado entre la línea L_A y la conexión al punto neutro N. Similarmente, los arrollamientos W_2 , W_3 están conectados entre el neutro N y las líneas L_B , L_C , respectivamente. En la figura 8, se muestra la onda sinusoidal fundamental generada para la fase A entre la línea L_A y el neutro N, con referencia a la onda rectangular dimensionada (a) a (f) obtenida de los inversores I_1 - I_6 de acuerdo con la tabla de la figura 9. El secundario del transformador de salida OT incluye arrollamientos W'_1 , W'_2 , W'_3 que suministran energía de CA a través de las líneas L_1 , L_2 , L_3 a la carga, a saber, un motor de in-

ducción. El motor es operado a frecuencia variable ajustada por cambio del establecimiento del oscilador de control de tensión 1 que controla de frecuencia de la señal B. La frecuencia del oscilador de control de tensión (VCO) es establecida por una señal de referencia en la línea 6 y regulada si se desea por una señal de realimentación derivada de un tacómetro acoplado con el eje del motor.

La salida en las líneas L_A , L_B , L_C depende de la anchura de los impulsos rectangulares individuales, los cuales, como se muestra en la figura 8 para la fase A, constituyen la onda sinusoidal fundamental. La tensión de control ha sido descrita en la anteriormente citada patente norteamericana de Heinrich; y el folleto titulado "Inversor estático con neutralización de armónicos", por A. Kernick, J. L. Roof y T. M. Heinrich, presentado en la Conferencia de transporte aero-espacial AIEE de Filadelfia, del 26 al 30 de junio de 1961.

Aunque el control de tensión ha sido descrito en la patente de Heinrich ya sea por modulación de anchura de impulsos ya sea por desplazamiento de fase, el presente invento utiliza sólo modulación de desplazamiento de fase o desfase.

El transformador de tensión VT proporciona entre los arrollamientos secundarios W''_1 , W''_2 , W''_3 y las líneas R_1 , R_2 , R_3 señales de realimentación de tensión que son suministradas a un regulador de tensión 30 con el fin de ajustar la tensión de salida en las líneas L_A , L_B , L_C con relación a una tensión de referencia v_R suministrada también al regulador de tensión 30 a través del transductor 31 (véase la figura 6).

Cualquier par de líneas 12, 13 que sirven de salida para los desfasadores reversibles $RPS_1 \dots RPS_6$ controlan la duración en tiempo que se aplica la tensión de CC a la carga en cada etapa o paso de corriente (ángulo de conducción), y la disposición particular asegura que se realice este control de manera idéntica para cada etapa. Las salidas en las líneas 12, 13 son las señales de mando lógicas aplicadas como control de puerta a los inversores, determinando así la anchura de los impulsos rectangulares utilizados en la reconstrucción de la onda senoidal fundamental dada como salida (véase la curva a de la figura 13). La magnitud de dicha anchura depende de la magnitud en que los pares de señales de mando en las líneas 12, 13 están desplazados entre sí, lo que a su vez depende de una tensión de referencia v^* mostrada en la figura 7, que se ha de aplicar a un convertidor A/D 21 con la señal digital k en la salida del mismo aplicada como referencia a cada uno de los desfasadores reversibles $RPS_1 \dots RPS_6$ para control.

Haciendo referencia de nuevo a la figura 7, los circuitos globales para control de desfasadores $RPS_1 \dots RPS_6$ se muestran en el lado izquierdo. Se observa que los desfasadores son reversibles, al contrario de los desfasadores usuales en neutralización de armónicos, donde la operación se considera sin inversión de velocidad. Como se ha mencionado anteriormente para el control de tensión, se suministra una señal de referencia de tensión v^* a un convertidor A/D 21 con el fin de proporcionar una señal digital k aplicada por las líneas 22 a todos los desfasadores $RPS_1 \dots RPS_6$. Para el control de velocidad, se aplica una señal de referencia de frecuencia f^* a un generador de reloj

reversible 23 que incorpora un oscilador controlado por tensión que da como salida una señal de reloj que tiene una frecuencia controlada por la señal f^* . La señal MCL dada como salida en la línea 24 establece la separación $\frac{N}{n}$ entre etapas. Esta señal se aplica al contador de anillo reversible 25 que actúa como un distribuidor a través de las líneas 26 para control de puerta en secuencia de todas las etapas de $RPS_1 \dots RPS_6$. Una señal de reloj maestra MCL sincroniza el funcionamiento lógico. También son dadas como salida por el circuito 23 las señales $CLPH_1, CLPH_2, CLPH_3$ que se aplican a través de líneas 27 a los respectivos desfasadores $RPS_1 \dots RPS_6$. La función y la naturaleza de las señales $CLPH_1, CLPH_2, CLPH_3$ se explicarán posteriormente. Una señal de mando de inversión CREV se aplica por la línea 28 a un circuito lógico de inversión 29 que genera una señal digital REV. Esta señal REV tiene tres funciones concurrentes. En primer lugar, por la línea 30 al circuito 23, la señal digital REV impone uno de dos sentidos de funcionamiento para el generador de reloj reversible 23. Como consecuencia, las señales digitales de la línea 27 son capaces de ser aplicadas con una lógica invertida. En segundo lugar, la señal ERV se aplica también a través de la línea 31 al contador de anillo 25. Como resultado, puede ser invertida la orden de control de puerta de las etapas $RPS_1 \dots RPS_6$ y los inversores M-R. En tercer lugar, la orden REV de la línea 32 se aplica a la lógica de los desfasadores reversibles $RPS_1 \dots RPS_6$ que definen dos estados lógicos opuestos dentro de estos circuitos, como se explica en lo que sigue. El circuito de la figura 7 será considerado con mayor detalle en relación

con los circuitos particulares usados y el modo de funcionamiento global. La realización alternativa que se describe a continuación difiere del circuito de la figura 7 en que en lugar de seis etapas (para el inversor y los desfasadores reversibles) se usan en realidad, por razones prácticas, 24. El invento se describirá ahora con referencia a las figuras 11 a 17 en este contexto particular.

La figura 11 muestra con mayor detalle la coordinación lógica de circuitos 23 (generador de reloj reversible), 21 (convertidor A/D), 25 (contador de anillo reversible) y los desfasadores ($RPS_1 \dots RPS_6$) de la figura 7.

La figura 12 proporciona los circuitos concretos de estado sólido que realizan las funciones del desfasador reversible RPS_3 para dar como salida señales de control PO_1 , PO_2 en las líneas 12, 13 para el inversor asociado para la tercera etapa. Los mismos circuitos se usan para las otras etapas.

La figura 13 explica con curvas el modo de control para la generación de una onda sinusoidal por las etapas inversoras para dos sentidos de rotación sucesivos en el instante de la inversión.

Las figuras 14A, 14B y 14C ilustran la organización interna del generador de reloj reversible 23 de la figura 7.

La figura 15 muestra un contador de anillo reversible (25 en la figura 7) apropiado para controlar la secuencia de los desfasadores.

La figura 16 es el circuito lógico de inversión (29 en la figura 7) utilizado para convertir en una señal digital REV la orden para la inversión CREV.

La figura 17 proporciona curvas que explican el funcionamiento de una característica protectora que impide la inversión en momentos en que los períodos de conducción entre las etapas inversores se están solapando.

5 Haciendo referencia a la figura 11, un convertidor A/D 21 de ocho bits convierte la señal de referencia de tensión v^* en una señal digital k de ocho bits en las líneas 22 (VR_0 - VR_7) que se aplican a los desfases reversibles RPS_1 - RPS_{24} . El contador de anillo RRC es controlado por una señal de reloj (MCL) en la línea 24 y gobernado por puerta mediante la señal INH (inhibir) procedente del generador de reloj reversible 23. Esta última señal se explicará a continuación en relación con la figura 17. RRC genera de manera conocida (véase la figura 15) señales RC_1 , 10 RC_2 ... RC_{24} de la figura 13 (véanse las curvas a). La señal RC_3 está mostrada en la línea 82 yendo hacia RPS_3 desde el circuito 25. Los desfases reversibles reciben también una de las señales $CLPH_1$, $CLPH_2$, $CLPH_3$ (en las respectivas líneas 85, 86, 87 de la figura 11 ó 27 de la figura 7), y la señal digital inversa REV en la línea 32.

15 El propio desfase reversible será considerado ahora con referencia a la figura 12. Las señales de control de entrada anteriormente indicadas se reconocen en la figura. La línea 22 es para la señal K ; la línea 23 es para REV. El desfase reversible de la figura 12 se supone que es el tercero, RPS_3 . Así, la línea 87 es para $CLPH_3$ y la línea 82 es para RC_3 , como se comprenderá de las siguientes explicaciones.

20 El propio desfase está formado por dos circuitos biestables 108, 109 (lado derecho de la figura 12), cu-

5 yos estados de enclavamiento crean en la salida dos señales PO_1 , PO_2 en respectivas líneas 12 y 13 para el inversor asociado i_3 de la tercera etapa. Las señales PO_1 , PO_2 están mostradas para la etapa 3 por (d) en la figura 13. La diferencia entre estas dos señales define los impulsos de tensión de la etapa 3 mostrados por (c). Lo mismo se aplica para las otras etapas.

10 Haciendo referencia de nuevo a la figura 12, se considerará ahora cómo dentro del desplazador reversible RPS_3 :

1) se generan una serie de rampas para formar una representación en tiempo de los cuatro cuadrantes de una onda sinusoidal de salida (véase la figura 13 bajo b);

15 2) en un nivel definido por la señal k en las líneas 27, la rampa es intersecada con el fin de generar PO_1 y PO_2 ;

20 3) la polaridad de la referencia de medio ciclo (señal RC) es invertida por la señal REV, como se desprende de las señales generadas RR (RR_3 en la línea 221 procedente del dispositivo 104 en la figura 12);

4) la señal inversa REV de la línea 32, en el instante t_R , origina una inversión en la progresión de tiempo de las curvas a, b, c y e, después de t_R .

25 La función de rampa de la etapa 3 ($RAMP_3$ en la figura 13) es generada por la combinación de contadores 91, 92, 93. Las rampas son sincronizadas por la señal CLPH3 (línea 87), la cual, a través de la línea 112, y las conversiones lógicas mostradas, es dada como entrada a la clavija CL de cada contador. El contador 92 y el 93 son contadores de cuatro bitios que crean las rampas en sus salidas

30

02118

Q_0-Q_3 que se han de comparar con la señal k de las líneas 22 dentro de comparadores 94, 95. Esta técnica es conocida y se puede encontrar en la patente norteamericana 4.017.744, de F. O. Johnson. El contador 91 es un contador unidireccional que controla el sentido de la rampa. El contador 91 es iniciado por la señal RC_3 en las líneas 82 y 201 conectadas a la clavija PI del contador. Es repuesto cuando es sincronizado por $CLPH_3$ al circuito biestable D 111 y el dispositivo O-Exclusiva 134 para formar la señal RST en la línea 115 para los tres contadores 91, 92, 93. El contador 91 cuenta en sentido ascendente hasta su pleno cómputo, durante cuyo tiempo su salida Q_0 y el dispositivo O-Exclusiva 114 definen una señal UP (pendiente positiva). Cuando los contadores 91, 92, 93 son iniciados por una señal prefijada (RST en la línea 115) es iniciado el cómputo descendente (pendiente negativa para el primer cuadrante) por 92 y 93 y la señal UP de la línea 126 procedente del dispositivo 114 a la espiga UP de los contadores está baja (DOWN). Cuando el contador 91 ha alcanzado su pleno cómputo, los contadores 92 y 93 de la línea 26 se invierten y están siendo llenados de nuevo hasta 255 (pendiente positiva para el segundo cuadrante). Si en cualquier instante t_R la señal REV ordena una inversión en la línea 22, el dispositivo O-Exclusiva 114 cambiará el estado de la línea 126 a su estado lógico opuesto. Como consecuencia, se invertirá el sentido del cómputo de 92 y 93, como se muestra en la figura 13B.

La señal de reloj de rampa $CLPH_3$ en las líneas 87, 112, es sincronizada con la señal RC_3 del contador de anillo por el efecto de la señal prefijada PRST generada en la

línea 302 de la figura 14C por el circuito báscula biestable D 52 y el dispositivo O-Exclusiva 54. La transición de la señal RC_3 es detectada por la combinación de un circuito báscula biestable D 111 y un dispositivo O-Exclusiva 134 con el fin de generar la señal RST. Cuando son respuestos previamente por RST, todos los contadores reciben su valor inicial. El contador 91, inicia en ese momento (que es un contador UP) el cómputo juntamente con los contadores 92, 93 (que son contadores de más-menos). Cuando el contador 91 ha alcanzado su cómputo máximo, Q_0 cambia y, a través del dispositivo O-Exclusiva 114 y la línea 126, es cambiado el sentido de cómputo de los contadores 92, 93 (UP está ahora alto). Por lo tanto, la rampa lleva UP desde el eje cero de RAMP3 (figura 13), en el segundo cuadrante. Cuando los contadores 92, 93 están llenos, la señal RST prefija de nuevo todos los contadores y el proceso de cómputo comienza de nuevo con los contadores 91, 92, 93. Se aprecia que la señal RST que es sincronizada a través de un circuito báscula biestable D 111 y el dispositivo O-Exclusiva 134, establece los picos de las rampas en sincronismo con RC_3 (línea 82) desde el contador de anillo y $CLPH_3$ (línea 87) desde el reloj maestro. La curva RC_3 está mostrada en la figura 13 por (a). Se aprecia también de la figura 12 que el estado de la espiga Q_1 del contador 91 (que reproduce el estado de la espiga P_1 como está definido por RC_3) es llevado por la línea 221 a través del dispositivo O-Exclusiva 104. Así, suponiendo que la señal REV procedente de la línea 32 está en su estado bajo (izquierda de t_R), la señal RR_3 (véase la figura 13 señadado por e) es idéntica a RC_3 hasta el momento t_R . En el instante de la inversión REV cambia el estado

de salida del dispositivo 104 y la señal RR_3 se invierte con relación a Q_1 y P_1 , como se muestra en el lado derecho de la curva RR_3 (véase e en la figura 13).

5 Volviendo a los contadores 92, 93 de la figura 12, las señales de rampa (RAMP3) son dadas como salida a través de las líneas 96 (4 bitios) y 97 (otros 4 bitios) y después son aplicadas a las entradas A de los respectivos comparadores 94, 95. Los 8 bitios de la señal de referencia k (VR_0 - VR_7) se aplican en orden de significación a las respec-
10 tivas entradas B de los comparadores 95, 94. Como consecuencia, las relaciones $A < B$ y $A > B$ son proporcionadas de acuerdo con el álgebra de Boolean en las líneas 101 ($A < B$) y 102 ($A > B$).

15 El funcionamiento del desfasador reversible de la figura 12 se considerará ahora con referencia a la figura 13 y RAMP3 bajo (b). La rampa es análoga a la rampa de la figura 1B. Va a través de sucesivos cruces de onda sinusoidal a , b , c , c' y picos de onda sinusoidal m_1 , m_2 , m'_3 a través del instante de inversión t_R , con un punto de inver-
20 sión e en el instante t_R , por ejemplo, en un ángulo eléctrico desde el punto de cruce C , C' , como se explica con referencia a la figura 1B, se citúa en un ángulo de referencia 2α desde el punto de cruce C . Esto se explicará de una consideración del funcionamiento de los contadores
25 91, 92, 93 de la figura 12 y la señal REV en la línea 32 que cambia de estado en el instante t_R .

30 Cuando REV cambia de estado, la polaridad de la señal RR_3 en la línea 221 después del dispositivo O-Exclusiva 104 se invierte, como se ha mencionado anteriormente. Asimismo, la polaridad de la señal de UP de la línea 126

se invierte debido al dispositivo O-Exclusiva 114. Esto significa que la rampa, que de C a E era descendente (pendiente negativa), está ahora cambiando a pendiente positiva (de acuerdo con el estado presente de la señal UP en la línea 26 hasta la espiga UP de los contadores). El cómputo proseguirá ahora hasta que la SALIDA (CARRYOUT) CO de la línea 220 a la ENTRADA (CARRYIN) CI del contador 91 indica que se ha alcanzado el punto de cruce c' . Puesto que los contadores 92, 93 son contadores de MAS-MENOS (UP-DOWN), esto ocurrirá exactamente después de la misma duración de tiempo α que es tomada desde el punto de cruce c al instante t_R . Si, por el contrario, t_R ha ocurrido cuando la rampa ascendía como para RAMPL, con REV la pendiente habría cambiado a negativa mientras el contador 92, 93 pudiera estar vaciándose. La inversión tendrá lugar de nuevo cuando la SALIDA CO a la ENTRADA CI indica que el pico de la onda senoidal ha sido alcanzado. Sin embargo, se observa que la señal REV es también aplicada a la espiga P_0 y a las espigas UP del contador 91. Cuando se aplica a la espiga P_0 , la señal REV hace que Q_0 mantenga la pendiente negativa en el punto de cruce (por ejemplo, cuando RST entra en PE). Cuando se aplica a la espiga UP, la señal REV invierte el sentido de cómputo de 91 y, por lo tanto, se crea desde t_R en adelante una imagen simétrica de las señales Q_0 y Q_1 . Parece que la inversión de tiempo en la característica de tiempo de la señal de tensión de impulso es realizada por REV en la espiga UP del contador 91, mientras que la inversión de polaridad es efectuada por REV directamente en el dispositivo 104. Por el contrario, para la señal en pendiente, se aprecia que debido a la entrada P_0 desde REV se

obtiene una inversión de tiempo de Q_0 , mientras que la inversión de polaridad de la señal de pendiente es causada por el hecho de ser REV directamente introducida en el dispositivo 114.

5 Se recuerda que durante la velocidad directa (izquierda de t_R) el contador de anillo está enviando ondas desplazadas o escalonadas $RC_1, RC_2 \dots RC_{24}$, las cuales, a través de la línea 82 para RC_3 , causan mediante PE una inversión de rampa debido al pre-establecimiento de todos los

10 contadores (RST en la línea 115).

 Haciendo referencia a la figura 15, el contador de anillo está mostrado como un contador de anillo reversible. La figura 15 muestra sólo cuatro elementos de un anillo y las líneas de salida para las ondas RC. Se ha de entender que para 24 etapas hay realmente 24 de dichos elementos que generan veinticuatro ondas desplazadas, tales como las RC_1-RC_4 de la figura 13. Estos elementos consisten cada uno en un circuito báscula biestable D, tal como 301, 302, 303, que tiene entrada de datos D y una salida Q. Ba-

15 jo el control de la señal de reloj de anillo MCL en la línea 24, los circuitos biestables D son accionados conjuntamente, mientras se supone el estado del circuito biestable D que le precede en el anillo. La reversibilidad es proporcionada por dispositivos 401, 402, 403, 404 de dar curso a

20 datos, cada uno de ellos asociado con un par de circuitos biestables D consecutivos del anillo. Estos dispositivos para dar curso a datos tienen una entrada x y una salida y que son seleccionadas por una posición de conmutador determinada por la lógica de entradas A B, y una salida z correspondiente a la entrada x o y seleccionada. A recibe \overline{REV}

25

30

en la línea 310 para dispositivo de dar curso a datos, tal como 402 y B recibe REV. Así, en el instante de inversión t_R , la lógica de A y B es invertida de manera que la entrada operativa pasa de x_1 a y_1 . x_1 está conectada a la salida Q de 301, mientras que y_1 está conectada a la salida Q de 303, y z está conectada a la entrada D de 302. Se aprecia que en el sentido directo los datos procedentes de 301 pasan a D de 302, mientras que, después del instante t_R , los datos pasan de 303 a 302 por el hecho de que el funcionamiento de 402 está en el estado inverso. De esta manera, la inversión de la secuencia de etapas o pasos del contador de anillo es controlada fácilmente por señales \overline{REV} , REV, cuando se aplican en las líneas tales como 310 y 311. Se recuerda que los cambios secuenciales de estado por la acción del contador de anillo ocurren en temporización o sincronismo con la señal \overline{MCL} en la línea 24, de etapa a etapa a lo largo del anillo.

Volviendo ahora a la figura 14B, la figura muestra un divisor de frecuencia que reduce la frecuencia de la señal DCL de reloj maestro en la línea 49 hasta $1/64$ de ella, para formar en la línea 24 la señal \overline{MCL} mencionada anteriormente en relación con la figura 15. El divisor de frecuencia comprende dos contadores 71, 73 montados en cascada mediante la línea 72 y un descodificador que incluye dispositivos de coincidencia negativa (NAND) 74 y dispositivos 0-Inversores (NOR) 75, y un circuito báscula biestable D 77 temporizado por la señal de reloj maestro DCL a la señal de salida \overline{MCL} en la línea 24. Los contadores 71 y 73 son contadores de MAS-MENOS. Están controlados por la señal de inversión \overline{REV} en la salida de espiga UP, con lo que

en el instante t_R se invierte el sentido del cómputo. Se sabe que siempre que en el medio de un cómputo realizado por los contadores 71, 73 se invierte el sentido de cómputo, principalmente en t_R , el contador se vaciará por sí mismo, estableciéndose así el mismo intervalo de tiempo desde el valor inicial de los contadores. Por lo tanto, desde el último impulso \overline{MCL} generado en la línea 24 el ángulo de tiempo θ expandido en el instante t_R será contado en retroceso por los contadores 71, 73 generando otro impulso \overline{MCL} exactamente otro ángulo de tiempo θ después del instante t_R . Se aprecia que todas las curvas RC generadas después de t_R son la imagen simétrica de las generadas antes de t_R . Volviendo a la figura 12, resulta claro que en C' (así en un ángulo α desde t_R) a continuación de la rampa UP de los contadores 92, 93, la señal RC_3 hará que los contadores 92, 93 cuenten en el sentido opuesto (DESCENDENTE) hacia m'_3 . La combinación del contador reversible de la figura 15 y el generador de reloj reversible de la figura 14A ha introducido un efecto de imagen simétrica que está exactamente temporizado con los semiciclos de la onda de salida prevista de frecuencia f_0 .

Hay 24 etapas y cada una de las 24 curvas RC de la figura 13 están a $\frac{\pi}{N} = \frac{\pi}{24}$ entre sí. Por otra parte, para cada etapa, la rampa generada por los contadores 92, 93 es convertida en señales de comparación lógicas en las líneas 101, 102 (figura 12), que se combinan en el descodificador 103 con la señal UP o en pendiente, procedente del dispositivo 114, y la señal RP de polaridad de semiciclo procedente del dispositivo 104. Las señales de salida descodificadas son PO_1 y PO_2 (líneas 12 y 13) obtenidas de los respec-

tivos enclavamientos 108, 109. La derivación de señales PO_1 , PO_2 con las señales dadas anteriormente citadas es usual. Las señales PO_1 , PO_2 en las líneas 12, 13 de la etapa 3 controlan la anchura de la tensión de forma rectangular dada como salida del inversor I_3 . Como las señales RC de la curva (a) en la figura 13, las señales RR de las curvas (e) y el par de señales PO_1 , PO_2 para las diversas etapas, son 24 y están separadas entre sí por $\frac{1}{N}$.

Las rampas son generadas por contadores de 8 bits, de modo que los números digitales en las líneas 96, 97 tienen una extensión de 0 a 255, formando 256 pasos en cada rampa. Estas rampas están sincronizadas con cada cruce de la onda fundamental por señales RC. Así, entre dos picos de RAMP3 (figura 13) existe un intervalo de tiempo de dos veces el número de pasos o etapas que representa también $\frac{1}{2f_0}$ (siendo f_0 la frecuencia de la onda fundamental).

Si L es el número de pasos o etapas por rampa ($L = 256$ en el ejemplo), la frecuencia de reloj de rampa es $4Lf_0$. Puesto que las curvas RC están a $\frac{1}{N}$ unas de otras, el período de una rampa tiene que ser dividido por N con el fin de acomodar exactamente N rampas inscritas. En otras palabras, las rampas (debido a las señales RC en la línea tal como 81 de la figura 11 según se aplica a las respectivas etapas) están separadas por $\frac{2L}{N}$ impulsos de reloj. En general, $\frac{2L}{N}$ no es un entero, de manera que no es posible situar tantas rampas como pasos o etapas hay, igualmente separados por el contador de anillo 25, en el intervalo de tiempo $1/2Lf_0$ de un semiciclo de la onda fundamental. Con el fin de superar esto, se generan p fases del reloj de rampas para proporcionar iguales separaciones de rampas en el

orden así generado. "p" es el multiplicador entero mínimo de $\frac{2L}{N}$ con un producto entero. La frecuencia mínima para generar los impulsos de reloj en rampa "p" es $4Lp f_0$. Puesto que el reloj maestro activa tanto los generadores de rampa como los de contador de anillo, su frecuencia debe ser el menor múltiplo común de sus entradas "R". El contador de anillo 25 está a la frecuencia $2Nf_0$ que se obtiene de la señal DCL de reloj maestro con una división por "R". Por lo tanto, la frecuencia de reloj maestro debe igualar a $2Nrf_0$ y $4Lp f_0 \cdot DCL = 2Nrf_0 = 4Lp f_0$, por lo tanto, $R = \frac{4Lp}{2N}$ y $DCL = 2Nrf_0$. En el ejemplo de las figura 11. a 17, $R = 64$ y $p = 3$, ya que $\frac{2L}{N} = \frac{2 \times 256}{24}$. El mínimo entero es 3. Así, son proporcionadas tres señales $CLPH_1$, $CLPH_2$, $CLPH_3$ agrupando las 24 rampas (RG y RAMP) en grupos de ocho. $CLPH_1$ controlará $RAMP_1$ (línea 81). $CLPH_2$ controlará la segunda etapa. $CLPH_3$ la tercera etapa, luego $CLPH_1$ para la etapa 4 y así sucesivamente para cada una de las tres rampas.

Haciendo referencia a la figura 14A, está previsto un oscilador 43 controlado por tensión para generar, en respuesta a la señal de referencia de frecuencia f^{ref} (a través del amplificador operacional 1-0A y la línea 42), una señal de salida VFCO (línea 44) convertida en impulsos lógicos de señal DCL en la línea 49, \overline{DCL} en la línea 51, a través del circuito biestable D 46. Esta es la señal de reloj maestro en $2Nrf_0$. Se ha mostrado con referencia a la figura 14B cómo es dividida la señal DCL por $R = 64$ con el fin de obtener en la línea 24 la señal de reloj \overline{MCL} del contador de anillo. El inversor es reversible y proporciona, como se ha mostrado antes, la imagen simétrica de la señal \overline{MCL} en el instante de la inversión debido a que \overline{REV} es aplicada

a la espiga UP de los contadores 71, 73 y como resultado de la lógica del circuito de descodificación (74 y 75).

Haciendo referencia ahora a la figura 13C, se mostrará ahora cómo son obtenidas las señales $CLPH_1$, $CLPH_2$ y $CLPH_3$ y cómo es hecha emerger cada señal, tras la inversión (REV), en el instante t_R con una inversión de la secuencia de estas señales. Existe una semejanza de finalidad con lo que es hecho con las señales RC, y también una semejanza en los medios usados, como se verá posteriormente.

La figura 14C comprende esencialmente un contador de anillo reversible como el de la figura 15 para el bloque RRC (25 en la figura 11). Este contador de anillo particular tiene $p = 3$ etapas, cada una definida por un dispositivo de dos estados (58, 61, 63, respectivamente) y un dispositivo asociado de dar curso (57, 59, 62) para la reversibilidad. La acción de palanca biestable va de derecha a izquierda, o de izquierda a derecha en el anillo, dependiendo de las señales \overline{REV} y REV en las entradas A, B de los conmutadores, y o bien el dato X o el dato Y pasa del dispositivo de palanca biestable al siguiente en la secuencia. Parece que en la salida en las líneas 85, 86 y 87, son generadas las señales $CLPH_3$, $CLPH_2$ y $CLPH_1$ (en este orden), las cuales controlan la sucesión de rampas entre los tres grupos asociados de ocho desfasadores reversibles $RPS_1 - RPS_{24}$.

La señal de reloj maestra \overline{DCL} en la línea 51 y la entrada C sincroniza un circuito báscula biestable D 52 y un dispositivo 0-Exclusiva 54 con la señal RC_1 de la línea 83 en la entrada de datos (D) de 52. Así, los dispositivos 52 y 54 comunican acción de palanca biestable a tra-

vés del anillo 58, 61, 63 en la secuencia elegida por REV con una adecuada alineación de $CLPH_1$ con RC_1 para la etapa 1, y así sucesivamente. Se recuerda que las señales CLPH están en $4LPf_0$, mientras que la RC está en $4Lf_0$.

5 Haciendo referencia a la figura 17, se muestran las siguientes señales. VFCO (véase la figura 13A); DCL (véase la figura 13A); CREV y REV (véase la figura 16); $CLPH_1$, $CLPH_2$, $CLPH_3$ (figura 13C). La figura 17 incluye también señales no consideradas hasta ahora, especialmente PDL, INH
10 y INHR, cuya generación se explicará con referencia a la figura 13C.

15 Cuando el contador de anillo reversible de p etapas o pasos de la figura 13C cambia su secuencia en t_R , se debe hacer algo para comenzar la nueva secuencia. Esto es proporcionado por el dispositivo 53 y 55, el cual, tras la señal de reloj DCL que cambia de estado, genera la señal INH (véase la figura 17). Los dispositivos 56 (circuito báscula biestable D) y 64 (un dispositivo 0-Exclusiva) generan normalmente una señal PCL que es la señal de reloj
20 del contador de anillo de 3 etapas. Cuando aparece la señal INH en la espiga S del dispositivo 56, PCL es inhibida (véase la figura 17), deshabilitando así momentáneamente el contador de anillo. También INH causada por un cambio de REV es convertida por el inversor 91 y el dispositivo
25 NOR 67 en la señal INHR mostrada en la figura 17. Como resultado de la señal INHR que se aplica a la segunda entrada de los dispositivos NOR 92 en la salida del contador de anillo, todas las salidas CLPH son obligadas a ir a cero durante la duración de INHR. Como consecuencia aparece una muesca en $CLPH_3$ (véase la figura 17). Cuando desapa-
30

rece INH, la señal PCL de reloj de contador de anillo recibida del dispositivo 64 sincroniza de nuevo todos los dispositivos del contador. Se aprecia en la figura 17 que el flanco delantero de todas las señales de etapa son simétricos en torno a t_R . Cuando REV cambia el sentido del dispositivo que da curso a datos, se invierte la sucesión de señales OLPH.

La figura 17 muestra también la señal OLAP. Esta señal se obtiene como se muestra en la figura 11 por el circuito coincidente NNG que recibe 24 señales PEQ tal como se obtienen en la figura 12 en respuesta a PO_1 , PO_2 . En instantes en que $PO_1 = PO_2$, los impulsos son iguales (PEQ) y las tensiones de tapa son nulas. Cuando sucede que $PO_1 \neq PO_2$ para todas las etapas, todas las tensiones de tapa son nulas y los impulsos dados como salida por el inversor no se solapan. Cuando se solapan, no es posible la inversión. En tal caso, se genera una señal OLAP de manera que ni REV ni \overline{REV} cambian de estado. Esto se desprende de la figura 16, donde la señal de inversión de mando CREV está mostrada convertida en señales lógicas REV y \overline{REV} como sincronizadas por DCL, y un dispositivo NOR que responde a bloques CREV y OLAP REV y \overline{REV} en su estado presente.

- REIVINDICACIONES -

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1ª.- Un generador de ondas del tipo con neutralización de los armónicos para sintetizar una onda senoidal reversible de frecuencia fundamental f_0 , a partir de una pluralidad de ondas rectangulares, del tipo que incluye medios estáticos para generar una secuencia de N señales sucesivas

15

que definen dos transiciones separadas entre sí por un ángulo eléctrico predeterminado, estando dichas señales a $\frac{\pi}{N}$ unas de otras; un sistema inversor de N etapas controlado por dichas transiciones para generar N impulsos de forma rectangular, respectivamente; N transformadores que tienen N arrollamientos primarios alimentados por dicho sistema inversor y que tienen medios de múltiples arrollamientos secundarios combinados para recibir dichas N tensiones de

20

forma rectangular para sintetizar dicha onda senoidal, comprendiendo el generador de ondas: medios operativos con dichos medios estáticos en un instante deseado de inversión para invertir la secuencia de dichos impulsos de forma rectangular; medios operativos con dichos medios estáticos en dicho instante de inversión para invertir la polaridad de dichos impulsos de forma rectangular; medios operativos con

25

dichos medios estáticos para iniciar la aparición de un pri

30

5 mero subsiguiente a uno de dichos impulsos de forma rectangular en un ángulo de fase eléctrico por delante de dicho instante de inversión, siendo dicho ángulo de fase eléctrico igual al ángulo eléctrico que implica el último que precede a uno de dichos impulsos de forma rectangular que ocurren antes de dicho instante de inversión.

10 2ª.- El generador de ondas según la reivindicación 1ª, en el que dichos medios estáticos son de naturaleza digital y dichos medios de iniciación incluyen medios para generar recurrentemente una representación de tiempo digital de la onda senoidal fundamental para dos cuadrantes; estando previstos medios para proporcionar una imagen simétrica de dicha representación de tiempo en dicho instante de inversión.

15 3ª.- El generador de ondas según la reivindicación 2ª, en el que dichos medios para generar una representación de tiempo digital incluyen N medios contadores reversibles, cada uno para desarrollar una señal de rampa correspondiente, estando dichas señales en rampa a $\frac{1}{N}$ grados
20 unas de otras, operando dichos medios de proporcionar imagen simétrica para invertir el funcionamiento de cada uno de dichos N medios contadores reversibles en el instante de la inversión.

25 4ª.- El generador de ondas según la reivindicación 3ª, en el que dichos medios de inversión de secuencia incluyen un contador de anillo reversible de N etapas que da como salida N impulsos de forma rectangular, siendo invertido el funcionamiento de dicho contador de anillo en dicho instante de inversión.

30 5ª.- El generador de ondas según la reivindicación

ción 4a, en el que dichos medios estáticos incluyen N desfases controlados por dichas transiciones de señal y por dichos N impulsos de forma rectangular, estando cada desfase asociado con uno correspondiente de dichos medios controladores.

5
6a.- El generador de ondas según la reivindicación 5a, en el que dichos medios estáticos incluyen N comparadores, cada uno de ellos para comparar una señal de tensión de referencia con una correspondiente de dichas señales de rampa y para proporcionar dicho ángulo eléctrico determinado con cada dos transiciones de señal.

10
7a.- El generador de ondas según la reivindicación 6a, en el que la operación de inversión de dichos medios estáticos es inhibida cuando dichos voltajes o tensiones de forma rectangular se solapan.

15
8a.- El generador de ondas según la reivindicación 7a, en el que dicha señal de referencia de tensión es ajustable para regular la tensión de salida de dicho sistema eléctrico de onda senoidal.

20
9a.- El generador de ondas según la reivindicación 8a, en el que una señal de referencia de frecuencia es operativa con dichos medios estáticos para ajustar la frecuencia de dichas señales de transición y dichos impulsos de forma rectangular.

25
10a.- Un método de invertir la secuencia de fases de una onda senoidal polifásica reconstruida que tiene parámetros conocidos, que consiste en las siguientes operaciones o etapas; (a) contar continuamente el ángulo eléctrico transcurrido desde el instante de cruce cero en cada fase que está siendo reconstruida; (b) reconstruir en cada fase,

partiendo de un instante de inversión deseado, una onda senoidal que está desfasada de la onda senoidal original en un ángulo de retardo igual a dos veces el ángulo eléctrico contado desde el instante de cruce precedente.

5

11ª.- El método según la reivindicación 10ª, en el que se invierte la polaridad de cada onda senoidal en dicho instante de inversión deseado y se reconstruye una onda senoidal, que tiene dichos parámetros conocidos; en referencia de tiempo absoluta contando desde dicho instante de inversión deseado un ángulo eléctrico a lo largo de una trayectoria hasta el cruce, cuyo ángulo es igual al ángulo eléctrico transcurrido desde el último cruce en dicho instante de inversión.

10

15

12ª.- Un generador de ondas con neutralización de los armónicos, que utiliza el método de la reivindicación 10, para reconstruir al menos una onda senoidal de frecuencia fundamental f_0 a partir de una pluralidad N de tensiones de forma rectangular a $\frac{\pi}{N}$ unas de otras con un sistema inversor de N etapas controlado por un juego de N ondas desplazadas a dicha frecuencia f_0 ; que comprende: medios de generador de reloj para establecer una serie de señales de reloj separadas en $\frac{\pi}{N}$; medios de contador de anillo que operan en sincronismo con dichas señales de reloj para establecer un primer juego de dichas ondas desplazadas; medios de señal de inversión que operan en un instante de inversión; medios que operan con dichos medios de generador de reloj y que responden a dicha señal de inversión para hacer que ocurra la siguiente señal de reloj después de dicho instante de inversión para ser separada del mismo en el tiempo transcurrido desde que haya ocurrido la última

20

25

30

5 señal de reloj antes del instante de inversión; y medios que operan con dichos medios de contador de anillo y que responden a dicha señal de inversión para invertir la secuencia de dichas ondas desplazadas desde la etapa correspondiente a dichas señales de reloj última y siguiente; con lo que es generado un segundo juego de ondas desplazadas desde el instante de la inversión que es la imagen simétrica de dicho primer juego de ondas desplazadas en torno al instante de inversión.

10 13ª.-"UN GENERADOR DE ONDAS DEL TIPO CON NEUTRALIZACION DE LOS ARMONICOS".

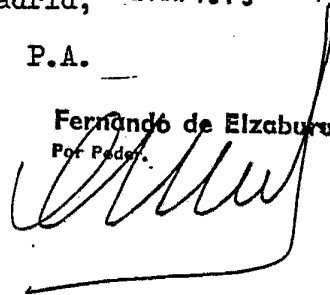
Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

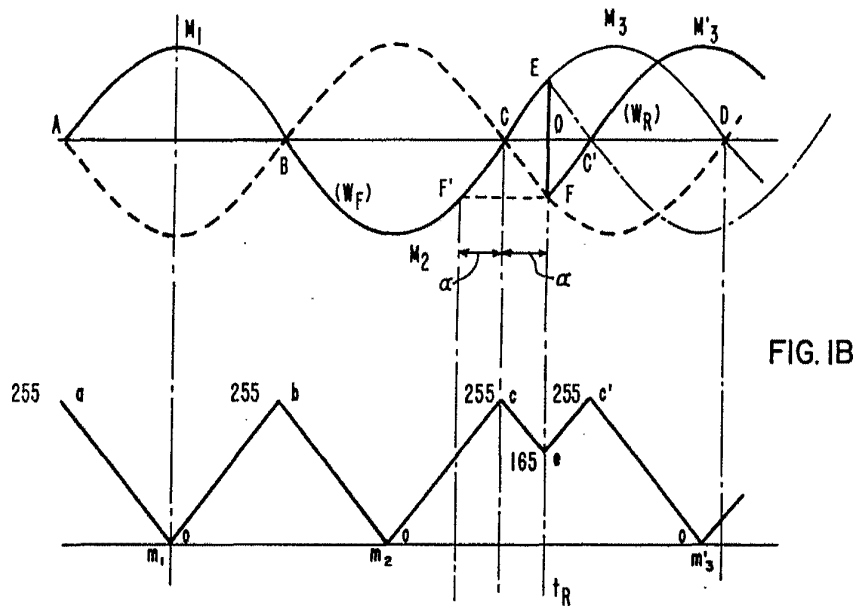
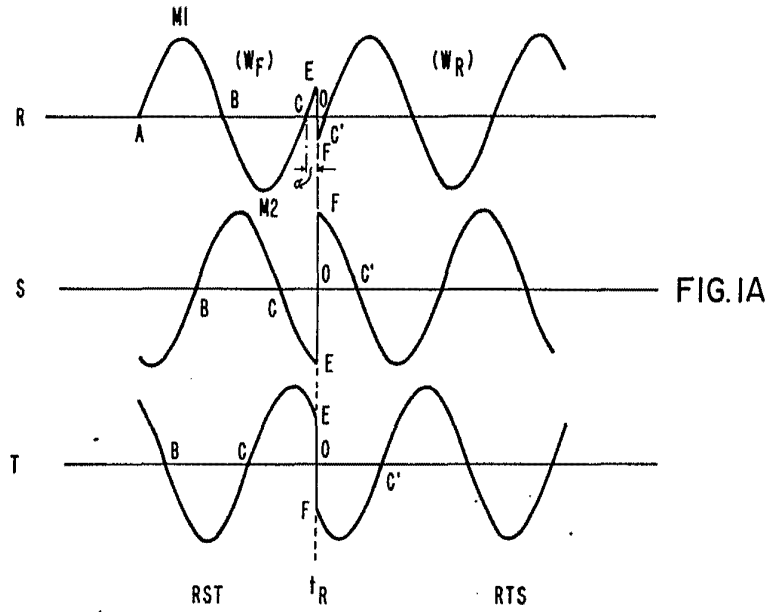
15 Esta memoria consta de treinta y nueve hojas escritas a máquina por una sola cara.

Madrid, 02.MAY.1979

P.A. _____

Fernando de Elzaburu
Por Poder.





Fernando de Elizaburu
Por medio de...

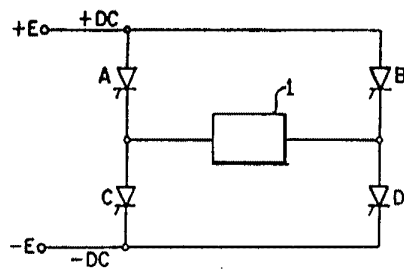


FIG. 2

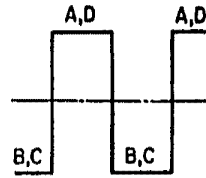


FIG. 3

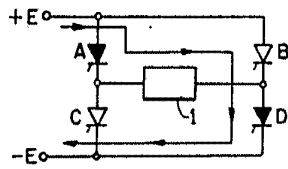


FIG.4A

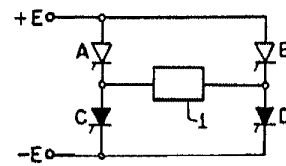


FIG.4B

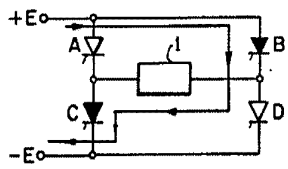


FIG.4C

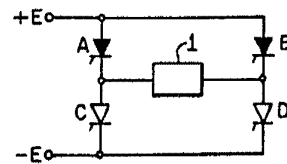


FIG.4D

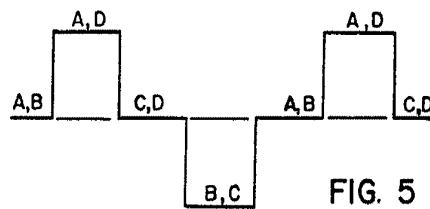
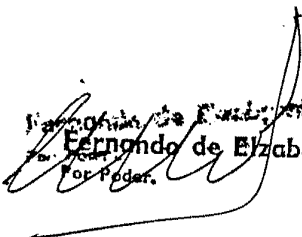


FIG. 5


 Fernando de Elizaburu
 Por Poder.

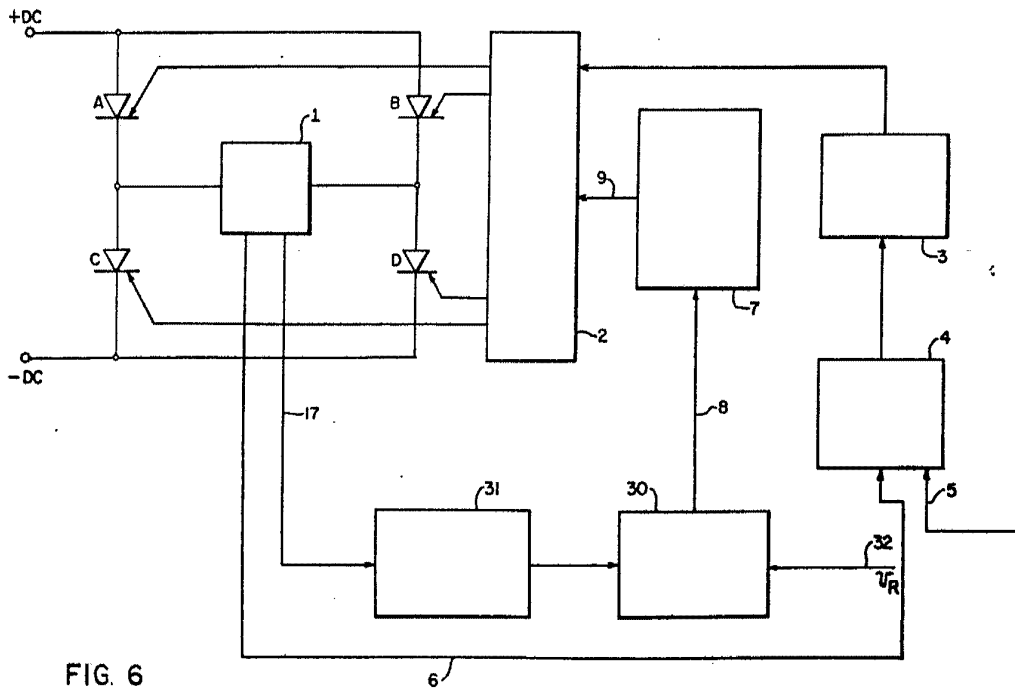


FIG. 6

Fernando de Etcheberry
Per Rodas

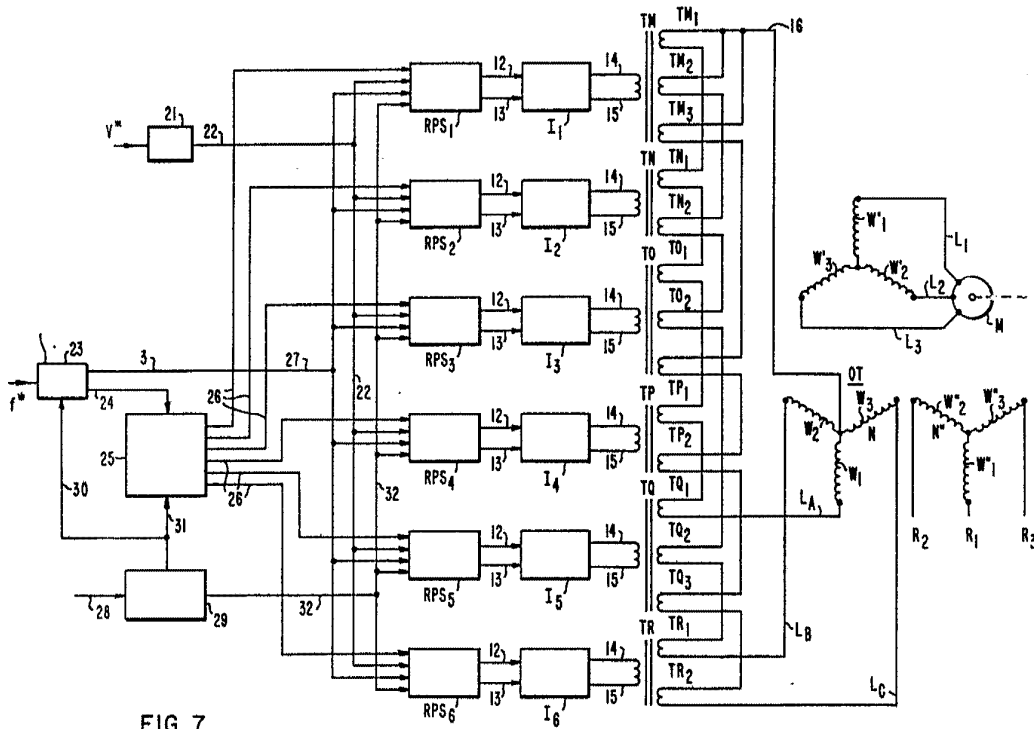


FIG. 7

Fernando de Elizaburu
Por Poder

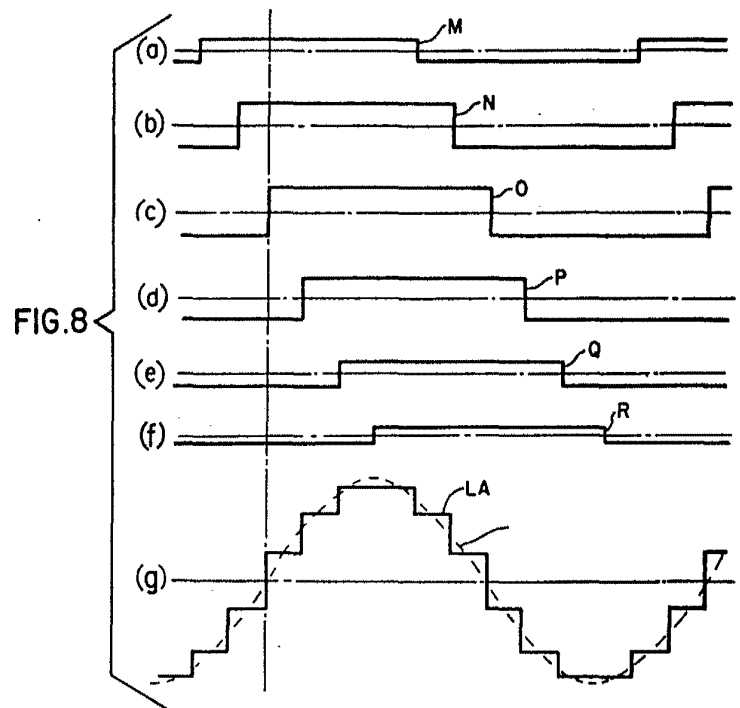
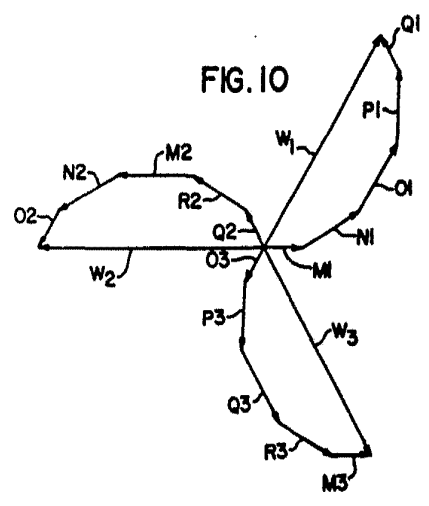


FIG. 9

TM	T1	$\sqrt{3}$
TM	T2	$2\sqrt{3}$
TM	T3	$-\sqrt{3}$
TN	T1	3.0
TN	T2	3.0
TO	T1	$2\sqrt{3}$
TO	T2	$-\sqrt{3}$
TO	T3	$-\sqrt{3}$
TP	T1	3.0
TP	T3	3.0
TQ	T1	$-\sqrt{3}$
TQ	T2	$-\sqrt{3}$
TQ	T3	$2\sqrt{3}$
TR	T2	3.0
TR	T3	3.0



Fernando de C. [Signature]
 Ingeniero de Electricidad
 por Poderes
 del Poder

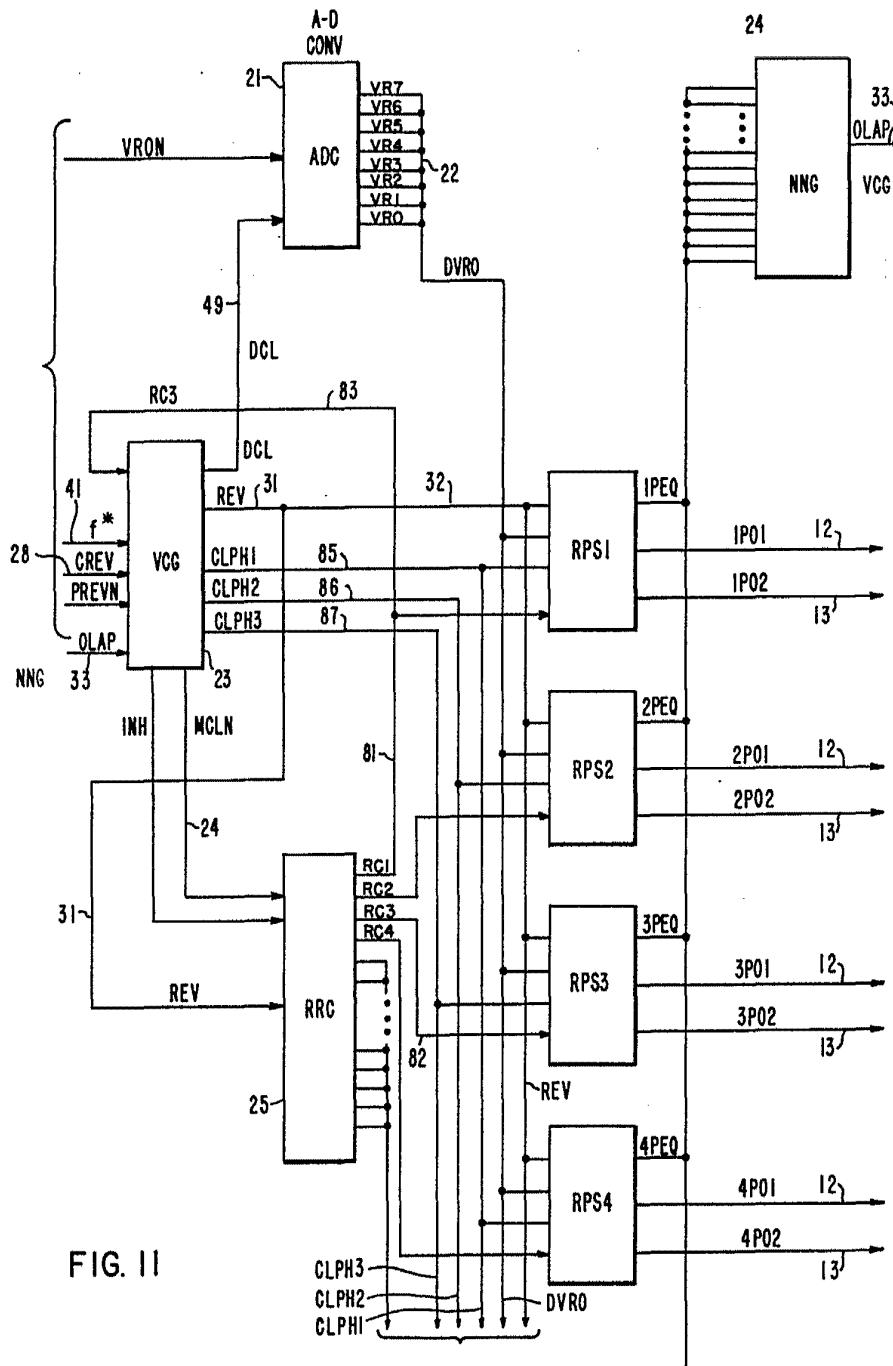
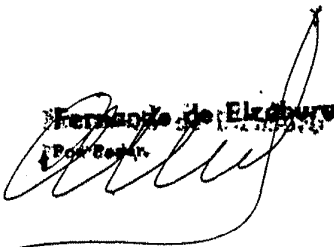


FIG. II

Fernando de Elzaburo
For Review



6999

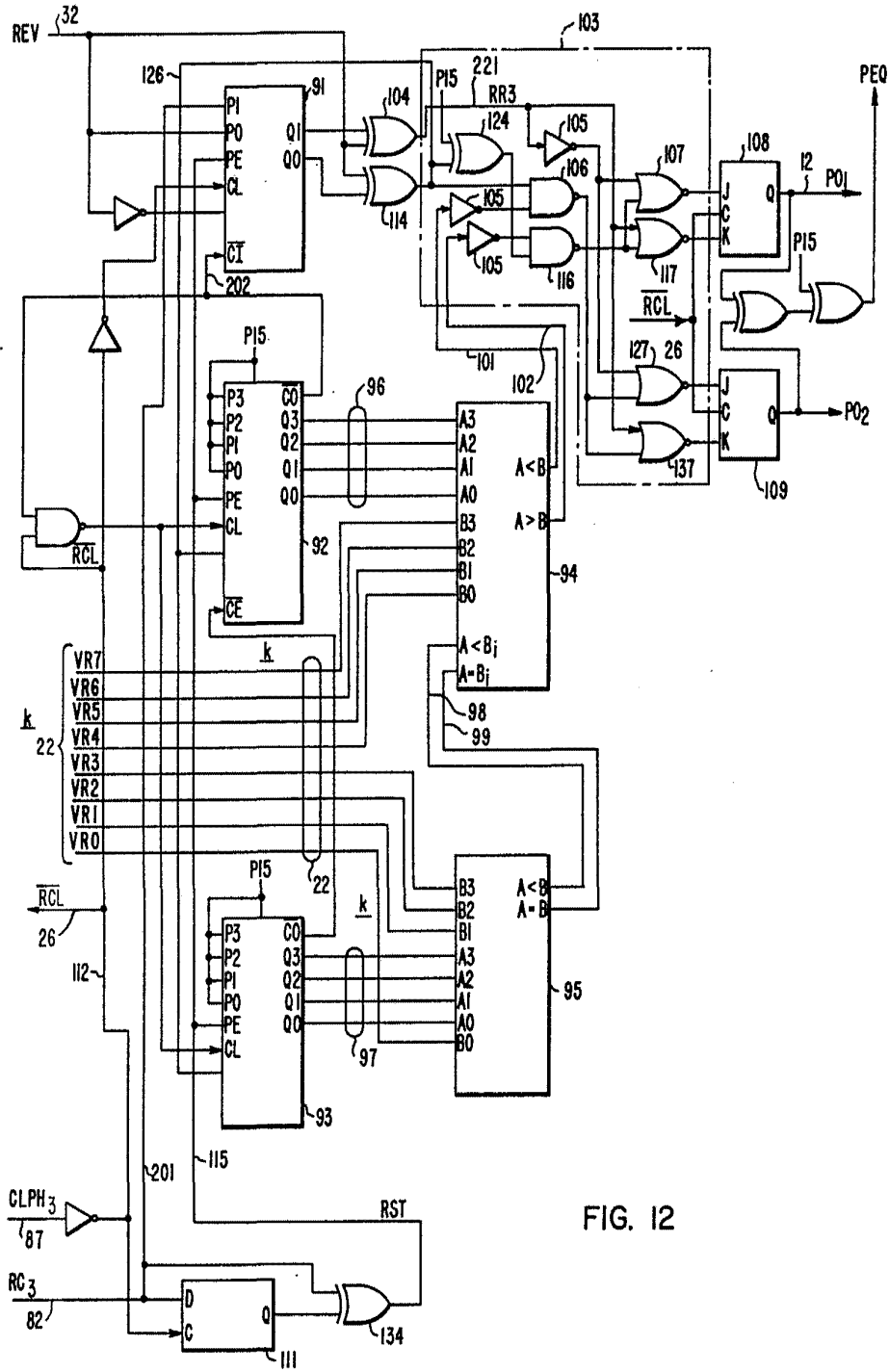


FIG. 12

Fernando de Elizaburu
Por Poder

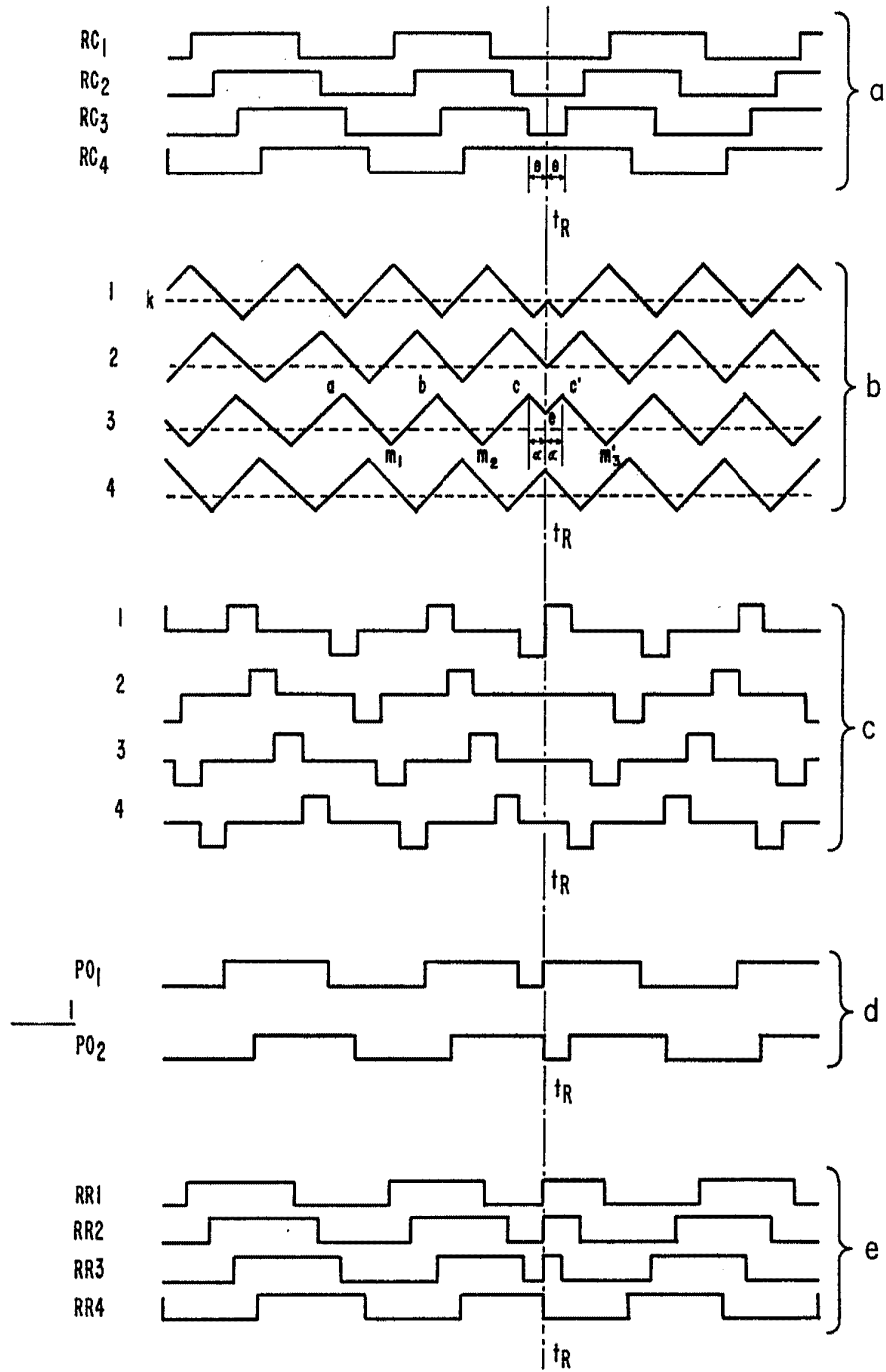


FIG. 13

Fernando de Elzaburu
Por Poder

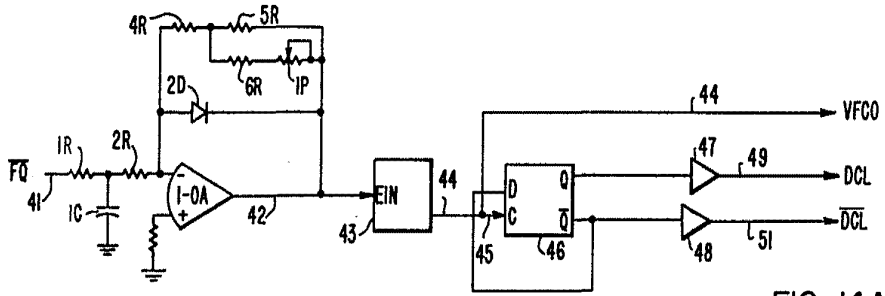


FIG. 14A

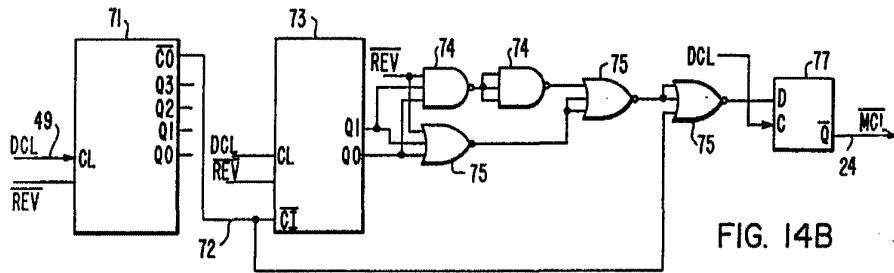


FIG. 14B

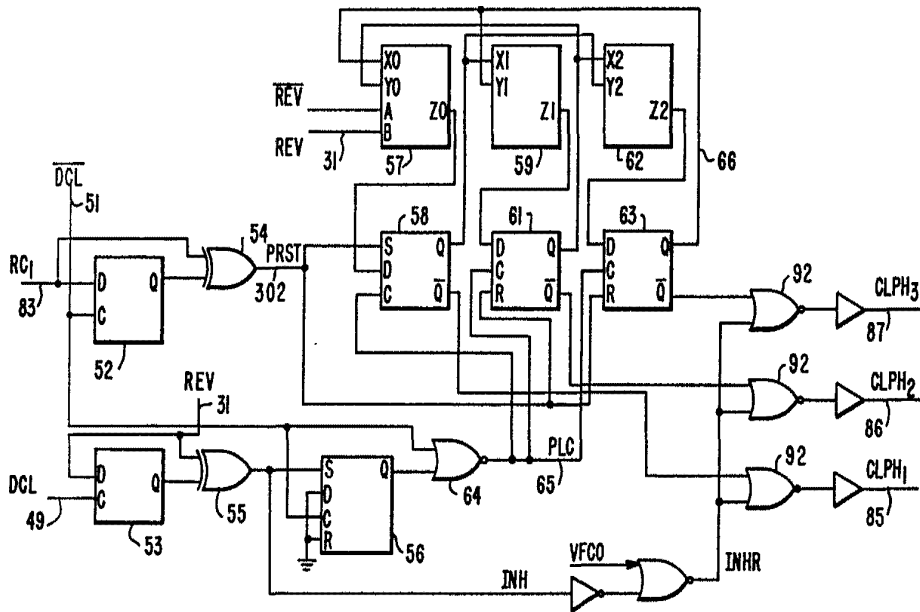
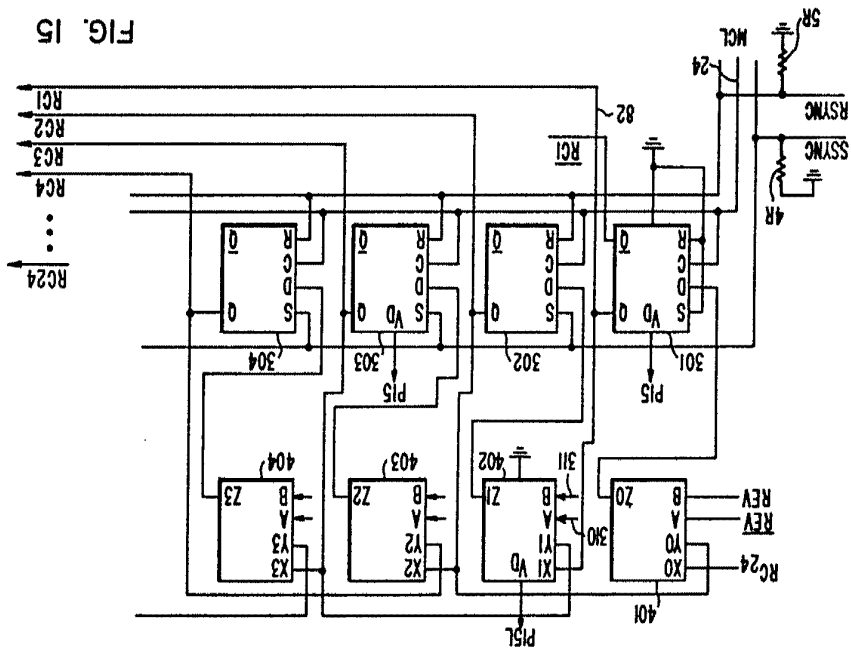
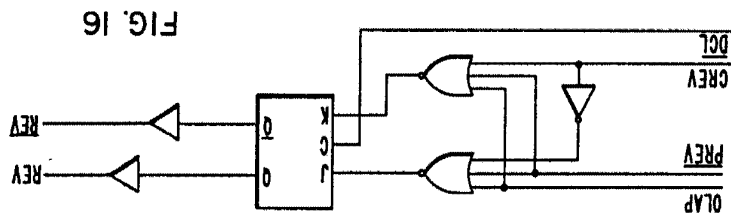


FIG. 14C

Fernando de Elizaburu
 Fernando de Elizaburu
 Por Poder

F. J. ...
 F. J. ...
 F. J. ...



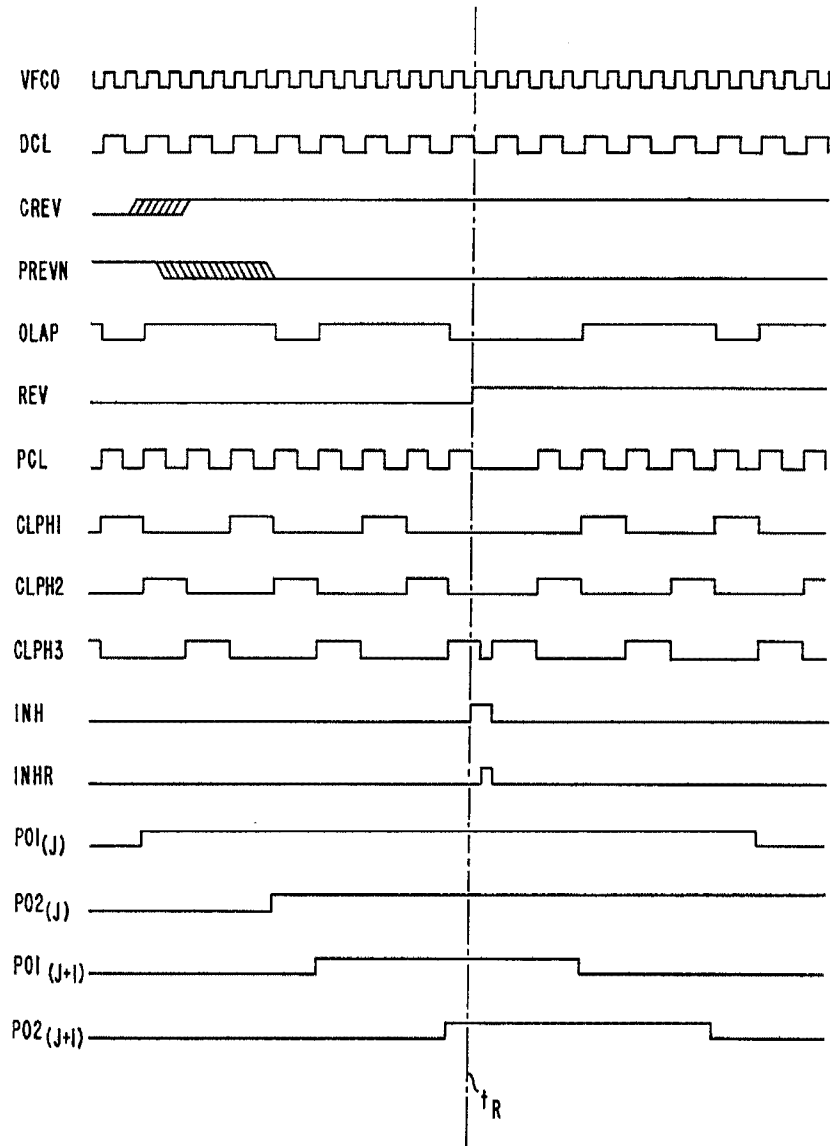


FIG. 17

Fernando de Elizaberg
For Podex