

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

05 FEB 1978 ES

(11) NUMERO	472.793
(12) FECHA DE PRESENTACION	23-8-1978

(10) A1

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

(30) PRIORIDADES:	(31) NUMERO	(32) FECHA	(33) PAIS
	77/09363	25-8-1977	Holanda

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL	(62) PATENTE DE LA QUE ES DIVISIONARIA
	H01C	

(54) TITULO DE LA INVENCION

"UN METODO PERFECCIONADO DE FABRICAR UN DISPOSITIVO SEMICONDUCTOR"

(71) SOLICITANTE (S)

N.V. PHILIPS'GLOEILAMPENFABRIEKEN (PHN 8870 Spain HK/TS)

DOMICILIO DEL SOLICITANTE

29-Emmasingel 29, Eindhoven, Holanda

(72) INVENTOR (ES)

Johannes Antonius Andreas VAN GILS

(73) TITULAR (ES)

(74) REPRESENTANTE

DON FERNANDO DE ELZABURU MARQUEZ (P.-69.782)

jga

El invento se refiere a un método de fabricación de un dispositivo semiconductor que tiene un cuerpo semiconductor que comprende un elemento de circuito, por ejemplo un transistor, que tiene al menos tres zonas situadas una sobre otra y de tipos de conductividad alternados, en el cual el cuerpo semiconductor está dispuesto en una superficie con un diseño o trazado de óxido enterrado que, visto sobre la superficie, limita una región parcial contigua a la superficie de un primer tipo de conductividad en la cual se forma el elemento de circuito con una zona en posición más baja y una zona en posición más alta de un tipo de conductividad que, en el caso de un transistor, constituyen una zona de colector y una zona de emisor, y una zona intermedia del segundo tipo de conductividad la cual, en el caso de un transistor, constituye una zona de base y está separada de las zonas más alta y más baja por uniones p-n que son contiguas al trazado de óxido enterrado al menos localmente. El invento se refiere también a un dispositivo semiconductor fabricado utilizando tal método.

Un elemento de circuito que tiene al menos tres zonas de tipos de conductividad alternados situadas una sobre otra está formado, por ejemplo, por un transistor bipolar que tiene una zona de emisor, una zona de base y una zona de colector. La zona situada en posición más alta forma usualmente la zona de emisor, mientras que la zona en posición más baja constituye el colector. En ciertos casos, por ejemplo en disposiciones de circuito del tipo de circuito integrado de lógica de inyección (I^2L), las funciones del emisor y el colector pueden ser

intercambiadas, de modo que la zona en posición más alta forma el colector y la zona más baja forma el emisor. En este caso, están dispuestas usualmente varias zonas de colector por transistor en una zona de base.

5 Las mencionadas zonas (además de formar parte de transistores del tipo bipolar), pueden también formar parte de otros elementos de circuito, por ejemplo elementos de cuatro capas (elementos p-n-p-n o n-p-n-p).

10 La región parcial en la cual está dispuesto el elemento de circuito puede consistir, por ejemplo, en una isla (en el caso de un circuito integrado) formada en una capa de superficie de un primer tipo de conductividad situada sobre un substrato del tipo de conductividad opuesto sobre el cual ha sido depositada la capa de superficie, por ejemplo, por medio de crecimiento epitáctico.

15 El trazado o diseño de óxido enterrado puede disponerse de modos generalmente conocidos por oxidación del cuerpo semiconductor, siendo enmascarado el cuerpo semiconductor localmente contra oxidación, por ejemplo, mediante una máscara de nitruro de silicio.

20 Es conocido un método del tipo anteriormente descrito, entre otras, por la Solicitud de Patente Holandesa 7104496.

25 Una ventaja importante de utilizar un trazado de óxido enterrado reside en el hecho de que se permite que las zonas y uniones p-n entre las zonas queden en posición contigua directamente con el trazado de óxido enterrado. Como resultado de esto, pueden obtenerse estructuras muy compactas, al menos más compactas que aquellas en las cuales se utiliza un aislamiento de isla con

30

uniones p-n polarizadas en sentido inverso en vez de aislamiento dieléctrico. De esta forma, las uniones p-n entre las zonas del elemento de circuito, están en realidad, situadas a alguna distancia del aislamiento de isla. Un dispositivo semiconductor que tiene, por ejemplo, un transistor podría fabricarse del modo siguiente. El material de partida es un substrato semiconductor de tipo p que se provee localmente de zonas de superficie de tipo n altamente impurificadas en la zona en que han de disponerse capas de colector enterradas posteriormente o (en el caso de un transistor de estructura invertida) ha de formarse una región de emisor enterrada. Sobre la superficie se dispone una capa epitáctica de tipo n en la cual se forma por oxidación local el trazado de óxido enterrado, definiendo dicho trazado una o varias regiones en forma de isla en la capa epitáctica. Puede entonces difundirse una región de base de tipo p o puede ser implantada en la isla. Puede entonces disponerse en la zona de base un emisor de tipo n o, en el caso de un transistor de estructura invertida, una región de colector.

Se ha llegado a la conclusión de que puede producirse cortocircuito entre las dos regiones más exteriores de un primer tipo de conductividad (emisor y colector). Una causa importante reside en la forma del trazado de óxido enterrado. Puesto que durante el proceso de oxidación se ataca químicamente el silicio ligeramente hasta debajo de la máscara de nitruro, el espesor del óxido disminuye gradualmente en el borde del trazado o diseño de óxido. La unión entre la base de tipo p y la zona de tipo n en posición más baja (por ejemplo la zona de colec-

tor) finaliza por tanto en la superficie del cuerpo semiconductor (o al menos muy próxima a la misma). Durante un tratamiento de mordentado o ataque químico subsiguiente, por ejemplo para abrir la ventana de emisor, la unión p-n puede quedar expuesta, como resultado, o al menos finalizar en posición tan próxima al borde de la ventana de emisor que se produce un cortocircuito entre el emisor y el colector cuando se dispone la zona más alta de un primer tipo de conductividad (el emisor).

Con el fin de evitar el cortocircuito emisor-colector, ha sido ya propuesto en la solicitud de Patente Holandesa anteriormente mencionada impurificar las partes de superficie del cuerpo semiconductor que no estén cubiertas por la máscara de nitruro de silicio con una impureza de tipo p antes de realizar el tratamiento de oxidación. Dicha impureza de tipo p que, durante la creación del trazado de óxido enterrado, se difunde en el interior del sustrato del tipo p, y forma allí una llamada zona de detención de canal, se difunde también lateralmente y constituye una o varias zonas de tipo p en la capa epitáctica de tipo n a lo largo del costado del trazado de óxido enterrado. Dichas zonas de tipo p pueden aislarse del sustrato de tipo p por medio de zonas de tipo n enterradas y altamente impurificadas. Disponiendo la zona de base de tal modo que dicha zona de tipo p quede en posición contigua a la zona de base, puede evitarse con éxito que la unión p-n base-colector termine en la superficie del cuerpo semiconductor o en proximidad a la misma.

En cierto número de casos se desea disponer

varias zonas de tipo p mutuamente aisladas (zonas de base) en posición contigua al trazado de óxido enterrado de una isla, por ejemplo, en el caso de disposiciones de circuito del tipo integrado de lógica de inyección. En este caso cada unidad de circuito comprende un transistor de inyección p-n-p y uno o más transistores de conmutación n-p-n. Los transistores de conmutación comprenden una zona de base de tipo p que forma también la zona de colector de un transistor de inyección (de estructura lateral). El emisor y el colector de dicho transistor de inyección deben estar mutuamente aislados y no pueden, por consiguiente, ser contiguos a una zona común de tipo p que rodea al trazado de óxido enterrado.

Un problema adicional que se presenta en la fabricación de transistores puede ser que durante el proceso de mordentado químico para formar una ventana de contacto de emisor, la unión emisor-base puede quedar expuesta, cuya unión puede quedar en cortocircuito durante la subsiguiente disposición del metal de contacto.

Un objeto del invento es crear un método del tipo descrito en la introducción en el cual las ventanas de impurificación y/o ventanas de contacto se fabrican de tal modo que se asegura durante la totalidad del proceso una buena pasivación de la unión emisor-base y (o) de la unión base-colector.

El invento está basado, entre otras cosas, en el reconocimiento de que cuando se dispone una zona de tipo p en una primera zona semiconductor de tipo n a través de una ventana y después se dispone en la zona de tipo p una segunda zona de tipo n, puede evitarse el cortocir

5 cuito entre la primera zona y la segunda zona de tipo n disponiendo la segunda zona de tipo n a través de la misma ventana como zona de tipo p sin una operación de mordentado o ataque químico intermedio y hasta una profundidad más pequeña que la zona de tipo p. El invento está basado adicionalmente en el reconocimiento del hecho de que cuando se dispone un contacto sobre la segunda zona de tipo n a través de la misma ventana sin una operación intermedia de mordentado químico, se evita también el cortocircuito en la zona de tipo p y la segunda zona de tipo n.

10 Un método de acuerdo con el invento está caracterizado porque después de disponer el trazado de óxido enterrado, se lleva a cabo una primera operación de impurificación a fin de obtener la zona intermedia, en cuya
15 operación se forma una zona del segundo tipo de conductividad en la región parcial del primer tipo de conductividad cuya superficie coincide totalmente con la de la zona intermedia a formar, después de lo cual se dispone una
20 máscara sobre la superficie de dicha zona la cual, junto con el trazado de óxido enterrado, forma una ventana que define una parte de superficie de la zona del segundo tipo de conductividad adyacente al trazado de óxido enterrado, y se lleva a efecto una segunda operación de impurificación para obtener la zona intermedia, en la cual,
25 al menos a través de la ventana antes mencionada, se aumenta el grado de impurificación de al menos una parte de la zona del segundo tipo de conductividad, y porque a través de la mencionada ventana se dispone la zona situada en posición más alta del primer tipo de conductividad
30

del elemento de circuito mediante impurificación con impurezas que originan este tipo de conductividad hasta una profundidad inferior a la profundidad de la parte de la zona del segundo tipo de conductividad cuya concentración se aumenta durante la mencionada segunda operación de impurificación, y porque se establece contacto a la zona más alta del primer tipo de conductividad a través de dicha ventana.

Utilizando un método de acuerdo con el invento pueden realizarse transistores de muy buena calidad de un modo simple, en donde se obtiene una estructura muy compacta debido al hecho de que se permite que las uniones p-n queden dispuestas en posición contigua al óxido enterrado.

Por medio de la primera operación de impurificación que se lleva a cabo uniformemente sobre la totalidad de la zona de base antes de proveer a la superficie de una capa de enmascaramiento con la ventana de emisor, se consigue que el espesor y la concentración de impureza de la parte extrínseca de la zona de base a obtener en definitiva tenga valores que se desean para un funcionamiento satisfactorio del transistor.

Puesto que la segunda operación de impurificación se lleva a cabo después de proveer a la superficie de la máscara que comprende la ventana de emisor y por tanto tiene lugar en la zona de dicha máscara y a través de la misma, pueden evitarse de un modo simple los problemas de cortocircuito que pueden producirse en la técnica conocida. Esto significa que no necesitan disponerse zonas independientes de tipo p^+ a lo largo del borde

del trazado o diseño de óxido enterrado (que se dispone en los métodos conocidos simultáneamente con las barreras de detención de canal). Como resultado de esto, pueden alojarse varias zonas de tipo p mutuamente separadas como tales en una isla, según se desee, por ejemplo en tecnología I^2L .

La máscara que comprende la ventana de emisor puede también comprender la ventana de contacto de base. Con el fin de evitar que durante la impurificación de emisor se introduzcan impurezas que producen el primer tipo de conductividad en la zona de base a través de dicha ventana de contacto de base, puede cubrirse dicha ventana de contacto de base. Para este fin, un método preferido de acuerdo con el invento está caracterizado porque la máscara anteriormente mencionada, además de formar la ventana a través de la cual se dispone la zona más alta del primer tipo de conductividad, constituye, junto con el trazado de óxido enterrado, una segunda ventana que forma una ventana de contacto para la base y para ese fin no cubre una segunda parte de la zona del segundo tipo de conductividad adyacente al trazado de óxido enterrado, cuya ventana se cubre (durante la disposición de la zona más alta del primer tipo de conductividad) con una capa de enmascaramiento de un material que puede ser eliminado selectivamente con respecto a la máscara y al trazado de óxido enterrado. La máscara puede consistir, por ejemplo, en óxido de silicio, es decir puede ser del mismo material que constituye el trazado enterrado. La máscara puede consistir alternativamente en nitruro de silicio o en una combinación de nitruro de silicio y óxido de silicio. El ni-

truro de silicio presenta varias ventajas, tales como la capacidad de ataque químico selectivo con respecto al silicio y al óxido de silicio y las propiedades favorables de pasivación. Una ventaja adicional es que, si se desea, puede servir como barrera de detención de ataque químico durante el proceso de mordentado a través de ventanas para un trazado de metalización de segundo nivel.

Un método adicional de acuerdo con el invento está caracterizado porque se dispone sobre la superficie del cuerpo una máscara que oculta el cuerpo semiconductor protegiéndole contra oxidación, después de lo cual se somete el cuerpo a un tratamiento de mordentado químico en el cual la mencionada máscara que protege contra oxidación forma una máscara de ataque químico, y se forman depresiones en la zona de las partes expuestas del cuerpo semiconductor no cubiertas con la máscara que protege contra oxidación, y porque se lleva a cabo entonces el tratamiento de oxidación para obtener el trazado de óxido enterrado, llenándose las mencionadas depresiones con óxido al menos sustancialmente en su totalidad. Este método es particularmente adecuado para disponer las llamadas barreras de detención de canal por debajo del trazado de óxido enterrado. Para este fin, un método de acuerdo con el invento está caracterizado porque las depresiones se extienden hasta por debajo de la máscara que protege contra oxidación y porque después de disponer dichas depresiones se introducen impurezas del segundo tipo de conductividad por medio de implantación iónica en una parte de las depresiones que está definida por la proyección de las partes de la máscara que protege contra oxidación

que sobresalen sobre el borde de los rebajes, y porque dichas impurezas, durante el tratamiento de oxidación subsiguiente para obtener el trazado de óxido enterrado, se difunden más profundamente en el cuerpo, y, por debajo del trazado de óxido enterrado, forman una zona del segundo tipo de conductividad la cual, vista sobre la superficie, está situada por debajo del trazado o diseño de óxido enterrado.

Se describirá ahora el invento con mayor detalle con referencia a unos cuantos ejemplos y al dibujo, en el cual la figura 1 es una vista en corte transversal de una parte de un dispositivo semiconductor fabricado por medio de un método de acuerdo con el invento,

Las figuras 2-6 son vistas en corte transversal del dispositivo semiconductor representado en la figura 1 en etapas sucesivas del método de acuerdo con el invento,

Las figuras 7 a 9 representan detalles de una parte del dispositivo semiconductor representado en la figura 1 (y de un dispositivo semiconductor de este tipo fabricado de acuerdo con un método conocido).

Las figuras 10 y 11 representan pasos de la fabricación, utilizando un método de acuerdo con el invento, de un dispositivo algo diferente del representado en la figura 1,

La figura 12 es una vista en corte transversal de otro dispositivo fabricado de acuerdo con el invento,

La figura 13 es una vista en corte transversal de un dispositivo adicional fabricado de acuerdo con

el invento, mientras que

La figura 14 es una vista en planta del mismo,

La figura 15 representa el circuito eléctrico equivalente del mismo,

Las figuras 16 y 17 son vistas en corte transversal del dispositivo representado en la figura 13 en unos cuantos pasos del método de acuerdo con el invento.

Las figuras son diagramáticas y no están dibujadas a escala y en ellas, para mayor claridad, las dimensiones en la dirección del espesor estén exageradas en las vistas en corte transversal. Las zonas semiconductoras del mismo tipo de conductividad están relladas en la misma dirección. En la figuras, las partes correspondientes están identificadas en general por las mismas cifras de referencia.

El dispositivo representado en la figura 1 comprende un cuerpo semiconductor monocristalino, en el cual está formado un transistor en la región parcial 10 que tiene una zona 5 de emisor, una zona 6 de base, y una zona 7 de colector. Con el fin de reducir la resistencia de colector, está dispuesta una capa enterrada 8. Las uniones p-n 12 y 13, que en este ejemplo forman una unión emisor-base y una unión base-colector, respectivamente, están dispuestas al menos parcialmente en posición contigua al trazado 4 de óxido enterrado que rodea al transistor y separa también la zona 9 de contacto de colector de la región situada a la izquierda en la cual están dispuestas las zonas de base y emisor. La parte del

dispositivo representada en la figura 1 comprende solamente un transistor, pero será obvio que el transistor puede formar parte de un circuito integrado en el cual están dispuestos varios elementos en el cuerpo semiconductor común 1. Además, en este ejemplo las zonas de contacto de emisor, base y colector están provistas de electrodos 11 de contacto que se extienden hasta el trazado de óxido enterrado.

El dispositivo representado en la figura 1 puede fabricarse del modo siguiente (veanse las figuras 2 a 6). El material de partida es un sustrato 3 de silicio de tipo p cuya resistividad no es crítica pero esté comprendida, por ejemplo, entre 1 y 100 Ohmios cm.

El espesor es aproximadamente de 250 micras. Se supone que las dimensiones laterales son suficientemente grandes para ser capaces de incluir el circuito.

De modo conocido, por ejemplo por difusión, se provee la superficie de este cuerpo de regiones de tipo n altamente impurificadas en los lugares en que se desean capas enterradas 8 (figura 2). Se forma entonces por crecimiento sobre el sustrato 3 una capa epitáctica de tipo n que tiene un espesor de aproximadamente 2 micras. Durante dicho crecimiento y durante tratamientos térmicos adicionales la zona 8 puede expandirse ligeramente en la capa epitáctica 14.

Se dispone una capa de enmascaramiento que tiene ventanas 15 sobre la superficie 2 así obtenida de la capa epitáctica, protegiendo dicha capa de enmascaramiento contra oxidación el cuerpo subyacente. Dicha máscara esté formada principalmente por una capa 16 de nitruro

de silicio de un espesor aproximado de 1500 Å.

Preferiblemente, sin embargo, antes de disponer dicha capa 16, se dispone sobre la superficie 2 una capa 17 de óxido muy delgada que tiene un espesor de, por ejemplo, 0,1 micras. La capa 16 de nitruro puede obtenerse a partir de silano (SiH_4) y amoníaco (NH_3), mientras que la capa 17 de óxido se obtiene, por ejemplo, por oxidación térmica.

Las ventanas 15 se obtienen por mordentado o ataque químico en la capa 16 de nitruro mediante ácido fosfórico, o por medio de mordentado por plasma. Después de eliminar la capa delgada de óxido, hasta donde no está cubierta por nitruro, se somete el silicio a un tratamiento de mordentado químico en el cual la capa restante de nitruro-óxido sirve como máscara.

El mordentado de ataque se lleva a cabo, por ejemplo, por medio de un agente de ataque que contiene ácido fluorhídrico, o mediante mordentado por plasma. Dicho tratamiento de mordentado se continúa hasta una profundidad de, por ejemplo, aproximadamente 1 micra (vease la figura 3) formándose depresiones 30. Utilizando la capa 16, 17 de nitruro-óxido como máscara, se dispone entonces por oxidación local el trazado 4 de óxido enterrado. Las velocidades de crecimiento descendente y ascendente del óxido son aproximadamente iguales. Este tratamiento se continúa hasta que el espesor del trazado 4 de óxido enterrado es aproximadamente de 2 micras, de modo que se obtiene una superficie sustancialmente uniforme (figura 4). Como se representa en la figura, el óxido enterrado se extiende en el interior de la capa enterra

da 8. De este modo se ha obtenido una estructura semiconductora en la cual la superficie 2 está provista del trazado 4 de óxido enterrado. Dicho trazado 4 de óxido enterrado limita una región parcial 10 de un primer tipo de conductividad, en este ejemplo una isla que está en posición contigua a la superficie 2 y que está dividida en dos partes por la banda de óxido central, de cuyas partes la situada a la derecha que está conectada al resto de la isla por medio de la capa enterrada va a servir como región de contacto de colector. Se forma en dicha región parcial un elemento de circuito, que tiene en la parte de la izquierda una zona situada en posición más baja y una zona situada en posición más alta de un primer tipo de conductividad (del tipo n) que forma una zona de colector y emisor de un transistor n-p-n y una zona intermedia del segundo tipo de conductividad (el tipo p) que constituye una zona de base del transistor n-p-n.

La máscara 16, 17 de nitruro-óxido ya presente sobre la superficie 2 podría ser utilizada posiblemente para las operaciones de tratamiento subsiguientes. Preferiblemente, dicha máscara se elimina después de disponer el trazado 4 de óxido enterrado y es sustituida por una capa 19-20 de óxido-nitruro reciente a partir de la cual han de formarse las capas de pasivación definitivas. Además, dicha capa 19, 20 de óxido-nitruro se dispone ya ahora, antes de la subsiguiente impurificación de base, a fin de evitar en lo posible la difusión hacia el exterior desde la base a la capa epitáctica. Sin embargo, si se desea, en particular en la fabricación de transistores que tienen un gran ancho de base, la capa 19, 20 de óxi-

do-nitruro podría disponerse alternativamente después de la operación de impurificación de base subsiguiente.

La capa 19 de óxido tiene un espesor de, por ejemplo, 400 Å mientras que la capa de nitruro tiene un espesor de 1000 Å.

Con el fin de obtener la zona de base, se lleva a cabo una primera operación de impurificación en la parte izquierda sobre la totalidad de la superficie de la zona de base del segundo tipo de conductividad a formar que está en posición contigua al óxido enterrado por todos los costados. Aunque dicha operación de impurificación puede efectuarse por medio de difusión, se utiliza en el presente caso implantación iónica. Se implantan en el silicio, hasta una profundidad de aproximadamente 0,2 micras, iones de boro con una energía de, por ejemplo, 60 KeV y una dosificación de 10^{14} átomos/cm². Se obtiene la zona 25 de tipo p (véase la figura 4).

Durante la mencionada implantación, se enmascara la doble capa 19,20 por medio de una fotomáscara 18 que tiene una ventana en la zona de la región parcial 10 y otras posibles regiones donde han de disponerse zonas de tipo p (figura 4). Esta máscara no requiere una operación crítica de alineación porque en realidad la ventana de base está ya definida por el óxido enterrado 4.

Después la citada implantación se elimina la fotomáscara 18 y se somete la doble capa 19, 20 a un tratamiento de mordentado a fin de obtener una máscara 21 la cual, junto con el trazado 4 de óxido enterrado, define ventanas 22, 23, 24, en este ejemplo las ventanas de contacto de emisor, base y colector (véase la figura 5). Es-

ta máscara 21 consiste en su mayor parte en material que puede ser eliminado selectivamente con respecto al silicio y al óxido enterrado. Como resultado de esto, dicha máscara puede obtenerse por medio de un proceso de mordenado fotolitográfico no crítico. Como se describirá con detalle posteriormente, la ventana 22 de emisor formará también la ventana de contacto de emisor.

La doble capa 19, 20 en la zona de la ventana 2 de emisor y la ventana 23 de contacto de base definen, junto con el trazado 4 de óxido enterrado, las partes de superficie de la zona 25 del trazado de óxido enterrado adyacente de tipo p, donde han de formarse, respectivamente, las zonas de contacto de emisor y base. Se lleva a cabo una segunda operación de impurificación de tipo p para obtener la zona de base a través de dichas ventanas. Como resultado de esto, se aumenta la concentración de la zona 25 al menos donde ha de formarse el emisor. En el presente ejemplo se aumenta la concentración en la totalidad de la zona de base. Dicha operación de impurificación se lleva a cabo preferiblemente por medio de implantación iónica, por ejemplo con iones de boro, que se implantan con una energía de, por ejemplo, 30 KeV con una dosificación de $5 \cdot 10^{13}$ átomos/cm². En relación con esto, la ventaja de la implantación iónica sobre la difusión es que aquellas partes que no necesitan ser impurificadas pueden cubrirse de un modo simple por medio de una capa de barniz fotográfico. No son necesarios en general tratamientos térmicos como resultado de los cuales la primera zona de impurificación de base se difundiría adicionalmente. Además, la implantación iónica per-

mite un mejor control de la zona a disponer, así como de la concentración de la impurificación.

Puesto que la zona 25 se cubre parcialmente con partes de la máscara 21, la implantación no se producirá uniformemente en la totalidad de la región de base; esto está indicado diagramáticamente por la línea discontinua 26 en la figura 5. Sin embargo, esto no importa por que la primera impurificación de base ha tenido lugar homogéneamente en toda la superficie. Durante dicha implantación, la ventana 24 y también otras partes del cuerpo semiconductor están protegidas por la fotomáscara 27 que se dispone anteriormente. Aunque esto no es estrictamente necesario toda la región de base queda expuesta por dicha máscara, de modo que durante la segunda operación de impurificación se aumenta la concentración de impurezas en toda la superficie de la zona de base de tipo p. La ventaja es una baja resistencia de contacto de base y una baja resistencia en serie con la base, además de evitarse el cortocircuito emisor-colector, como se describirá posteriormente.

Después de dicha operación de impurificación se elimina la fotomáscara 27 y se dispone una fotomáscara 28 que deja nuevamente la ventana 22 expuesta pero cubre la ventana 23 de contacto de base. Esta máscara puede disponerse con tolerancias amplias en lo que respecta al trazado 4 de óxido enterrado y la máscara 21, no variando la ventana 22 con respecto a la operación de impurificación anterior. Además, la fotomáscara 28 deja abierta la ventana 24 de contacto de colector a través de la cual se desea introducir impurezas en la siguiente operación de

impurificación.

Se impurifica entonces el cuerpo semiconductor con impurezas de tipo n a través de la ventana 22. Nuevamente esto se lleva a cabo preferiblemente por medio de implantación iónica, por ejemplo con iones de arsénico con una energía de 60 KeV y una dosificación de $6 \cdot 10^{15}$ átomos/cm².

En vista de la relación másica de los iones utilizados, dicha impurificación se produce así hasta una profundidad que es más pequeña que la profundidad de la parte de la zona de tipo p cuya concentración fué aumentada durante la operación anterior (segunda operación de impurificación). Se obtiene de este modo el emisor 5, mientras que la zona de tipo p forma la base 6 (figura 6). En este ejemplo, la zona 9 de contacto de colector se dispone simultáneamente con el emisor por medio de la máscara 28. Después de una operación de recocido subsiguiente, aproximadamente a 1000°C, las uniones p-n 12 y 13 quedan dispuestas aproximadamente a 0,25 micras y 0,4 micras, respectivamente.

Después de eliminar la fotomáscara 28, se establece contacto con las zonas de emisor, base y colector a través de las mismas ventanas 22, 23, 24 en la máscara 21, obteniéndose los electrodos 11 de contacto (vease la figura 1).

En el método anteriormente descrito, se evita el cortocircuito emisor-colector y el cortocircuito emisor-base. Este tipo de problemas pueden producirse en el borde del óxido enterrado por cuanto, como resultado del llamado efecto de punta, las uniones p-n en las pro-

ximidades de dicho borde no se extienden perfectamente planas. Esto se explicará con referencia a las figuras 7 a 9.

5 Como ya se ha descrito también en la solicitud de Patente Holandesa 7104496, se produce también oxidación en el borde de las ventanas 15 por debajo de la capa 17 de óxido de silicio durante la oxidación del cuerpo 1 de silicio (figura 3), como resultado de lo cual, después de eliminar la capa 16 de nitruro se forma un trazado 4 de óxido cuya forma está representada en la figura 7. Cuando se dispone entonces la zona 6.25 de tipo p, la unión p-n 13 resultante seguirá el perfil 29 del trazado 4 de óxido enterrado en su mayor parte (figura 7) de modo que la unión p-n 13 cerca del borde de dicho trazado de 10 óxido enterrado tiene un perfil ligeramente curvado. Cuando en una operación subsiguiente se expone la superficie 2 de silicio, por ejemplo por medio de ataque por inmersión en una mezcla de ataque químico que contiene ácido fluorhídrico, puede también eliminarse por mordentado una 15 parte del trazado de óxido enterrado, como se representa diagramáticamente en la figura 8 por la línea discontinua 31. Cuando se introduce entonces a través de la superficie así expuesta una impureza de tipo n para formar el emisor, la unión p-n 12 resultante no seguirá el perfil 25 32 deseado, sino que seguirá este perfil 31, y la parte redondeada cerca del óxido enterrado no estará curvada de acuerdo con la línea 33, sino de acuerdo con la línea discontinua 34, como resultado de lo cual pueden establecer contacto entre sí las zonas de colector y emisor. En una 30 operación de mordentado subsiguiente para disponer abertu-

ras de contacto, puede también eliminarse por ataque el óxido enterrado 4 hasta un grado tal que una de las dos uniones p-n 12, 13 quede expuesta y puede producirse uno de los mencionados cortocircuitos en el lugar 35 durante una operación subsiguiente de formación de contacto.

Dichos cortocircuitos no pueden producirse en el método de acuerdo con el invento porque, después de eliminación de la capa delgada de óxido por mordentado, sigue una segunda operación de implantación que define una región de tipo p de acuerdo con el perfil 36 (figura 9) y después de este tratamiento de mordentado y subsiguientemente sin ningún tratamiento de mordentado adicional se dispone el emisor hasta una profundidad inferior a la profundidad de dicha región p de acuerdo con el mismo perfil. Como resultado de esto, la unión p-n 12 está siempre a una distancia de la unión p-n 13, mientras que, como resultado del método, solamente la zona de emisor está situada en la superficie en que se establece contacto con la misma.

Otra cause de fugas emisor-colector reside en el hecho de que, como resultado de la presencia de carga en el óxido, puede inducirse un canal n a lo largo del borde del óxido en el lugar 35 (figura 8); en general, la segunda implantación de la zona de base tiene una concentración tal que ésta forma de fugas puede evitarse también de un modo simple.

Si se desea, el dispositivo representado en la figura 1 puede proveerse de barreras de detención de canal por debajo del óxido enterrado, representadas diagramáticamente en la figura 1 por la línea discontinua 37.

Estas zonas pueden obtenerse de un modo simple, por ejemplo aumentando la concentración de impureza en toda la superficie del sustrato 3 por medio de implantación iónica con una impureza de tipo p antes de efectuar tratamientos adicionales, tales como la disposición de la capa epitáctica 14. La concentración en estas barreras de detención de canal está escogida de modo que sea tan alta que se evite la formación de canales por debajo del trazado de óxido enterrado por medio de los cuales podrían entrar en conexión entre sí partes de la capa epitáctica. Ha de observarse que la disposición de la zona de detención de canal, en contraste con el método descrito en la solicitud de Patente 7104496 anteriormente mencionada, no se utiliza para evitar los "efectos de punta" descritos, y por tanto no tiene influencia perjudicial sobre la capacidad base-colector o la tensión de ruptura base-colector.

En un método ligeramente diferente, como se ilustra en las figuras 10 y 11a, se disponen entre los elementos de circuito barreras de detención de canal que no son contiguas a la capa enterrada, como resultado de lo cual se obtiene ventajosamente una reducción adicional de la capacidad parásita. En este método, se forman igualmente depresiones 30 en primer lugar por mordentado, sirviendo como máscara de ataque la máscara 16, 17 que protege contra oxidación (figura 10). Las depresiones 30 se extienden hasta debajo de esta máscara, de modo que partes de dicha máscara 16, 17 sobresalen por encima de las depresiones y por tanto definen en proyección una región expuesta en la cual se introducen impurezas de tipo p por medio de implantación iónica. Esto se realiza, por ejem-

5 plo, implantando iones de boro con una energía de 30 KeV y una dosificación de 10^{14} átomos/cm². Como resultado de esto, se forma una zona 37 de tipo p del mismo tipo de conductividad que el sustrato 3. Durante la subsiguiente
10 disposición del trazado o diseño 4 de óxido enterrado dicha región 34 se extiende por difusión y se obtiene una zona de tipo p que tiene un grado de impurificación más alto que el del sustrato y la cual, vista sobre la superficie, subyace totalmente al trazado 4 de óxido enterrado (figura 11). Dicho trazado 4 de óxido enterrado se extiende preferiblemente a través de la capa epitáctica 14 en el interior del sustrato 3, mientras que el grado de impurificación de la región 37 es tan alto que se evita la formación de canales de tipo n por debajo del trazado de
15 óxido enterrado.

La figura 12 representa una realización de un dispositivo fabricado utilizando el método de acuerdo con el invento, en el cual el dispositivo está provisto de una llamada pared 38 de colector, es decir, una zona de contacto de colector profunda que se extiende hasta la
20 capa enterrada 8. Esta se dispone, por ejemplo, por medio de difusión, en donde la parte izquierda de la isla 10 se cubre por una capa de enmascaramiento. La ventaja de la utilización de tal pared de colector es que ambas operaciones de impurificación del segundo tipo de conductividad, en este caso del tipo p, pueden efectuarse sobre la superficie completa de la isla 10, y por tanto también en la pared de colector, siempre que la concentración de dicha impurificación de tipo p en comparación con la pared
25 38 de colector y la zona 9 de contacto de colector a dis-

poner posteriormente, sea lo suficientemente baja para que no tenga influencia sobre el tipo de conductividad.

De este modo, utilizando tal pared de colector, pueden omitirse las máscaras que cubrían el contacto de colector en las realizaciones precedentes.

La figura 13 es una vista en corte transversal tomada sobre la línea XIII-XIII de la vista en planta representada en la figura 14 de la parte de un dispositivo fabricado utilizando un método de acuerdo con el invento. En este caso se refiere a un inversor que tiene tres salidas del tipo de lógicas de inyección integrada cuyo circuito eléctrico equivalente está representado en la figura 15.

El transistor T de conmutación (figura 15) está formado por un transistor n-p-n de colector múltiples que está invertido con respecto a los transistores de las realizaciones precedentes. El electrodo A de entrada establece contacto, a través de la ventana 23 de contacto de base, con la zona 6 de tipo p en la cual están dispuestas tres zonas 5 de tipo n que sirven en este caso como colectores y están en contacto con el trazado 11 de metalización a través de las ventanas 22 de contacto, formando dichas partes las pistas \bar{A} de salida. El emisor de dicho transistor n-p-n está formado por la capa epitáctica 14 y la capa enterrada 8 que forma también la base de tipo n de un transistor p-n-p de estructura lateral que asegura la corriente de inyección y está representado diagramáticamente en la figura 15 por medio de una fuente de corriente. El colector de dicho transistor lateral p-n-p está formado por la zona 6 de base del transistor T y el

emisor, está formado por la zona 41 de tipo p. En previsión de una conexión de masa, puede disponerse una zona de contacto en la capa epitáctica, cuya zona establece contacto con el emisor del transistor T y la base del transistor de inyección a través de la capa enterrada 8. En el presente ejemplo, no está representada la mencionada zona de contacto, lo cual quiere indicar que la mencionada zona (capa epitáctica y capa enterrada) puede ser común a varios elementos de circuito, de modo que no necesita realizarse para cada uno de los elementos de circuito una conexión de masa.

Este dispositivo puede fabricarse sustancialmente del mismo modo que los descritos en las realizaciones precedentes. Mediante la utilización del método de acuerdo con el invento no se utilizan zonas de tipo p a lo largo del borde del óxido enterrado, de modo que el emisor y el colector de un transistor lateral no quedan en posición contigua con una zona de tipo p común que rodea al trazado de óxido enterrado.

En la figura 14 las ventanas 22, 23 y 40 de contacto están indicadas por líneas de trazo continuo, el trazado 11 de metalización está indicado por líneas discontinuas, mientras que el borde 39 del óxido enterrado está indicado por una línea de puntos y trazos. Será obvio, entre otras cosas, que pueden realizarse estructuras muy compactas debido al método seguido mediante el cual se permite que las zonas 5 de tipo n queden dispuestas directamente en posición contigua al trazado de óxido enterrado.

Las figuras 16 y 17 representan el disposi-

tivo de la figura 13 durante la fabricación, respectivamente, después de la realización de la primera operación de impurificación y la segunda operación de impurificación del segundo tipo de conductividad, en este ejemplo el tipo p.

Para efectuar la primera operación de impurificación que se ha realizado por medio de implantación, se utiliza la fotomáscara 18 en la cual, al contrario de la ventana de base en el primer ejemplo, las aberturas 42 están definidas ya por el óxido enterrado 4 pero están también definidas por dicha máscara. La implantación se lleva a cabo nuevamente a través de la capa 19,20 de óxido-nitruro.

Después de la realización de la primera operación de impurificación, se elimina la fotomáscara y la capa doble 19, 20 se somete también nuevamente a un tratamiento de mordentado a fin de obtener una máscara 21, la cual, junto con el óxido enterrado 4, define ventanas 22 de contacto de colector, una ventana 23 de contacto de base y una ventana 40 de contacto de inyección. Esta máscara puede consistir igualmente en su mayor parte en material que puede ser eliminado selectivamente con respecto al silicio y al óxido enterrado y puede disponerse, por tanto, por medio de un proceso de mordentado fotolitográfico no crítico. En esta máscara puede disponerse una ventana en la capa epitáctica para disponer posteriormente una zona de contacto en previsión de la conexión de masa anteriormente mencionada. Esta última ventana deberá cubrirse con una capa 27 de barniz fotográfico durante la segunda operación de impurificación del tipo p. Es

ta capa de barniz fotográfico cubre también aquellas zonas en que la capa epitáctica 14 es contigua a la superficie 2 (figura 17).

5 Al efectuarse la impurificación de colector a través de la ventana 22 de contacto de colector, la ventana de contacto de base y la ventana 42 de contacto de inyector (ventana de contacto de emisor del transistor p-n-p) se cubren por una capa de barniz fotográfico, así como aquellas zonas en que la capa epitáctica 14 es contigua a la superficie 2 y no se desean zonas de contacto u otra operación de impurificación adicional del primer tipo de conductividad. Se establece entonces contacto a 10 las zonas semiconductoras subyacentes a través de las ventanas 22, 23, 40 y otras ventanas de contacto posibles.

15 Será obvio que el invento no está restringido a las realizaciones anteriormente descritas, sino que son posibles muchas variantes para los expertos en la técnica sin apartarse del campo de aplicación de este invento.

20 Por ejemplo, la zona situada en posición más alta del primer tipo de conductividad no necesita disponerse con la rapidez que en las realizaciones descritas, sino que dicha zona puede disponerse alternativamente antes de efectuar la segunda operación de impurificación de las impurezas que producen el segundo tipo de conductividad.

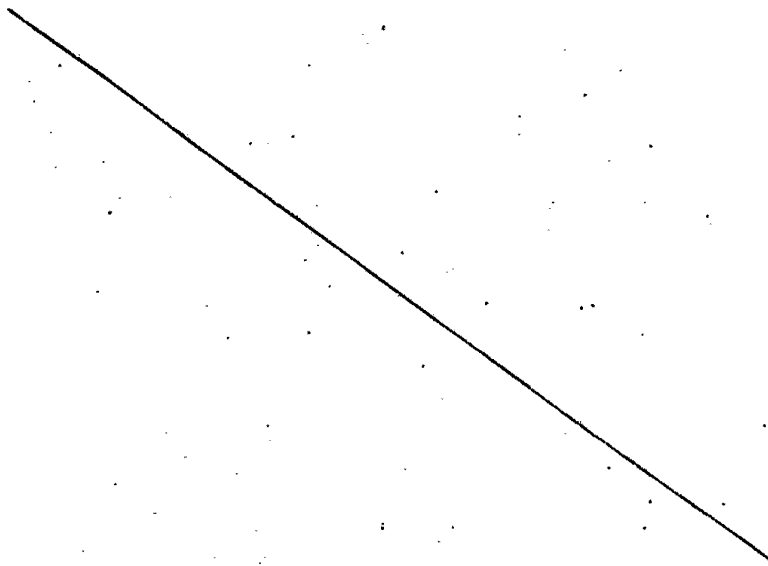
25 En la última realización, la capa 27 de barniz fotográfico no necesita necesariamente disponerse en la zona de la base del transistor p-n-p (figura 17), siempre que la máscara 21 sea suficientemente gruesa en esa zona para evitar la penetración de átomos de arsénico.

30

Por consiguiente, en este ejemplo no se aumenta la impu-
rificación de base en la región comprendida entre los
colectores 5, pero no es necesario que esto sea una des-
ventaja. El cuerpo semiconductor no necesita ser obliga-
5 toriamente de silicio, sino que pueden utilizarse alter-
nativamente otros materiales semiconductores, por ejemplo
carburo de silicio. El tipo de conductividad de todas las
zonas y regiones puede también sustituirse (simultáneamen-
te) por el tipo de conductividad opuesto. Dependiendo de
10 las propiedades eléctricas deseadas, los valores de impu-
rificación pueden desviarse de los aquí mencionados. Si
se desea, puede omitirse la formación de las depresiones
30 por mordentado. Si en este caso es deseable a pesar
de todo una superficie plana, entonces esta puede obtener-
se interrumpiendo transitoriamente el tratamiento de oxi-
15 dación y para eliminar el óxido ya formado, después de
lo cual se continúa el tratamiento de oxidación hasta que
se ha alcanzado la profundidad requerida. En vez de con-
tactos metálicos, pueden disponerse alternativamente con-
20 tactos en la forma de silicio policristalino.

25

30



REIVINDICACIONES

5 Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10 1ª.- Un método perfeccionado de fabricar un dispositivo semiconductor que tiene un cuerpo semiconductor que comprende un elemento de circuito, por ejemplo un transistor, que tiene al menos tres zonas situadas una sobre otra de tipos de conductividad alternados, en el cual el cuerpo semiconductor se dispone en una superficie con un diseño trazado de óxido enterrado, el cual, visto desde la superficie, limita una región parcial contigua a la superficie de un primer tipo de conductividad en donde se forma el elemento de circuito con una zona situada en posición más baja y una zona situada en posición más alta de un primer tipo de conductividad, las cuales, en el caso de un transistor, constituyen una zona de colector y una zona de emisor, y una zona intermedia del segundo tipo de conductividad, la cual, en el caso de un transistor, constituye una zona de base y está separada de las zonas más baja y más alta por uniones p-n que son contiguas al trazado de óxido enterrado al menos localmente, caracterizado porque, después de disponer el trazado de óxido enterrado, se lleva a cabo una primera operación de impurificación a fin de obtener la zona intermedia, en la cual se forma una zona del segundo tipo de

15

20

25

30

conductividad en la región parcial de un primer tipo de conductividad cuya superficie coincide totalmente con la de la zona intermedia a formar, después de lo cual se dispone una máscara sobre la superficie de dicha zona, la cual, junto con el trazado de óxido enterrado, forma una ventana que define una parte de superficie de la zona del segundo tipo de conductividad adyacente al trazado de óxido enterrado, y se efectúa una segunda operación de impurificación para obtener la zona intermedia en la cual, al menos a través de la ventana anteriormente mencionada, se aumenta el grado de impurificación de al menos una parte de la zona del segundo tipo de conductividad, y porque a través de la mencionada ventana se dispone la zona más alta del primer tipo de conductividad del elemento de circuito mediante impurificación con impurezas que producen este tipo de conductividad hasta una profundidad inferior a la profundidad de la parte de la zona del segundo tipo de conductividad cuya concentración se aumenta durante la segunda operación de impurificación, y porque se establece contacto a la zona más alta del primer tipo de conductividad a través de dicha ventana.

2ª.- Un método de acuerdo con la reivindicación 1ª, caracterizado porque se dispone la más alta de las zonas del primer tipo de conductividad en el cuerpo semiconductor por medio de implantación iónica.

3ª.- Un método de acuerdo con la reivindicación 1ª o la reivindicación 2ª, caracterizado porque se efectúa la segunda operación de impurificación por medio de implantación iónica.

4ª.- Un método de acuerdo con una o más de

las reivindicaciones 1ª a 3ª, caracterizado porque en la segunda operación de impurificación se aumenta la concentración de impurezas sobre toda la superficie de la zona del segundo tipo de conductividad.

5

5ª.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque la mencionada máscara, además de formar la ventana a través de la cual se dispone la zona situada en posición más alta del primer tipo de conductividad, constituye, junto con el trazado de óxido enterrado, una segunda ventana que forma una ventana de contacto para la base y para ese fin no cubre una segunda parte de superficie de la zona del segundo tipo de conductividad adyacente al óxido enterrado, cuya ventana se cubre, durante la disposición de la zona situada en posición más alta del primer tipo de conductividad, con una capa de enmascaramiento de un material que puede eliminarse selectivamente con respecto a la máscara y al óxido enterrado.

10

15

20

6ª.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque la máscara comprende una capa de un material que puede eliminarse selectivamente con respecto al óxido enterrado.

25

7ª.- Un método de acuerdo con la reivindicación 6ª, caracterizado porque la máscara comprende una capa de nitruro de silicio.

30

8ª.- Un método de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizado porque el material de partida es un sustrato del segundo tipo de conductividad que tiene una capa de superficie del primer tipo de conductividad.

9a.- Un método de acuerdo con la reivindicación 8a, caracterizado porque la capa de superficie es una capa epitáctica.

5 10a.- Un método de acuerdo con una o más de las reivindicaciones precedentes, caracterizado porque se dispone sobre la superficie del cuerpo una máscara que protege el cuerpo semiconductor contra oxidación, después de lo cual se somete el cuerpo a un tratamiento de ataque químico en el cual la mencionada máscara que protege contra la oxidación forma una máscara de ataque químico, y se forman depresiones en las zonas de las partes expuestas del cuerpo semiconductor no cubiertas por la máscara que protege contra oxidación, y porque se efectúa entonces el tratamiento de oxidación para obtener el trazado de óxido enterrado, llenándose las mencionadas depresiones con óxido sustancialmente al menos en su totalidad.

15 11a.- Un método de acuerdo con la reivindicación 10a, caracterizado porque las depresiones se extienden hasta por debajo de la máscara que protege contra oxidación y porque después de disponer dichas depresiones, se introducen impurezas del segundo tipo de conductividad por medio de implantación iónica en una parte de las depresiones que está definida por proyección de las partes de la máscara que protege contra oxidación que sobresalen sobre el borde de las depresiones, y porque dichas impurezas, durante el tratamiento de oxidación subsiguiente para obtener el trazado de óxido enterrado, se difunden más profundamente en el cuerpo y, por debajo del trazado de óxido enterrado, forman una zona del segundo tipo de conductividad, la cual, vista sobre la superficie, es-

20 25 30

tá situada totalmente por debajo del trazado de óxido enterrado.

5 12ª.- Un método de acuerdo con la reivindicación 11ª, cuando depende de la reivindicación 8ª, caracterizado porque el trazado de óxido enterrado se dispone al menos sustancialmente sobre el espesor total de la capa de superficie, y porque debajo del trazado de óxido enterrado se forma una zona del segundo tipo de conductividad que está situada totalmente por debajo del óxido enterrado y en el substrato del segundo tipo de conductividad y que tiene una concentración de impurezas tan alta que se evita la formación de canales del primer tipo de conductividad por debajo del trazado de óxido enterrado.

10 13ª.- " UN METODO PERFECCIONADO DE FABRICAR UN DISPOSITIVO SEMICONDUCTOR".

15 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

20 Esta Memoria consta de treinta y dos hojas escritas a máquina por una sola cara.

Medrid, 09.OCT.1978

P.A.

25 **Fernando de Elizabero**
Por Poder.



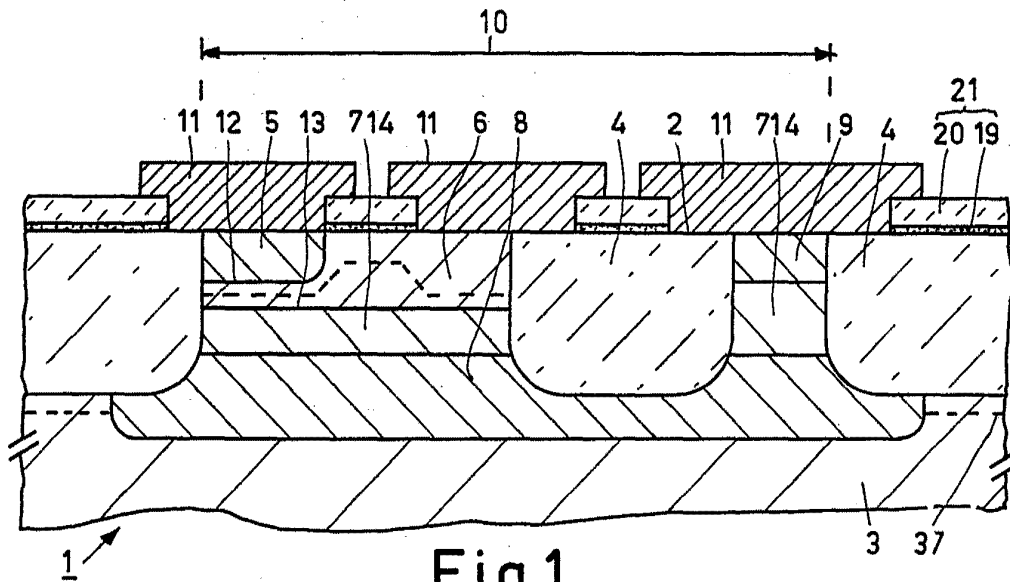


Fig. 1

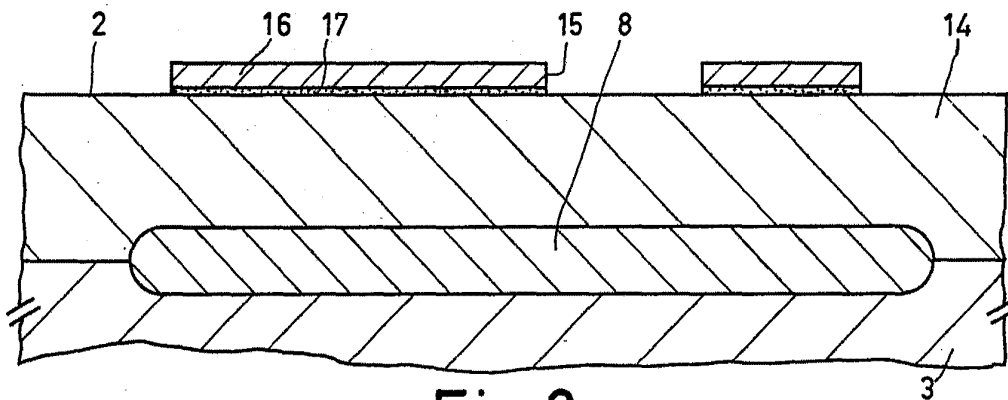


Fig. 2

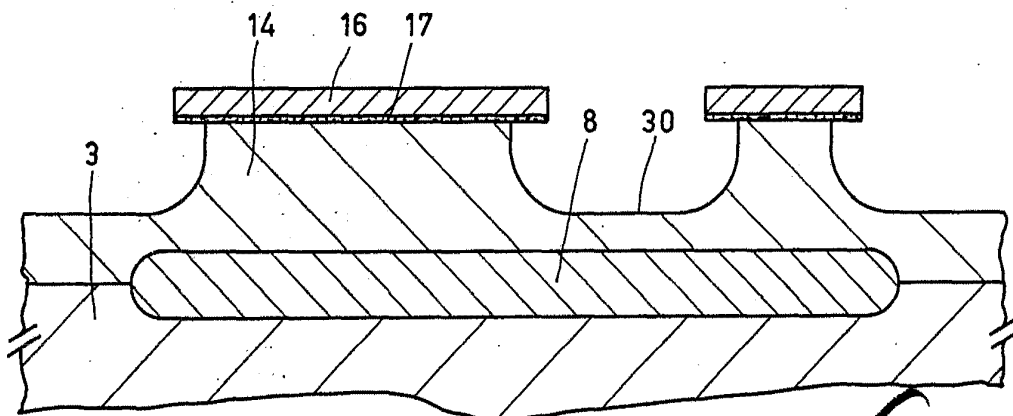


Fig. 3

Fernando de Ercabure
Por Poder
I-VI-PHN 8870

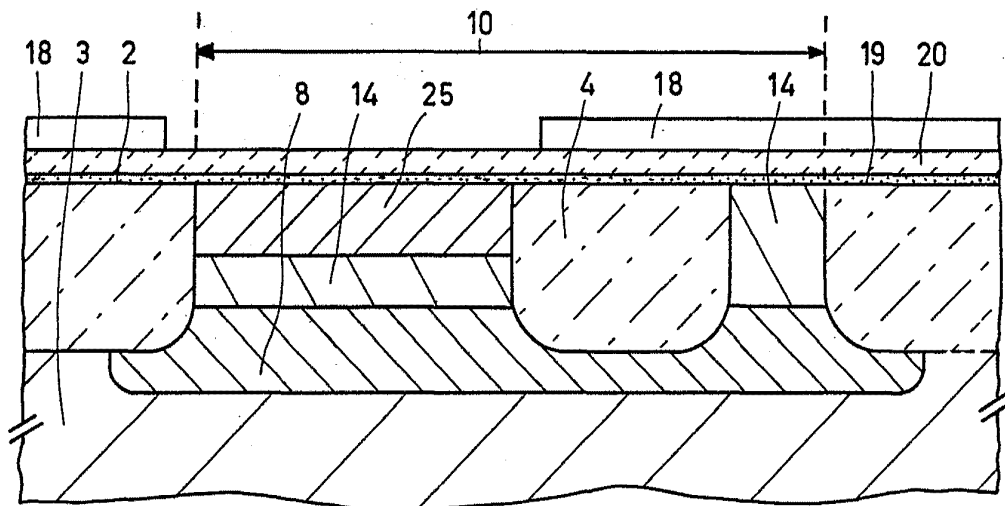


Fig. 4

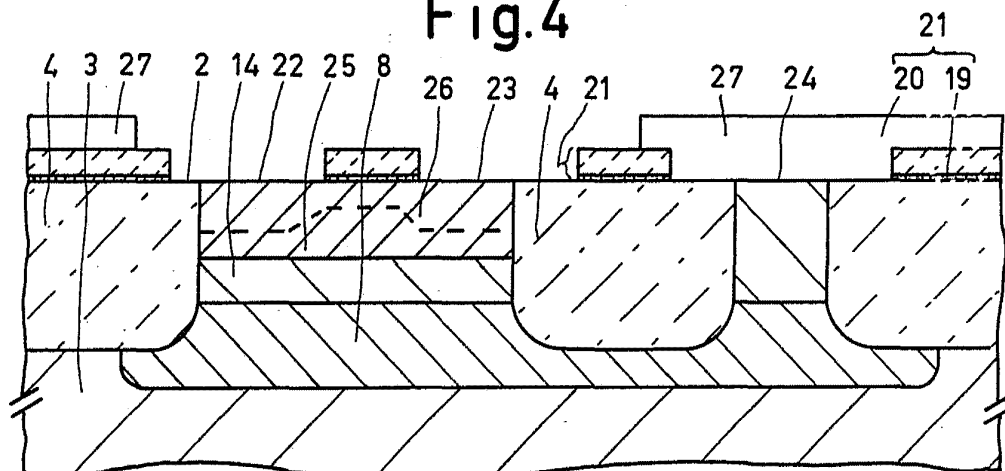


Fig. 5

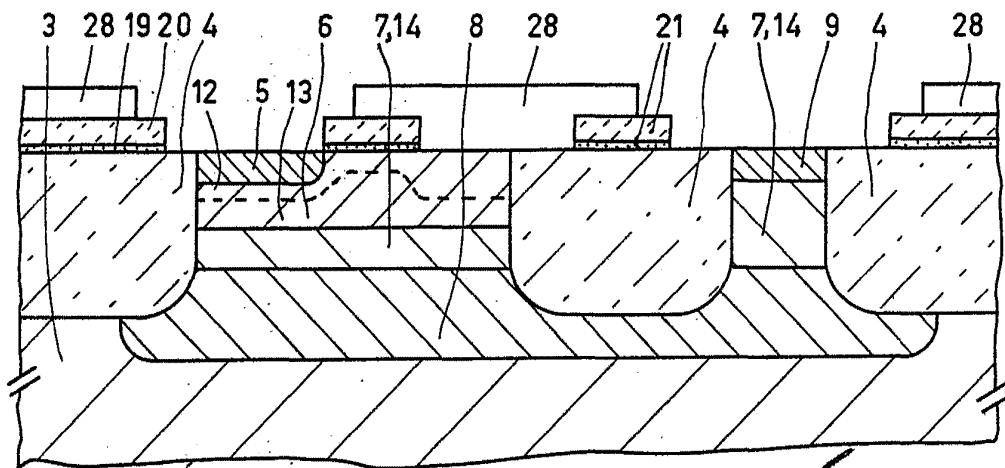


Fig. 6

Formant de l'Etat
 Pour l'Etat
MM
 241-PHN 8870

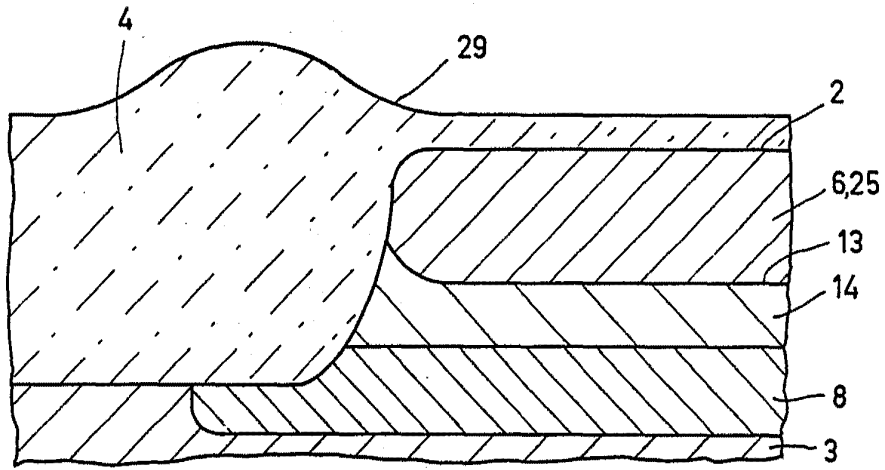


Fig. 7

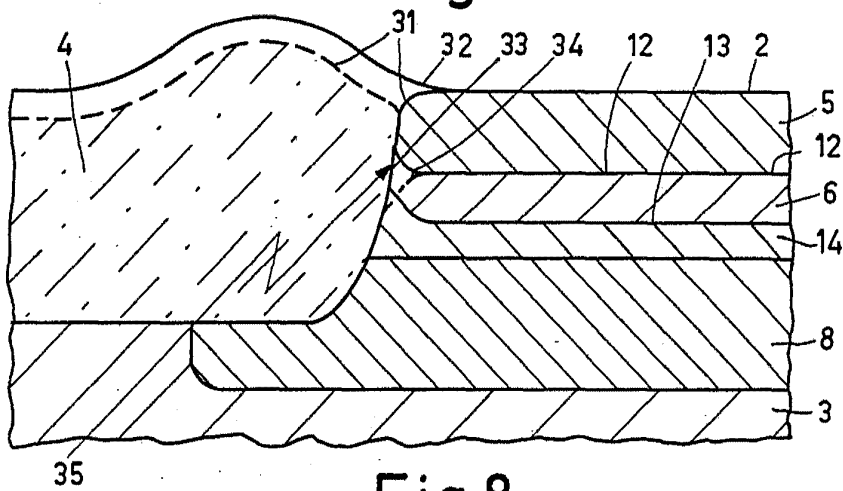


Fig. 8

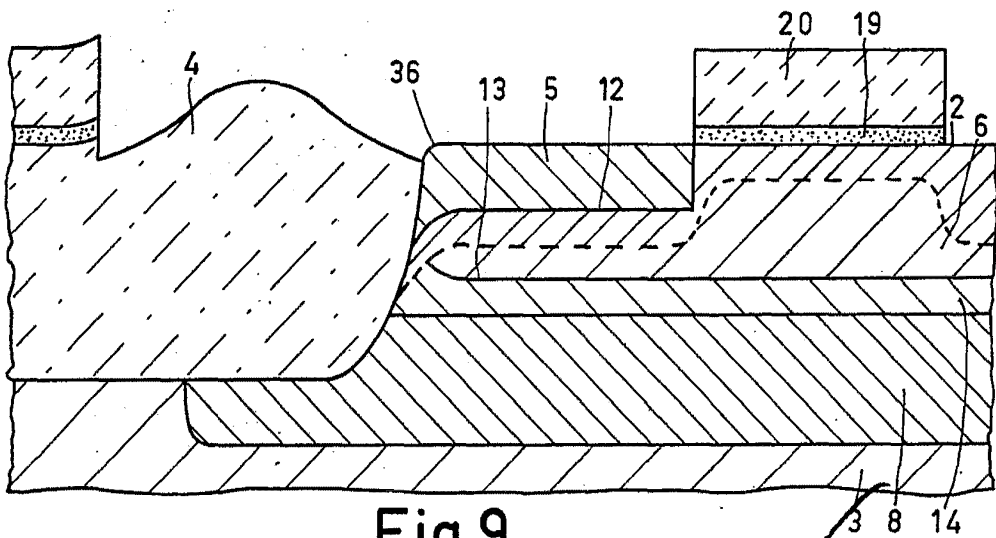


Fig. 9

Fernando de E. *[Signature]*
 Por *[Signature]*
 3-VI- PHN 8870

4-VI-PHN 8870

Fernando de Encarnación
Por Favor

Fig.12

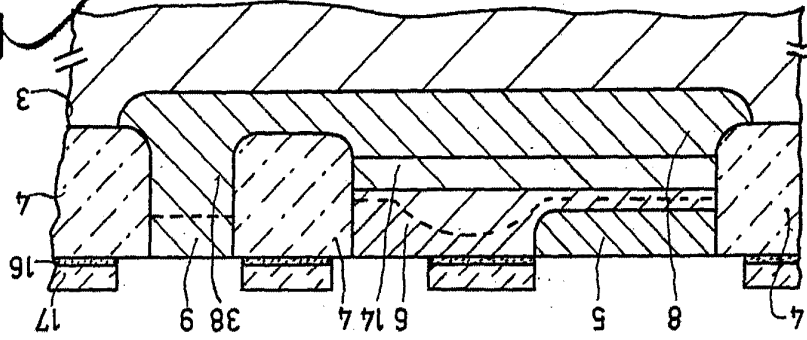


Fig.11

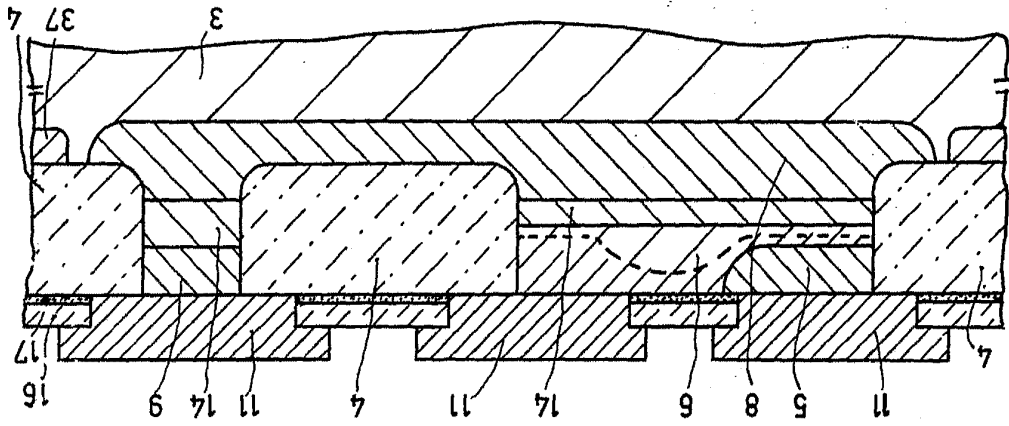
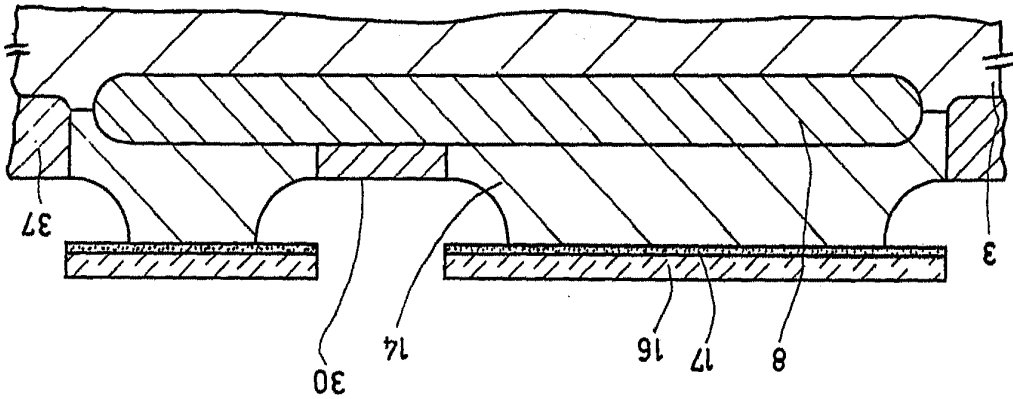


Fig.10



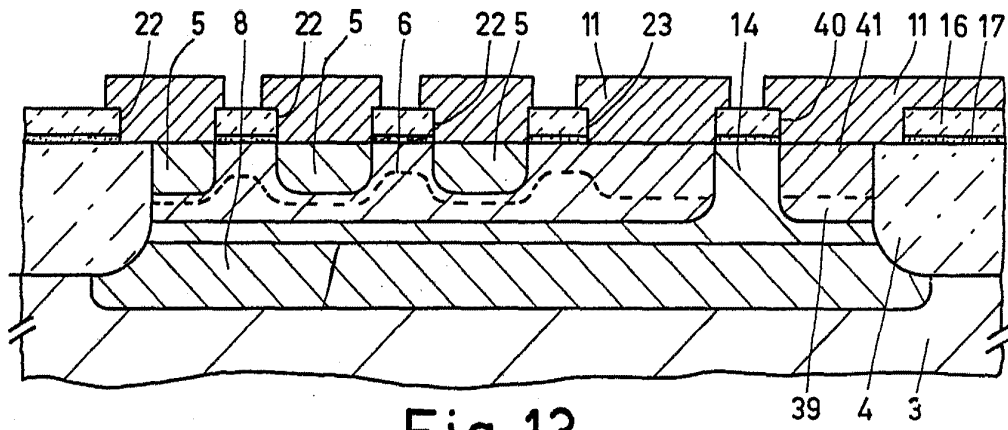


Fig. 13

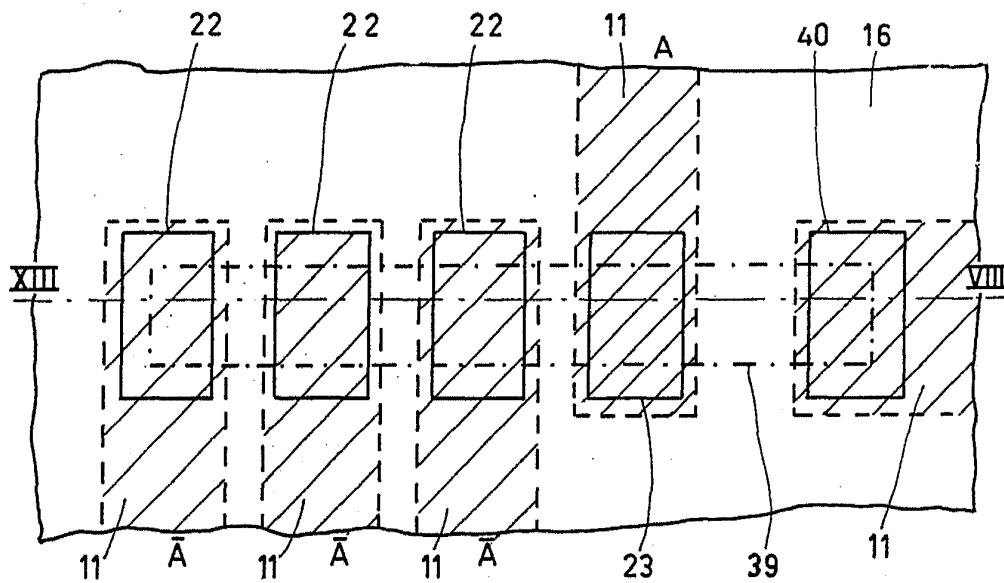


Fig. 14

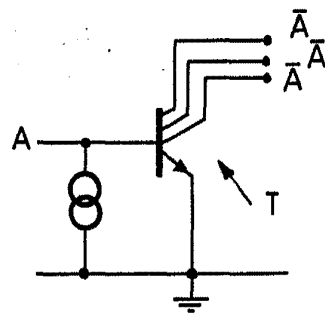


Fig. 15

Fernando Rodriguez
Por Poder

5-VI-PHN 8870

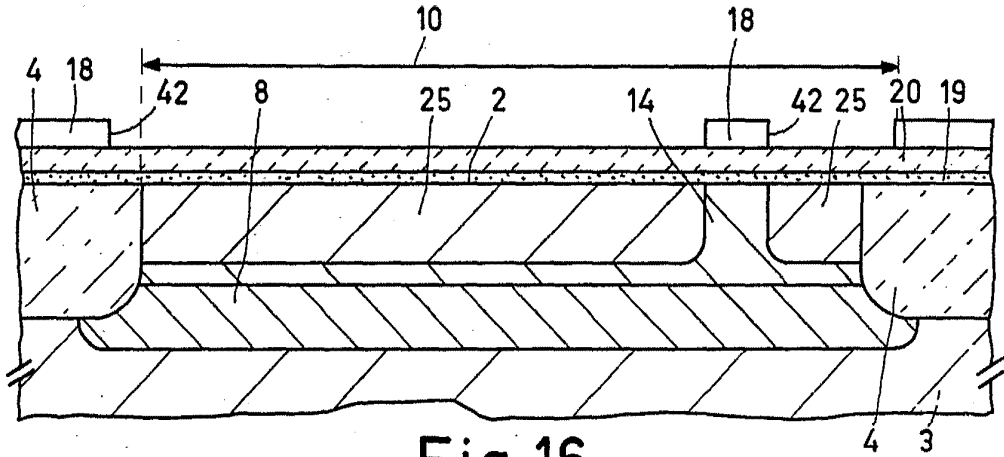


Fig. 16

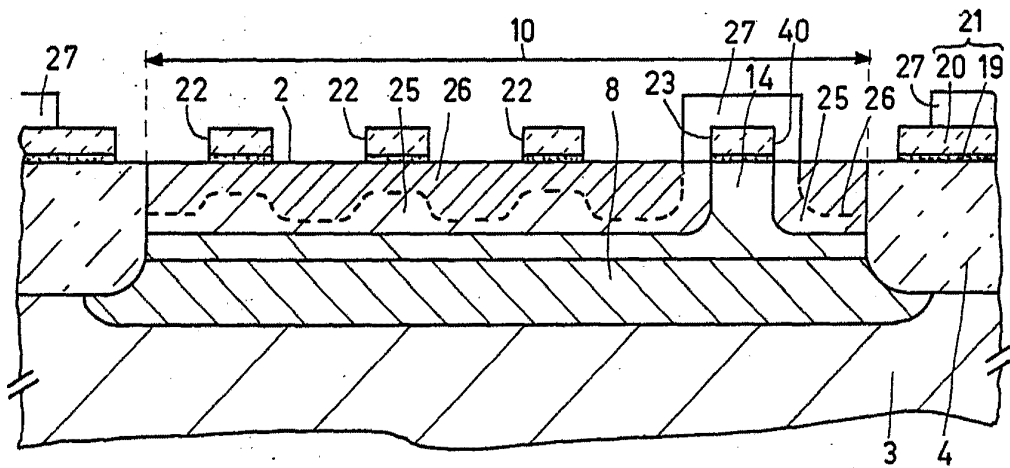


Fig. 17

For the use of the lamp
For the use of the lamp

6-VI-PHN 8870