

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

10	ES	11	NUMERO	10	A1
		21	472.414		
		22	FECHA DE PRESENTACION		

PATENTE DE INVENCION

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria ajunta.

20	PRIORIDADES:	32	FECHA	33	PAIS
	31	NUMERO			
		9.686/77	9 de Agosto de 1.977		Suiza.
47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	62	PATENTE DE LA QUE ES DIVISIONARIA
			H04B; H04L; B61L		
64	TITULO DE LA INVENCION				
	INSTALACION PARA EL CONTROL DE LA POTENCIA DE ENTREGA DE DATOS ELECTRICOS APLICADOS A UN NUMERO DE CANALES DE DATOS CONECTADOS EN PARALELO FUNCIONALMENTE.				
71	SOLICITANTE (S)				
	BBC AKTIENGESELLSCHAFT BROWN, BOVERI & CIE				
	DOMICILIO DEL SOLICITANTE				
	Baden, Suiza				
72	INVENTOR (ES)				
	Werner Raggenbass, Ing., Kurt Zwar, Ing.				
73	TITULAR (ES)				
74	REPRESENTANTE				
	D. JOSE MIGUEL GOMEZ-ACEBO y POMBO				

POOR
QUALITY

La presente invención se refiere a una instalación para el control de potencia de entrega de datos eléctricos, procedentes de la misma fuente de datos, aplicados a un número n de canales de datos conectados en paralelo funcionalmente, según un criterio predeterminado, tras lo cual los datos registrados en los canales no permiten una regresión a los datos entregados por la fuente de datos si en más de m de las n líneas los datos difieren durante por lo menos un intervalo de tiempo predeterminado de los datos en los restantes canales, así como a su empleo.

En la técnica de seguridad es conocido conducir los datos captados en un sistema a controlar a varios canales de elaboración conectados en paralelo funcionalmente los cuales pueden comprender equipos de captación y de control de datos, equipos de elaboración de datos y equipos de transmisión. Tales canales conectados en paralelo funcionalmente, con el correspondiente coste, se emplean sobre todo donde los datos a captar contienen informaciones sobre estados no peligrosos ó peligrosos de un sistema para personas productor de datos primarios.

En esto se determina como los datos que llegan a los extremos de canal en los canales en paralelo tienen que estar en relación recíproca, con el fin de poder descubrir una elaboración correcta ó falsa, Si están previstos por ejemplo un número n de canales conectados en paralelo, se determina que en por lo menos q canales tienen que haber los mismos datos, con el fin de que sea permisible una regresión a los datos primarios, sean cuales sean.

Si están previstos por ejemplo cinco canales conectados en paralelo y se han especificado tres para q , pueden surgir en los cinco canales fundamentalmente las siguientes configuraciones de datos:

Datos en cinco canales iguales: elaboración correcta.

Datos en cuatro canales iguales a otro: elaboración correspondiente a los cuatro canales iguales correcta.

Datos en tres canales iguales a otros dos: elaboración corres

pondiente a los tres canales iguales correcta.

De esto se vé ahora que un semejante sistema no trabaja univocamente si no se toman otras precauciones, ya que por ejemplo al haber datos iguales en tres ó incluso en cuatro de los cinco canales paralelos dichos datos se interpretan como correspondientes a datos primarios, aún cuando la elaboración sea falsa precisamente en estos tres ó bién cuatro canales y sea correcta en los dos ó bién el otro que queda. Esta consideración lleva a la limitación de que en tales sistemas tienen que descartarse errores por q veces, es decir que no pueden ser defectuosos simultáneamente q de los n canales de elaboración.

De todos modos con el cálculo de probabilidades puede mostrarse que la aparición de tales errores por q veces es tan improbable que es defensible sin más una exclusión, sin perjuicio real de la seguridad de tales instalaciones, tanto más por cuanto que aumentando la agilidad del sistema la detección separada temporalmente de errores se hace posible con solo un pequeño escalonamiento en tiempo.

Bajo este aspecto la presente invención tiene por finalidad crear una instalación la cual con seguridad contra errores verifica bajo criterios predeterminados, en lo referente a su fuerza de proposición respecto a los datos primarios, los datos elaborados por los canales conectados en paralelo funcionalmente, y correspondientemente al resultado libera los datos elaborados para su elaboración ulterior, por ejemplo su reconducción al sistema productor de datos primarios. Al detectarse un error los datos se tratan como no singnificantes, hasta que se ha suprimido el error. Al tener lugar una reconducción al sistema productor de datos primario, controlado, este último pasa entonces en cualquier caso a un estado seguro. Para esta finalidad la presente invención se caracteriza porque los n canales están enlazados con una primera lógica de selección q de n, siendo $q = n - m$, la cual está desarrollada para la entrega de datos, cuyos datos iguales corresponden a por lo menos q de los

n canales, y porque la salida de la lógica de selección está conducida -
con cada uno de los canales a n elementos comparadores específicos de los
canales, cuyas salidas están enlazadas cada una con una unidad de caracte-
rización, para registrar específicamente la discrepancia de los datos
5 en los canales respecto a los datos de salida de la primera lógica de se-
lección, porque además todas las unidades de caracterización están enla-
zadas juntas con una segunda lógica de selección q de n, la cual está -
desarrollada para entregar una primera señal cuando las unidades de caracte-
rización han registrado como no discrepantes los datos en por lo menos
10 k de los canales, y una segunda señal en otro caso, y porque la salida -
de la primera lógica de selección está enlazada con una entrada de modula-
ción de un oscilador cuya salida con los datos de canal modulados está -
enlazada con los elementos comparadores, las unidades de caracterización
y la segunda lógica de selección actuando conjuntamente estos componentes
15 de manera que como primera señal de salida de la segunda lógica de selec-
ción aparece una señal correspondiente a la señal de oscilación modulada,
y como segunda señal de salida una señal de corriente continua, estando
aplicada la señal de salida del oscilador en primer lugar como señal por-
tadora de datos a las unidades citadas anteriormente y en segundo lugar
20 como señal frecuente de prueba, por cuanto que los elementos comparadores
las unidades de caracterización y la segunda lógica de selección están -
construidos de manera que al aparecer un error interno se entrega una se-
ñal de salida igual que al registrarse datos de canal discrepantes.

La invención se aclara seguidamente a modo de ejemplo a base
25 de las figuras siguientes en las que:

La figura 1 muestra un diagrama de bloques de función funda-
mental de una instalación según la invención.

La figura 2 muestra un desarrollo ulterior del diagrama de la
figura 1, para garantizar el descubrimiento de errores internos,

30 La figura 3 muestra una posibilidad de realización de una ló-

gica de selección q de n "estática" para $n = 3$, $q = 2$.

La figura 4 muestra un diagrama de bloques de función de un elemento comparable "estático-dinámico".

5 La figura 5 muestra a base de dos diagramas tensión-tiempo la señal de salida de un elemento comparador según la figura 4, en dependencia de las señales de entrada habidas.

La figura 6 muestra una posibilidad de realización del elemento comparador de la figura 4.

10 La figura 7 muestra un diagrama de bloques de función de un acumulador "estático-dinámico".

La figura 8 muestra un diagrama de bloques de función según la figura 7, con un primer bloque de función más particionado.

15 La figura 9 muestra el transcurso temporal de la tensión de desconexión del elemento paso bajo y su efecto sobre un detector de amplitud según la figura 8.

La figura 10 muestra un diagrama de bloques de función según la figura 8, con un segundo bloque de función más particionado.

20 La figura 11 muestra una representación combinada de los diagramas de las figuras 8 y 10 estando representadas partes de los bloques de función mediante sus elementos decisivos.

La figura 12 muestra un diagrama de bloques de función según la figura 11 ampliado, como posible solución para suprimir las influencias perturbadoras que se muestran en la figura 11.

25 La figura 13 muestra otra disposición de interruptores favorables en el diagrama de la figura 12.

La figura 14 muestra un circuito para la realización del diagrama de la figura 12.

30 La figura 15 muestra un diagrama de bloques de función de una lógica de selección dinámica con siete líneas de señal alimentada, donde para la formación de un criterio de errores se hacen contribuir por lo -

menos seis ó cinco de las siete señales correspondientes al número de líneas de señal.

La figura 16 muestra una unidad de función de la lógica de selección de la figura 15.

5 La figura 17 muestra un circuito para la realización de la lógica de selección de la figura 15, con tres líneas de señal alimentadas, determinándose el criterio de errores mediante señales iguales en por lo menos dos líneas.

10 Para comenzar se resumen otra vez los criterios de selección que fundamentan a toda la descripción:

Con x variables falsas (por ejemplo x canales con elaboración de datos falsa) e y correctas, un criterio de selección "q de n" dá un resultado "correcto" cuando

15
$$x \leq n - q = n$$

$$y \geq q = n - m$$

y un resultado "falso" cuando

$$x > n - q = m$$

$$y \leq q = n - m$$

20 Por consiguiente si al indicarse q se determina cuantas variables tienen que ser por lo menos correctas para una variable de salida correspondiente a "correcto", se determina en la indicación m cuantas variables pueden ser como máximo falsas para que no obstante aparezca una salida "correcta".

25 En la figura 1 se muestra a base de un diagrama de bloques de función, partiendo las ejecuciones de la introducción, el desarrollo de una de estas instalaciones. Habiéndose elegido n por ejemplo como cinco, se conducen los cinco canales de datos D₁ a D₅, en general D₁ a D_n, de una lógica de selección "q de n" 1. Correspondientemente al q dado aparecen en la salida 3 de la lógica de selección 1 datos que corresponden a 30 los mismos datos de por lo menos el número q de canales de dato D. Usual-

mente se elige q como una mayoría del número n , que corresponde por lo menos a la mayoría mínima q_{\min} .

Con exclusión de los errores q veces, se determina ahora que una vez establecida la elaboración correcta en todos los canales n la discrepancia de los datos que llegan a un canal respecto a los canales $n - 1$ se ha de atribuir a un error de elaboración enprecisamente este canal, al igual que para el canal segundo, tercero y finalmente el de orden $n + 1$. En el último caso se interpreta ahora como defectuoso todo el tramo de elaboración. Los datos que vienen no permiten una regresión a los datos primarios sean éstos como sean. De esto se vé que tienen que tomarse precauciones para garantizar que la discrepancia de los datos en uno de los canales de elaboración se fije específicamente al canal. Ya que los datos en la salida 3 de la lógica de selección 1 corresponden por de pronto a elaboración correcta, esto se consigue porque los datos que vienen a los canales D_1 a D_n se comparan en elementos comparadores 5 con los datos de salida de la lógica de selección 1. Correspondientemente al resultado de estas n operaciones de comparación, se ponen específicamente en n unidades de caracterización 7 características para los canales reconocidos como defectuosos. Las señales de salida de las n unidades de caracterización 7 se conducen nuevamente a una lógica de selección "q de n" 9, cuya señal de salida es característica para el número de canales de elaboración reconocidos como defectuosos. En contraposición a la lógica de selección 1, la señal de salida de la lógica de selección 9 tiene fundamentalmente dos estados con fuerza de proposición en sí, concretamente un primer estado para "están defectuosos como máximo $n - q$ canales y con ello intactos - por lo menos todavía q canales" y un segundo estado para están defectuosos más de " $n - q$ canales y con ello intactos menos de q canales". La señal de salida de la lógica de selección 1 por el contrario corresponde a la información que se alimenta con fuerza de proposición a D_1 hasta D_n .

Si por ejemplo con $n = 5$ canales alimentados y $q = 3$, quedan

defectuosos dos canales, la señal en la salida tres corresponde a los datos en los tres canales que quedan no defectuosos. Si están defectuosos de todos modos tres canales de estos datos de salida corresponden a los que se alimentan por los canales defectuosos. De esto se vé que la señal de salida lógica de selección 9 tiene que emplearse para valorar la señal de salida de la lógica de selección 1. Esto se realiza en una unidad de valoración 11 a la que se alimentan las señales de salida de ambas lógicas de selección 1 y 9 y que luego entrega una señal de salida 3' que corresponde a la señal de salida 3 de la lógica de selección 1 cuando por lo menos q de los n canales transmiten correctamente según la señal de salida de la lógica de selección 9, y la cual entrega una señal de salida caracterizante cuando la lógica de selección 9 ha reconocido como imperturbados menos canales que q.

Es sencillo ahora desarrollar las unidades de caracterización 7 como acumuladores que se ocupan en dependencia de los resultados de comparación en los elementos comparadores 5.

Si ahora las unidades de caracterización 7 denominados en lo sucesivo como acumuladores, se desarrollan para poderse borrar solo externamente, como está indicado de trazos en la figura 1, se logra con otro objetivo, concretamente que también un defecto de corta duración de los canales D_1 a D_n permanece consignado hasta el borrado externo, y los canales correspondientes están registrados así pues como defectuosos.

Desde el punto de vista de la seguridad se produce con la instalación descrita hasta aquí otro problema. El circuito de control, que consta de los elementos comparadores 5, los acumuladores 7 y la lógica de selección "q de n" 9 así como la unidad de valoración 1 tiene que estar desarrollado seguro contra defectos, ya que un defecto interno que surja en estos bloques de función puede originar nuevamente una información falsa en la salida de la unidad de valoración 11. Tales defectos internos tienen que descubrirse automáticamente en este sentido, de manera que un com-

portamiento defectuoso de las unidades anteriormente mencionadas se interprete, según sea la función, como transmisión defectuosa del canal correspondiente ó se valore como insuficiencia total de la instalación. Tal y como se indica asimismo de trazos en la figura 1, se alimenta a las unidades de función citadas anteriormente, no "aseguradas" hasta ahora, una señal frecuente de prueba de un oscilador 13. Las unidades de función se diseñan como sigue:

La unidad de comparación 5 proporciona la señal frecuente de prueba en su salida 5' en el caso de que en primer lugar la unidad de comparación esté intacta internamente, y en caso de que en segundo lugar la comparación a ejecutar mediante dicha unidad de comparación dé como resultado coincidencia.

El acumulador 7 entrega por otra parte sólo una señal de salida frecuente de prueba en su salida 7a, cuando la señal frecuente de prueba de la salida del elemento comparador 5' existe sin interrupción de duración predeterminada, y el acumulador mismo no presenta defecto interno.

Así pues la señal de salida en la salida 9' de la lógica de selección 9 contendrá solo la señal frecuente de prueba cuando en por lo menos q de las n salidas de acumulador 7' existen señales frecuentes de prueba.

La señal de salida 3' de la unidad de valoración 11 corresponde entonces a la señal de salida modulada con la frecuencia de prueba, de la lógica de selección 1, cuando en la salida 9' de la lógica de selección aparece una señal frecuente de prueba y la unidad de valoración 11 trabaja sin defectos internos.

Así pues en la salida 3' aparecen bien señales moduladas con frecuencia de prueba para los datos, que pueden entonces interpretarse como correspondientes a los datos primarios, ó bien señales no moduladas que indican con seguridad que desde la captación de los datos primarios hasta la salida 3' tiene lugar una elaboración defectuosa. Según sea la finali-

dad de empleo la señal modulada con frecuencia de prueba puede demodularse en la salida 3' ó emplearse ulteriormente sin variación, como se aclarará más adelante. Se vé que en lo referente a la señal frecuente de prueba las unidades 5, 7, 9 y 11 están conectadas en serie en lo referente a señal, de manera que hasta una alimentación de dicha señal al comienzo de la cadena.

La instalación según la invención es apropiada sobre todo para controlar datos digitales transmitidos por series a los canales de elaboración.

Diferentemente por ejemplo en el control y gobierno de trenes de ferrocarril, los datos primarios se transmiten después de la elaboración y el control de seguridad al sistema de destinación, por ejemplo a una locomotora, teniendo que efectuarse para ésto una modulación de datos apropiada para la transmisión.

En la figura 2 se muestra un diagrama de bloques de función de la instalación que es especialmente apropiado para ésto, desarrollado bajo este punto de vista del de la figura 1. Los bloques de función que corresponden a los de la figura 1 están dotados de las mismas cifras de referencia. Como se ha citado anteriormente, la señal de salida de la lógica de selección "q de n" 1 corresponde a la información transmitida por al menos q de los n canales. Esta señal en la salida 3 se conduce a la entrada de modulación de un oscilador 13 modulable ahora, cuya señal de salida modulada frecuente de prueba se alimenta a través de los elementos comparadores 5, los acumuladores 7 y la lógica de selección "q de n" 9.

Análogamente a la descripción de la figura 1, aparece bajo las condiciones indicadas allí, la señal frecuente de prueba en la salida 9', según la figura 2 ahora, modulada correspondientemente a los datos primarios.

De ésto se vé que en la instalación de la figura 2 la señal frecuente de prueba modulada del oscilador 13 se emplea al mismo tiempo -

como portadora de información para la información alimentada a través de los canales D_1 a D_n , de manera que en la salida de la lógica de selección "q de n" 9' aparece ó no aparece una señal modulada correspondientemente a los datos primarios, dependiendo de que los datos alimentados a través de los canales D_1 a D_n se interpreten según las condiciones fijadas como correspondientes a los datos primarios ó no correspondientes a los datos primarios. La unidad de valoración 11 se suprime, ya que la señal de oscilador es señal de prueba y portadora de información.

Preferentemente la modulación del oscilador 13 es una modulación angular, especialmente, una modulación de frecuencia.

Si ahora en los canales D_1 a D_n los datos existen en series en forma digital, el oscilador 13 tiene que ser modulable únicamente a dos frecuencias discretas, lo cual en relación a la realización de los elementos comparadores 5 los acumuladores 7 como también la lógica de selección "q de n" 9 trae consigo esenciales simplificaciones lo cual concierne a su respuesta de frecuencia.

A continuación se aclaran por pasos los bloques de función - descritos hasta ahora por separado, hasta las posibilidades de realización. La instalación se describe para el caso en que los canales D_1 a D_n existan datos digitales y en el oscilador 13 se efectúe una modulación de frecuencia digital a frecuencias f_1 y f_2 . Sin embargo es realizable sin más un paso a modulación de frecuencia continua.

No se entra con detalle en la estructuración del oscilador modulable, ya que este es sobradamente conocido.

En la figura 3 se representa el circuito de una lógica de selección "q de n" 1 "estática", para $n = 3$ y $q = 2$, por motivos de sencillez. Los tres canales D_1, D_2, D_3 están conducidos cada n una puerta -Y- 14a, 14b, 14c, cuyas segundas entradas están enlazadas cíclicamente con en cada caso otro de los canales. Las salidas de las puertas -Y- 14 están conducidas todas a una puerta -O- triple 14d. Este circuito entrega en su

salida 3 de hecho aquel nivel lógico aplicado a por lo menos dos de las tres entradas. Este circuito está montado a partir de componentes lógicos tradicionales.

A la interfase a de la figura 2 se alimenta la señal de salida del oscilador 13 a la cadena de bloques compuesta de los elementos - comparadores 5 los acumuladores 7 y la lógica de selección "q de n" 9. Para la comprensión de los enlaces lógicos, originados en esto, de señales lógicas "estáticas" normales con la señal "dinámica" del oscilador 13, - deben darse primeramente las siguientes definiciones:

Una señal se designa como "dinámica" ó "señal-AC", cuando alimentada a la unidad posconectada correspondientemente a la función, cumple correspondientemente a su frecuencia específica alternativamente sus condiciones de entrada si/no. Equivalentemente se emplean aquí los conceptos de señal de corriente alterna y señal-AC. En contraposición a esto están las señales "estáticas" ó equivalentemente corriente continua ó señales-DC.

Por puerta lógica "dinámica" debe entenderse una puerta que - presenta fundamentalmente entradas de señal para señales dinámicas y la cual bajo el aspecto del enlace lógico indicado verifica la existencia de señales dinámicas en estas entradas y entrega en su salida una señal dinámica para "verdadero" y una señal estática para "falso".

Por puerta lógica "estática/dinámica" debe entenderse una - puerta que presenta fundamentalmente entradas para señales estáticas y - dinámicas, y la cual verifica bajo el aspecto del enlace lógico indicado la existencia de señales dinámicas y estáticas en las correspondientes - entradas y pone en su salida una señal dinámica para "verdadero y una señal estática para "falso".

En la técnica de seguridad contra errores es además usual indicar de un circuito las condiciones que tienen que cumplirse como mínimo con el fin de que el circuito entregue una señal de salida correspondien-

te a la definición "correcto" ó a la definición "verdadero", Así considerado, un circuito de enlace "q de n" por ejemplo designa a un circuito - que entrega solo una señal de salida correspondiente a "correcto" cuando por lo menos en "q de sus n" entradas existen señales correspondientes a "correcto".

5 La definición empleada a continuación entre otras, se hace - sin embargo en la pregunta de cuantas condiciones no tienen que cumplirse como mínimo para que el circuito entregue una señal de salida correspondiente a "falso". Así pues por circuito m de n se entiende aquí un circuto que solo entrega una señal de salida correspondiente a "falso" cuando
10 más de m de sus n entradas presentan señales de entrada "falso". Estas de finiciones pueden pasarse unas a otras con ayuda del enlace.

$$m = n - q$$

Por lo demás tiene que hacerse notar en este lugar que los - bloques de función descritos a continuación son seguros a errores en el
15 sentido de un catálogo de errores usual en la "fail-safe-Technik", saliendo del marco impuesto la demostración correspondiente.

En la figura 4 se representa un esquema de función del elemen
to comparador 5 de la figura 2. Como se ha dicho su función debe ser como sigue:

20 Si la información en un canal cualquiera al que está asociado el elemento comparador 5, corresponde a la información de por lo menos q canales, debe aparecer en la salida del elemento comparador 5 la señal de prueba de frecuencia modulada correspondiente a la información. Esto se - realiza así porque un correspondiente canal D_x se conduce con una primera
25 entrada E_p y la salida 3 de la lógica de selección "q de n" 1 a una segun da entrada E_q de una puerta de equivalencia ó puerta !EXNOR 15. En la salida 5' de esta puerta de equivalencia 15 aparecerá así pues siempre una señal correspondiente a "1" cuando sean iguales las señales conducidas a ambas entradas E_p y E_q . Sin tener en cuenta los eventuales tránsitos de co
30 nexión, al coincidir la información en el correspondiente canal D_x con por

lo menos $q - 1$ de los restantes canales habrá en la salida 5' del elemento comparador 5 una señal estática. Ya que la señal frecuente de prueba del oscilador 13 tiene que alimentarse correspondiente a la figura 2 lo más al comienzo posible de la cadena de bloques de función compuesta de elemento comparador 5, acumulador 7 y lógica de selección "q de n" 9, la señal se interrumpe periódicamente en la salida 5' con ayuda de un interruptor vibrador S_Z , cuya entrada de mando 13' está enlazada correspondientemente a la figura 2 con la salida del oscilador 13. La información del canal D_X perdida por la fuerza de equivalencia 15 se mete ahora en la cadena de señales con ayuda del interruptor S_Z , mediante la modulación de frecuencia de la señal en la salida 101. Correspondientemente a la información de los datos conducidos a por lo menos q de los canales D_1 a D_n , se modula en frecuencia digitalmente el oscilador 13, de manera que el interruptor vibrador S_Z se activa con dos frecuencias discretas f_1 y f_2 . En la figura 5 se representan datos digitales que entran al canal D_X , en función del tiempo, con el correspondiente transcurso de la señal modulada en frecuencia digitalmente en la salida 5'.

Como se vé en el diagrama de bloques de función de la figura 4, la señal frecuente de prueba del oscilador 13 se conduce al elemento comparador 5 después de la puerta de equivalencia 15. Por tanto tiene que cuidarse de que un error interno no repercuta en la puerta de equivalencia 15 de manera que en la salida 5' del elemento comparador 5 no aparezca ya una señal modulada en frecuencia. Con otras palabras, tiene que asegurarse que aún haber un error interno en la salida de la puerta de equivalencia 15 aparezca el mismo potencial al que ésta se conecta mediante el interruptor vibrador S_Z . Este potencial puede elegirse por ejemplo como en la figura 4, como potencial cero. En la técnica de seguridad son conocidas puertas de no equivalencia seguras a errores. Si se invierta una ó ambas entradas E_D ó E_q , puede emplearse sin más una de estas puertas de no equivalencia 15' en lugar de una puerta de equivalencia. Esto tiene -

lugar del modo más sencillo porque la lógica de selección "q de n" 1 se diseña para la entrega de señales inversas respecto a las señales de canal alimentadas.

En la figura 6 se representa una posibilidad de realización del esquema de función de la figura 4, empleándose una puerta de no equivalencia. La puerta de no equivalencia 15' conocida consta de un circuito rectificador de Gratz con diodos G_1 a G_4 , los cuales conducen los datos invertidos de la salida 3 de la lógica de selección q de n 1 a una de las entradas E_q y los datos del correspondiente canal D_x a la entrada E_D .

El interruptor vibrador S_2 está realizado mediante un transistor de conmutación V_{61} , el cual está conectado entre las salidas del circuito Gratz 17 y 19 respectivamente. Tal y como se representa en la figura 6, el circuito de Gratz compuesto de los diodos G_1 a G_4 está conectado exento de potencial de referencia, y el tramo colector-emisor del transistor vibrador V_{61} está enlazado al tramo base-emisor de otro transistor V_{62} . El emisor del transistor-vibrador V_{61} está enlazado directamente con los bornes de salida 19 del circuito de Gratz G_1 a G_4 , y el colector por el contrario a través de una resistencia R_{61} . La base del transistor vibrador V_{61} está enlazado con la entrada de mando 13' a través de otra resistencia R_{62} .

El colector de la segunda etapa de transistor V_{62} está enlazado a través de una primera resistencia R_{63} a un potencial de referencia U_0 , y a través de otras dos resistencias R_{64} y R_{65} a tierra, conduciéndose la señal, como señal de salida a la salida 101 a través de la resistencia R_{65} últimamente mencionada.

En el caso de que las dos señales digitales conducidas a las entradas E_D y E_q sean complementarias, aparece en las salidas 17, 19 del circuito de Gratz G_1 a G_4 una tensión continua la cual aparece interrumpida periódicamente con correspondiente frecuencia en la salida 101.

En la figura 7 se muestra un esquema de función de un acumulador

dor 7 según la figura 2. En lo referente a entrada y salida está caracterizado por las siguientes propiedades, presentando dos entradas de señal, una de ellas para la señal dinámica a controlar de la salida del elemento comparador 5' (figura 2).

5 Sea U_{in} la señal de entrada en la entrada destinada a la señal a controlar, y U_{out} la señal de salida.

Debe ser válido:

Para U_{in} dinámica U_{out} es dinámica.

10 Si U_{in} es estática durante un intervalo de tiempo $\Delta t > \Delta t_M$ siendo Δt_M un intervalo de tiempo fijo predeterminado que comienza a correr al hacerse estática U_{in} , la señal de salida U_{out} será estática a partir del instante final t_M del intervalo de tiempo predeterminado Δt_M , es decir por todo $t > t_M$.

Este estado de U_{out} debe suprimirse únicamente mediante una señal de borrado en la segunda entrada de señal.

15 Además los errores dentro del dispositivo como los que están definidos en un catálogo de errores conocidos en la "Fail-safe-Technik", deben conducir a que U_{out} se haga estática y este estado pueda suprimirse asimismo únicamente mediante la señal de borrado una vez efectuada la supresión del error.

20 De este modo de funcionamiento puede verse que el acumulador 7 puede designarse como acumulador "estático/dinámico".

25 A través de una entrada 701 del acumulador se alimenta la señal dinámica a controlar por una salida de comparador 5' a una puerta -Y dinámica/estática 703. La puerta Y dinámica/estática (dinámica/estática se abrevia en lo sucesivo con dst) presenta una segunda entrada 705 estática. La existencia tanto de una señal dinámica, una tensión alterna, en la entrada 701 y de una señal estática, correspondiente a una tensión -
30 continúa en la entrada 705, la puerta -Y-dst 703 entrega una señal de salida dinámica, en primer lugar a la salida de acumulador "out" y en segundo lugar a la entrada de un convertidor de frecuencia/tensión conti-

5 nua. La señal de salida del convertidor 707 se conduce a través de un elemento paso bajo 709 a una unidad de combinación -0 711, cuya señal de salida se conduce a una unidad de detección de valor umbral 703. La señal de salida de este último se conduce como señal estática a la entrada estática 705 de la puerta -Y-dst 703.

Un dispositivo de borrado del acumulador comprende una unidad de conmutación 715 con la cual se produce un corto flanco de señal que se conduce a un elemento paso alto 717. La salida del elemento paso alto 717 se conduce a la segunda entrada de la unidad de combinación-0 711.

10 Si al comienzo hay en la entrada 701 una señal dinámica y se acciona el dispositivo de borrado con la unidad 715, un corto impulso en la salida del elemento paso alto 717 origina que una de las entradas de la unidad de combinación-0 711 se haga momentáneamente "1", de manera que la unidad de detección de valor umbral 713 transmite momentáneamente una
15 señal a la entrada 705 estática 705 estática de la puerta-Y-dst 703. En este momento aparece en su salida una señal dinámica, produce en el convertidor/frecuencia/tensión continua 707 una tensión continua, la cual filtrada por la unidad paso bajo 709, se conduce a la segunda entrada de la unidad de combinación-0 711, con lo cual a partir de ahora hay permanente
20 mente en la entrada 705 de la puerta-dst 703 una señal estática y con ello la salida de acumulador "out" permanece dinámica. Si cesa la señal dinámica en la entrada 701 de la puerta-Y-dest 703, el convertidor de frecuencia/tensión continua 707 no produce ya tensión continua, y comienza a caer la señal de salida U_{709} del elemento paso bajo 709. Si aparece nuevamente
25 la señal dinámica en la entrada 701, antes de que la señal de salida U_{709} del elemento paso bajo 709 haya sobrepasado hacia abajo la tensión umbral de la unidad de detección de valor umbral 713, el convertidor de frecuencia/tensión continua 707 suministrará de nuevo una tensión continua, y aparece nuevamente en la salida del acumulador la señal dinámica.

30 Sin embargo si la señal de salida U_{709} del elemento paso bajo

709 ha descendido por debajo del valor umbral en la salida de la puerta dst 703 no aparece ya una señal dinámica ni aún al reaparecer una señal de entrada dinámica, y la señal de salida del acumulador permanece estática. Con ésto queda almacenada la información de que la señal dinámica a controlar, es decir la señal de salida de la unidad de comparación 5, ha cesado por motivos de error. Esta información se borra mediante el dispositivo de borrado con la unidad de interruptor 715, por cuanto que momentáneamente se simula externamente a través de los elementos 711, 717, 713, una señal estática en la entrada 705 de la puerta-Y-dst 703.

A base de las demás figuras debe aclararse primeramente a pasos las posibilidades de realización fundamentales de los distintos bloques de función de la figura 7, para finalmente fundamentar el esquema completo, y aclarar con ello que este último puede tratarse únicamente de una posible variante de ejecución.

En la figura 8 se representa junto al convertidor de frecuencia/tensión continua 707, el elemento paso bajo 709 y la unidad de combinación-0 711, especialmente la unidad de enlace Y-dst 703 combinada con la unidad de detección de valor umbral 713 de la figura 7. Esta unidad 720 combinada comprende la puerta-Y-dst 703 con las entradas 701 y 705. La salida de la puerta-Y-dst 703 gobierna a un interruptor 724 el cual conecta momentáneamente a la tensión de referencia U_r una entrada 726 de un detector de amplitud 728. La entrada 726 está enlazada con la entrada de tensión continua 705 de la puerta-dst 703. Al ser fija la tensión de referencia U_r la amplitud U_{726} de la tensión alterna en la entrada 726 del detector de amplitud 728, es en relación a la tensión de referencia:

$$U_{726} = U_{709} - U_r$$

y decrece con U_{709} . Si el detector de amplitud 728 detecta solo señales con

$$U_{726} > A_{\min}$$

aparece en la salida del detector 728 una señal dinámica solo cuando

$$U_{709} \quad A_{\min} \quad + \quad U_r$$

5 Con ésto queda claro que la unidad 720 impide análogamente a la unidad de detección de valor umbral 713 una aparición de una señal dinámica en la salida del acumulador cuando la tensión continua U_{709} reconducida a través del elemento paso bajo 709 desciende por debajo de un determinado valor umbral.

10 Si cesa en la entrada 701 la señal dinámica, es decir la señal de salida del elemento comparador, a causa de no coincidencia de los datos comparados ó a causa de un defecto interno del elemento comparador se hace estática la señal de gobierno del interruptor 724. La señal de salida U_{707} del elemento paso bajo 709 desciende asintóticamente como se representa en la figura 9, hacia un valor de referencia U_A . Si una vez transcurrido un cierto intervalo de tiempo Δt parece nuevamente la señal dinámica en la entrada 701, el interruptor 724 conmuta la entrada 726 del detector de amplitud 728 entre la tensión de salida U_{709} del elemento paso bajo y la tensión de referencia U_r lo cual produce una amplitud de señal correspondiente a A de la figura 9 en la entrada dinámica 726. Si el intervalo de tiempo Δt desde el cese de la señal de entrada dinámica hasta su reaparición, sobrepasa el valor Δt_M , A será menor que A_{\min} y la salida del detector de amplitud 728 será estática. En la figura 9 se vé además que en el caso más general la señal de salida del elemento paso bajo 709, según sea el valor de referencia U_A , puede sobrepasar la señal de referencia U_r hacia abajo tanto que posiblemente el detector de amplitud 728 podría entregar nuevamente una señal dinámica; ésto se impide mediante un elemento de diodos D1.

25 El intervalo de tiempo de cese máximo no basado en un defecto, Δt_M para la señal dinámica en la entrada 701 está así pues determinado por la constante de tiempo del elemento paso bajo 709, el valor de referencia U_A , la señal U_{709} estacionaria, la tensión de referencia U_r y la amplitud mínima todavía detectable A_{\min} del detector de amplitud 728.

En la figura 10 se representa una posibilidad fundamental de la construcción del convertidor de frecuencia/tensión continua 707, completándose la figura mediante el elemento paso bajo 709, la unidad de combinación-⁰711 y la unidad 720 combinada. El convertidor de frecuencia/tensión continua 707 comprende fundamentalmente un circuito rectificador 732 que preferentemente está completado mediante una etapa transformadora 730 para la adaptación a la tensión continua a realimentar.

En la figura 1 se completa la representación de la figura 8 mediante la representación de la figura 10, para una mayor aclaración. La tensión alterna que aparece en caso normal en la salida del detector de amplitud 728, se conduce a un arrollamiento primario 734 del transformador 730, el cual está por ejemplo puesto a tierra en un lado, una tensión alterna apreciada en un arrollamiento secundario 736 se rectifica en la unidad rectificadora 732 y se conduce al elemento paso bajo 709. Como elemento paso bajo 709 se elige preferentemente un elemento paso bajo-LR, el cual, como se aclarará más adelante presenta en esta forma de empleo ventajas decisivas respecto a un elemento paso bajo-Cr y tiene que emplearse forzosamente bajo el punto de vista de la seguridad a defectos.

El circuito tiene que diseñarse de manera que al comportarse defectuosamente los elementos, ΔM se reduce ó como máximo se amplia en un pequeño marco definido. Por lo demás un cese de cualquier tensión de referencia no debe conducir a que permanezca dinámica la señal de acumulador.

Si se observa el esquema de la figura 1 bajo estos puntos de vista, es evidentemente que un descenso de la tensión de referencia U_r origina un aumento de la señal dinámica conduce al detector de amplitud 728 y que con ello un cese de dicha tensión de referencia no produce una señal de salida de acumulador estática. La puesta a cero de la tensión de referencia es una posibilidad de eliminar esta desventaja.

Otra posibilidad para eliminar las repercusiones de las fluctuaciones de la tensión de referencia, consiste en desarrollar el detec-

tor de amplitud 728 como elemento regenerador, es decir desarrollarle de manera que su señal de salida presente una amplitud fija, independientemente de las fluctuaciones de las amplitudes de la señal de entrada.

En la figura 12 se representa otra variante preferente. Aquí se elige una tensión de referencia $U_r > 0$, la cual se conduce nuevamente como tensión de referencia al detector de amplitud 728. El detector de amplitud 728 detecta así pues también aquí diferencias de potencial entre el potencial de referencia, correspondiente a U_r , y el potencial de salida del elemento paso bajo, correspondiente a U_{709} . Con el fin de impedir que un cese de la tensión de referencia U_r dé lugar además a una señal de salida dinámica del acumulador, está previsto un conmutador 738 el cual gobernado por la salida del detector de amplitud 728, se conmuta entre potencial de tierra y el potencial de referencia, correspondiente a la tensión de referencia U_r , y su señal de salida se conduce al arrollamiento primario 734 del transformador 730. Con ésto un descenso de U_r origina un acortamiento de Δt_M , por cuanto que entonces se hace menor la tensión alterna aplicada al arrollamiento primario 734 del transformador 730. Un aumento de U_r origina de todos modos un aumento de U_{709} . Ya que en una de las posiciones de conmutación del interruptor 724 (como la dibujada) el elemento paso bajo está conectado mediante la inductividad 742 y la resistencia de entrada R_E del detector de amplitud 728, a potencial de referencia, correspondiente a la tensión de referencia U_r , una elevación de la tensión de referencia U_r repercutirá de manera que con U_{709} se eleva también el valor asintótico $U_A (= U_r)$, de manera que se impide ampliamente un aumento de Δt_M . Para conseguir que la carga óhmica del elemento paso bajo sea igual en ambas posiciones del interruptor 724, este interruptor 724 se desarrolla ventajosamente como se representa en la figura 13. Con ésto un primer brazo de conmutación a_{724} conmuta la entrada del detector de amplitud 728 entre $U_{729} - U_r$ y cero. Un segundo brazo b_{724} conmuta entonces la salida del elemento paso bajo, a través de una resistencia R'_e a U_r cuando el -

el brazo a₇₂₄ cierra en corto la entrada del detector. Si R_E y R'_E son iguales, el elemento paso bajo permanece cargado regularmente con constantes de tiempo iguales .

$$T = \frac{L}{R_E} = \frac{L}{R'_E}$$

5

Otra posibilidad se indica de trazos en la figura 12, donde una resistencia serie R_{E''} con

$$R_W \gg R_E$$

Está asociada al paso delante del interruptor 724.

10

De este modo se impiden ampliamente las repercusiones negativas de las fluctuaciones de la tensión de referencia, no siendo posible descartar completamente sus influencias, ya que la energía acumulada del paso bajo varía cuadráticamente con U_r, y sin embargo el valor de referencia asintótico U_A (= U_r) varía solo linealmente.

15

En este punto debe entrarse brevemente en porque como elemento paso bajo se elige un elemento-LR y no un elemento-CR. Según el catálogo de defectos se supone que las resistencias defectuosas generalmente elevan su valor y que un fallo de una resistencia es lo mismo que una interrupción. Como es conocido la constante de tiempo de un elemento-LR es

$$T = \frac{L}{R}$$

20

y en contraposición a ésto la de un elemento-CR es

$$T = R \cdot C$$

25

De esto se ve que al surgir defectos de resistencia y correspondiente elevación del valor de resistencia la constante de tiempo del elemento-LR se reduce, y sin embargo la del elemento-CR se aumenta. Ya que el tiempo durante el cual la señal de entrada dinámica del acumulador puede cesar sin consecuencias, está predeterminado como tiempo máximo admisible el cual en lo posible no debe crecer sino decrecer, es claro que por consiguiente se preste para este empleo solo el elemento paso bajo-LR. -

30

Otra ventaja del empleo de una inductividad es que técnicamente no es posible aumentar la constante de tiempo propia de esta última. Ya que de to

dos modos un aumento de la inductividad, por ejemplo por variaciones del núcleo, originaría un aumento de las constantes de tiempo del elemento-Lr está previsto para la estabilización de la inductividad, en especial contra variaciones técnicas del núcleo un entrehierro que puede estar relleno, al menos parcialmente, de material para-magnético.

En la figura 14 se muestra ahora, análogamente al esquema de función de la figura 12, un ejemplo de disposición para el acumulador.

A la puerta-Y-dst 703 se conduce, análogamente a los diagramas de bloques descritos hasta ahora, a través de la entrada 701 dinámica, - la señal de tensión alterna a controlar y a través de la entrada de tensión continua 705 la tensión continua retornada. La puerta-Y-dst 703 comprende un transistor V_{71} en conexión de emisor, a cuyo tramo-base-emisor se alimenta la señal de tensión alterna a controlar. Su conector está enlazado a través de una resistencia de colector R_{71} con la entrada 705 estática de una línea de realimentación de tensión continua 752. Por consiguiente en la salida de la puerta-Y-dst 703 aparece la señal de entrada de acumulador dinámica, amplificada, solo cuando existen tanto la señal de entrada dinámica como también la señal de entrada estática. La señal de salida de la puerta-Y-dst 703 se alimenta al tramo base-emisor de un segundo transistor V_{72} , cuya resistencia de colector R_{72} se enlaza a través de una línea 750 con una fuente de tensión de referencia U_r . La tensión a través de la resistencia de colector R_{72} conecta el tramo Gate-Source de un interruptor-FET V_{73} , cuyo camino gobernado, el tramo Source-drain está conectado entre la línea de tensión de referencia 750 y, a través de una resistencia serie R_{73} , la línea de retorno de tensión continua 752.

Análogamente, por ejemplo a la figura 12, se vé que el transistor amplificador V_{72} y el interruptor-FET V_{73} representan el interruptor 724, por cuanto que el tramo drain-source del interruptor-FET V_{73} se conecta por una parte por la diferencia de potencial del potencial reconducido a la línea 752 y el potencial de referencia en la línea 750, y cero.

La señal a través del tramo drain-source del interruptor V_{73} se conduce como señal de entrada al detector de amplitud 728, un disparador de Schmit. Aquí como se representa en la figura 12, el potencial de referencia, correspondiente a la tensión de referencia U_r , informa el potencial de referencia para el disparador de Schmit. Este último está formado por dos amplificadores V_{74} y V_{75} acoplados en emisor, cuyos emisores acoplados están enlazados con la línea de tensión de referencia 750 a través de una resistencia de emisor R_{76} . El colector del transistor de entrada V_{74} del disparador de Schmit está enlazado con la base del segundo transistor V_{75} a través de una resistencia de acoplamiento R_{77} . Los colectores de ambos transistores V_{74} y V_{75} están enlazados, a través de correspondientes resistencias de colector R_{75} y R_{76} , con una línea de tensión de alimentación 754 que se pone a una tensión de alimentación U_0 . La señal de entrada del disparador de Schmit se conduce a través de una resistencia R_{74} y un diodo de protección G_{71} a la base del primer transistor amplificador V_{74} . El diodo base-emisor de V_{74} corresponde al elemento de diodos D_1 de la figura 8.

Usualmente en el disparador de Schmit así construido, la tensión de salida se toma en el colector del segundo transistor V_{15} , no estando garantizado que al cesar la resistencia de emisor R_{76} determinante de la istérisis, la señal de salida se haga estática como se refiera. Sin embargo ésto se consigne así como señal de salida se elige la tensión a través de dicha resistencia de emisor misma. Así pués los emisores acoplados forman la línea de salida del disparador de Schmit.

El disparador de Schmit correspondiente al detector de amplitud 728 origina a partir de aquí que solo aparezca una señal dinámica en su salida cuando la tensión continua reconducida en la línea de retorno 752 sea en una medida predeterminada mayor que la tensión de referencia U_r en la línea de tensión de referencia 750. Al mismo tiempo el disparador de Schmit sirve para la regeneración de impulsos. La salida del disparador

de Schmit se lleva a través de una etapa excitadora 756 al tramo base-emisor de un transistor de conmutación V_{78} . La etapa excitadora comprende un primer transistor excitador V_{76} , cuya base está enlazada a través de una resistencia serie R_{79} con la salida del disparador de Schmit, y cuyo emisor está enlazado con la línea de tensión de referencia 750. Su colector está enlazado a través de una resistencia R_{11} y el siguiente transistor V_{77} con la línea de tensión de alimentación 754. El colector del transistor de excitación V_{77} está enlazado a través de una resistencia serie R_{12} con la base del transistor de conmutación V_{78} .

El transistor de conmutación V_{78} , cuyo emisor está aplicado a potencia de masa y cuyo colector está enlazado a través de una resistencia de colector R_{13} con la línea de tensión de referencia 750, actúa análogamente al interruptor 738 de la figura 12, por cuanto que, gobernado por la señal de salida del disparador de Schmit, entrega una tensión de salida a su tramo colector-emisor, la cual se conecta entre la tensión de referencia U_r reducida en la cuantía de la caída de tensión en la resistencia de colector R_{13} , y potencial de masa.

La tensión de salida de este transistor de conmutación V_{78} se conduce a una sección de arrollamiento que actúa como arrollamiento primario 734, de un auto-transformador 730, simétrico cuya tensión de salida se rectifica a través de dos diodos rectificadores G_2 y G_3 del circuito rectificador 732. La tensión rectificadora se reconduce a través de una inductividad L_1 , correspondiente a la inductividad paso bajo 742 de la figura 12, y la línea de retorno 752. La inductividad L_1 actúa con la resistencia de colector R_{71} , y conjuntamente con las resistencias de entrada R_{73} y R_{74} del disparador de Schmit, en el caso de que el interruptor V_{73} está conectado bloqueando, y conjuntamente con la resistencia R_{73} , en el caso de que el interruptor V_{73} está conectado conduciendo, como elemento paso bajo con constantes de tiempo definidas.

Como ya se ha descrito a base de la figura 7, el dispositivo

de borrado del acumulador, comprende fundamentalmente un interruptor y un elemento paso alto. El elemento paso alto sirve para diferenciar una función de conmutación provocada por el interruptor 715, con lo cual se garantiza que aún debido a un accionamiento largo del interruptor 715, el acumulador se activa solo lo que venga dado por la constante de tiempo del elemento diferenciador. De este modo y manera resulta un dispositivo de borrado dinámico. Se comprende automáticamente que el elemento diferenciador ó el elemento paso alto 717 puede realizarse de múltiples modos conocidos en la electrónica, limitándose estas posibilidades por la condición de que también esta unidad debe trabajar segura contra defectos, de modo y manera definidos. Una variante de configuración del dispositivo de borrado, acorde con estos criterios, se representa en la figura 14. Esta comprende un transformador T_2 , cuyos arrollamientos primario y secundario están acoplados en contra sentido, como se indica de modo tradicional mediante los dos puntos de referencia. Ambos arrollamientos están puestos a tierra en un lado, estando enlazado el arrollamiento secundario a través de un diodo G_4 con la línea de retorno de tensión continua 742. El arrollamiento primario del transformador T_2 está enlazado a través de una resistencia limitadora de corriente R_{14} con la entrada de borrado 760 del acumulador, a la cual, con los sentidos de acoplamiento del transformador - dibujados a modo de ejemplo, se aplica un paso de conmutación negativo, - por ejemplo mediante conmutación a bloqueo de un transistor de conmutación 68.

El paso de corriente negativo en el arrollamiento primario del transformador, origina en la línea de retorno de tensión continua 752 un impulso de tensión positivo, el cual, correspondientemente a su tiempo de caída, mantiene en servicio a la puerta-Y-dst 703 hasta la aparición de la tensión continua reconducida en la línea 752. La unidad de combinación 0 711, que se muestra en la figura 7, se representa así pues mediante los nudos de suma 764.

Ya que la señal de prueba dinámica en la entrada 701 está desarrollada como señal de transmisión de mensajes, modulada digitalmente a dos frecuencias f_1 y f_2 , el arrollamiento primario 734 del transformador 730 está conectado en serie con una capacidad C_1 , para formar así un circuito resonante en serie. Si la frecuencia de resonancia se elige

$$f_0 = \frac{f_1 + f_2}{2}$$

resultan para ambas frecuencias de modulación las mismas propiedades de transmisión del transistor de conmutación V_{78} a la unidad rectificadora 732. La resistencia de colector R_{13} del transistor de conmutación V_{72} conectada en serie con el circuito resonante, asegura una amortiguación suficientemente grande, con el fin de que al hacerse estática la correspondiente entrada de transistor el circuito oscilante oscile con suficiente rapidez.

Se comprende automáticamente que el acumulador para cumplir el cometido impuesto puede realizarse en muchas otras formas de ejecución diferentes a la que se muestra en la figura 14, asegurándose en estas que el acumulador trabaje seguro contra defectos. Por consiguiente todos los defectos elementales, según un catálogo de defectos, originan que se haga estática la salida del acumulador, correspondientemente al tramo base-emisor del transistor de conmutación V_{78} .

En la figura 14 se encontraron los siguientes valores preferentes:

	R_{71}	5,6	k Ω
25	R_{72}	0,56	k Ω
	R_{73}	5,6	k Ω
	R_{74}	1	k Ω
	R_{75}	3,9	k Ω
	R_{76}	0,056	k Ω
30	R_{77}	3,9	k Ω

	R_{78}	0,39	$k \Omega$
	R_{79}	1	$k \Omega$
	R_{10}	2,2	$k \Omega$
	R_{11}	5,6	$k \Omega$
5	R_{12}	2,2	$k \Omega$
	R_{13}	0,033	$k \Omega$

10 A base de la figura 15, la cual representa un diagrama de bloques de función de la lógica de selección q de n y m de n, según se pregunte por las condiciones para una ú otra señal de salida, debe aclararse primeramente mediante su concepto de disposición general, independientemente de cuantos canales $D_1 \dots D_n$ estén previstos (figura 2).

A la lógica de selección 151 se alimentan como entradas siete líneas a-g a controlar. La señal de salida se prepara en una salida 0.

15 La lógica de selección 151 es en lo referente a sus entradas y salidas una unidad lógica "dinámica". Si son dinámicas las siete, generalizando n señales de entrada en las n líneas de entrada a-g correspondientemente a las señales de salida de los n acumuladores 7 anteconectados, descritos anteriormente (figura 2), es asimismo dinámica la señal de salida en la salida 0. La señal de salida será entonces estática cuando por ejemplo sean estáticas las señales en más de cinco de las siete entradas, generalmente en más de m de las n entradas. La elección de m puede efectuarse mediante medidas en la disposición, como se aclara más adelante.

25 La lógica de selección 151 comprende, correspondientemente al número de líneas a-g alimentadas, un número de unidades de función 153 construidas iguales, por ejemplo siete (figura 16). Cada una de estas unidades de función 153, comprende un convertidor dinámico/estático 155 al que está alimentada en cada caso una de las líneas de entrada a-g, en una entrada -AC E_n . El convertidor 155 convierte la señal dinámica alimentada a través de la entrada E_n , primero en una señal de salida estática en la salida -estática $A_5 =$, y en segundo lugar sendas señales dinámicas de la misma -

frecuencia que la señal en la entrada E_{\sim} a una salida dinámica $A_{5\sim}$. Las señales de salida dinámica en las salidas $A_{5\sim}$ se alimentan a sendas unidades-Y estáticas/dinámicas 157, las cuales junto a una entrada dinámica $E_{7\sim}$ presentan cada una entrada estática $E_{7=}$.

5 La salida $A_{7\sim}$ de la unidad-Y 157 constituye la salida-AC de la respectiva unidad de función 153. Su salida-TC está formada por la salida $A_{5=}$ del convertidor 155, y su entrada-DC por la entrada $A_{7=}$ de la unidad-Y 157. Finalmente la entrada-AC se forma por la entrada E_{\sim} del convertidor 155.

10 La elección de m se efectúa mediante correspondientes enlaces de las salidas estáticas $A_{5=}$ con las entradas estáticas $E_{7=}$ entre unidades de función 153.

15 En la figura 15 se representa el circuito para $m = 5$, en general para $m=n-2$. Cada salida estática $A_{5=}$ de las unidades de función 153 está enlazada, permutada cíclicamente, con la entrada estática $E_{7=}$ de otra unidad de función 153.

20 Las salidas dinámicas $A_{7\sim}$ de las unidades de función 153 están conducidas todas conjuntamente a una puerta-0 159. La puerta-0 159 entrega a la salida 0 de la lógica de selección 151 una señal dinámica cuando existe una señal dinámica en por lo menos una línea de entrada $A_{7\sim}$.

25 Si se hace estática una señal en una de las entradas E_{\sim} del convertidor 155, por ejemplo en la línea a, no aparecerá ninguna señal de salida dinámica ni en la salida dinámica $A_{7\sim}$ de la concerniente unidad de función 153 misma.

30 En segundo lugar, debido a que no se produce tampoco una señal de salida en salida estática $A_{5=}$ de dicha unidad de función 153, origina que en una segunda unidad de función 153 la señal de entrada dinámica existente allí, en E_{\sim} , por ejemplo en la línea b, no pueda sustituirse en la salida $A_{7\sim}$ y con ello en la puerta 0 159.

De esto se vé que mediante cese de la señal dinámica en una de las líneas de entrada a-g, se hacen estáticas las señales de salida dinámicas $A_{7\sim}$ de dos unidades de función 153, y así pues dos entradas de la puerta-0 159. Si existen señales estáticas en seis de las siete entradas a-g, son estáticas las siete entradas de la puerta-0 159, de manera que se hace asimismo estática la señal de salida en la salida-0 de la lógica de selección 151.

En la figura 15 se muestra además de trazos como se han de enlazar las salidas $A_{5\sim}$ estáticas con entradas estáticas de las unidades de función 153, con el fin de que la lógica de selección 151 entregue una señal estática cuando sean estáticas simultáneamente las señales E_{\sim} en más de cuatro de las líneas de entrada a-g. Para esto cada salida $A_{5\sim}$ estática de una primera unidad de función 153, tomada a modo de ejemplo, se lleva, cíclicamente a sendas entradas estáticas $E_{11\sim}$ de otra unidad Y 111 estática/dinámica, cuya entrada dinámica está enlazada con la salida de una de las unidades-Y 157, cuya señal de entrada estática no se suministra por dicha unidad de función 153 tomada. Así pues el cese de la señal dinámica en una de las líneas a-g, por ejemplo en la línea a, origina en primer lugar también, a través de una puerta 157, el cese de la señal de salida dinámica en $A_{7\sim}$ en la unidad de función 153 correspondiente a la línea b, pero además también, a través de la correspondiente puerta-Y 111 estática/dinámica, el cese de la señal de salida dinámica en la línea A_7 de la unidad de función 153 correspondiente a la línea c.

Con la permutación cíclica el cese de una señal dinámica en una de las entradas E_{\sim} de la lógica de selección 151, origina el total el cese de tres señales dinámicas $A_{7\sim}$ en la entrada de la puerta-0 159. La salida de la puerta 0-159 y con ello de la lógica de selección 151 es así pues estática cuando son estáticas simultáneamente más de cuatro, es decir por lo menos cinco de sus siete entradas.

De esto se vé que en el enlace-Y cíclico de una salida $A_{5\sim}$ es

tática con $n - (m + 1)$ salidas dinámicas $A_{5\sim}$ del correspondiente número de unidades de función 153, la lógica de selección 151 entregará una señal de salida estática a la salida-0 cuando sean estáticas simultáneamente más de m de las n señales en las líneas de entrada, lo cual correspondiente a una indicación en más de m de los n acumuladores de que se han detectado desviaciones en los canales asociados a ellos.

En la figura 17 se muestra una lógica de selección la cual entrega una señal de salida estática cuando son estáticas simultáneamente más de una de las tres señales de entrada. Los bloques de función correspondientes a las figuras 15 y 16 están dibujados de trazos.

La disposición comprende tres unidades de función 153 de construcción igual, de manera que en los sucesivo se describen mediante generalización de los caracteres de posición. La lógica de selección 151 comprende tres entradas- I_1, I_2, I_3 , las cuales correspondientemente a las entradas a-g de la figura 15 están conducidas cada una a una unidad de función 153. Los elementos de circuito de las tres unidades de función están dotadas de caracteres de posición X_{rs} , remitiendo el índice r a la correspondiente entrada I_r .

La señal en una entrada I_r se pasa a través de un divisor de tensión $R_r 3$ y $R_r 4$ directamente a la salida $A_{5\sim}$ de la unidad convertidora 155. A través de una resistencia de base R_{r1} se conduce la señal alimentada a la línea I_r a la base de un transistor V_r , cuyo emisor está conectado a potencial de masa y cuyo colector está conectado a través de una resistencia de colector R_{r2} a un potencial de tensión continua V_{cc} .

El transistor V_r está solicitado por un circuito resonante serie, el cual está formado por una capacidad $C_r 1$ y la imperancia del lado primario de un transformador T_{r1} . El arrollamiento secundario del transformador T_{r1} está conectado a las conexiones de tensión alterna de un circuito de Grätz con diodos G_{r1} a G_{r4} . Una de las conexiones de tensión continua del circuito de Grätz está conectada a potencial de masa.

En paralelo a las conexiones de tensión continua del circuito de Grätz - está conectado un condensador de filtro C_{r2} . La salida de tensión continua del circuito de Grätz forma la salida estática $A_{5=}$.

5 Al existir una señal dinámica en la entrada I_r aparece así mismo en la salida $A_{5\sim}$ una señal dinámica con una amplitud correspondiente a la relación del divisor de tensión formado por R_{r3} y R_{r4} .

10 Mediante las tensiones C_{ut-off} y de saturación U_c y U_s del transistor V_r se define unazona de señal. Si ambos lugares extremos de la señal dinámica alimentada en la entrada I_r correspondiente se hallan por encima ó por debajo de esta zona, el transistor V_r bloquea ó conduce permanentemente. Si los lugares extremos se hallan por pares por encima y - por debajo de la zona, el transistor V_r se conecta conduciendo y bloqueando al ritmo de la señal dinámica.

15 Del modo de trabajo de los transistores se vé que las condiciones citadas anteriormente son condiciones suficientes, en el sentido de que el transistor también en otros casos se hace permanentemente más ó menos conductor ó bloqueador, ó se conecta conduciendo ó bloqueando más ó menos al ritmo de la señal dinámica. Si los lugares extremos se hallan concretamente dentro de la zona, el transistor se gobierna en la zona activa. El que entonces una amplitud de señal dada baste para producir una señal estática suficiente para las otras unidades de función 153, depende 20 ampliamente del comportamiento de transmisión del transformador y el rectificador, así como del valor umbral de la entrada estática $E_{7=}$ posconectada.

25 Correspondientemente a la relación de la frecuencia de conmutación del transistor V_r y de la frecuencia de resonancia del circuito resonante serie formado por C_{r1} y la imperancia primaria del transformador, se alimenta una tensión alterna a las conexiones de tensión alterna del circuito de Grätz. Esta tensión se rectifica en onda completa, de manera que aparece una tensión continua en la salida estática $A_{5=}$. 30

Ya que las señales dinámicas alimentadas a las entradas I_r presentan dos frecuencias especificadas, correspondientemente a la modulación de frecuencia digital del oscilador 13 de la figura 2, el circuito resonante serie compuesto de C_{r1} y la imperancia primaria, está diseñado de manera que su frecuencia de resonancia se halla lo más simétrica posible entre -
5 las frecuencias especificadas, de manera que están asegurados los mismos comportamientos de transmisión para ambas frecuencias empleadas, para el transformador T_{r1} y el siguiente circuito de Grätz posconectado.

Correspondientemente a la figura 15 la salida de convertidor $A_{5\sim}$ dinámica se conduce a la unidad-Y 157 estática/dinámica.

En el ejemplo de ejecución de la figura 17 está unidad-Y 157 comprende un transportador V_{r2} cuya base forma la entrada dinámica $E_{7\sim}$. El emisor del transistor V_{r2} está conectado a potencial de masa. El colector está enlazado a través de una resistencia de colector R_{r5} a la entrada $E_{7=}$ estática. El colector del transistor V_{r2} está además enlazado directamente con la base de otro transistor V_{r3} , cuyo emisor está conectado de nuevo a potencial de masa y cuyo colector forma la salida $A_{7\sim}$ dinámica.
15 ca.

De esta disposición se vé inmediatamente que solo aparecerá -
20 una señal dinámica en la salida $A_{7\sim}$ dinámica cuando en primer lugar una - señal dinámica en la entrada de detector I_r origine la conmutación del - transistor V_{r2} , sirviendo análogamente las condiciones aclaradas anteriormente para V_r teniéndose en cuenta el divisor de tensión R_{r3} , R_{r4} , y cuando en segundo lugar a través de la entrada de tensión continua $E_{7=}$ está -
25 aplicada una tensión continua al tramo colector-emisor del transistor V_{r2} . Así pues si cesa la señal dinámica en la salida A_5 y con ello en la entrada E_7 , ó la señal estática en la entrada $E_{7=}$, no aparece ninguna señal dinámica en la salida $A_{7\sim}$ dinámica.

La salida $A_{5=}$ estática de una unidad de función 153 asociada
30 a la línea de entrada I_r , está enlazada con la entrada $E_{7=}$ estática de -

otra unidad de función 153, permutada cíclicamente, correspondientemente a la figura 15, para todas las unidades de función. Si cesa la señal dinámica en una de las líneas I_r , cesa con ella la señal dinámica en la correspondiente salida $A_{7\sim}$ dinámica, y ya que en la concerniente unidad de función 153 no surge tampoco ninguna tensión continua en la salida $A_{5=}$ estática, se impide asimismo en una segunda unidad de función 153 que la señal de entrada dinámica existente allí aparezca en la salida dinámica asociada $A_{7\sim}$. Otras puertas-Y estáticas/dinámicas correspondientes a las puertas 111 de la figura 15, a prever en cualquier caso, se han de construir por ejemplo análogamente a las puertas 157 de la figura 17.

Las salidas $A_{7\sim}$ dinámicas de las tres unidades-Y 157 que se muestran en la figura 17, están conducidas a un nudo de suma 110 que está aplicado, a través de una resistencia R_{01} al potencial de tensión continua V_{cc} . Así pues la resistencia R_{01} actúa para todos los colectores de las etapas de salida de unidad-Y V_{r3} , como resistencia de colector. Entre el nudo de suma 110 y el potencial de masa podrá tomarse entonces siempre una señal dinámica, la cual fluctúa aproximadamente entre cero y V_{cc} , cuando se conecta una de las tres etapas de salida de unidad-Y V_{r3} y están conectadas bloqueando las restantes etapas de salida. Mediante los enlaces de las salidas $A_{5=}$ estáticas con las entradas $A_{7=}$ estáticas, se origina que en el nudo de suma 110 no se tome ya ninguna señal dinámica cuando son estáticas dos de las tres señales de entrada en las líneas I_r .

Mediante la amortiguación del circuito resonante serie compuesto de C_{r1} y de la imperancia primaria del transformador T_{r1} , así como la constante de tiempo del condensador de filtro C_{r2} y la resistencia de colector R_{r5} de la unidad de función 153 alimentada, se predetermina cuanto tiempo puede cesar como máximo una señal dinámica en las entradas I_r hasta que este cese se detecte por una caída variable de la tensión continua en la salida $A_{5=}$ estática.

En la figura 17 se vé que tiene que garantizarse que cuando -

una de las señales de entrada I_r se hace estática, permanezca conectada -
bloqueando la correspondiente etapa de salida de la unidad-Y 157. Esto pue-
de conseguirse sin más mediante elementos de conexión anticonectados a la
lógica de selección 151. En la figura 17 se muestra de trazos a modo de -
ejemplo uno de estos conexiones para la entrada I_1 . Si se acopla la se-
ñal a controlar por transformador a la línea de entrada, por ejemplo con
un transformador T_{r2} cuyo arrollamiento secundario esté en serie respecto
a la entrada I_r , y esté aplicado en un lado a un potencial positivo, se ga-
rantiza con ello que al cesar la señal dinámica, se alimente a la entrada
 I_r en cualquier caso una tensión -DC positiva.

Este mismo objetivo se consigue también si se desacopla la en-
trada del transistor V_{r3} , en lo referente a DC, de la salida del transistor
 V_{r2} . Esto puede realizarse fundamentalmente con un elemento paso alto HP,
tal y como se vé de trazos en la figura 17.

De todos modos es ventajoso, ya que se emplean dos frecuencias
discretas, prever en lugar de un elemento paso alto un elemento pasa banda
para el desacoplamiento DC.

Mediante tales prevenciones se garantiza que las etapas de sa-
lida V_{r3} de las unidades-Y 157 puedan hacerse estáticas solo bloqueando.

De la construcción del circuito de la figura 17, se vé además,
que una inversión de fase de una de las señales de entrada- I_r respecto a
la otra señal de entrada basta para que con ello se haga estática la sali-
da 0 de la lógica de selección 151. Un desplazamiento de fase de las seña-
les de entrada I_r entre sí, origina una variación de la relación de dura-
ción temporal de las semiondas de señal positiva y negativas en la salida
0 de la lógica de selección 151.

Con ésto puede detectarse con medios analizadores correspondien-
tes también un semejante comportamiento defectuoso de las señales de entra-
da.

Por lo demás tiene que acentuarse que pueden tomarse precaucio

nes, por ejemplo mediante diferentes realimentaciones negativas de los -
transistores V_r y V_{r2} , con el fin de crear para las diferentes señales de
entrada I_r condiciones "verdadero"/"falso" cualitativamente diferentes.

5 Para el ejemplo de ejecución de la figura 17 se encontraron
los siguientes valores preferentes para los elementos de conmutación:

- R_{r1} = 3.9 k Ω
- R_{r2} = 0.18 k Ω
- R_{r3} = 1.5 k Ω
- R_{r4} = 0.82 k Ω
- 10 R_{r5} = 5.6 k Ω
- R_{01} = 0.22 k Ω
- C_{r1} = 10 nf
- C_{r2} = 150 nf

15 Con la instalación descrita se consigue así pues que aparezca
en la salida una señal correspondiente a los datos primarios, cuando ésta
corresponde con seguridad a los citados datos. En otro caso, la señal de
salida indica la deficiencia de la elaboración, de manera que se detiene
inmediatamente la siguiente elaboración ulterior de los datos.

20 Aquí la señal frecuente de prueba empleada tradicionalmente -
en la técnica de seguridad contra errores, se emplea al mismo tiempo como
señal de transmisión de datos, lo cual reduce notablemente el coste del -
circuito.

25 Descrita suficientemente la naturaleza del invento, así como
la manera de realizarlo en la práctica, debe hacerse constar que las dis-
posiciones anteriormente indicadas son susceptibles de modificaciones de
detalle en cuanto no alteren su principio fundamental.

REIVINDICACIONES

1.- Instalación para el control de la potencia de entrega de datos eléctricos, aplicados a un número n de canales de datos conectados en paralelo funcionalmente, según un criterio predeterminado, tras lo cual los datos registrados en los canales no permiten una regresión a los datos entregados por la fuente de datos si en más de m de n de las líneas los datos difieren durante por lo menos un intervalo de tiempo predeterminado de los datos en los restantes canales, caracterizada porque los n canales están enlazados con una primera lógica de selección q de n , siendo $q = n - m$, la cual está desarrollada para la entrega de datos cuyos datos iguales corresponden a por lo menos q de los n canales, y porque la salida de la lógica de selección está conducida con cada uno de los canales a n elementos comparadores específicos de los canales, cuyas salidas están enlazadas cada una con una unidad de caracterización, para registrar específicamente la discrepancia de los datos en los canales respecto a los datos de salida de la primera lógica de selección, porque además todas las unidades de caracterización están enlazadas juntas con una segunda lógica de selección q de n , la cual está desarrollada para entregar una primera señal cuando las unidades de caracterización han registrado como no discrepantes los datos en por lo menos k de los canales, y una segunda señal en otro caso, y porque la salida de la primera lógica de selección está enlazada con una entrada de modulación de un oscilador cuya salida con los datos de canal modulados está enlazada con los elementos comparadores, las unidades de caracterización y la segunda lógica de selección actuando conjuntamente estos componentes de manera que como primera señal de salida de la segunda lógica de selección aparece una señal correspondiente a la señal de oscilación modulada, y como segunda señal de salida una señal de corriente continua, estando aplicada la señal de salida del oscilador en primer lugar como señal portadora de datos a las unidades citadas anteriormente y en segundo lugar como señal frecuente de prueba, por cuanto que los elemen

tos comparadores, las unidades de caracterización y la segunda lógica de selección están contruídos de manera que al aparecer un error interno se entrega una señal de salida igual que al registrarse datos de canal discretos.

5 2.- Instalación según la reivindicación 1, caracterizada porque siendo los datos en los n canales ($D_1 \dots D_n$) datos digitales el oscilador es modulable angularmente digitalmente, preferentemente modulable en frecuencia.

10 3.- Instalación según la reivindicación 2, caracterizada porque el oscilador es modulable a los valores.

15 4.- Instalación según la reivindicación 1, caracterizada porque cada uno de los elementos comparadores comprende un circuito EX-NOR ó de equivalencia al que están conducidas ambas entradas, y porque la salida del circuito de equivalencia se conduce a un vibrador paralelo con una entrada de mando que está enlazada con la salida del oscilador.

20 5.- Instalación según la reivindicación 4, caracterizada porque el circuito de equivalencia está desarrollado como circuito de no equivalencia y porque a cada una de sus entradas de señal se anteconectan medios de inversión.

25 6.- Instalación según la reivindicación 5, caracterizada porque el circuito de no equivalencia comprende un circuito de Grätz.

 7.- Instalación según la reivindicación 4, caracterizada porque el vibrador paralelo conecta la salida del circuito de equivalencia a un potencial correspondiente a su nivel lógico (falso).

30 8.- Instalación según la reivindicación 1, caracterizada porque la señal de salida de oscilador se conduce a sendos elementos comparadores y, porque los elementos comparadores comprenden medios de conmutación S para cuando hay un resultado de comparación afirmativo de los datos de salida de canal y de la lógica de selección poner en su salida una señal de saliente de corriente alterna correspondiente a la señal de salida del

oscilador, y en otro caso, y al aparecer un defecto interno poner una señal de corriente continua, definiéndose como señal de corriente alterna, designada también en lo sucesivo con señal-AC, una señal cuya máxima y mínima se hallan alternativamente por encima y por debajo de una zona de señal pre-eterminada, y como señal de corriente continua denominada en lo sucesivo también señal-DC, una señal cuya máxima y mínima se hallan dentro ó equidistantes por fuera de la zona de señal.

9.- Instalación según la reivindicación 8, caracterizada por que siendo las unidades de caracterización dispositivos para detectar lo que difiere de una característica predetermina una señal alterna electrónica, comprenden medios de conmutación a los que se conducen sendas salidas de los elementos comparadores, y porque los medios de conmutación están desarrollados para entregar una señal de indicación, por lo menos - cuando la señal, de salida del elemento comparador es durante un tiempo - mínimo predeterminado una señal de corriente continua, y porque los medios de conmutación comprenden dispositivos de borrado para borrar una señal de indicación entregada, solo al accionarse los dispositivos de borrado.

10.- Instalación según la reivindicación 9, caracterizada - porque los medios de conmutación comprenden una puerta-Y-DC/AC con dos - entradas y además con una salida, estando desarrollada esta puerta de - manera que pone en su salida una señal-AC cuando ambas entradas están bajo señales correspondientes a ella, porque además a la puerta-Y está posconectado un convertidor-AC/DC cuya salida está enlazada con la entrada-DC de la puerta-Y.

11.- Instalación según la reivindicación 10, caracterizada - porque a la salida del convertidor-AC/DC está interconectada como primera entrada, y a la puerta-Y está interconectada en el lado de salida una unidad de combinación-0 a cuya segunda entrada está conectada la salida de - una unidad de impulsos gobernable externamente, para al activarse poner - en la entrada-DC de la puerta-Y una señal hasta que al aplicarse una señal

-AC en su entrada-AC, esté creada la señal reconducida desde el convertidor AC/DC.

5 12.- Instalación según la reivindicación 10, caracterizada por que los medios de conmutación comprenden una unidad de detección de valor umbral, la cual está enlazada con la entrada-DC de la puerta-Y y la cual al sobrepasarse hacia abajo un predeterminado valor por la señal de entrada-DC de la puerta-Y impide la aparición de una señal-AC en la entrada del convertidor-AC/DC.

10 13.- Instalación según la reivindicación 10, caracterizada por que a la salida del convertidor-AC/DC está posconectado un elemento paso bajo cuya salida está enlazada con la puerta-Y y porque el elemento paso bajo presenta por lo menos una constante de tiempo predeterminada con el fin de filtrar la señal de salida de convertidor y fijar el tiempo de ascenso/descenso de la señal de salida del elemento paso bajo hasta conseguirse un valor mínimo predeterminado para la señal de entrada-DC de la puerta-Y.

15 14.- Instalación según la reivindicación 11, caracterizada por que la unidad de detección de valor umbral comprende un elemento de conmutación gobernado así como un detector de amplitud, estando enlazada la entrada de mando del elemento de conmutación con la salida de la puerta-Y, y estando conectada la entrada del detector de amplitud mediante el elemento de conmutación alternativamente entre un primero y un segundo polo del tramo de conmutación, y estando el primer polo bajo un potencial dependiente línealmente de la señal en la entrada DC de la puerta-Y y el segundo bajo un potencial-DC de referencia, y estando enlazado la salida del detector de amplitud con el convertidor-AC/DC y proporcionando una señal-AC solo cuando la señal de entrada del detector no sobrepasa hacia abajo un valor de amplitud mínimo predeterminado.

20 25 30 16.- Instalación según la reivindicación 15, caracterizada por que una entrada de referencia del detector de amplitud está enlazada con el segundo polo, y la entrada de señal del detector con el primer polo, y

porque el elemento de conmutación cierra en corto ó separa estos dos polos

5 17.- Instalación según la reivindicación 15, caracterizada por que el detector de amplitud está desarrollado como circuito regenerador, por cuanto que produce una señal de salida-AC de amplitud y forma fijas, con la condición de que la señal de entrada-AC alcance una amplitud mínima y en otro caso produce una señal de salida-DC.

18.- Instalación según la reivindicación 10, caracterizada - porque el convertidor-AC/DC comprende una unidad transformadora y una unidad rectificadora.

10 19.- Instalación según las reivindicaciones 15 y 18, caracterizadas porque el segundo polo está puesto a potencial de tierra, con el fin de impedir que condicionado por las fluctuaciones de potencial en el segundo polo, el convertidor-AC/DC entrega una señal DC cambiante.

15 20.- Instalación según la reivindicación 16, caracterizada - porque el primer polo está enlazado a través de medios de resistencia con la entrada-DC y la puerta-Y, y porque el valor de la resistencia de entrada del detector de amplitud es menor que la de los medios de resistencia, con el fin de solicitar lo más uniformemente posible la entrada-DC de la puerta-Y al conmutar el elemento de conmutación.

20 21.- Instalación según la reivindicación 15, caracterizada - porque el elemento de conmutación presenta dos tramos de conmutación a y b, y porque una entrada de señal del detector de amplitud está enlazada - con el primer tramo de conmutación la entrada de referencia con el segundo polo, y porque el primer tramo a enlaza la entrada de señal alternativamente con el primero y el segundo polo, y el segundo tramo E enlaza el primer polo a través de un elemento de resistencia con el segundo polo cuando el primer tramo a enlaza la entrada de señal con el segundo polo, correspondiendo el valor del elemento de resistencia aproximadamente al menos al de la resistencia de entrada del detector.

25 30 22.- Instalación según las reivindicaciones 15 y 18, caracte-

rizadas porque entre la salida del detector de amplitud y la entrada del convertidor-AC/DC está conectado un segundo elemento de conmutación gobernado, y porque la entrada de mando del segundo elemento de conmutación está enlazada con la salida del detector de amplitud y donde un tramo de conmutación del elemento de conmutación conmuta la entrada del convertidor-AC/DC entre potencial de masa y el segundo polo del primer elemento de conmutación.

23.- Instalación según la reivindicación 13, caracterizada - porque el elemento paso bajo comprende un circuito serie-LR.

24.- Instalación según la reivindicación 19, caracterizada - porque el entrehierro de la inductividad del elemento paso bajo está rellenado al menos parcialmente con material paramagnético, con el fin de reducir por arriba el valor de la inductividad.

25.- Instalación según la reivindicación 18, caracterizada - porque el arrollamiento secundario del transformador está exento de potencial ó conectado a masa en un lado.

26.- Instalación según la reivindicación 10, caracterizada - porque la puerta-Y-DC/AC comprende un amplificador, preferentemente mediante un transistor en conexión de emisor, sirviendo su tramo colector emisor como salida DC y su tramo base-emisor como salida AC.

27.- Instalación según la reivindicación 16, caracterizada - porque el elemento de conmutación comprende un interruptor FET.

28.- Instalación según la reivindicación 12, caracterizada - porque la salida de la puerta-Y actúa sobre un transistor en conexión de emisor, cuyo colector está enlazado a través de un elemento de resistencia con una línea de potencial de referencia para la conexión a una alimentación de tensión continua externa, porque la unidad de detección de valor umbral comprende un elemento biestable así como un interruptor de entrada, estando enlazada la entrada de señal del elemento biestable con la salida del convertidor-AC/DC, estando conectada la entrada de referencia con la

línea de potencial de referencia y estando conectado el interruptor de entrada con su tramo de mando, a través de la resistencia de colector de su tramo gobernado, entre entrada de señal y entrada de referencia.

5 29.- Instalación según la reivindicación 12, caracterizada - porque la unidad de detección de valor umbral comprende un disparador de Schmit.

10 30.- Instalación según la reivindicación 29, caracterizada - porque el disparador de Schmit comprende dos transistores acoplados en emisor, con un elemento de resistencia que enlaza los emisores acoplados con una línea de potencial de referencia, tomándose la salida del disparador de Schmit a través del elemento de resistencia.

15 31.- Instalación según la reivindicación 30, caracterizada - porque el segundo tramo de conmutación b está formado por un transistor en conexión de emisor, conectado entre potencial de masa y una línea que está bajo potencial-DC/ de referencia.

32.- Instalación según la reivindicación 18, caracterizada - porque el transformador es un auto-transformador simétrico.

20 33.- Instalación según la reivindicación 18, caracterizada - porque el arrollamiento primario y/o el secundario del transformador, es parte por lo menos de un circuito de resonancia con el fin de desarrollar la transmisión del transformador a la unidad rectificadora, igual para - por lo menos dos frecuencias.

25 34.- Instalación según la reivindicación 14, caracterizada - porque la unidad de impulsos comprende un transformador acoplado en contra sentido, con arrollamientos enlazados en un lado.

30 35.- Instalación según la reivindicación 10, caracterizada - porque la señal de indicación es una señal de corriente continua y porque las unidades de caracterización, cuando no entregan ninguna señal de indicación, están desarrolladas para entregar una señal alterna correspondiente a la señal de salida del oscilador.

36.- Instalación según la reivindicación 35, caracterizada -
 porque la segunda lógica de selección comprende medios de conmutación -
 que está desarrollado para entregar una señal-DC por lo menos cuando al
 mismo tiempo hay señales-DC en más de m de n de las líneas alimentadas, y
 5 porque como mínimo aparece una señal de salida-AC correspondiente a la -
 señal de salida de oscilador cuando la máxima se halla por encima y la mí-
 nima se halla por debajo de la zona.

37.- Instalación según la reivindicación 36, caracterizada -
 porque cada línea alimentada (a-g, I_r) están asociados medios de conmuta-
 10 ción los cuales comprenden: una entrada para señales AC, denominada en lo
 sucesivo entrada-AC E₇, a la cual está conectada la línea, por lo menos u
 una entrada para señales-DC, denominada en lo sucesivo entrada DC E₇,
 E₁₁, una salida para señales-AC denominada en lo sucesivo salida-AC A₇
 y una salida para señales-DC, denominada en lo sucesivo salida-DC A₅, y
 15 porque los medios de conmutación asociados a las líneas a - g, I_r están de-
 sarrollados de manera que no aparece ni una señal AC en la salida-AC A₇
 ni una señal de magnitud predeterminada en la señal-DC, cuando la señal -
 alimentada a la entrada-AC E₇ es una señal-DC, y porque además en la -
 salida-AC A₇ solo aparece una señal-AC cuando al existir una señal-AC
 20 en la entrada-AC E₇ hay en las entradas DC E₇, E₁₁ previstas señales-
 DC de magnitud predeterminada.

38.- Instalación según la reivindicación 36, caracterizadas -
 porque las salidas-AC A₇ están conducidas a todos los medios de conmuta-
 ción ó medios de enlace-0 conectados a las líneas a - g, I_r, y porque
 25 estos medios de enlace trabajan de manera que en salida 0 aparece una se-
 ñal AC en tanto exista una señal AC en por lo menos una de las salida-AC
 A₇.

39.- Instalación según la reivindicación 36, caracterizada -
 porque los medios de conmutación conectados a las líneas a - g, I_r com-
 30 prenden cada una un convertidor-AC/DC.

5 40.- Instalación según la reivindicación 36, caracterizada -
porque los medios de conmutación conectados a las líneas a - g, I_r com-
prenden sendos medios de enlace con una primera entrada enlazada al menos
directamente con la entrada-AC /, y con por lo menos una entrada-DC E_{7m} ,
y además con una salida AC A_{7m} , y porque los medios de enlace trabajan
de manera que al haber una señal-AC en la entrada-AC solo aparece una señal
AC en la salida-AC de los medios de enlace, cuando en sus entradas-DC E_{7m}
 E_{11m} previstas hay señales-DC de magnitud predeterminada.

10 41.- Instalación según la reivindicación 39, caracterizada -
porque el convertidor comprende por lo menos un transformador y medios rec-
tificadores.

15 42.- Instalación según la reivindicación 41, caracterizada -
porque por lo menos partes del arrollamiento primario y/o secundario del
transformador forman parte de un pasa banda, para desarrollar igual para
por lo menos dos frecuencias la transmisión de transformador a los medios
rectificadores.

43.- Instalación según la reivindicación 42, caracterizada -
porque el pasa banda comprende por lo menos un circuito resonante serie.

20 44.- Instalación según la reivindicación 39, caracterizada -
porque el convertidor comprende medios de preparación para una señal-AC -
alimentada.

25 45.- Instalación según la reivindicación 38, caracterizada -
porque en cada caso entre las líneas conectadas a - g y I_r y las entradas
de los medios de enlace-0 están conectados elementos paso alto y/o pasa ban-
da para desacoplar estas nntradas en lo referente a DC de las líneas conec-
tadas a - g, I_r y crear el mismo comportamiento de transmisión para por lo
menos dos frecuencias.

30 46.- Instalación según la reivindicación 40, caracterizada -
porque los medios de enlace comprenden por lo menos un elemento de conmu-
tación, cuya entrada de mando está enlance efectivo con la entrada-AD E_{7m} ,

y cuyo tramo gobernado está conectado entre una de las entradas DC previstas E_{7-} , E_{11-} y una conexión con potencial de referencia.

5 47.- Instalación según las reivindicaciones 38 y 40, caracterizada porque los medios de enlace comprenden por lo menos un elemento de conmutación, cuya entrada de mando está en enlace efectivo con la entrada-AC E_{\sim} , y porque los tramos gobernados de los elementos de conmutación de todos los medios de conmutación conectados a las líneas a - g, I_r están conectados en paralelo y conectados en un lado a una conexión con potencial de referencia, para formar la unidad de enlace-0.

10 48.- Instalación según la reivindicación 37, caracterizada porque la salida-DC de todos los medios de conmutación asociados cada uno a una línea a - g, I_r está enlazada con una entrada-DC de medios de conmutación 153 que están asociados por lo menos a otra línea.

15 49.- Instalación según la reivindicación 36, caracterizada porque los medios de conmutación trabajan de manera que las variaciones de fase y/o de frecuencia de distintas ó varias señales alimentadas hacen variar la señal de salida 0 en relación a las otras señales alimentadas.

20 50.- Instalación para el control de la potencia de entrega de datos eléctricos aplicados a un número de canales de datos conectados en paralelo funcionalmente; tal y como queda sustancialmente descrito en la presente Memoria, e ilustrado en los dibujos adjuntos.

Esta Memoria consta de 45 hojas escritas a máquina por una sola cara.

25

Madrid, 3 ABR 1979
BBC AKTIENGESELLSCHAFT BROWN.
COM/Z-AC/10

30

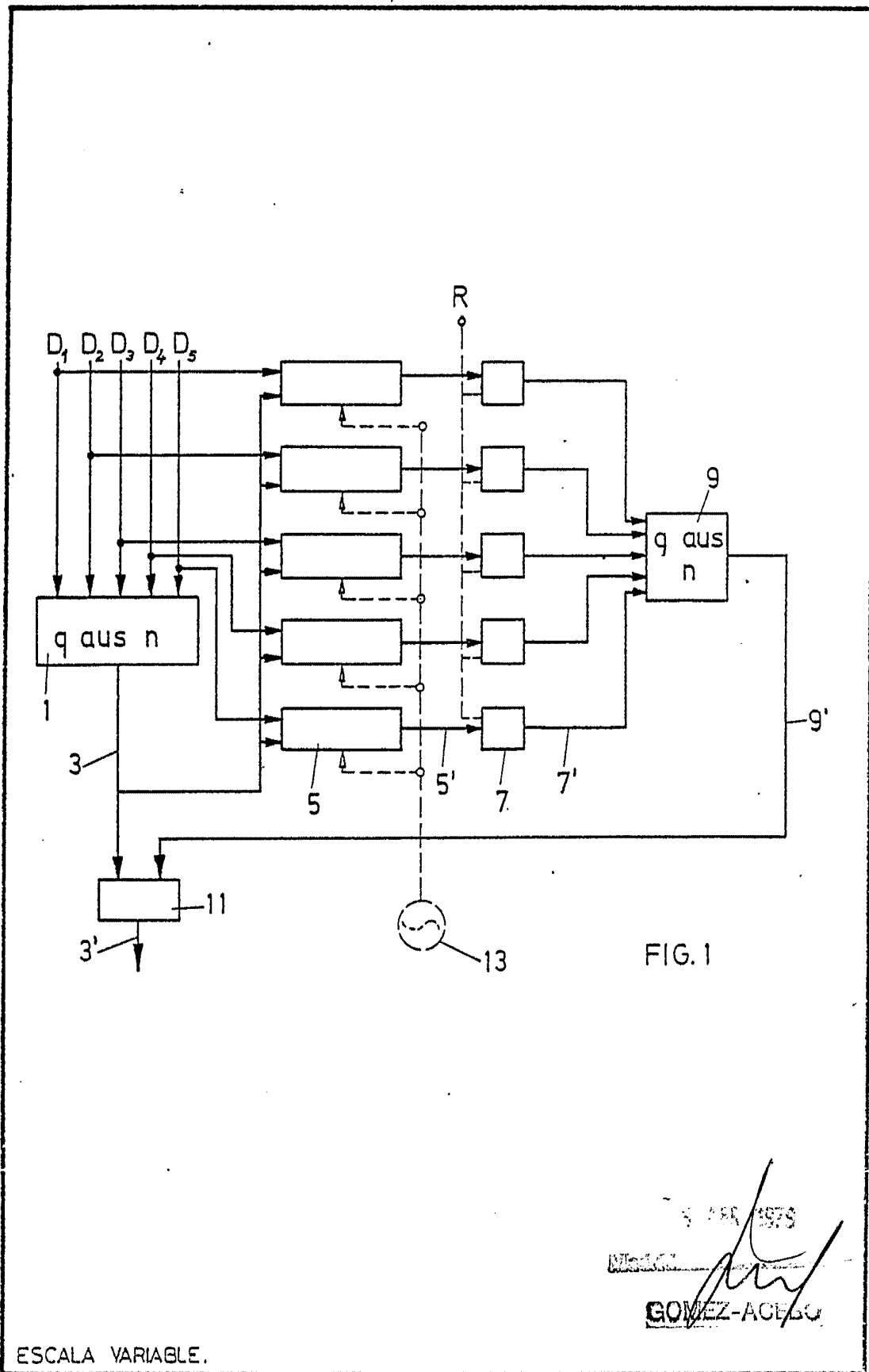


FIG. 1

5 MAR 1978
MILAGRO
[Signature]
GOMEZ-ACEBO

ESCALA VARIABLE.

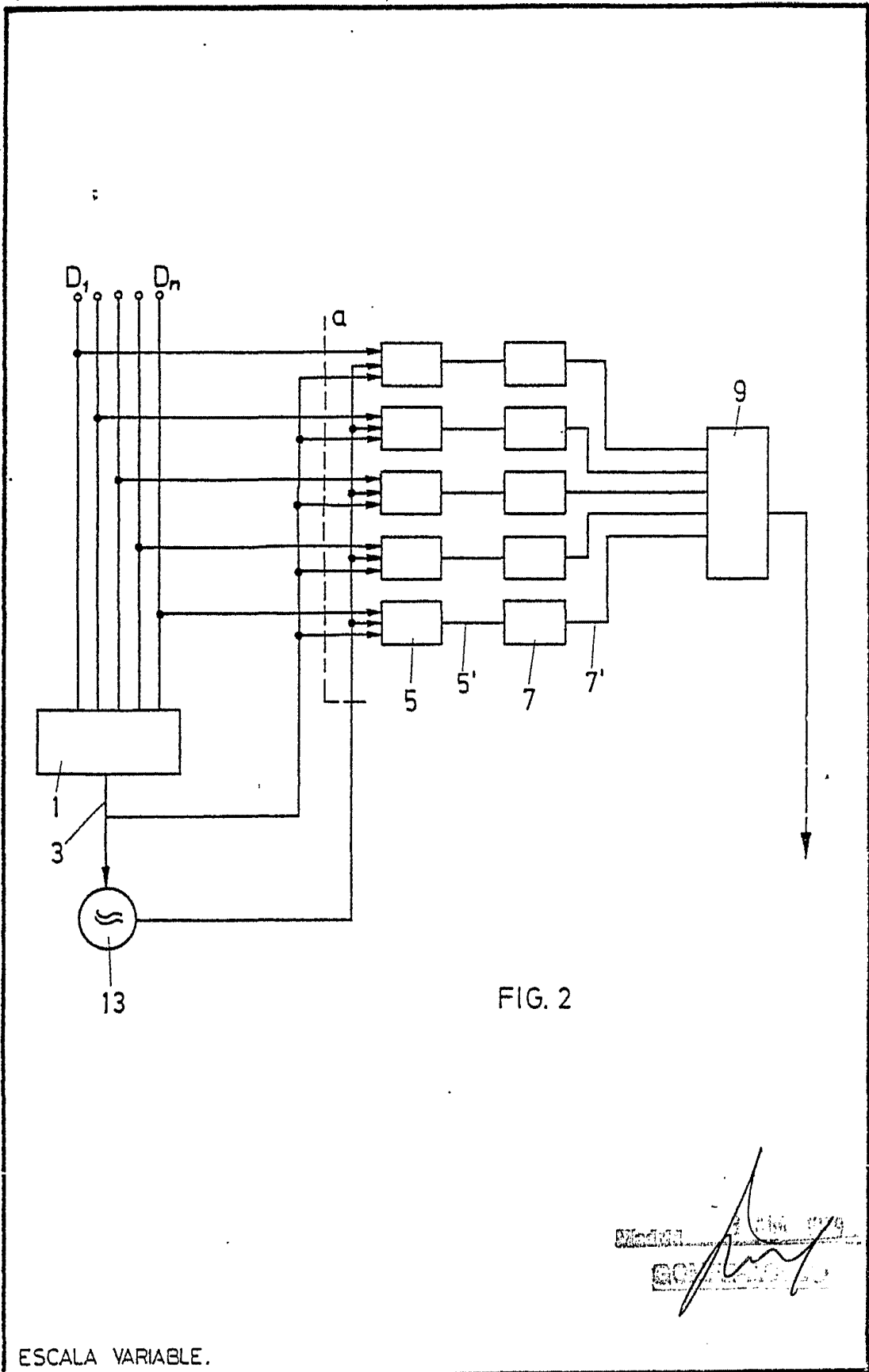


FIG. 2

Madrid 20 de Julio 1979
B. G. B. S. S.

ESCALA VARIABLE.

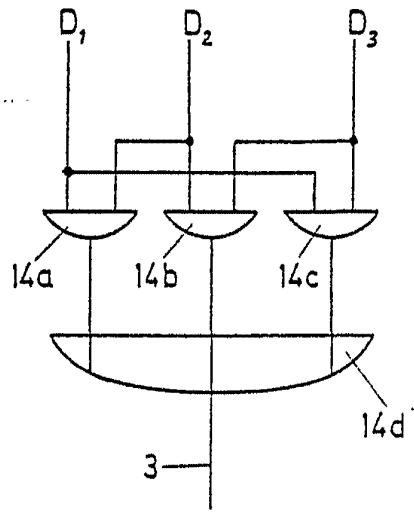


FIG. 3

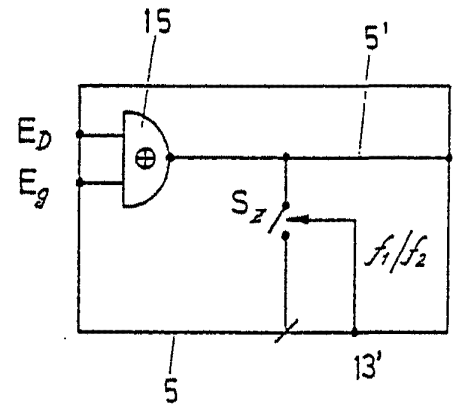


FIG. 4

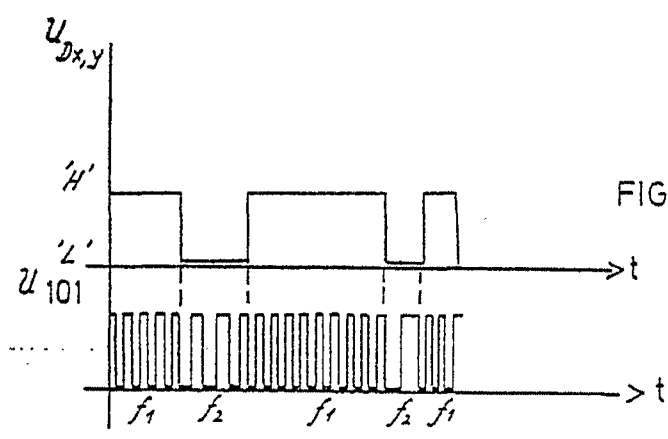



FIG. 5

ESCALA VARIABLE.


 GOMEZ ROLDAN

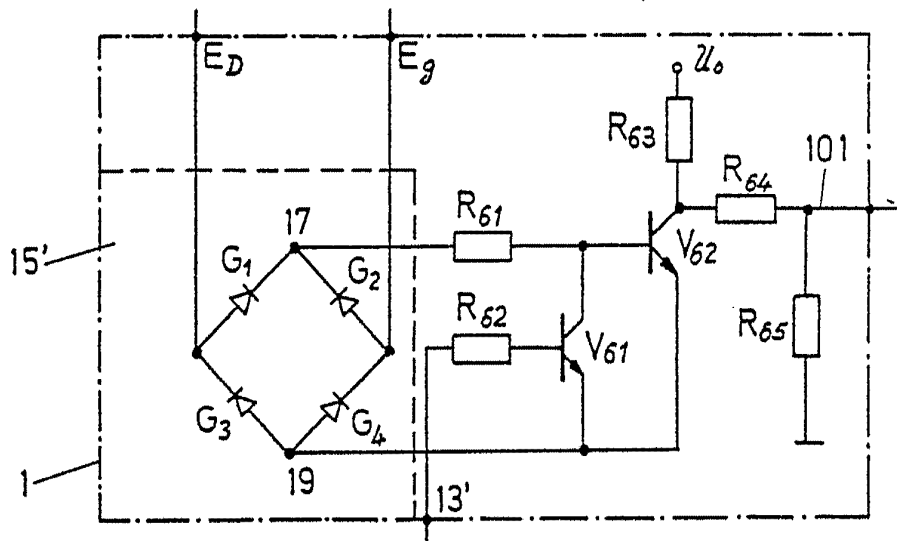
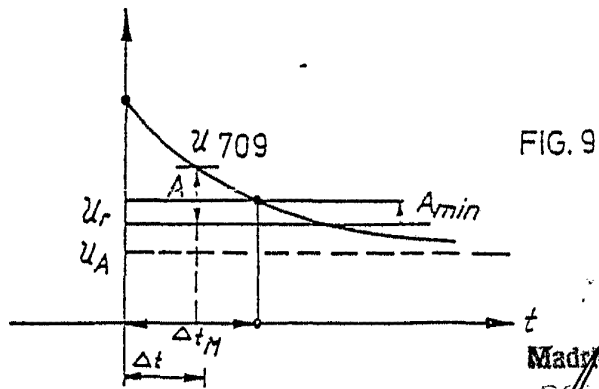
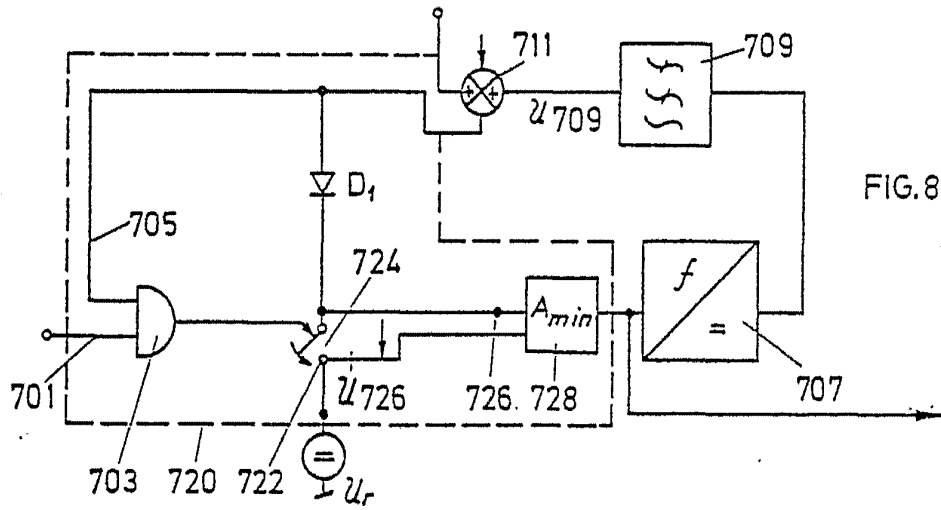
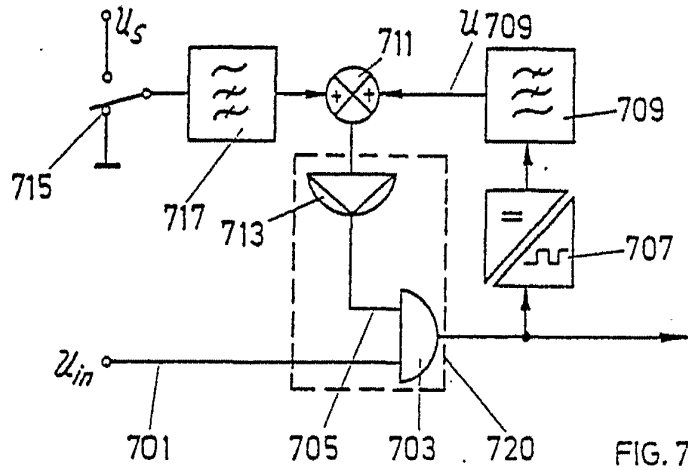


FIG. 6

3 11 1979
Madrid
GOMEZ-ACEBO

ESCALA VARIABLE.



ESCALA VARIABLE.

Madrid 1972
 [Signature]
 [Stamp]

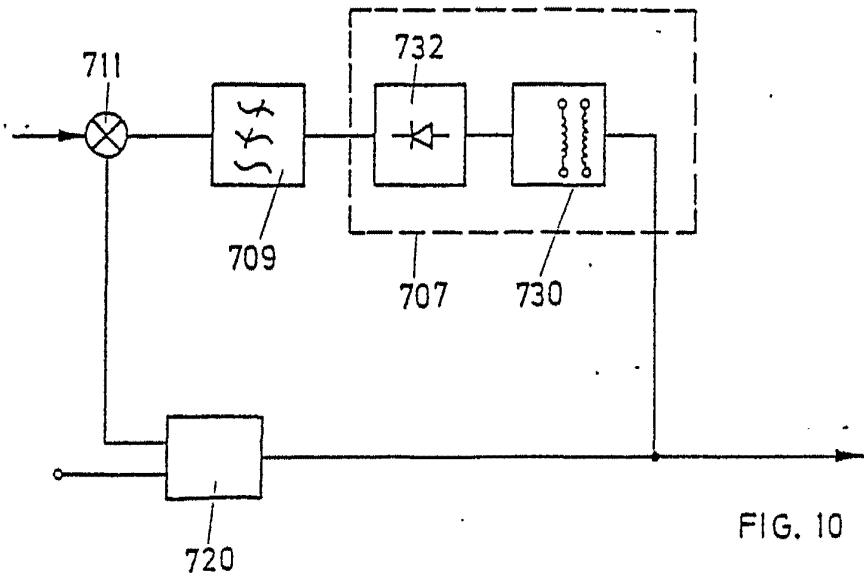


FIG. 10

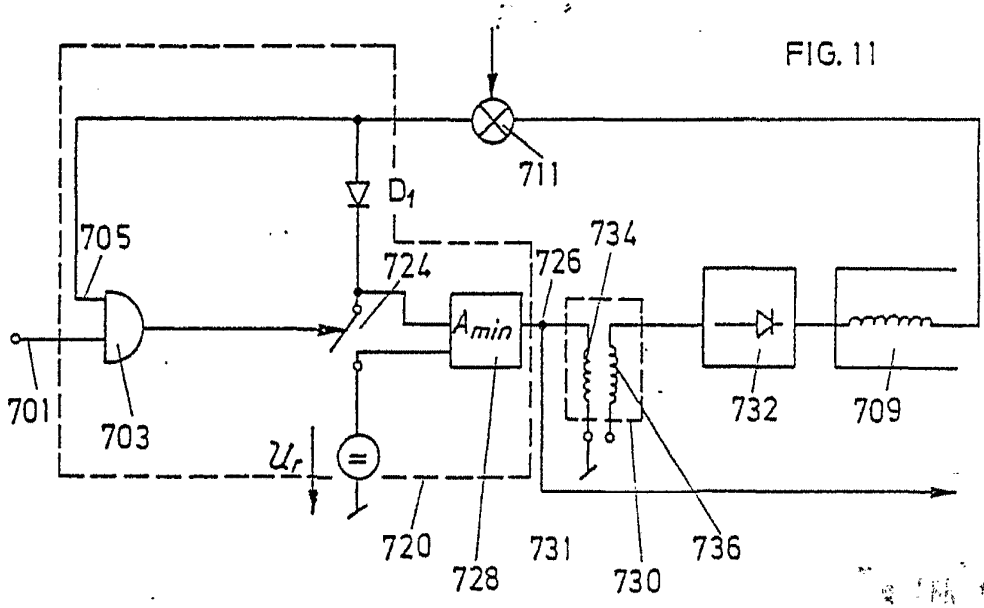
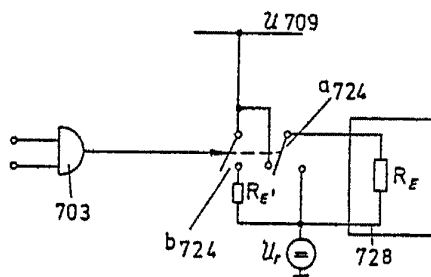
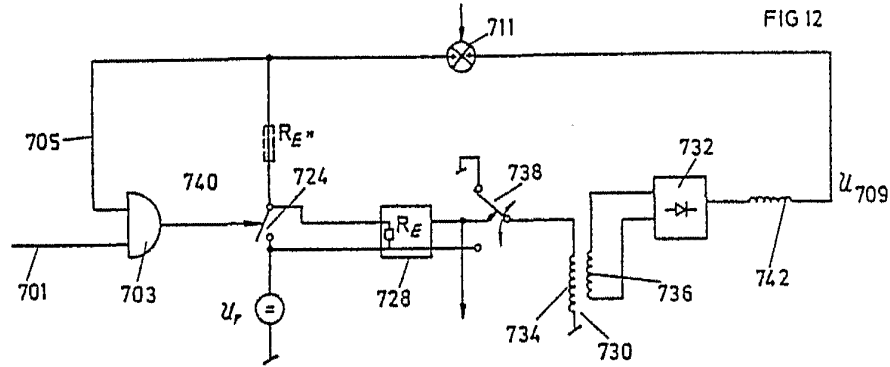


FIG. 11

ESCALA VARIABLE.

Madrid

1979
 [Handwritten signature]



ESCALA VARIABLE.

9 APR 1979

GOME

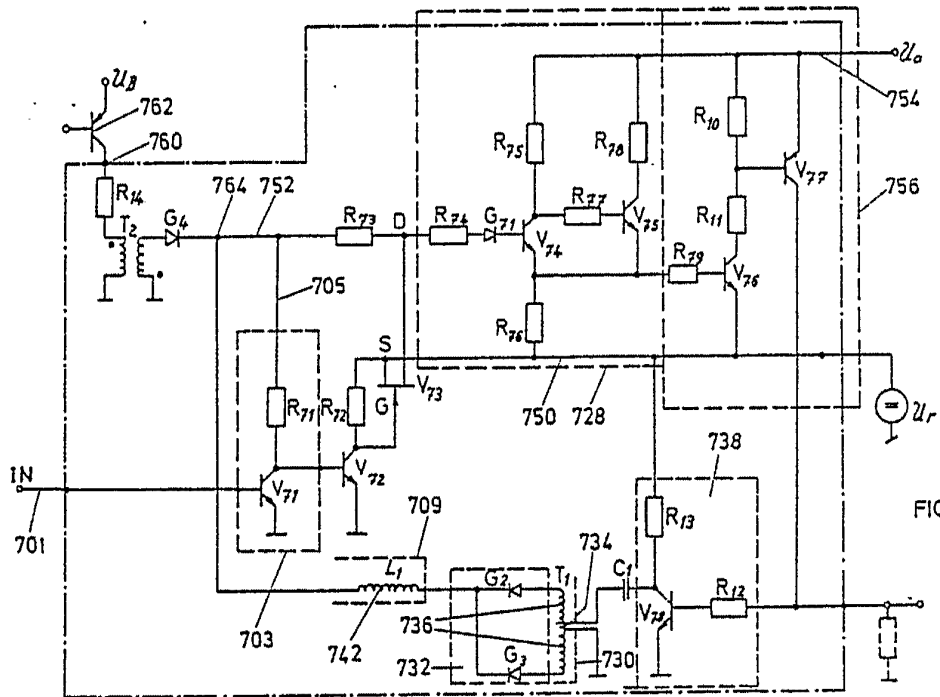
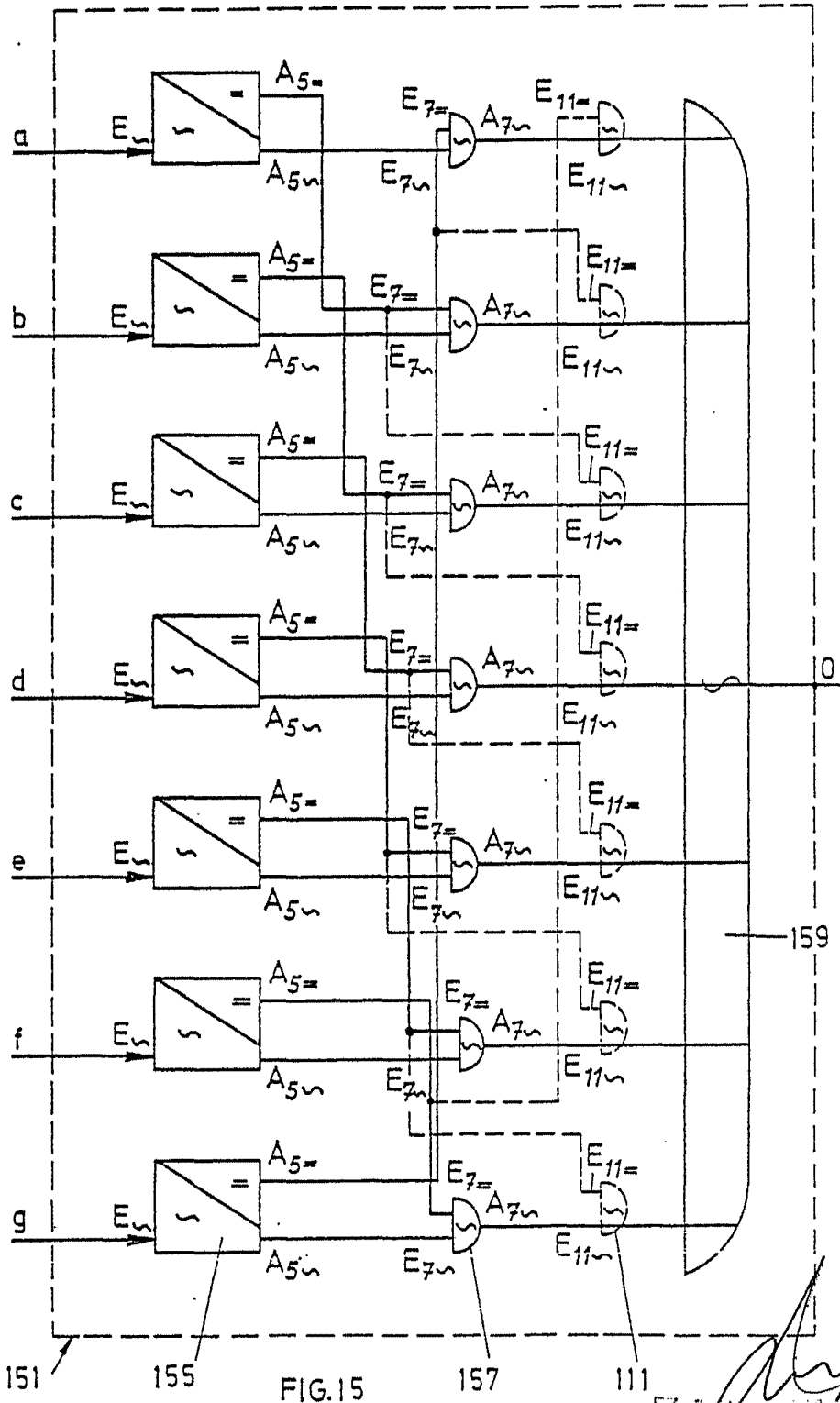


FIG. 14

1937
GOMEZ-ACEBO

ESCALA VARIABLE.



ESCALA VARIABLE.

GOMEZ-ACEBO

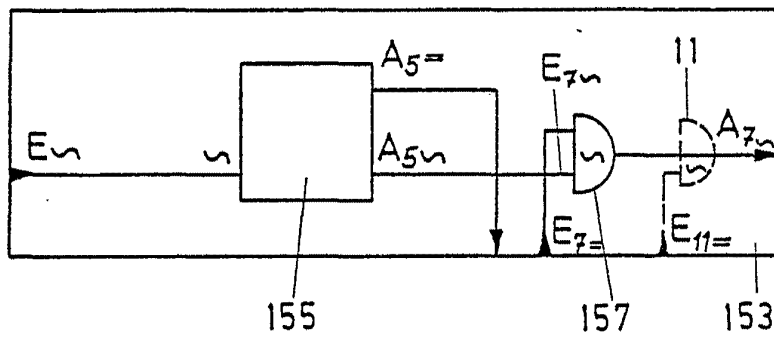


FIG. 16

ESCALA VARIABLE.

3. 10. 1919
2220 07
[Handwritten signature]

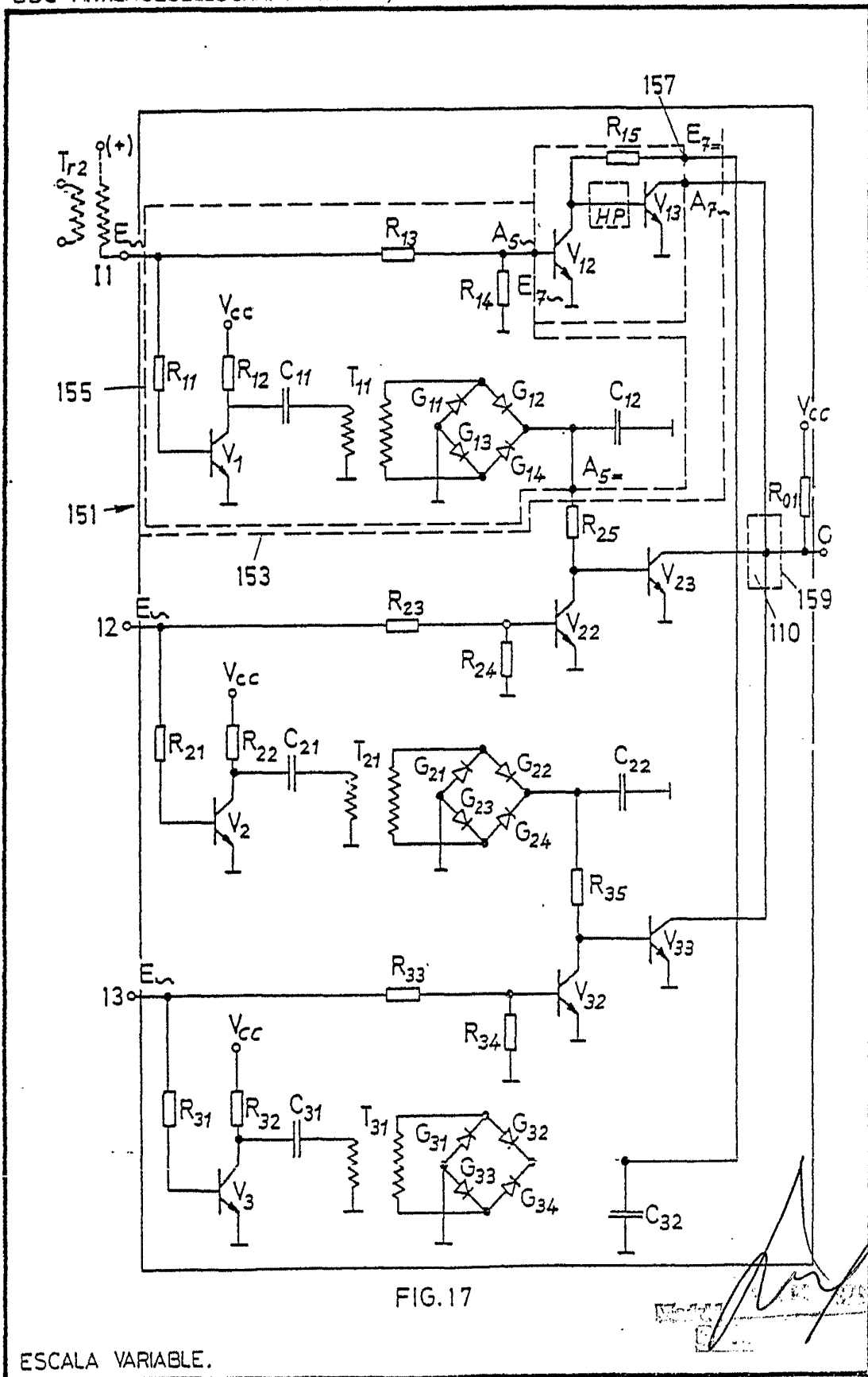


FIG. 17

ESCALA VARIABLE.