

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial

- 5 ENE. 1979

ES

NUMERO

472.051

A1

FECHA DE PRESENTACION

26-7-1978

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.



ESPAÑA

PATENTE DE INVENCION

<p>30 PRIORIDADES:</p> <p>31 NUMERO</p> <p>819.913</p>	<p>32 FECHA</p> <p>28-7-1977</p>	<p>33 PAIS</p> <p>EE.UU.</p>
--	----------------------------------	------------------------------

<p>47 FECHA DE PUBLICIDAD</p>	<p>51 CLASIFICACION INTERNACIONAL</p> <p>G06P</p>	<p>62 PATENTE DE LA QUE ES DIVISIONARIA</p>
-------------------------------	---	---

54 TITULO DE LA INVENCION

"UN ADAPTADOR DE CANAL A CANAL PARA INTERCONECTAR DISPOSITIVOS DE TRATAMIENTO DE DATOS"

71 SOLICITANTE (8)

INTERNATIONAL BUSINESS MACHINES CORPORATION (Docket ENG-77-001)

DOMICILIO DEL SOLICITANTE

Armonk, N.Y. 10504, EE.UU.

72 INVENTOR (16)

Matthew Joseph MITCHELL, Howard Loomis PAGE

73 TITULAR (25)

74 REPRESENTANTE

DON ALBERTO DE ELZABURU MARQUEZ (P.-69.304)

jga

UNE A. 4 MOD. 3100

UTILICESE COMO PRIMERA PAGINA DE LA MEMORIA

POOR QUALITY

1

Referencias

Las siguientes referencias proporcionan información útil de antecedentes del presente invento:

5

(1) Manual Técnico de IBM titulado "Sistema IBM/360. Característica especial: Adaptador de Canal a Canal", de fecha febrero de 1966, Número de Orden de IBM GA22-6892;

10

(2) Patente norteamericana número 3.400,372, concedida a William F. Beausoleil y otros el 3 de septiembre de 1968 y titulada "Terminal para un Sistema de tratamiento de datos múltiple";

15

(3) Manual Técnico de IBM titulado "Sistema IBM/370. Descripción de la característica especial: Adaptador de Canal a Canal", primera edición de fecha marzo de 1972, Número de Orden de IBM GA22-6983;

20

(4) Artículo técnico de R. Cormier y otros titulado "Adaptador de Canal a Canal para conmutación de acoplamiento de entrada/salida" y que figura en las páginas 2951 y 2952 de la edición de marzo de 1971 del Boletín de Descripción Técnica de IBM;

25

(5) Patente norteamericana número 3.735.365, concedida a Hideo Nakamura y otros el 22 de mayo de 1973 y titulada "Sistema de Intercambio de Datos";

(6) Patente norteamericana número 3.753.234, concedida a Edward O. Gilbert y otros el 14 de agosto de 1973 y titulada "Sistema de multicomputadores con intercambio simultáneo de datos entre computadores";

(7) Patente norteamericana número 3.984.819, concedida a George A. Anderson el 5 de octubre de 1976 y titulada "Técnicas de interconexión de tratamiento de datos";

30

240778

F-

1

(8) Patente norteamericana número 3.988.716, concedida a James C. Fletcher y otros el 26 de octubre de 1976 y titulada "Sistema de acoplamiento de computadores";

5

(9) Artículo técnico de Simon H. Lavington y otros titulado "EL sistema de comunicación de multicomputadores MU5" y que aparece en las páginas 19 a 28 de la edición de enero de 1977 de las Transacciones IEEE en Computadores;

10

(10) Patente norteamericana número 3.372.378, concedida a Ernest W. Devore y otros el 5 de marzo de 1968 y titulada "Conmutador de unidad de entrada/salida";

15

(11) Patente norteamericana número 3.581.286, concedida a William F. Beausoleil el 25 de marzo de 1971 y titulada "Aparato de conmutación de módulos con detección de estado y distribución dinámica de módulos";

(12) Patente norteamericana número 3.601.807, concedida a William F. Beausoleil y otros el 24 de agosto de 1971 y titulada "Unidad de conmutación de punto de cruce centralizado";

20

(13) Patente norteamericana número 3.725.864, concedida a William A. Clark y otros el 3 de abril de 1973 y titulada "Control de entrada/salida";

25

(14) Patente norteamericana número 3.336.582, concedida a William F. Beausoleil y otros el 15 de agosto de 1967 y titulada "Sistema de comunicación interbloqueado";

(15) Manual Técnico de IEM titulado "Introducción al acoplamiento de entrada/salida del Sistema/360", sexta edición, de fecha agosto de 1970, Número de Orden de IEM SR25-5202;

30

240778

P-

1

(16) Patente norteamericana número 3.582.906, concedida a William F. Beausoleil y otros el 1 de junio de 1971 y titulada "Acoplamiento de sistemas de comunicación interbloqueados de CC de alta velocidad";

5

(17) Manual Técnico de IBM titulado "Canal de acoplamiento de entrada/salida del Sistema/360 y Sistema/370 de IBM para información de fabricantes de equipo original de unidades de control", cuarta edición de enero de 1976, Número de Orden de IBM GA22-6974;

10

(18) Manual Técnico de IBM titulado "Canal de transmisión simultánea de bloques 2880", Número de Orden de IBM SY27-2305.

15

(19) Artículo técnico de M.J. Mitchell y otros, titulado "Adaptador de Canal a Canal para unir dos computadores de datos" y que aparece en las páginas 847 y 848 de la edición de agosto de 1976 del Boletín de Descripción Técnica de IBM;

20

(20) Artículo técnico de M.J. Mitchell y otros titulado "Mecanismo de comunicaciones de computador a computador" y que aparece en las páginas 849 a 852 de la edición de agosto de 1976 del Boletín de Descripción Técnica de IBM;

25

(21) Patente norteamericana número 3.916.380, concedida a James C. Fletcher y otros el 28 de octubre de 1975 y titulada "Sistema de intercambio de soporte de programa de vías de datos múltiples de computadores múltiples"; y

30

(22) Patente norteamericana número 3.996.564, concedida a Michael Verrigan y otros el 7 de diciembre de 1976 y titulada "Control de ventana de entrada/salida".

240778

1 Los anteriores manuales técnicos de IBM y Boletín de Descripción Técnica de IBM a que se ha hecho referencia son publicados por International Business Machines Corporation de Armonk, Nueva York.

5 Antecedentes del invento

Como se puede ver de las referencias anteriormente citadas, se han propuesto hasta ahora diversos mecanismos y sistemas para hacer posible que un computador u ordenador de datos se ponga en comunicación con otro computador u ordenador de datos. Un mecanismo corrientemente comercializado por International Business Machines Corporation de Armonk, Nueva York (en lo que sigue denominada IBM) para cumplir esta finalidad se denomina "adaptador de canal a canal" y se describe en las referencias (1)-(3). Este adaptador está conectado a los cables de acoplamiento de entrada/salida (I/O) asociados con dos canales diferentes de entrada/salida del ordenador o computador de datos para hacer posible que tengan lugar las operaciones de transferencia de datos entre estos dos canales. Normalmente, el adaptador se utiliza para conectar canales asociados con dos ordenadores de datos diferentes, estableciendo así un sistema de tratamiento múltiple acoplado de manera suelta. Para cada uno de los canales a los cuales está conectado el adaptador, el adaptador parece ser una unidad de control del dispositivo de entrada/salida y el adaptador se elige y responde de la misma manera que una unidad de control del dispositivo de entrada/salida.

Aunque el adaptador de canal a canal de IBM actualmente comercializado realiza su finalidad prevista de una manera satisfactoria, existe sin embargo la posibilidad de

1 introducir mejoras adicionales. Por una parte, existe la
posibilidad de aumentar la eficacia de las operaciones de
transferencia de datos de un ordenador a otro. Por otra par
te, existe la posibilidad de reducir el encabezamiento de
5 programa del ordenador, requerido para las operaciones de
transferencia de datos. Todavía existe, además, la posibili
dad de reducir la magnitud del tiempo ocupado por canal
causada por el adaptador. Y con respecto a una clase recién
aparecida de aplicaciones del ordenador o computador, -co-
10 múnmente denominadas sistemas de tratamiento de datos des-
centralizados o distribuidos, existe la necesidad de pro-
porcionar un adaptador de canal a canal capaz de hacer po-
sible las comunicaciones entre más de dos ordenadores de da-
tos.

15 Otros mecanismos y sistemas más o menos represen-
tativos propuestos hasta ahora para interconectar dos o más
ordenadores de datos se describen en las referencias (4)-(9).
Estos mecanismos y sistemas propuestos tienen varias limi-
taciones que no son siempre deseables. Algunos son relati-
vamente lentos, algunos son relativamente complejos y ca-
ros y otros son de naturaleza relativamente especializada
20 que no es compatible con el uso de muchos de los ordenado-
res actualmente en uso, al menos no sin el uso de adatado-
res adicionales especiales para acoplar los ordenadores de
datos al mecanismo de acoplamiento y conmutación.

25 Una clase más de artículos algo relacionados se
representa por las referencias (10)-(13). Estas referencias
describen varios mecanismos de conmutación del tipo de
punto de cruce para hacer posible que sean conmutados una
pluralidad de canales de entrada/salida del ordenador en-

1 tre unas diferentes de una pluralidad de unidades de control de entrada/salida o dispositivos de entrada/salida o, como se representa por la referencia (10), para hacer posible que sean conmutadas una pluralidad de unidades de control

5 entre algunos de una pluralidad de dispositivos de entrada/salida. Aunque algunos aspectos de estos mecanismos pueden ser utilizados en relación con el presente invento, estas referencias no están dirigidas a los problemas implicados en el establecimiento de interconexiones de transferencia de datos entre uno o más ordenadores.

10

 Otra clase de sistemas que se utilizan para hacer posible que diferentes ordenadores comuniquen entre sí se conocen como "sistemas de teletratamiento". Estos sistemas utilizan instalaciones de comunicación tales como líneas de

15 teléfono y conexiones de radio, para proporcionar las conexiones entre diferentes ordenadores de datos o computadores. Estos sistemas utilizan unidades de control de transmisión relativamente complejas y controles de comunicación para acoplar con circuitos de comunicaciones particulares que están siendo utilizados. Asimismo, se requiere una cantidad apreciable de preparaciones de programa para método de acceso en cada ordenador que se haya de conectar al sistema. Como consecuencia, estos sistemas de teletratamiento son demasiado lentos y demasiado caros para las presentes

20 finalidades. En contraposición, lo que contempla el presente invento es una unidad adaptadora de canal a canal relativamente barata, que puede ser conectada directamente a dos o más ordenadores mediante sus cables normales de acoplamiento de entrada/salida para hacer posible comunicaciones de alta velocidad entre dichos ordenadores.

25

1

Resumen del invento

Es un objeto del presente invento proporcionar un adaptador nuevo y mejorado de canal a canal en el que se reduce el tiempo de ocupación de canal, para acelerar operaciones de transferencia de datos de un ordenador a otro y reducir la cantidad de encabezamiento de preparación de programa asociada con ello.

5

10

Es otro objeto del invento proporcionar un adaptador de canal a canal nuevo y mejorado en el que se reduce el tiempo de ocupación de canal.

15

Otro objeto del invento es proporcionar un adaptador de canal a canal nuevo y mejorado para interconectar dos o más ordenadores de datos para establecer comunicaciones de alta velocidad entre ellos.

20

Es un objeto adicional del invento proporcionar un adaptador de canal a canal para ordenadores múltiples, nuevo y mejorado, y relativamente barato, que es compatible con o puede ser directamente conectado a los cables de acoplamiento de entrada/salida utilizados por un número relativamente grande de ordenadores actualmente en uso.

25

Es otro objeto del invento proporcionar un adaptador de canal a canal de ordenadores múltiples, nuevo y mejorado, en el que los casos de contención son tratados sin reprogramación de los programas en los ordenadores implicados en tales casos.

30

Según el invento, un adaptador de canal a canal para interconectar ordenadores de datos comprende una pluralidad de polos o bornes cada uno de los cuales está destinado a ser acoplado a un canal de entrada/salida de uno diferente de una pluralidad de ordenadores. El adaptador incluye

1 también circuitos de transferencia de datos para proporcio-
nar selectivamente diferentes interconexiones de transferen-
cia de datos entre los polos. El adaptador incluye además
5 una pluralidad de mecanismos de control de polo individual-
mente acoplados a diferentes polos y cada uno de los cua-
les incluye circuitos para detectar la recepción de cual-
quiera de una pluralidad de direcciones del dispositivo de
entrada/salida. El adaptador incluye además circuitos de
10 control acoplados a los mecanismos de control de polo y que
responde a las direcciones de dispositivo predeterminadas
recibidas en los polos para hacer posible que los circui-
tos de transferencia de datos proporcionen una intercone-
xión de transferencia de datos a continuación de recibir
15 una dirección de dispositivo predeterminada en dos de los
polos para proporcionar otras interconexiones de transferen-
cia de datos a continuación de recibir otras direcciones de
dispositivo predeterminadas en dos de los polos.

Para un mejor entendimiento del presente invento,
juntamente con otros y adicionales objetos y característi-
cas del mismo, se hace referencia a la descripción que se
20 acompaña, tomada en relación con los dibujos adjuntos, es-
tando delimitado el alcance del invento sólo en las reivin-
dicaciones adjuntas.

Breve descripción de los dibujos

25 Haciendo referencia a los dibujos:

La figura 1 muestra a manera de alto nivel una
primera realización del invento para interconectar dos
ordenadores de datos;

La figura 2 muestra con mayor detalle la construc-
ción interna del adaptador de canal a canal de sincronismo

1 (SCCA) de la figura 1;

La figura 3 muestra a manera de alto nivel una segunda realización del invento para interconectar cuatro ordenadores de datos;

5 Las figuras 4 y 5 son gráficos utilizados en la explicación de diferentes modos de funcionamiento para el SCCA de la figura 3;

La figura 6 muestra a manera de nivel intermedio la construcción interna del SCCA de la figura 3;

10 La figura 7 muestra con mayor detalle la naturaleza del cuadro de control de la figura 6;

La figura 8 muestra con mayor detalle la construcción de las partes de control de polos de la figura 6;

15 La figura 9 muestra con mayor detalle la construcción de la parte de control maestra o patrón de la figura 6;

La figura 10 muestra con mayor detalle la construcción de la parte de conmutador de punto de cruce de la figura 6;

20 Las figuras 11 y 12 son gráficos utilizados en la explicación de otro modo posible de funcionamiento de el SCCA de la figura 6; y

25 La figura 13 muestra una forma modificada de cuadro de control para utilizar en relación con el modo de funcionamiento representado en las figuras 11 y 12.

Descripción de la realización de dos ordenadores

Haciendo referencia a la figura 1, se muestra en ella un adaptador de canal a canal de sincronización (SCCA) 10 para interconectar un par de computadores digitales u ordenadores de datos de gran escala, identificados como

30

240778

1 ordenador A y ordenador B. Antes de explicar el nuevo SCCA
10, es útil revisar brevemente el funcionamiento del pre-
sente adaptador de canal a canal del Sistema/370 actualmen-
te comercializado por IBM (Referencias (1)-(3)). Este adap-
5 tador presente de canal a canal de Sistema/370 proporciona
una vía de transferencia de datos entre dos ordenadores de
datos, es decir, por ejemplo, el ordenador 1 y el ordenador
2. Este adaptador adopta una cierta posición en un canal
de Sistema/370 del ordenador 2. Los datos se mueven entre
10 los ordenadores cuando se emite una orden de ESCRITURA (INS-
CRIPCION) por el ordenador en un lado del adaptador y una
orden de LECTURA es emitida por el ordenador del otro lado.
El sentido de la transferencia de datos está determinado
por cuál ordenador emite la orden de ESCRITURA y cuál orde-
15 nador emite la orden de LECTURA, moviéndose los datos desde
el ordenador de ESCRITURA al ordenador de LECTURA.

Supongamos que el ordenador 1 desea enviar un men-
saje al ordenador 2. El ordenador 1 emitirá una orden de
control que es aceptada y retenida por el presente adapta-
20 dor de Sistema/370. El ordenador 1 se desconecta y continúa
con el tratamiento normal. La recepción de la orden de con-
trol en el adaptador obliga a una interrupción de ATENCION
al ordenador 2. El ordenador 2 emitirá ahora una orden de
SENTIDO al adaptador para recuperar la información de orden
25 de control pendiente. Esta información puede ser utilizada
para determinar si se debe emitir una orden de LECTURA o
ESCRITURA complementarias. Por lo tanto, el ordenador 2 emi-
te la orden complementaria apropiada. La recepción de la
orden de SENTIDO en el adaptador origina una acción adicio-
30 nal: El adaptador obligará al ordenador 1 a pasar a un es-

1 tado de FINAL DE DISPOSITIVO, que originará una cadena de
órdenes para una orden de ESCRITURA. Finalmente, cuando la
orden de ESCRITURA procedente del ordenador 1 y la orden de
LECTURA procedente del ordenador 2 son detectadas en el
5 adaptador, tiene lugar la transferencia de datos.

A título comparativo, el nuevo SCCA 10 permite la
comunicación entre un ordenador y otro sin que el presente
adaptador de Sistema/370 requiera interrupciones de ATEN-
CION y subsiguientes órdenes de SENTIDO. En otras palabras,
10 el nuevo SCCA 10 elimina el uso de estos elementos y las
operaciones normalmente requeridas asociadas con ellos. Ade-
más, el nuevo SCCA 10 reduce al mínimo el tiempo de ocupa-
ción de canal sincronizando los canales de tal manera que
las órdenes de transferencia de datos (órdenes de LECTURA
15 y ESCRITURA) son activadas sólo cuando ambos ordenadores
están realmente preparados para la transferencia de datos.
Otro problema del adaptador de Sistema/370 existente ocurre
cuando ambos ordenadores permiten órdenes que no son com-
plementarias. En este caso, una de las órdenes es rechaza-
da a su ordenador y la orden complementaria apropiada es
20 después programada por el ordenador. Este problema de re-
programación se evita con el nuevo SCCA 10.

Como se indica en la figura 1, cada uno de los or-
denadores A y B incluye una unidad de tratamiento central
25 (CPU) y un canal de entrada/salida (I/O). (En el caso usual,
la mayoría de los ordenadores incluyen varios canales de
entrada/salida, pero sólo uno de estos necesita ser consi-
derado para los fines presentes). El canal de entrada/sali-
da del ordenador A está conectado a una primera puerta o
30 polo del SCCA 10 mediante un cable 11 de acoplamiento de

1 entrada/salida de conductores múltiples. De una manera si-
milar, el canal de entrada/salida del ordenador B está con-
nectado a una segunda puerta del SCCA 10 mediante un cable
5 12 de acoplamiento de entrada/salida de conductores múl-
tiples. Cada uno de los cables 11 y 12 puede estar también
conectado a varias unidades de control de entrada/salida
(no mostradas) que están, a su vez, conectadas a varios
dispositivos de entrada/salida (no mostrados). Para los fi-
nes del ejemplo que se expone en esta memoria, se supone
10 que cada uno de los ordenadores A y B es del tipo del Sis-
tema/370 de IBM y se supone que cada uno de los cables de
acoplamiento 11 y 12 es del tipo de Sistema 360/370 de IBM,
descrito en las Referencias (14) - (17). Una limitación que
se debe hacer observar es que los canales de entrada/salida
15 a los que se conecta el SCCA 10 deben ser del tipo denomi-
nado "transmisor simultáneo en bloques" en el sentido de
que deben tener la posibilidad de desconectarse por sí mis-
mos del SCCA 10 o de cualquier otra unidad de control co-
nectada a su cable de acoplamiento entre la aparición de
20 FINAL DE CANAL (CE) y FINAL DE DISPOSITIVO (DE) para cual-
quier palabra dada de orden de canal (CCW). La construcción
y funcionamiento de un Canal de transmisión simultánea en
bloques de IBM se describe en la Referencia (18).

25 La referencia que se hace aquí al equipo o compo-
nentes del Sistema/360 o del Sistema/370 de IBM se debe con-
siderar como ejemplo solamente y no como limitación del al-
cance del presente invento.

30 El SCCA 10 está provisto de una posibilidad de re-
conocimiento de direcciones de dispositivo múltiples. En
otras palabras, el SCCA 10 está construido para reconocer

1 y aceptar hasta 256 direcciones diferentes de dispositivo
de entrada/salida. Cada uno de los ordenadores A y B uti-
lizará estas mismas direcciones de dispositivo con el fin
de comunicar con el SCCA 10. Estas direcciones de disposi-
5 tivo se seleccionan de antemano y se reservan para comuni-
cación con el SCCA 10. Además, ambos ordenadores A y B acor-
darán por convención de programa que algunas de estas direc-
ciones de dispositivo de SCCA implican transferencia de da-
tos del ordenador A al ordenador B y otras de estas direc-
10 ciones de dispositivo implican transferencia de datos del
ordenador B al ordenador A. Como se indica en la figura 1,
se requieren dos direcciones de dispositivo para funciona-
miento simétrico o bidireccional entre los dos ordenadores.
Para el ejemplo de la figura 1, la dirección 01 de dispositi-
15 tivo se utilizará sólo para transferir datos del ordenador
A al ordenador B. Inversamente, la dirección 02 de dispositi-
tivo se utilizará sólo para transferir datos del ordenador
B al ordenador A.

La presente realización utiliza además dos nuevas
20 órdenes de canal que se utilizan con el fin de comunicar
con el SCCA 10. Cada una de estas nuevas órdenes es una or-
den de sincronismo que se utiliza para sincronizar el fun-
cionamiento del SCCA 10 con el funcionamiento de los orde-
nadores de datos. Una de estas nuevas órdenes es una orden
25 de "sincr para escritura" (SYNCW) que debe preceder y estar
encadenada para orden a una orden de canal de transferencia
de datos del tipo de ESCRITURA. La otra de las nuevas órde-
nes es una orden de "sinc para lectura" (SYNCR) que debe
preceder y estar encadenada para orden a una orden de ca-
30 nal de transferencia de datos del tipo de LECTURA.

1 La figura 1 muestra un uso típico de estas órdenes
de sincronismo. En particular, el ordenador A incluye un
primer programa de canal para dirección 01 de dispositivo
y un segundo programa de canal para dirección 02 de dispo-
5 sitivo. El programa de canal 01 incluye una primera palabra
de orden de canal (CCW-1) que contiene una orden de SYNCW y
es una orden encadenada a una segunda palabra de orden de
canal (CCW-2) que contiene una orden de ESCRITURA. El pro-
grama de canal 02 del ordenador A incluye una primera CCW
10 que contiene una orden SYNCR y una segunda CCW que está en-
cadenada para orden a ella e incluye una orden de LECTURA.
De una manera similar, el ordenador B incluye un primer pro-
grama de canal para dirección 01 de dispositivo y un segun-
do programa de canal para dirección 02 de dispositivo. Sin
15 embargo, en este caso el programa 01 incluye una orden de
CCW de SYNCR encadenada a una CCW de orden de LECTURA, mien-
tras que el programa 02 incluye una orden de CCW de SYNCW
encadenada a una CCW de ESCRITURA.

20 Si es necesario acomodar los datos a transferir,
cada una de los programas de dirección 01 de la figura 1
puede tener CCWs de ESCRITURA y LECTURA adicionales que pue-
den ser o bien orden encadenada o datos encadenados a las
respectivas CCWs de LECTURA y ESCRITURA de CCW-2. Esta mis-
ma consideración se aplica a los programas de canal de di-
25 rección 02.

Para cada uno de los ordenadores A y B, el SCCA 10
parece ser justamente una unidad de control de entrada/sa-
lida. Las secuencias de intercambio utilizadas para esta fi-
nalidad se describen con detalle en las Referencias (14) -
30 (18) y, por lo tanto, no se repetirán aquí. Baste decir que

1 cada uno de los ordenadores comienza una operación de en-
trada/salida para una dirección de dispositivo particular
comenzando la secuencia de selección inicial de costumbre
para la primera CCW en el programa de canal para dicha direc-
5 ción de dispositivo. Como primera etapa de tal secuencia de
selección inicial, el ordenador envía fuera de su cable
de acoplamiento la dirección de dispositivo particular en
la que está interesado. La unidad de control (o SCCA 10)
que reconoce esta dirección de dispositivo bloquea el ca-
10 nal del ordenador para él solo y notifica al ordenador de
su aceptación de la dirección de dispositivo. El ordenador
envía entonces la orden de canal contenida en la primera
CCW a la unidad de control bloqueada (o SCCA 10), después
de recibir la cual la unidad de control (o SCCA 10) hace re-
15 gresar un mensaje de estado al ordenador.

Para comunicar con el SCCA 10, la primera orden de
canal emitida por un ordenador dado será orden de SYNCW o
de SYNCR. Sin embargo, en lo que se refiere a su funcio-
namiento, el ordenador que emite la misma no conoce real-
20 mente la diferencia. Simplemente emite la orden de canal en
la primera CCW en su manera acostumbrada.

Quando el SCCA 10 detecta una orden de sinc (ya
sea SYNCW o SYNCR), determinará primeramente si está pen-
diente una orden de sinc complementaria para esta misma di-
25 rección de dispositivo desde el otro lado del canal. Supon-
gamos que la contestación es negativa. En ese caso el SCCA
10 hará regresar una indicación de FINAL DE CANAL en su
mensaje de estado de selección inicial y señala el ordena-
dor que emite la orden de sinc para desconectarse del SCCA
30 10. Al mismo tiempo, el SCCA 10 registra la dirección del

1 dispositivo y el lado del ordenador al cual adeuda un mensaje de estado de FINAL DE DISPOSITIVO. En respuesta al estado FINAL DE CANAL de la señal desconectada, el ordenador que recibe la misma suspende temporalmente el programa de canal en cuestión, el canal de entrada/salida va "no ocupado" y la corriente de instrucciones de ordenador prosigue con otras tareas. Esta desconexión y suspensión del programa de canal se realiza de la manera acostumbrada para un canal de transmisión simultánea en bloques (Referencia (18)) que, como se ha mencionado, es el tipo de canal al cual se conecta el SCCA 10. El SCCA 10 devolverá al ordenador con el programa de canal suspendido el estado de FINAL DE DISPOSITIVO para causar la reactivación del programa de canal suspendido sólo en el momento en que se emite subsiguientemente una orden de sinc complementaria a la misma dirección de dispositivo desde el otro lado del canal del SCCA 10.

20 Cuando el SCCA 10 detecta una orden de sinc y una orden de sinc para esta misma dirección de dispositivo ha sido recibida desde el otro lado del canal y está pendiente en el SCCA 10, este hace regresar tanto una indicación de FINAL DE CANAL como una indicación de FINAL DE DISPOSITIVO en su mensaje de estado de selección inicial al ordenador que emite la orden de sinc recién llegada. La indicación de FINAL DE DISPOSITIVO hace que dicho ordenador retenga la conexión de canal para el SCCA 10. Al mismo tiempo, el estado de FINAL DE DISPOSITIVO debido al ordenador que emitió la primera orden de sinc es enviado a dicho ordenador para reactivar en el mismo el programa de canal suspendido. El envío del estado FINAL DE DISPOSITIVO a los dos or-

1 denadores hace que cada ordenador emita la cadena de órde-
nes a la segunda CCW en su programa de canal respectivo
para esta dirección de dispositivo. Como consecuencia, cada
ordenador emite después de ello la orden de canal contenida
5 en su segunda CCW. Suponiendo que las dos siguientes órde-
nes de canal son las órdenes apropiadas complementarias de
LECTURA y ESCRITURA, la ejecución de estas órdenes es co-
menzada inmediatamente sin que tenga lugar ningún encabe-
zamiento de programa y tiene lugar la transferencia de da-
10 tos. Para esta fase de transferencia de datos del funciona-
miento, el SCCA 10 funciona sensiblemente de la misma mane-
ra que lo hace el actual adaptador de canal a canal, Siste-
ma/370 actualmente comercializado por IBI (Referencias (1)-
(3)).

15 Cierta reflexión mostraría que para la realización
de dos ordenadores de la figura 1 se puede conseguir el mis-
mo resultado que se ha descrito anteriormente utilizando so-
lamente una nueva orden de sinc única (EYNC) en lugar de
cada una de las órdenes SYNCW y SYNCR. En otras palabras, la
20 suspensión temporal de los programas de canal se puede con-
seguir sin que los ordenadores o el SCCA 10 conozcan de an-
temano qué tipo de orden de transferencia de datos es orden
encadenada o vinculada a la orden de sinc. Como se aprecia-
rá, sin embargo, el uso de las dos órdenes de sinc distin-
25 guibles (EYNCR y SYNCW) proporciona cierta flexibilidad en
el funcionamiento de la realización de ordenadores múltiples
que se describe a continuación. Así, por razones de unifor-
midad y para mostrar que las dos órdenes de sinc distingui-
bles pueden proporcionar un sistema que es válido para am-
30 bos casos, las órdenes SYNCR y SYNCW distinguibles se des-

1 criben también en relación con la realización de la figura
1.

5 Haciendo referencia ahora a la figura 2, se muestra
en ella con mayor detalle la construcción interna del SCCA
10 de dos ordenadores. Como se puede apreciar, el cable de
acoplamiento 11 de conductores múltiples está conectado me-
diante un primer polo 20 y una barra colectora o general in-
terna 21 de conductores múltiples a cada uno de una unidad
22 de control de transferencia de datos, una unidad de con-
10 trol 23 de polos o terminales y un micro-ordenador 24. De
una manera similar, el segundo cable de acoplamiento 12
está conectado mediante un segundo polo 25 y una segunda
barra colectora o general interna 26 de conductores múlti-
15 ples a cada uno de la unidad 22 de control de transferencia
de datos, el microordenador 24 y una segunda unidad 27 de
control de polos. Una ficha o tarjeta 28 de clavijas de di-
recciones múltiples está conectada a cada una de las unida-
des 23 y 27 de control de polo para suministrar a la misma
20 una indicación de dirección o indicaciones que definen las
direcciones de dispositivo de entrada/salida que son válidas
para la finalidad de comenzar con el SCCA 10, en otras
palabras, las direcciones de dispositivo predeterminadas
que tienen que ser reconocidas por el SCCA 10. La natura-
25 leza con posibilidad de poseer clavijas de la tarjeta de
clavijas 28 hace posible cambiar direcciones válidas de
SCCA para acomodar los requisitos particulares del disposi-
tivo de entrada/salida para los sistemas de ordenador par-
ticulares a los que se conecta el SCCA.

30
240778

Se reservan cuatro elementos de almacenamiento o
memoria de señal individuales en el microordenador 24 con

1 el fin de almacenar indicaciones de las direcciones de dis-
positivo de SCCA predeterminadas o válidas recibidas por
los polos 20 y 25. Estos elementos de almacenamiento o me-
5 memoria están identificados como SW-1, SR-1, SW-2 y SR-2 y
pueden adoptar la forma de circuitos de enclavamiento, po-
siciones de registro, posiciones de memoria, dependiendo del
microordenador particular que está siendo utilizado. En el
caso más simple, cada uno de estos elementos de almacena-
miento es un elemento de almacenamiento de un bitio que es-
10 tá situado en un estado de activación cuando se ha de re-
gistrar una indicación de que ocurre una orden de sinc par-
ticular para una dirección de dispositivo particular. Así,
por ejemplo, el elemento de almacenamiento SW-1 está situa-
do en un estado activado cuando se haya de registrar la apa-
15 rición de la orden SYNCW para la dirección 01. Tal activa-
ción o establecimiento indica que la dirección 01 ha sido
recibida por uno de los polos y que la orden de canal que
acompaña a esta dirección era una orden de SYNCW.

Cada una de las unidades 23 a 27 de control de po-
20 lo maneja la parte inicial de la secuencia de selección
inicial para el cable de acoplamiento particular al cual
está conectada. Así, para el cable de acoplamiento 11, por
ejemplo, la unidad 23 de control de polo examina la direc-
ción de dispositivo emitida por el ordenador A para deter-
25 minar si es una de las direcciones de SCCA válidas permiti-
da por la tarjeta de clavijas 28. Cuando es detectada por
la unidad de control 23 de polo una dirección de dispositi-
vo válida, tal unidad 23 activa la línea de indicación o
marca apropiada del cable de acoplamiento 11 para enclavar
30 el canal del ordenador A al SCCA 10 exclusivamente, devuel-

1 ve la dirección de dispositivo detectada al ordenador y
manda un mensaje de petición o solicitud de bifurcación
al microordenador 24. Entonces el microordenador 24 toma
5 nota de la dirección de dispositivo y de la orden de ca-
nal entrante emitida en el cable de acoplamiento 11. Si
ninguno de los elementos de almacenamiento o memoria del
microordenador para esta dirección de dispositivo (por ejem-
plo, los elementos de almacenamiento SW-1 y SR-1) están
en estado activado, entonces el microordenador 24 activa o
10 establece el apropiado de estos dos elementos de almacena-
miento a un estado activado. En este caso, el microordena-
dor 24 manda un mensaje de estado de FIN DE CANAL al orde-
nador A.

15 Por el contrario, si el otro elemento de almace-
namiento para esta misma dirección de dispositivo está en
estado activado, entonces el microordenador 24 envía al
ordenador A un mensaje de estado que contiene una indica-
ción de FIN DE CANAL y una indicación de FIN DE DISPOSITI-
VO. Simultáneamente con ello, envía un mensaje de estado
20 con una indicación de FINAL DE DISPOSITIVO al otro ordena-
dor, el ordenador B. Entonces el microordenador 24 señala
la unidad 22 de control de transferencia de datos para pre-
parar las operaciones de transferencia de datos. La trans-
ferencia real de datos comienza cuando las órdenes comple-
25 mentarias de LECTURA y ESCRITURA son recibidas por la uni-
dad 22 de control de transferencia de datos. La unidad 22
de control de transferencia de datos opera a continuación
de la misma manera que la parte correspondiente del actual
adaptador de canal a canal Sistema/370 para transferir da-
tos de manera de batería a batería de bits desde el or-

1 ordenador A al ordenador B o viceversa, dependiendo de qué ordenador emitió la orden de ESCRITURA y qué ordenador emitió la orden de LECTURA.

5 Después de la terminación de la transferencia de datos, la unidad 22 de control de transferencia de datos envía una señal de FINAL DE DATOS al microordenador 24. A continuación el microordenador entra en función y realiza la secuencia de acabado para la operación de entrada/salida. Asimismo repone a cero los dos elementos de almacenamiento
10 o memoria para la dirección de dispositivo utilizada para la transferencia de datos que se acaba de completar.

15 El modo normal de funcionamiento para el SCCA 10 es un denominado "envío de mensaje" en el que los ordenadores se comunican enviando mensajes en ida y vuelta. El ordenador A enviará un mensaje al ordenador B, el ordenador B enviará un mensaje de nuevo al ordenador A, etc. De este modo cada ordenador actúa para poner o devolver su dirección de LECTURA a un estado de "sincronizado para lectura" tan pronto como sea práctico. Así, el ordenador A
20 operará tan pronto como sea posible para emitir una instrucción de entrada/salida de ARRANQUE o INICIACION para la dirección 02 de dispositivo. Esto solicita el programa de canal 02 y origina una emisión de la orden de SYNCR. En respuesta a ella, el SCCA 10 volverá de manera más probable sólo a un estado de FINAL DE CANAL para suspender temporalmente el programa de canal 02 del ordenador A. Esto
25 pone el programa 02 del ordenador A en el estado deseado de "sincronizado para lectura". De la misma manera, el ordenador B actuará para emitir una instrucción de entrada/salida de ARRANQUE o INICIACION para la dirección de disposi-

1 tivo O1 tan pronto como sea posible. El objeto es mantener
cada dirección de dispositivo en un estado de "sincroniza-
do para lectura" en todo momento, excepto cuando está ac-
tualmente en progreso una dirección para una transferencia
5 de datos. Así, cada dirección de dispositivo es colocada y
dispuesta para actuar en caso de que el ordenador del otro
lado del SCCA 10 desee enviar un mensaje. Cuando un ordena-
dor desea enviar un mensaje, emite una instrucción de en-
trada/salida de ARRANQUE para su dirección de ESCRITURA.
10 Esto solicita el programa de canal que contiene la orden de
SYNCW y hace que dicha orden sea enviada al SCCA 10.

 Considerando ahora con mayor detalle de secuencia
normal de operaciones para la dirección O1 de dispositivo
por ejemplo, el ordenador B establecerá un programa de ca-
15 nal pendiente que consiste en una CCW de SYNCR encadenada
a una CCW de LECTURA. La CCW de LECTURA especificará el
lugar de almacenamiento o memoria principal del ordenador
que se utilizará como zona de almacenamiento recipiente
para la subsiguiente transferencia de datos del ordenador
20 A al ordenador B. Cuando es emitida por el ordenador B la
instrucción de entrada/salida de ARRANQUE o INICIACION pa-
ra esta dirección O1 de dispositivo, la acción de SCCA 10
es como antes se ha descrito. En particular, la orden de
SYNCR emitida por el ordenador B como consecuencia de la
25 instrucción de entrada/salida de ARRANQUE para la direc-
ción O1 de dispositivo será aceptada por el SCCA 10. El
SCCA 10 obligará entonces a desconectar un canal mientras
retorna el estado de FINAL DE CANAL. El SCCA 10 registra-
rá en el elemento de almacenamiento SR-1 del microordenador
30 24 una indicación que denota SYNCR recibida del lado del
240778

1 ordenador B para la dirección O1 de dispositivo. El canal
del ordenador B irá "no ocupado" y la corriente de instruccio-
nes del ordenador B procederá con otras tareas. El canal
del ordenador B contiene ahora un programa de canal suspen-
5 dido para la dirección O1 de dispositivo.

 Entretanto, no ha sido tomada acción alguna en el
lado del ordenador A. Finalmente, el ordenador A desea en-
viar un mensaje al ordenador B. El programa de canal del
ordenador A que será utilizado para mover este mensaje es,
10 como se indica en la figura 1, una CCW de orden de SYNCW
que es orden encadenada a la CCW de orden de ESCRITURA. El
campo de dirección de datos de la CCW de orden de ESCRITURA
se dirige hacia la posición de almacenamiento principal del
ordenador A que contiene el mensaje a enviar. El ordenador
15 A inicia la acción de envío de mensaje emitiendo una ins-
trucción de entrada/salida de ARRANQUE o INICIACION para la
dirección O1 de dispositivo. Esto solicita el programa de
canal O1 que se acaba de describir. Cuando el SCCA 10 reci-
be la orden de SYNCW, la acción del SCCA 10 será como se ha
20 descrito anteriormente para el caso en que una segunda or-
den SYNC sea recibida por la misma dirección de dispositivo.
El SCCA 10 retendrá la conexión al ordenador A devolviendo
al mismo tanto un FINAL DE CANAL como un FINAL DE DISPOSI-
TIVO en la selección inicial. El SCCA 10 devolverá también
25 el FINAL DE DISPOSITIVO debido al ordenador B. Puesto que
los canales a ambos lados del SCCA 10 han recibido ahora
FINAL DE DISPOSITIVO y está indicado encadenamiento de ór-
denes, los canales encadenarán órdenes a sus segundas CCWs
y emitirán las órdenes complementarias de ESCRITURA y LEC-
30 TURA. Entonces tiene lugar la transferencia de datos deseada

1 da del ordenador A al ordenador B.

5 En el ejemplo anterior, supóngase que el mensaje del ordenador A al ordenador B acaba de ser enviado, que el ordenador B no ha tratado todavía el mensaje y que el ordenador A desea enviar un nuevo mensaje. Ahora, cuando el ordenador A emite la nueva instrucción de entrada/salida de ARRANQUE o INICIACION a la dirección 01 de dispositivo, el SCCA 10 hará que el ordenador A se desconecte con un programa de canal pendiente. El ordenador A prosigue entonces con otras tareas y su canal está ahora libre. Cuando el ordenador B está finalmente dispuesto para aceptar un nuevo mensaje, emitirá una nueva instrucción de entrada/salida de ARRANQUE para la dirección 01 de dispositivo. La orden SYNCR resultante del ordenador B, cuando es recibida en el SCCA 10, originará el envío del FINAL DE DISPOSITIVO debido al ordenador A. Ambos canales estarán ahora en cadena de órdenes para las órdenes de transferencia de datos y será enviado el nuevo mensaje. A fines comparativos, es interesante hacer observar que si esta misma situación ocurre con el actual adaptador de canal a canal Sistema/370, la orden de ESCRITURA del ordenador A mantendría ocupado el canal del ordenador A hasta que el ordenador B hubiera emitido finalmente la orden complementaria apropiada.

25 La operación precedente es simétrica para la segunda dirección de dispositivo utilizada para el SCCA 10, la cual, en el ejemplo de la figura 1, es la dirección 02 de dispositivo.

30 Puesto que el SCCA 10 proporciona plena sincronización, no hay caso de contención abortiva cuando el ordenador A y el ordenador B desean ambos "inscribir". Con el pre

1 sente adaptador de canal a canal de Sistema/370, por el con-
trario, una orden de ESCRITURA o INSCRIPCION sería rechaza-
da y el sistema de operación del procedimiento de programa
en ese ordenador emitiría, en vez de ello, la apropiada or-
5 den de LECTURA complementaria. El SCCA 10 evita este caso
permitiendo que cada programa de canal prosiga hasta la
orden de transferencia de datos sólo cuando los programas
de canal correspondientes a ambos lados del SCCA 10 están
adecuadamente dispuestos para dicha acción, es decir, sólo
10 cuando las órdenes SYNCW y SYNCR han sido recibidas de los
respectivos ordenadores para la misma dirección de dispositi-
tivo.

Con respecto a esta situación de contención, su-
póngase, por ejemplo, que el ordenador A tiene pendiente,
15 una orden SYNCR (desconectada pero encadenada para ordenar
la orden de LECTURA) para la dirección 02 de dispositivo,
mientras que el ordenador B tiene pendiente una orden SYNCR
(desconectada pero encadenada para ordenar a una orden de LEC-
TURA) para la dirección 01 de dispositivo. Considérese aho-
20 ra el caso de contención en que ambos ordenadores A y B
estén iniciando una transferencia de mensaje al otro ordon-
ador al mismo tiempo. En este caso, el ordenador A está
emitiendo una instrucción de entrada/salida de ARRANQUE pa-
ra una orden SYNCW a la dirección 01 de dispositivo, mien-
25 tras que el ordenador B está emitiendo una instrucción de
entrada/salida de ARRANQUE para una orden SYNCW a la direc-
ción 02 de dispositivo. El SCCA 10 resolverá la contención
trasladándose a una de estas direcciones de dispositivo,
por ejemplo la dirección 01. En este caso, la orden SYNCE
del ordenador B a la dirección 02 será aceptada, sin em-

1 bargo, por el SCCA 10, será señalada la desconexión y el
estado de FINAL DE CANAL al ordenador B y el SCCA 10 re-
gistrará el caso de contención con la implicación de que
un FINAL DE DISPOSITIVO a la dirección 02 es debida tanto
5 al ordenador B como al ordenador A. Se efectúa un registro
del caso de contención conectando o colocando en un estado
activado el segundo elemento de almacenamiento del microor-
denador 24 para la dirección 02 de dispositivo, que, en
este caso, es el elemento de almacenamiento o memoria SW-2.
10 Ahora puede proseguir la operación de transferencia de da-
tos para la dirección 01 de dispositivo como se ha explica-
do anteriormente para el caso normal.

Cuando se completa el programa de canal 01, el
SCCA 10 anotará que se debe manipular ahora un caso de con-
15 tención previo (existe una dirección de dispositivo, en es-
te caso dirección 02, para la cual los dos elementos de al-
macenamiento, en este caso SR-2 y SW-2, están en estado
activado). Después es emitida por ambos ordenadores A y B
un mensaje de estado que contiene una indicación de FINAL
20 DE DISPOSITIVO para la dirección 02 de dispositivo. Esto
reactiva los programas de canal desconectados para la di-
rección 02 de dispositivo en los dos ordenadores, tras lo
cual tendrá lugar la transferencia de datos para la direc-
ción 02 de dispositivo.

25 Descripción de la realización de ordenadores múltiples

Haciendo referencia a la figura 3 de los dibujos,
se muestra en ella una realización adicional del invento
en la que está previsto un adaptador de canal a canal de
sincronismo para interconectar más de dos ordenadores de
datos. En el ejemplo ilustrado en la figura 3, está previs-

1 to un adaptador de canal a canal de sincronismo (SCCA) 30
para interconectar cuatro ordenadores de datos digitales
diferentes, identificados como ordenadores A, B, C y D. El
SCCA 30 está acoplado al ordenador A por medio de una cable
5 de acoplamiento 31, al ordenador B por medio de su cable
de acoplamiento 32, al ordenador C por medio de su cable
de acoplamiento 33 y al ordenador D por medio de su cable
de acoplamiento 34. Como ejemplo, se supone que uno de los
cables de acoplamiento 31 a 34 de entrada/salida de conduc-
10 tores múltiples son del tipo del Sistema/370 (Referencias
(14)-(17)). Asimismo, por las razones indicadas anterior-
mente, se supone que los canales de ordenador a los que es-
tá acoplado el SCCA 30 son del tipo de transmisión simultá-
nea en bloque.

15 La figura 4 muestra una lista representativa de
asignaciones de dirección del dispositivo de entrada/sali-
da que pueden ser utilizadas por los cuatro ordenadores A,
B, C y D con el fin de comunicar con el SCCA 30. Este juego
particular de asignaciones de dirección proporciona una vin-
20 culación independiente de dos direcciones de ordenador a
ordenador para cada uno de los ordenadores A, B, C y D. La
vinculación o conexión AB para interconectar el ordenador
A con el ordenador B utiliza, por ejemplo, direcciones 01
y 02 de dispositivo. De la misma manera que se indica en la
25 figura 1, el ordenador A de la figura 3 incluye un progra-
ma de canal de SYNCR + ESCRITURA para la dirección 01 de
dispositivo y un programa de canal de SYNCR + LECTURA para
la dirección 02 de dispositivo. De una manera similar, el
ordenador B de la figura 3 incluye un programa de canal de
30 SYNCR + LECTURA para la dirección 01 de dispositivo y un

1 programa del canal de SYNCW + ESCRITURA para la dirección
02 de dispositivo.

5 Consideraciones similares de programa de canal se aplican para cada una de las vinculaciones AC, AD, etc. Así, con el fin de comunicar con el SCCA 30 de la manera representada en la figura 4, el ordenador A incluye un total de seis programas de canal diferentes, uno para cada una de las direcciones O1 a O6 de dispositivo. Los programas O1, O3 y O5 son programas de SYNCW + ESCRITURA y los programas O2, O4 y O6 son programas de SYNCB + LECTURA.

10 Para el modo de funcionamiento de la figura 4 cada dirección de dispositivo identifica dos factores:

- (1) Los dos ordenadores a vincular; y
- (2) La dirección o sentido de transferencia de datos.

15 Las asignaciones de dirección de dispositivo de la figura 4, que son sólo ejemplos, se eligen de antemano y están especificadas para los programas de canal correspondientes antes de que sean cargados en los respectivos ordenadores A, B, C y D. El SCCA 30 está construido para reconocer y manipular el juego completo de doce direcciones de dispositivo indicadas en la figura 4. Sin embargo, el SCCA 30 no tiene una vista de las convenciones de dirección concordantes entre los programas de canal. Por el contrario, la función primaria del SCCA 30 es la de conectar en el momento adecuado los dos canales que emiten órdenes a la misma dirección de dispositivo.

20 Las asignaciones de dirección de dispositivo de la figura 4, que son sólo ejemplos, se eligen de antemano y están especificadas para los programas de canal correspondientes antes de que sean cargados en los respectivos ordenadores A, B, C y D. El SCCA 30 está construido para reconocer y manipular el juego completo de doce direcciones de dispositivo indicadas en la figura 4. Sin embargo, el SCCA 30 no tiene una vista de las convenciones de dirección concordantes entre los programas de canal. Por el contrario, la función primaria del SCCA 30 es la de conectar en el momento adecuado los dos canales que emiten órdenes a la misma dirección de dispositivo.

25 Para cualquier dirección de dispositivo dada, el funcionamiento del SCCA 30 es el mismo que se ha descrito anteriormente en la realización de la figura 1. La única

1 acción adicional requerida por parte del SCCA 30 es que,
además de registrar la aparición de una dirección de dis-
positivo particular válida del SCCA, el SCCA 30 debe re-
gistrar también la identidad del polo de SCCA en la que
5 fué recibida la dirección de dispositivo. Cuando es reci-
bida la segunda orden de sinc para la misma dirección de
dispositivo, el SCCA 30 consulta este registro y conecta
el polo a través del cual fué recibida la segunda orden al
polo identificado por el registro para la primera orden de
10 sinc. En otras palabras, el SCCA 30 adapta o concuerda di-
recciones de dispositivo e interconecta para fines de trans-
ferencia de datos los dos ordenadores desde los cuales ha
sido recibida la misma dirección de dispositivo. De esta
manera, cualquier pareja de ordenadores son habilitados pa-
15 ra comunicarse mutuamente.

Los ordenadores de datos múltiples conectados a
través del SCCA 30 obtendrán todos los beneficios anterior-
mente reivindicados para la realización de dos ordenadores
de la figura 1. En particular, no se requieren interrupcio-
20 nes de ATENCION. Tampoco se requiere una orden de SENTIDO.
Además, se reduce algo el tiempo de ocupación de canal,
puesto que las órdenes de transferencia de datos no se in-
troducen hasta que dos ordenadores hayan emitido una ins-
trucción de entrada/salida de ARRANQUE o INICIACION para la
25 misma dirección de dispositivo. Finalmente, el caso de con-
tención es manipulado sin reprogramación de los elementos
de programa.

Haciendo referencia ahora a la figura 5, se mues-
tra en ella un ejemplo de un juego de asignaciones de direc-
ción de dispositivo más elaborado que, cuando se desee,

1 puede ser utilizado para la realización de ordenadores múltip-
-tiples de la figura 3. Como se indica en la figura 5, los
juegos de vinculaciones múltiples pueden ser proporcionados por alguno o todos los pares de ordenadores. Por ejemplo, para el par formado por el ordenador A y el ordenador B, seis direcciones de dispositivo proporcionan tres juegos de vinculaciones, a saber, AB-1, AB-2 y ABCD-1. Como se indica por el encabezamiento de la columna de la izquierda de la figura 5, estas vinculaciones diferentes entre los ordenadores A y B son asignadas a aplicaciones de programa diferentes. Así, el primer juego de vinculaciones proporcionado por direcciones 01 y 02 de dispositivo habilita parte de un primer programa de aplicación situado en el ordenador A para comunicar directamente con parte de esta misma aplicación de programa situada en el ordenador B, y viceversa. De manera similar, el segundo juego o grupo de vinculaciones proporcionada por direcciones de dispositivo 03 y 04 habilita una segunda aplicación de programa en el ordenador A para comunicar directamente con la parte correspondiente de esta misma aplicación de programa en el ordenador B, y viceversa.

La aplicación de programa ABCD-1 representa una aplicación de programa en la que partes de la aplicación de programa están situadas en cada uno de los ordenadores A, B, C y D y en la que se desea que la parte de cualquier ordenador dado sea capaz de comunicar directamente con la parte de cualquier otro ordenador. Para algunas aplicaciones de programa del tipo ABCD, se pueden omitir una o más de las vinculaciones de ordenador a ordenador. Asimismo, como una posibilidad adicional, pueden ser preparadas al-

1 algunas aplicaciones de programa que hacen uso de sólo tres ordenadores y no de los cuatro.

5 Puesto que cada canal de entrada/salida del Sistema/370 utiliza una dirección de dispositivo de ocho bits, hay hasta 256 direcciones de dispositivo diferentes que pueden ser utilizadas en relación con el SCCA 30. Suponiendo que no están conectadas unidades de control o dispositivos de entrada/salida diferentes al SCCA 30 al cable de acoplamiento de entrada/salida desde cada ordenador, se pueden
10 acomodar un total de 128 aplicaciones de programa diferentes de dos ordenadores, estando estas aplicaciones de programa divididas entre los diferentes pares de ordenadores de cualquier manera deseada, excepto en que, en general, debe estar prevista al menos una vinculación para cada par
15 de ordenadores. Para el futuro inmediato al menos, este número relativamente grande de posibilidades debe ser más que adecuado para manipular los requisitos de la mayoría de los usuarios.

20 Obsérvese que en el caso de la figura 5 cada dirección de dispositivo identifica tres factores:

- (1) Los dos ordenadores a vincular;
- (2) El sentido de transferencia de datos; y
- (3) La aplicación de programa.

25 Las relaciones particulares para cada dirección de dispositivo son establecidas por las convenciones de programa estipuladas para los programas de los diferentes ordenadores. El SCCA 30 está completamente ignorante y no necesita conocer estas relaciones. La primera función del SCCA 30 es simplemente comparar direcciones de dispositivos e interconectar los dos polos de SCCA en los que se recibe

1

la misma dirección de dispositivo.

5

10

15

20

25

30

240778

Haciendo referencia ahora a la figura 6 de los dibujos, se muestra en ella con mayor detalle la construcción interna del SCCA 30 de la figura 3. Como se indica en la figura 6, el cable de acoplamiento 31 del ordenador A se acopla por medio de un primer polo 41 a una primera unidad de control 42 de polo, el cable de acoplamiento 32 del ordenador B se conecta por medio de un segundo polo 43 a una segunda unidad de control 44 de polo, el cable de acoplamiento 33 del ordenador C se conecta por medio de un tercer polo 45 a una tercera unidad de control 46 de polo y el cable de acoplamiento 34 del ordenador D se conecta por medio de un cuarto polo 47 a una cuarta unidad de control 48 de polo. Cada una de las unidades 42, 44, 46 y 48 de control de polo está conectada, por medio de una barra colectora o general de conductores múltiples, a una unidad conmutadora 50 de punto de cruce. Cada una de las unidades 42, 44, 46 y 48 de control de polo está también conectada por medio de una barra general de conductores múltiples a una unidad de control maestra o patrón 51.

Asociado con la unidad de control maestra 51 hay un mecanismo de memoria 52 que tiene una posición de memoria diferente para cada una de las direcciones predeterminadas o válidas de dispositivo de SCCA para almacenar varias indicaciones relativas a la recepción de estas direcciones de dispositivo por las unidades de polo 42, 44, 46 y 48. El mecanismo de memoria 52, que puede formar parte de una mecanismo de memoria mayor, se denominará aquí "cuadro de control". Como tal, es direccionado por direcciones suministradas por la unidad de control maestra 51 y al-

1 macena información del tipo de control recibida del con-
trol maestro 51 y, cuando se precisa, lee la información
almacenada y la devuelve al control maestro 51. Este meca-
nismo de memoria 52 de cuadro de control se muestra con más
5 detalle en la figura 7.

Para cada uno de los ordenadores A, B, C y D el
SCCA 30 parece ser una clase ordinaria de unidad de control
de entrada/salida y cada ordenador habla al SCCA 30 por me-
dio del protocolo de intercambio de acoplamiento de entra-
da/salida de costumbre descrito en las Referencias (14)-(17).
10 Así, para la secuencia de selección inicial para el orde-
nador A, por ejemplo, el ordenador A emite una de las di-
recciones válidas de dispositivo que es reconocible por el
SCCA 30. Esta dirección de dispositivo es puesta en campo
por el control 42 de polo 1 que envía entonces esta misma
15 dirección de dispositivo de nuevo al ordenador A para veri-
ficar que ha sido recibida y aceptada. El ordenador A emi-
te entonces la orden de canal para la primera CCW para es-
ta dirección de dispositivo y, tras recibir la misma, la
20 unidad de control 42 del polo 1 devuelve un mensaje de es-
tado. Este, en sus aspectos generales, no es más que el pro-
tocolo de selección inicial de acoplamiento de entrada/sa-
lida de costumbre.

El control 42 de polo 1 envía la dirección de dis-
positivo aceptada y la orden de canal que se emite (ya sea
25 de SYNCR ya sea de SYNCW) a la unidad de control maestra 51.
El control 42 de polo 1 envía también al control maestro 51
un código identificador (ID) de polo que dice al control
maestro 51 que fue el polo 1 el que recibió esta dirección
de dispositivo. El control maestro 51 usa entonces la di-

1 rección de dispositivo para acceder al cuadro de control
52 para determinar si esta misma dirección de dispositivo
ha sido recibida de cualquiera de los otros ordenadores.
Por convención de programa entre los ordenadores, sólo se
5 permite a otro de los ordenadores utilizar esta misma direc-
ción de dispositivo en los ejemplos considerados hasta es-
te momento. (Un ejemplo modificado se considerará a conti-
nuación).

Suponiendo que esta es la primera vez que ha sido
10 recibida esta dirección de dispositivo particular por el
SCCA 30, entonces los bitios de control a los que se ha
accedido desde el cuadro de control 52 serán todos ceros.
Si la orden de canal recibida fue una orden de SYNCR, el
control maestro 51 hará entonces que el bitio de "SYNCR
15 recibida" en esta dirección en la mesa de control 52 sea
establecido a un valor uno y los bitios de ID de polo de
SYNCR sean establecidos al código particular para identi-
ficar el polo en el que fue recibida esta dirección de dis-
positivo. Por el contrario, si la orden de canal recibida
20 es una orden de SYNCW, entonces es el bitio de "SYNCW re-
cibida" el que es establecido o puesto a uno y los bitios
de ID de polo de SYNCW los que se ponen al código de ID de
polo. El control maestro 51 instruye también al control 42
de polo 1 para devolver al ordenador A un mensaje de esta-
do de FINAL DE CANAL y una señal de desconexión. Esto se
25 hace durante la secuencia de selección inicial en el con-
trol 42 de polo 1, es decir, la batería de bitios de estado
de selección inicial devuelta al ordenador A incluye este
estado de FINAL DE CANAL. Este estado de FINAL DE CANAL ha-
ce que el ordenador A sitúe el programa de canal para esta

1 dirección de dispositivo en estado suspendido y la señal
de desconexión libera al ordenador A para realizar otro
trabajo.

5 Supóngase ahora que en algún momento posterior, un
segundo ordenador, por ejemplo el ordenador D, envía esta
misma dirección de dispositivo al SCCA 30. Esta dirección,
la orden de canal que acompaña a la misma y el código de ID
de polo de SCCA son pasados al control maestro 51, el cual
10 usa entonces la dirección de dispositivo para acceso al cua-
dro de control 52. Los bitios de cuadro de control a los
que se ha tenido acceso son suministrados al control maes-
tro 51, el cual conoce entonces que esta es la segunda apa-
rición de esta dirección de dispositivo y que dicha segun-
da aparición fue recibida por medio de polo 2. Entonces
15 el control maestro manda al control 44 de polo 2 devolver
al ordenador D las indicaciones de FINAL DE CANAL y FINAL
DE DISPOSITIVO en la batería de bitios de estado de selec-
ción inicial. El control maestro 51 manda además al control
20 42 de polo 1 enviar un mensaje de estado de FINAL DE DISPO-
SITIVO al ordenador A. El control maestro 51 manda también
a la unidad de conmutación 50 de punto de cruces preparar
la interconexión de la barra general de datos desde la uni-
dad de control 42 de polo 1 a la barra general de datos
desde la unidad de control 44 de polo 2 anticipadamente a
25 la recepción de las órdenes de transferencias de datos.

La recepción del estado de FINAL DE DISPOSITIVO
por el ordenador A reactiva el programa de canal suspendi-
do para esta dirección de dispositivo y hace que encadene
órdenes para la siguiente CCW. Al mismo tiempo, la recep-
ción del estado de FINAL DE DISPOSITIVO por el ordenador

1 B hace que el programa de canal del mismo para esta misma
dirección de dispositivo encadene órdenes a la siguiente
CCW del mismo. Por convención de programa, la siguiente
CCW de uno de estos ordenadores contiene una orden de LEC-
5 TURA y la siguiente CCW para el otro ordenador contiene una
orden de ESCRITURA. Así, se suministran las órdenes com-
plementarias apropiadas por los dos ordenadores. Estas ór-
denes de LECTURA y ESCRITURA hacen que el SECCA 30 opere
mucho mejor en la manera del actual adaptador de canal a
10 canal del Sistema/70, siendo transferidos los datos de una
a otra unidad de control de polo por medio del conmutador
50 de punto de cruz.

Aproximadamente al mismo tiempo que el control
maestro 51 instruye a las unidades de control de polo para
15 mandar a sus respectivos ordenadores el estado de FINAL DE
DISPOSITIVO que inicia la cadena o secuencia de órdenes a
la CCW de LECTURA y ESCRITURA, el control maestro 51 opera
también para restablecer a cero los bitios de control en
el cuadro de control 52 para esta dirección de dispositivo
particular. Después de la terminación de la transferencia
20 de datos, el ordenador para el cual esta dirección de dis-
positivo es una dirección de LECTURA, emite, tan pronto co-
mo sea posible, a esta dirección, otra instrucción de en-
trada/salida de ARRANQUE para reactivar el programa de ca-
25 nal de SYNCR + LECTURA para esta dirección de dispositivo.
Esto sirve para devolver esta dirección de dispositivo a un
estado de "sincronizada para lectura" bastante rápidamente
después de la terminación de la transferencia de datos.

Consideremos ahora el caso de contención para una
30 vinculación particular de ordenador a ordenador y supongamos

1 que las dos direcciones de dispositivo para esta vincula-
ción particular están en un estado de "sincronizadas para
lectura". Esto significa que en el cuadro de control 52 los
bitios de SYNCR Recibido para cada una de estas direcciones
5 se activan y que los IDs de polo de SYNCR han sido registra-
dos para cada una de estas direcciones. La situación de con-
tención se produce cuando los ordenadores intentan ambos en-
viar mensajes al mismo tiempo mediante instrucciones de en-
trada/salida de ARRANQUE o INICIACION a sus respectivas di-
10 recciones de ESCRITURA o INSCRIPCION para esta vinculación.

El SCCA 30 se ocupará de una de estas direcciones
de dispositivo. Para la otra dirección de dispositivo, el
control maestro 51 activará el bitio de SYNCW Recibida o
en la mesa o cuadro de control 52 y registrará en la posi-
15 ción de ID de polo de SYNCW el código de ID para el polo
que recibió esta otra dirección. El control maestro 51 ins-
truirá también a la unidad de control de polo para que la
dirección de que no sea ocupado sea devuelta a un estado
de FINAL DE CANAL y una señal de desconexión a este orde-
20 nador. En otras palabras, la orden de SYNCW para la direc-
ción de que no sea ocupado es, en realidad, aceptada por el
SCCA 30, pero en lugar de ser tramitada, es de hecho situa-
da en una lista de espera, realizándose esto mediante la ac-
tivación del bitio de SYNCW Recibida y el registro de la ID
25 de polo de SYNCW en la mesa o cuadro de control 42 para es-
ta dirección. Al mismo tiempo que se registran estos bitios
de SYNCW en el cuadro de control 52, se conecta un circuito
de bloqueo de contención/ocupado en el control maestro 51.
Ahora puede proseguir de la manera explicada anteriormente
30 el funcionamiento para la dirección a tramitar.

1 Después de la terminación de la transferencia
de datos para la dirección a tramitar, el SCCA 30 notará,
por medio del circuito de bloqueo de contención/ocupado,
que se debe manipular ahora el caso previo de contención.
5 El control maestro 51 explorará entonces la columna de bi-
tios de SYNCW Recibida en la mesa de control 52 para deter-
minar la dirección de dispositivo y las dos IDs de polo pa-
ra la dirección de dispositivo no tramitada de la que pre-
cisa ocuparse. El control maestro 51 instruye entonces a las
10 dos unidades de control de polo así identificadas el envío
de la dirección identificada y un estado de FINAL DE DIS-
POSITIVO a los ordenadores conectados a estos dos polos.
Entonces serán reactivados los programas de canal suspen-
didos en estos dos ordenadores y tendrá lugar la transfe-
15 rencia de datos para esta dirección de dispositivo anterior-
mente no transmitada. El control maestro 51 restablece tam-
bién a cero los bitios de mesa de control para esta direc-
ción de dispositivo.

20 Consideremos ahora el caso "ocupado" donde el SCCA
30 está transfiriendo datos entre dos de los ordenadores
cuando se reciben de un tercer ordenador una dirección vá-
lida de SCCA y una orden de sinc. La orden de sinc proce-
dente de este tercer ordenador no es rechazada. Es aceptada
por el SCCA 30 y su aparición se registra en el cuadro de
25 control 52. Su unidad de control de polo es instruida para
devolver un estado de FINAL DE CANAL y una señal de desco-
nexión para poner el programa de canal del tercer ordena-
dor en estado suspendido y desconectar el tercer ordenador
del SCCA 30.

30
240778

Si la orden de sinc recibida del tercer ordena-

1 dor es, por ejemplo, una orden de SYNCW para esa direc-
ción de dispositivo, el bitio de SYNCW Recibida es acti-
vado y el ID de polo es registrado en las posiciones de
bitio de ID de polo de SYNCW para esa dirección de dispo-
5 sitivo. Si el bitio de SYNCR recibida está activado y el ID
de polo de SYNCR está ya presente en el cuadro de control
52, entonces el circuito de bloqueo de contención/ocupado
del control maestro 51 se conecta también para señalar la
existencia de una concordancia de dirección de espera que
10 necesita ser manipulada. Después de la terminación de la
transferencia de datos en curso, se manipula la transferen-
cia de datos para esta concordancia de dirección de espe-
ra.

15 Un punto que se ha de hacer observar es que el
SCCA 30 nunca devuelve a un estado ocupado a ninguno de los
ordenadores si está en curso una transferencia anterior de
datos comenzada que implica otra dirección de dispositivo.
Por el contrario, registra los detalles particulares per-
tinentes en el cuadro de control 52 y libera para efectuar
20 otro trabajo al ordenador que emitió la orden de sinc re-
ción recibida. Así se reduce el tiempo de encabezamiento
y preparación de programa.

25 Otro punto a observar es que el SCCA 30 no tiene
conocimiento de las asignaciones de dirección de disposi-
tivo, tales como la de las mesas o cuadros de las figuras
4 y 5, y no necesita conocer las identidades de los orde-
nadores. Todo lo que el SCCA 30 está haciendo es adaptar
direcciones de dispositivo. Cuando se detecta una adapta-
ción o concordancia de direcciones, el control maestro 51
30 manda a la unidad de conmutación 50 de punto de cruce in-

1 terconectar los dos polos a través de los cuales se reci-
bieron estas direcciones concordantes. Si la unidad de con-
mutación 50 de punto de cruce estuviera ocupada con una
5 transferencia de datos en curso, entonces la concordancia
de direcciones que se acaba de detectar se identifica como
en espera y se transmitirá después de la tramitación de la
transferencia de datos en curso.

Hasta ahora, lo que se ha descrito es el de-
nominado modo de funcionamiento de "envío de mensaje",
10 en el que los ordenadores diferentes comunican entre sí
mediante envío de mensaje de ida y vuelta. Si se desea,
uno o más de las vinculaciones de ordenador a ordenador,
puede ser operada en lo que se podría denominar un modo
invertido. En particular, puede ser deseable algunas ve-
15 ces que el ordenador al final de una vinculación sea ca-
paz de obtener datos de un lugar de almacenamiento conoci-
do del otro ordenador sin que tenga que enviarse un mensa-
je al otro ordenador para preguntarlo. En este caso, los
dos ordenadores operarían para mantener normalmente sus
20 finales de la vinculación en un estado de "sincronizado
para escritura". Entonces el ordenador que desea obtener
los datos emitiría una instrucción de entrada/salida de
ARRANQUE a su dirección de LECTURA para originar la emisión
de una orden de SYNCR. En este caso se establecería la co-
25 nexion y los datos serían transferidos sin que el ordenador
receptor tuviera que enviar primero un mensaje de "solici-
tud para datos" al otro ordenador. Si la transferencia ha
de ser siempre en el mismo sentido, tal como del ordenador
A al ordenador B, entonces sólo necesita usarse una direc-
cion de dispositivo para esta finalidad. El modo de fun-

1. cionamiento particular, es decir, o bien de "envío de mensaje" o invertido, está determinado por el acuerdo de convenciones de antemano para los programas en los dos ordenadores.

5 Haciendo referencia ahora a la figura 8, se muestra en ella con mayor detalle una forma de construcción representativa para la parte de control de polo de la figura 6. En la figura 8, cada uno de los cables de acoplamiento 31 a 34 está representado en una forma subdividida para mostrar individualmente los subgrupos conductores principales del mismo. Igualmente, cada una de las unidades de control de polo 42, 44, 46 y 48 está mostrada de una manera subdividida. Así, para el cable de acoplamiento 31 y el control de polo 42, el cable de acoplamiento 31 está mostrado como compuesto de cuatro partes 31a, 31b, 31c y 31d de conductores múltiples y el control de polo 42 está mostrado compuesto de partes 42a, 42b y 42c. La nomenclatura "in" (entrada) y "out" (salida) utilizada en relación con los subgrupos 31a a 31d de cables de acoplamiento está tomada con respecto a la unidad de canal en el otro extremo del cable de acoplamiento. Así, por ejemplo, la expresión "Barra general de Salida" (Bus Out) indica un grupo de conductores de acoplamiento que es utilizado por la unidad de canal para enviar datos. De una manera similar, la indicación "Barra general de Entrada" (Bus In) indica un grupo de conductores de acoplamiento que se utiliza para enviar datos a la unidad de canal.

La parte 42a de polo 1 incluye una primera unidad receptora 60 de múltiples bits para los conductores de la Barra general de Salida y una segunda unidad receptora 61

1 de múltiples bitios para el grupo 31c de conductores de Mar-
cas de Salida. Las otras partes 44a, 46a y 48a de control de
polo de Barra general de Salida/Marcas de Salida para los
5 otros polos 2, 3 y 4, respectivamente, son de esta misma
construcción.

La parte 42c de polo 1 incluye un ensamblador 62
de Barra general de Entrada de múltiples bitios y una uni-
dad activadora 63 de múltiples bitios para los conductores
de acoplamiento 31b de Barra general de Entrada. La parte
10 42c de polo 1 incluye también un ensamblador 64 de Marcas
de Entrada y una unidad activadora 65 de múltiples bitios
para los conductores de acoplamiento 31d de Marcas de En-
trada. Las partes 44c, 46c y 48c de control de polo para
los otros polos 2, 3 y 4, respectivamente, son de esta mis-
ma construcción.

Una tarjeta 66 de clavijas de rango de direcciones
está conectada a cada una de las partes 42b, 44b, 46b y
48b de control de polo para indicar a cada uno de los po-
los el juego completo de direcciones de dispositivo que
será reconocido por el SCCA 30. Cada una de las partes 42b,
20 44b, 46b y 48b de control de polo manipula sus respectivas
secuencias de acoplamiento del Sistema/370 que requerirán
respuesta bastante inmediata. En particular, manipularán
las partes iniciales de las secuencias de selección inicia-
25 les para las órdenes de canal utilizadas en relación con
las operaciones de transferencia de datos.

Haciendo referencia a la figura 9, se muestra en
ella con mayor detalle una forma de construcción represen-
tativa para las partes de control maestro y cuadro de con-
30 trol del SCCA 30 de la figura 6. Con referencia a la figura

1 9, la mayor parte del control maestro 51 está situada en
un microordenador 68. La mesa o cuadro de control 52 está
situado en una sección de memoria 68a del microordenador
68. Conectada a un polo de entrada del microordenador 68
5 hay una Barra general de Entrada de Datos (DEI) de múlti-
ples bitios y conectada a un polo de salida hay una Barra
general de Salida de Datos (DEO) de múltiples bitios. Co-
nectada a un polo de dirección del microordenador 68 hay
una Barra general de Salida de Dirección (ABO) de múlti-
10 ples bitios. Entre otras cosas, las barras generales AIO
y DEO corren hasta las partes de control de polo mostra-
das en la figura 8.

Una representación de las partes de control 42a,
42c, 44a, 44c, etc, de polo de salida se repite en la fi-
15 gura 9 para fines de referencia.

Como se ha mencionado, los controles de polo 42b,
44b, 46b y 48b de la figura 8 se utilizan para fines de
secuencia de selección inicial. Considerando, por ejemplo,
el control de polo 42b para el polo 1, este control de po-
20 lo 42b notará las transiciones de selección inicial en las
líneas 31c de Salida de Marcas y realizará una operación
de adaptación o concordancia de dirección de dispositivo
de componentes físicos para daptar la dirección de dispo-
sitivo entonces presente en las líneas 31 de Barra general
25 de Salida con las direcciones válidas proporcionadas por
la tarjeta de clavijas 66. Si no se detecta adaptación o
concordancia, se propaga la marca de salida seleccionada
a la siguiente de cualquier otro dispositivo de entrada/sa-
lida que pueda estar unido al cable de acoplamiento 31. Si
30 se detecta una adaptación o concordancia de dirección, sin

1 embargo, el control 42b de polo responderá a la unidad de
canal del ordenador A utilizando la misma dirección de dis-
positivo que la dirección concordante detectada. Cuando la
unidad de canal responde ahora elevando la línea de marca
5 de salida de orden, el control de polo 42b pasará el con-
trol al microordenador 68 para manipulación adicional. La
secuencia de acoplamiento de canal espera hasta que el mi-
croordenador 68 toma el control.

El control de polo 42b induce al microordenador
10 68 para tomar el control colocando un mensaje de estado de
bifurcación en una barra general o colectora 69 que corre
hasta un ensamblador de estado de bifurcación 70, el cual,
a su vez, está acoplado a un ensamblador 71 DBI de microor-
denador (figura 9) que selecciona los datos a colocar en la
15 barra general DBI del microordenador 68.

Cada uno de los otros controles de polo 44b, 46b y
48b opera de la misma manera. En particular, cada uno actúa
para enviar un mensaje de estado de bifurcación al ensamble
dor 70 cuando detecta una concordancia de dirección para una
20 dirección de dispositivo que aparece en sus líneas asocia-
das de Barra general de Salida.

La actividad normal del microordenador 68 es un
escrutinio continuo de "memorial rodado" de los controles
de polo 42b, 44b, 46b y 48b. Esto se consigue estableciendo
25 los valores seleccionados apropiados en un registrador 72
de selección de control de polo de cuatro etapas (figura 8).
de una manera secuencial. Los valores seleccionados apare-
cen secuencialmente en DEO y cada uno se establece en el
registrador 72 mediante una descodificación de la dirección
que lo acompaña en la barra AEO. El primer valor selecciona-

1 do (un campo 1000) establece la primera etapa del regis-
trador, y restablece las otras etapas del registrador, el
segundo valor seleccionado (un campo 0100) establece la se-
gunda etapa del registrador y restablece las otras, etc. Es
5 to activa las cuatro líneas de salida del registrador una
de cada vez y hace posible que el ensamblador 70 muestree
secuencialmente las barras generales de estado de bifurca-
ción de cada uno de los controles de polo 42b, 44b, 46b y 48b
y transfiera lo que aparezcan en ellas al microordenador 68
10 a través del ensamblador 71 y la barra general DBI.

El microordenador 68 vigila esta entrada a través
de la barra general DBI para determinar si ha sido detecta-
da una concordancia de dirección. Cuando se recibe un men-
saje de estado de bifurcación que indica una concordancia
15 de dirección, el microordenador 68 bifurca temporalmente
a una rutina de selección inicial. Como parte de esta ru-
tina, el microordenador 68 obtiene la dirección de dispositi-
vo que produce la concordancia desde el control de polo
apropiado (por ejemplo, 42b) por medio de su barra general
20 de estado de bifurcación (por ejemplo, 69) y los ensambla-
dores 70 y 71. También leerá la orden de canal que aparece
entonces en las líneas de Barra general de Salida del cable
de acoplamiento que produce la concordancia de dirección
(por ejemplo, las líneas 31a de Barra general de Salida del
25 cable 31). Esto se consigue por medio de un ensamblador 73
de Barra general de Salida y el ensamblador 71 de DBI.

El microordenador 68 utiliza la dirección de dis-
positivo para acceder a la mesa o cuadro de control 52 que
reside en la sección de memoria 68a. El microordenador 68
30 examina los bitios de cuadro de control a que se ha accedi-

1 do y después envía el mensaje de estado apropiado al orde-
nador que produjo la concordancia de dirección. Este mensa-
je de estado es enviado al ordenador apropiado por medio de
la barra general DBO, un registrador 74 de Barra general de
5 Entrada y la apropiada de las partes de control 42c, 44c,
46c y 48c de polos de salida. Asimismo, el microordenador
68 completa la secuencia de selección inicial proporcionan-
do la apropiada DBO de vía de señalización de línea de mar-
ca, un registrador 75 de Entrada de Marcas y la misma de
10 las partes de control de polo 42c, 44c, 46c y 48c utiliza-
das para el mensaje de estado. En relación con esto, las se-
ñales de Salida de Marcas procedentes de este mismo cable
de acoplamiento se hacen disponibles para el microordena-
dor 68 por medio del ensamblador 76 de Salida de Marcas,
15 el ensamblador 71 de DBI y la barra o línea general de DBI.

Haciendo referencia ahora a la figura 10, se mues-
tra en ella con mayor detalle una forma de construcción re-
presentativa para la parte de conmutación de punto de cruce
de la figura 6. La representación de las partes de control
20 42a, 42c, 44a, 44a, etc. de polo de salida, mostradas an-
teriormente en las figuras 8 y 9, se repite en la figura 10
para fines de referencia. El resto de la figura 10 se refie-
re a la unidad de conmutación 50 de punto de cruce de la
figura 6.

25 Con referencia a la figura 10, el conmutador de
punto de cruce incluye los circuitos lógicos apropiados de
conmutación de elementos físicos, de tal manera que cual-
quier cable de acoplamiento de polo puede ser conmutado a
cualquier otro cable de acoplamiento de polo para fines
30 de transferencia de datos. Estos circuitos lógicos de con-

1 mutación incluyen un ensamblador 77 de transferencia de
datos para seleccionar uno de los cuatro juegos posibles
de conductores de Barra general de Salida (por ejemplo el
31a) y conectarlo a un primer registrador 78 de memoria in-
5 termedia de datos de una batería de bitios (nueve bitios).
Los grupos de conductores de Barra general de Salida se
utilizan, naturalmente, para transferir datos desde las
unidades de canal de ordenador a los dispositivos de entra-
da/salida conectados a los cables de acoplamiento, en este
10 caso al SCCA 30. Los datos se hacen pasar desde el primer
registrador de datos 78 a un segundo registrador de datos
79 de una batería de bitios (nueve bitios) y desde aquí a
un ensamblador de Barra general de Entrada de una selec-
cionada de las partes 42c, 44c, 46c y 48c de control de
15 polo del lado de salida (por ejemplo, el ensamblador 62 de
Barra general de Entrada en la parte 42c de control de po-
lo). Esto sitúa los datos en los conductores de Barra gene-
ral de Entrada para uno seleccionado de los cables de aco-
plamiento 31 a 34, a saber, el cable que corre hasta el or-
denador que va a recibir los datos.
20

El microordenador 68 selecciona el polo adecuado
a través del cual el SCCA 30 ha de recibir los datos me-
diante establecimiento del valor de selección apropiado en
un registrador 80 selector de polo de entrada de cuatro eta-
25 pas. El registrador 80 es seleccionado por la dirección en
ABO, ocurriendo la señal de descodificación en la salida
del descodificador 81 que sirve para dar paso discriminado
al valor de selección en DEB al registrador 80. Si se ha
de seleccionar el polo 1, se ajusta o establece la primera
etapa del registrador 80 a uno y se ajustan o establecen

1 a cero las otras etapas mediante el valor de selección en
la barra general de DEO. Análogamente, si se ha de selec-
cionar el polo 2, se ajusta o establece la segunda etapa
5 del registrador a uno y las otras a cero, y así sucesiva-
mente para los otros polos. Las líneas de salida del regis-
trador 80 controlan, a su vez, el ensamblador 77 de transfe-
rencia de datos para conectar sólo la seleccionada de sus
barras generales de entrada a su barra o línea general de
salida.

10 De modo similar, el microordenador 68 selecciona el
cable de acoplamiento apropiado que ha de recibir los datos
que han de ser emitidos por el SCCA 30 estableciendo el
valor de selección apropiado en un registrador 82 selector
de polo de salida. Esto excita una y sólo una de las líneas
15 de salida del registrador 82 para habilitar con ello el
ensamblador de línea o barra general de entrada sólo en la
descada de las partes de polo de salida 42c, 44c, 46c y
48c.

20 El movimiento de cada batería de bitios de datos
desde el ordenador que envía la misma al registrador de da-
tos 78 y después el registrador de datos 79 y a continua-
ción al ordenador que recibe la misma es controlado automá-
ticamente por una unidad de control 84 de transferencia de
datos. A este fin, la unidad 84 de control de transferencia
25 de datos controla también los grupos de líneas de marcas
de entrada y salida para ambos ordenadores implicados en la
transferencia de datos para proporcionar el necesario pro-
tocolo de intercambio de línea de marcas del Sistema/370
que acompaña al movimiento de batería de bitios por batería
de bitios de los datos. A este fin, un selector de marcas

1 85 conecta a la unidad 84 de control de transferencia de
datos las líneas de Marcas de Entrada y de Marcas de Sa-
lida del cable de acoplamiento del ordenador que envía
o emisor y también las líneas de Marcas de Entrada y Mar-
5 cas de Salida del cable de acoplamiento del ordenador que
recibe o receptor. Los grupos particulares de líneas de
marcas que son seleccionados y conectados al control 84
de transferencia de datos se determinan por los mismos
valores de selección que se establecen en el registrador
10 80 selector de polo en entrada y el registrador 82 selec-
tor de polo de salida, para seleccionar los grupos desea-
dos de barras o líneas generales.

Después de seleccionar y conmutar las líneas de
acoplamiento apropiadas, el microordenador 68 envía la in-
15 formación de iniciación apropiada al control 84 de trans-
ferencia de datos por medio de la barra general DBO. A
continuación, la unidad 84 de control de transferencia de
datos se ocupa y realiza automáticamente las necesarias ac-
ciones de intercambio para mover los datos. Durante esta
20 fase del funcionamiento, la unidad 84 de control de trans-
ferencia de datos actúa de manera completamente autónoma e
independientemente del microordenador 68. A este respecto,
la unidad 84 de control de transferencia de datos puede ser
de la misma construcción de componentes físicos que la
25 correspondiente parte de movimiento de datos del presente
adaptador de canal a canal del Sistema/370.

Al final de la fase de transferencia de datos, la
unidad 84 de control de transferencia de datos envía un
mensaje de FINAL DE DATOS al microordenador 68. A continua-
ción el microordenador 68 se ocupa del control de los po-
30

1 los implicados en la transferencia de datos recién termi-
nada y realiza las secuencias de finalización de acopla-
miento para los ordenadores conectados a estos polos.

5 Durante la fase de transferencia de datos, el con-
trol 84 de transferencia de datos está funcionando por sí
mismo independientemente del microordenador 68. Durante di-
cha fase de transferencia de datos el microordenador regresa
a un escrutinio y vigilancia de los controles de polos pa-
ra los polos que no están implicados en la transferencia de
10 datos en curso. En particular, el microordenador 68 con-
tinúa ensayando cada uno de estos otros controles de polo
para comienzo de una secuencia inicial, y, si se recibe
uno, el microordenador 68 proporciona la respuesta adecua-
da y registra la información apropiada en el cuadro o mesa
15 de control 52 de la manera anteriormente descrita. Asimis-
mo, el microordenador 68 ensaya también, por supuesto, pe-
riódicamente el control 84 de transferencia de datos (a
través del ensamblador de DBI 71) para ver si tiene un men-
saje de FINAL DE DATOS.

20 Haciendo referencia ahora a la figura 11, se des-
cribe en ella un uso alternativo del SCCA de ordenadores
múltiples, en el que todos los ordenadores de un grupo es-
tán de acuerdo por convención en que una dirección de dis-
positivo implica transferencia de datos a un ordenador
concreto del grupo. Como ejemplo para el grupo de cuatro
25 ordenadores de la figura 3, se acuerda por convención que
el ordenador A será el ordenador receptor y que cada uno de
los otros ordenadores B, C y D puede enviar datos al orde-
nador A utilizando la misma dirección de dispositivo, en
este ejemplo la dirección 01 de dispositivo. La figura 11

1 muestra los programas de canal requeridos en cada uno de
los cuatro ordenadores para realizar este tipo de opera-
ción. En este caso, el ordenador A funciona para colocar o
devolver su programa de canal para la dirección 01 de dis-
5 positivo en un estado de "sincronizado para lectura o ins-
cripción" tan pronto como sea práctico. Cuando cualquiera
de los ordenadores emisores B, C y D desea enviar un men-
saje al ordenador A, emite una instrucción de entrada/sali-
da de ARRANQUE o INICIACION para la dirección 01 de dispo-
10 sitivo para hacer que se emita una orden de SYNCW para la
dirección 01. Al recibir la misma, el SCCA 30 conectará
el ordenador que envía esta orden de SYNCW para la direc-
ción 01 al ordenador A de la manera anteriormente descri-
ta.

15 Puesto que dos o más de los ordenadores emisores
B, C y D pueden enviar una orden de SYNCW aproximadamente
al mismo tiempo, el cuadro de control en SCCA 30 será modi-
ficado para mantener una cola para hacer posible que los
ordenadores emisores sean conectados uno de cada vez al or-
denador A. Es también importante observar que cuando el or-
denador A recibe un mensaje, el propio mensaje de datos de-
20 be contener información que identifique qué ordenador en-
vía el mismo. De otro modo el ordenador A no sabrá cuál de
los ordenadores B, C y D envía el mensaje.

25 La figura 12 muestra un ejemplo de un juego de
asignaciones de direcciones de dispositivo que se puede uti-
lizar para el modo de funcionamiento representado en la fi-
gura 11 para hacer posible que uno cualquiera de los cuatro
ordenadores envíe mensajes a cualquier otro de los cuatro
ordenadores. Comparando la figura 12 con la figura 4, se

1 aprecia que el modo de funcionamiento de la figura 11 pue-
de proporcionar una disposición completamente simétrica
mediante la cual cualquier ordenador puede hablar a otro
ordenador, cuya disposición utiliza sólo cuatro direccio-
5 nes de dispositivo en comparación con las doce direcciones
de dispositivo utilizadas en el caso de la figura 4, Así,
la técnica de la figura 11 puede ser utilizada para redu-
cir el número de direcciones de dispositivo que se requie-
ren. Sin embargo, la técnica de la figura 11 tiene la des-
10 ventaja técnica de que el propio mensaje de datos debe con-
tener información que identifique qué ordenador es el orde-
nador emisor. Esto, a su vez, requerirá una preparación
de programa de más bits. El que esta técnica sea desventa-
josa depende de la aplicación de tratamiento de datos glo-
15 bal particular que está siendo considerada.

Con el fin de apoyar el modo de funcionamiento de
las figuras 11-12, el cuadro de control 52 de la figura 7
se extiende para proporcionar el cuadro de control 52x mos-
trado en la figura 13. Este cuadro de control extendido
20 52x contiene una cola de profundidad N para las órdenes de
SYNCW emitidas a cada dirección de dispositivo, donde N in-
dica el número de ordenadores emisores. Esta cola es dispues-
ta en orden de primera en entrar- primera en salir (FIFO).
Las órdenes de SYNCW situadas en la cola son tomadas para
25 ejecución de transferencia de datos en el orden estricto
en que son recibidas por el SCCA 30.

Los componentes físicos de las figuras 8 a 10 se
pueden utilizar también para proporcionar este modo de fun-
cionamiento de las figuras 11-12. No se requiere cambio de
componentes físicos. El tamaño del cuadro de control en la

1 zona de memoria 68a del microordenador (figura 9) se aumen-
ta, naturalmente, de la manera indicada en la figura 13.
Asímismo, se añaden etapas de microcódigo adicionales el
programa de control en el microordenador 68 para fines de
5 disponer el cuadro o mesa de control extendido 52x.

De la descripción precedente de la realización re-
presentativa de ordenadores múltiples, se aprecia que se
puede construir un SCCA de acuerdo con el presente inven-
to para interconectar más de dos ordenadores de datos. El
10 ejemplo considerado anteriormente fue para el caso de cua-
tro ordenadores. Sin embargo, se comprenderá fácilmente que
el invento no está limitado al caso de cuatro ordenadores.
Utilizando los mismos principios que se han descrito ante-
riormente se puede construir un SCCA según el presente in-
15 vento para interconectar tres, cinco, seis o más ordenado-
res.

Asímismo, no es necesario que los cuatro polos de
cualquier SCCA de ordenadores múltiples dado esté conecta-
do para utilizar en cualquier sistema de ordenadores múl-
tiples dado. Por ejemplo, el SCCA puede ser construido con
20 cuatro polos para interconectar seis ordenadores. Sin em-
bargo, uno o más de los polos puede quedar desconectado y
no ser utilizado en un sistema general particular. Por ejem-
plo, se puede utilizar también un SCCA de seis polos para
25 interconectar sólo cinco ordenadores o cuatro ordenadores
o tres ordenadores, o incluso sólo dos ordenadores.

Un aspecto adicional que se debe hacer observar
es que el presente invento no está limitado a la forma de
construcción anteriormente descrita en la que el SCCA hace
30 uso de un microordenador. Las funciones de control propor-

1

cionadas por el microordenador, por el contrario, pueden, por ejemplo, ser proporcionadas por los circuitos de control apropiados de alambres resistentes.

5

Aunque se ha descrito lo que se considera que son actualmente las realizaciones preferidas de este invento, resultará evidente para los expertos en la técnica que se pueden hacer en el mismo diversos cambios y modificaciones sin apartarse del invento y, por lo tanto, se pretende cubrir todos los cambios y modificaciones citados que caen dentro del verdadero espíritu y alcance del invento.

1P

15

20

25

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se reconocen en las reivindicaciones siguientes:

10

1ª.- Un adaptador de canal a canal para interconectar dispositivos de tratamiento de datos y que comprende: una pluralidad de polos o terminales, cada uno de los cuales está destinado a ser acoplado a un canal de entrada/salida de uno diferente de una pluralidad de ordenadores de datos; circuitos de transferencia de datos para proporcionar selectivamente diferentes interconexiones de transferencia de datos entre los polos; una pluralidad de mecanismos de control de polos acoplados individualmente a unos polos diferentes de los polos y cada uno de los cuales incluye circuitos para detectar la recepción de una cualquiera de una pluralidad de direcciones de dispositivo de entrada/salida predeterminada; y circuitos de control acoplados a los mecanismos de control de polo y sensibles a las direcciones de dispositivo predeterminadas recibidas en los polos para hacer posible que los circuitos de transferencia de datos proporcionen una interconexión de transferencia de datos a continuación de recibir una dirección de dispositivo predeterminada en dos de los polos y proporcionar interconexión de transferencia de datos a continuación de recibir cada una de las direcciones de dispositivo predeterminadas

15

20

25

30

240778

1 adicionales a dos de los polos.

5 2ª.- Un adaptador de canal a canal según la reivindicación 1ª, en el que los circuitos de control son: sensibles a la recepción de una primera dirección de dispositivo predeterminada en cada uno de los polos primero y segundo para iniciar una transferencia de datos desde el primer polo al segundo polo; y sensibles a la recepción de una segunda dirección de dispositivo predeterminada en cada uno de los polos primero y segundo para iniciar una transferencia de datos en el sentido opuesto, a saber desde el segundo polo al primer polo.

10 3ª.- Un adaptador de canal a canal según la reivindicación 1ª, en el que los circuitos de control incluyen: circuitos para almacenar indicaciones de direcciones de dispositivo predeterminadas recibidas por cada polo; y circuitos que operan después de la iniciación de una transferencia de datos para restablecer las indicaciones almacenadas para la dirección de dispositivo implicada en la transferencia de datos.

20 4ª.- Un adaptador de canal a canal según la reivindicación 3ª, en el que los circuitos de control incluyen: circuitos acoplados a los circuitos de almacenamiento de indicaciones y que responden a la recepción de una de las direcciones de dispositivo predeterminadas para determinar si la misma dirección de dispositivo ha sido recibida por y está pendiente para otro polo; y circuitos operativos cuando la determinación es afirmativa para aplicar a cada uno de los polos implicados en los mensajes de estado de concordancia de dirección para hacer que los canales acoplados a ellos prosigan con sus operaciones de transferencia.

30

240778

1 cia de datos para dicha dirección de dispositivo.

5 5ª.- Un adaptador de canal a canal según la reivindicación 4ª, en el que los circuitos de control incluyen: circuitos operativos cuando la determinación es negativa para aplicar al polo que recibe la dirección de dispositivo predeterminada un mensaje de estado para hacer que el canal acoplado al mismo suspenda temporalmente la operación de transferencia de datos para dicha dirección de dispositivo.

10 6ª.- Un adaptador de canal a canal según la reivindicación 5ª, en el que: los polos están destinados a ser acoplados a canales del tipo de transmisión simultánea en bloques; uno de los canales implicados en la determinación de concordancia de dirección incluye para la dirección de dispositivo en cuestión un programa de canal que incluye una palabra de canal de orden de sincronismo encadenada para orden a una palabra de canal de mando de lectura; el otro de los canales implicado en la determinación de concordancia de dirección incluye para la dirección de dispositivo en cuestión un programa de canal que incluye una palabra de canal de orden de sincronismo encadenada para orden a una palabra de canal de orden de escritura o inscripción; los circuitos operativos cuando la determinación de concordancia de dirección es negativa operan para aplicar al polo que recibió la dirección de dispositivo un estado de final de canal y una señal de desconexión para suspender temporalmente el programa de canal y desconectar el canal del adaptador de canal a canal; y los circuitos operativos cuando la determinación de concordancia de dirección es afirmativa operan para aplicar a los dos polos implicados

1 en la concordancia de dirección un mensaje de estado de
final de dispositivo para reactivar el programa de canal
suspendido y hacer que los dos programas de canal se enca-
denen para orden a sus palabras respectivas de las pala-
5 bras de canal de orden de lectura y escritura, tras lo cual
se comienza la transferencia de datos desde el canal que
emite la orden de escritura al canal que emite la orden
de lectura.

10 7ª.- Un adaptador de canal a canal según la rei-
vindicación 1ª para interconectar más de dos ordenadores
de datos y que comprende: un mecanismo de conmutación de
punto de cruce para proporcionar selectivamente intercone-
xiones de transferencia de datos entre cualquiera de los
15 polos, bornes o terminales; dichos circuitos de control acco-
plados al mecanismo de control de polos y que responde a
la recepción de cualquier dirección de dispositivo prede-
terminada en dos polos diferentes, haciendo posible que
el mecanismo de conmutación de punto de cruce proporcione
una interconexión de transferencia de datos entre los dos
20 polos en los que se recibieron las direcciones de disposi-
tivo concordantes.

25 8ª.- Un adaptador de canal a canal según la rei-
vindicación 7ª, en el que cualquier dirección de dispositi-
vo dada infiere un sentido particular de transferencia de
datos entre los dos ordenadores por convención de programa
y los circuitos de control son sensibles a una dirección
de dispositivo dada para iniciar la transferencia de datos
en dicho sentido particular.

30 9ª.- Un adaptador de canal a canal según la rei-
vindicación 7ª, en el que cada mecanismo de control de polo

1 es capaz de detectar las mismas direcciones de dispositivo
predeterminadas y el número de direcciones de dispositivo
detectables por cada mecanismo de control de polo es al me-
nos igual al número de polos del adaptador de canal a ca-
5 nal que estén conectados para uso.

10 10ª.- Un adaptador de canal según la reivindicación 7ª, en el que cada mecanismo de control de polo es ca-
paz de detectar al menos dos direcciones de dispositivo
diferentes para cada ordenador distinto de aquél al que
está acoplado, sirviendo dicha dirección de dispositivo
para cada par de ordenadores, por convención de programa,
para identificar un primer sentido de transferencia de da-
tos entre ellos y sirviendo la otra dirección de disposi-
15 tivo citada para identificar el sentido opuesto de trans-
ferencia de datos entre ellos.

20 11ª.- Un adaptador de canal a canal según la rei-
vindicación 7ª, en el que los circuitos de control inclu-
yen: un mecanismo de memoria que tiene una posición de me-
moria diferente para cada una de las direcciones de dispo-
sitivo predeterminadas; y circuitos que responden a la apa-
rición de cada dirección de dispositivo predeterminada pa-
ra almacenar en la correspondiente posición de memoria in-
formación que identifica el polo en el cual fue recibida.

25 12ª.- Un adaptador de canal a canal según la rei-
vindicación 11ª, en el que los circuitos de control inclu-
yen: circuitos acoplados al mecanismo de memoria y que res-
ponden a la recepción de una dirección de dispositivo pre-
determinada para determinar si la misma dirección de dis-
positivo ha sido recibida por y está pendiente para otro
30 polo; circuitos operativos cuando la determinación es afir-

1 mativa para hacer posible que el mecanismo de conmutación
de punto de cruce proporcione una interconexión de trans-
ferencia de datos entre los dos polos en los que fue reci-
bida la dirección de dispositivo predeterminada.

5 13A.- Un adaptador de canal a canal para interco-
nectar dispositivos de tratamiento de datos.

Tal y como se ha descrito en la Memoria que ante-
cede, representado en los dibujos que se acompañan y con
los fines que se han especificado.

10 Esta Memoria consta de SESENTA hojas escritas a
máquina por una sola cara.

Madrid, 02.AGO.1978

P.A.

15 **Alberto de Elzaburu**
Por Poder



20

25

30

240778

VAL

69304

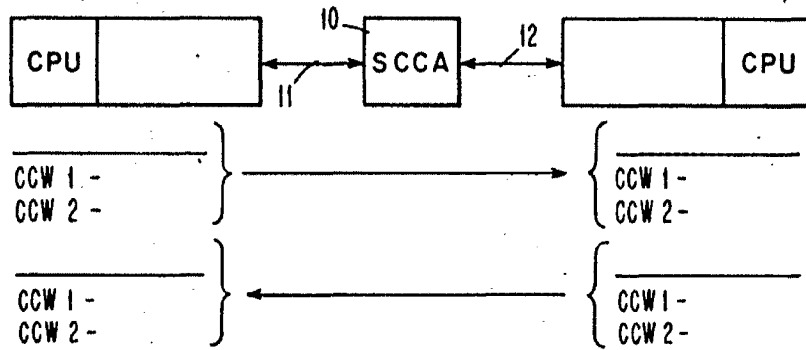


FIG. 1

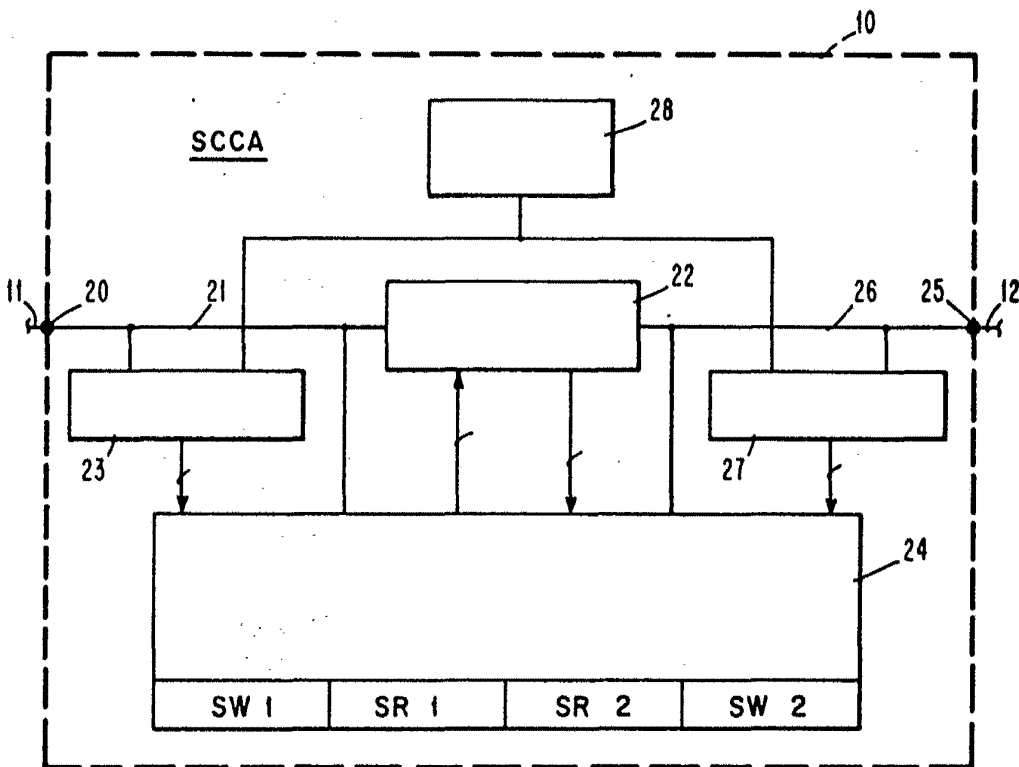


FIG. 2

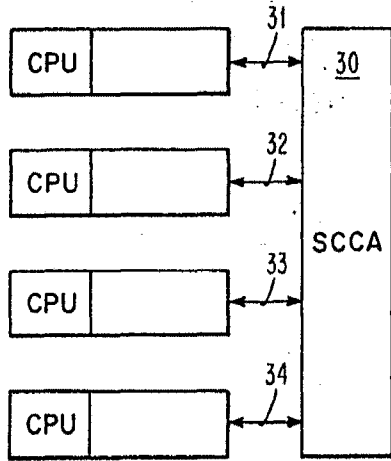


FIG. 3

AB	A → B	01
	A ← B	02
AC	A → C	03
	A ← C	04
AD	A → D	05
	A ← D	06
BC	B → C	07
	B ← C	08
BD	B → D	09
	B ← D	0A
CD	C → D	0B
	C ← D	0C

FIG. 4

AB-1	A → B	01
	A ← B	02
AB-2	A → B	03
	A ← B	04
ABCD-1	A → B	05
	A ← B	06
AC-1	A → C	21
	A ← C	22
AC-2	A → C	23
	A ← C	24
ABCD-1	A → C	25
	A ← C	26
AD-1	A → D	41
	A ← D	42
ABCD-1	A → D	43
	A ← D	44
BC-1	B → C	61
	B ← C	62
ABCD-1	B → C	63
	B ← C	64
BD-1	B → D	81
	B ← D	82
ABCD-1	B → D	83
	B ← D	84
ABCD-1	C → D	A0
	C ← D	A1

FIG. 5

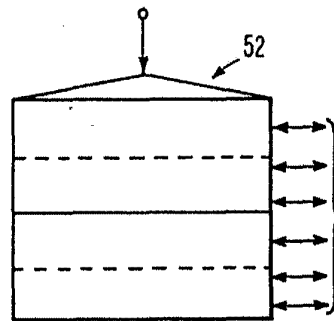


FIG. 7

Alberto De
For Bodes

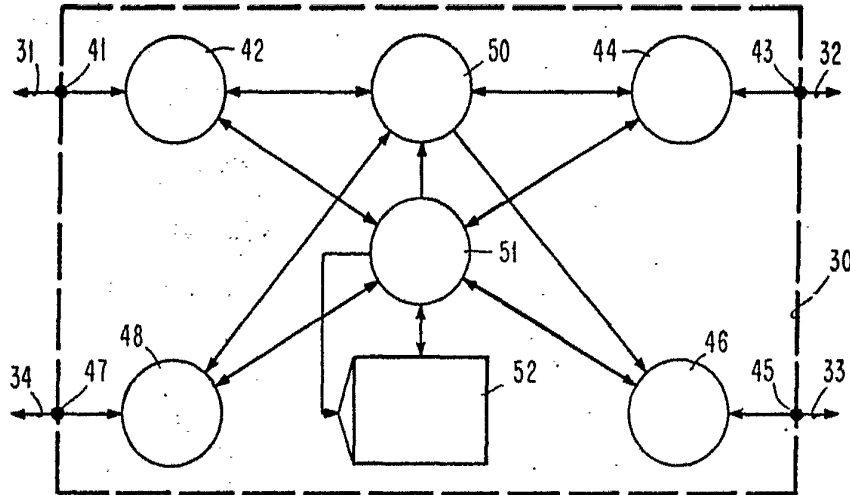


FIG. 6

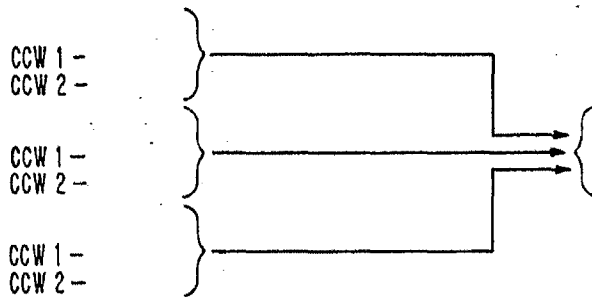


FIG. 11

B → A	01
C → A	01
D → A	01
A → B	02
C → B	02
D → B	02
A → C	03
B → C	03
D → C	03
A → D	04
B → D	04
C → D	04

FIG. 12

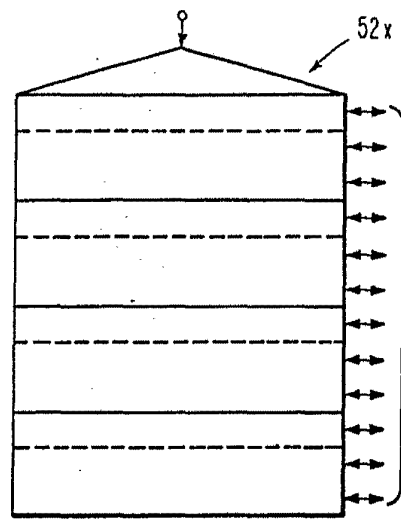


FIG. 13

Alberto de Elizaburu
Per. Feder

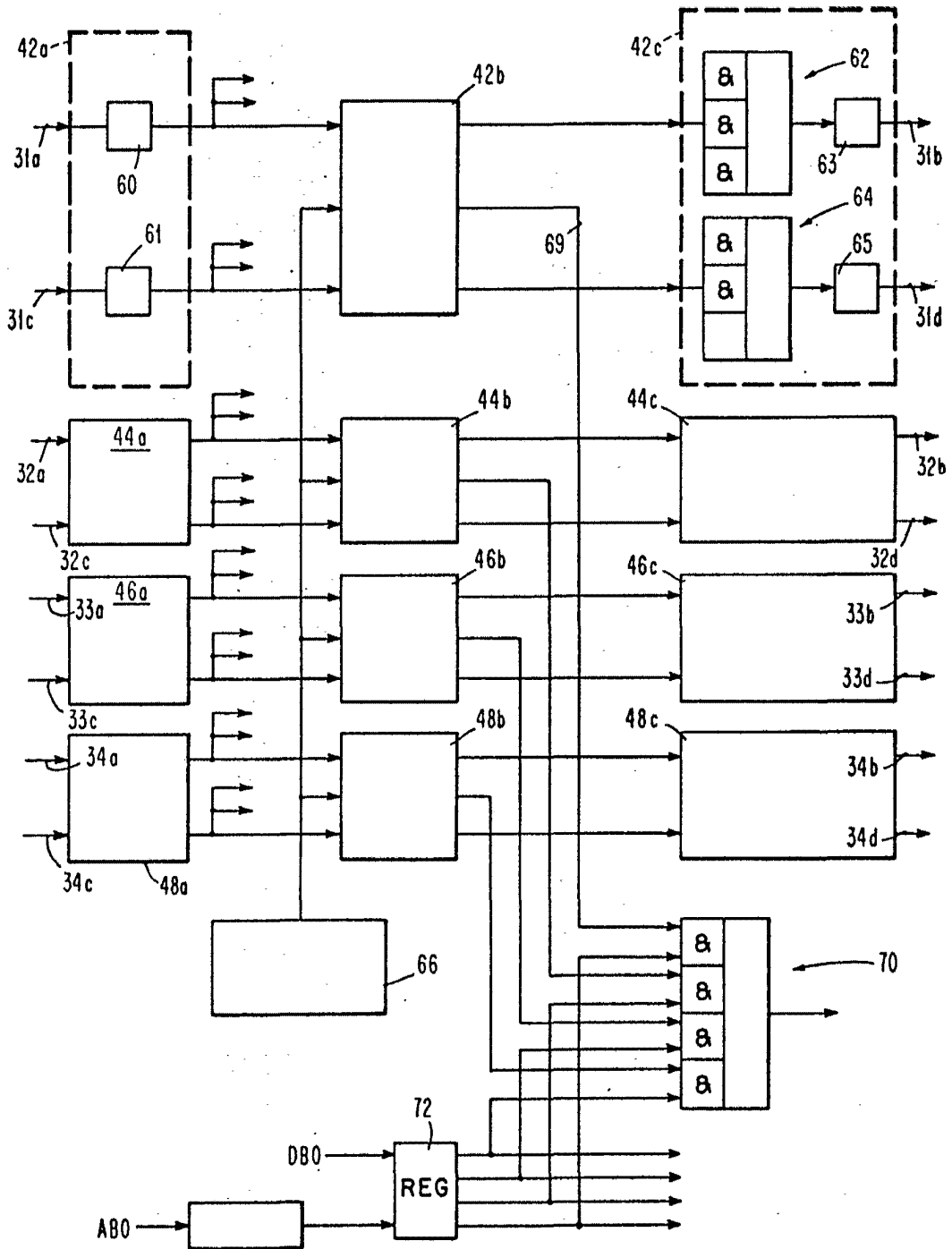


FIG. 8

Elizabeth
Elizabeth
IBM

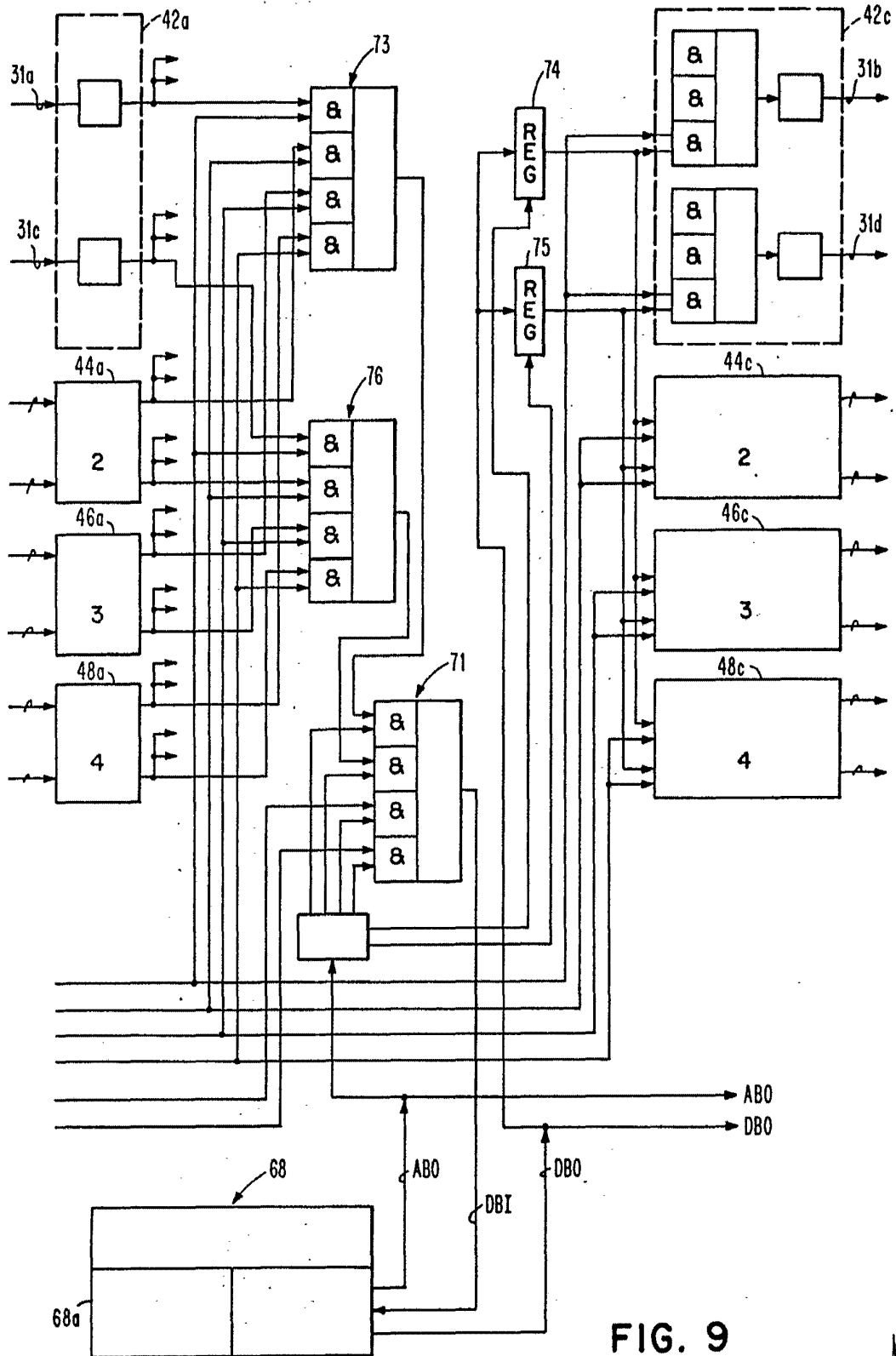
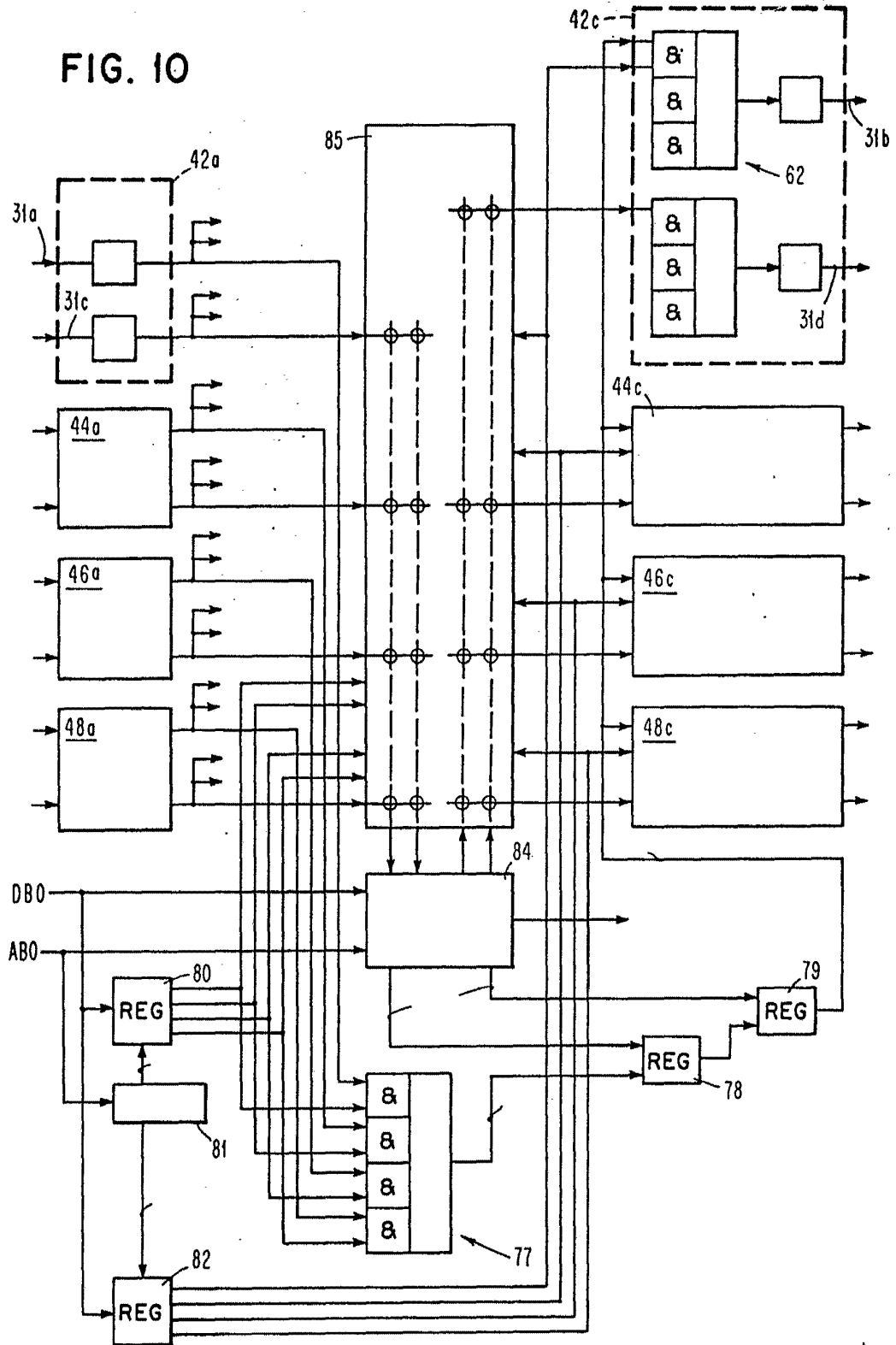


FIG. 9

Alberto de Elzaburu
For Poder,

FIG. 10



Alberto de Elzaburu
Por Poderes