

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

470701

ES (11) (21) (10) AI

FECHA DE PRESENTACION
12-Junio-1.978

20 DIC. 1978

50 PRIORIDADES: 51 NUMERO 77/06512		52 FECHA 14-6-77	53 PAIS Holanda
47 FECHA DE PUBLICIDAD	54 CLASIFICACION INTERNACIONAL H04N	55 PATENTE DE LA QUE ES DIVISIONARIA	
56 TITULO DE LA INVENCION "UN CIRCUITO DE CONVERSION DE NORMA DE LINEAS PARA CONVERTIR UNA SEÑAL DE TELEVISION DE LINEAS ENTRELAZADAS"			
71 SOLICITANTE (S) N.V. PHILIPS'GLOEILAMPENFABRIEKEN (PHN 8821 Spain HK/TS)			
DOMICILIO DEL SOLICITANTE Emmasingel 29, Eindhoven, Holanda			
72 INVENTOR (ES) Pieter Marinus van den Avoort y Marinus Cornelis Willem van Buul			
73 TITULAR (ES)			
74 REPRESENTANTE DCN ALBERTO DE ELZABURU MARQUEZ (P.-63.562)			

1 El invento se refiere a un circuito de conversión
de norma de líneas para convertir una señal de televisión
de líneas entrelazadas que tiene un número dado de líneas
por imagen en una señal de televisión convertida que tie-
5 ne sustancialmente doble número de líneas por imagen, mien-
tras se conserva la frecuencia de campo, que comprende un
convertidor y un interpolador.

La publicación Philips Research Reports 29, 1974,
páginas 413-428 expone un circuito de conversión de norma
10 de líneas del tipo anteriormente mencionado en el cual el
convertidor convierte la señal que pertenece a las líneas
de una imagen de televisión de 313 líneas en una señal que
pertenece a una imagen de televisión de 625 líneas. Debido
a que el convertidor puede suministrar información solamen-
15 te en cada línea alternada de la imagen de 625 líneas, está
seguido por un interpolador el cual, por interpolación, ha-
ciendo uso de una o más memorias de línea, añade las líneas
que faltan en la imagen de 625 líneas y compone las señales
de las líneas de la imagen de 625 líneas a partir de las
20 señales de diferentes líneas de la imagen de 313 líneas.

Un objeto del invento es mejorar la calidad de ima-
gen que puede obtenerse con la señal de televisión conver-
tida.

Un circuito de conversión de norma de líneas del
25 tipo mencionado en la introducción, de acuerdo con el in-
vento, está caracterizado por consiguiente porque el inter-
polador tiene un circuito de interpolación de campo para ob-
tener cantidades prácticamente iguales de información de ca-
da uno de dos campos sucesivos de la señal de televisión a
30 ser convertida en las líneas de la señal de televisión con-

030578

1 vertida.

El invento está basado en el reconocimiento del hecho de que con una interpolación entre dos líneas adyacentes que pertenecen, en consecuencia, a campos sucesivos, puede obtenerse una resolución vertical mejorada en comparación con la interpolación utilizada normalmente hasta ahora entre dos líneas secuenciales en el tiempo que son parte del mismo campo.

Una interpolación de campo que utiliza iguales cantidades de información de dos campos sucesivos en cada línea de la señal de televisión convertida parece reducir adicionalmente los efectos perturbadores que resultan de movimientos en la imagen.

Se observará que la utilización de una memoria de campo para doblar el número de líneas es conocida por la publicación Radio Mentor Electronic 1975 número 5, páginas 194-196. Esta memoria de campo es puesta fuera de servicio cuando se producen movimientos en la imagen. En la citada publicación no se utiliza la técnica de promediado por medio de la memoria de campo. En el circuito de esa publicación son detectados los movimientos en la imagen por medio de una memoria de imagen.

Adicionalmente, se observará que la operación de promediar la información de dos campos sucesivos con convertidores en donde la frecuencia de imagen o de campo es variada, es una técnica conocida por la publicación Royal Television Society Journal, septiembre-octubre 1974, páginas 140-159. La obtención del promedio es necesaria en este caso para evitar que se produzcan diferencias de velocidad originadas por la diferencia de frecuencias de imagen, en

1 movimientos en imágenes obtenidas a partir de la señal de
-televisión convertida con relación a los correspondientes
a imágenes obtenidas de las señales de televisión a conver-
tir. Estos fenómenos no aparecen con convertidores que res-
5 ponden al objeto de la solicitud porque en ellos no se trata
de cambiar la frecuencia de imagen o de cuadro.

El invento se explicará ahora adicionalmente con
referencia al dibujo.

En el dibujo

10 La figura 1 ilustra, por medio de un diagrama de
bloques conciso, un circuito de conversión de norma de lí-
neas de acuerdo con el invento;

La figura 2 ilustra, con referencia a un diagrama
de tiempo, un aspecto de la información en curso en algunos
15 puntos del diagrama de la figura 1;

La figura 3 ilustra por medio de un diagrama de
bloques conciso una posible realización adicional de un cir-
cuito de conversión de norma de líneas de acuerdo con el in-
vento;

20 La figura 4 ilustra por medio de un diagrama de tien-
pos la información en curso en algunos puntos del diagrama
de la figura 3;

La figura 5 ilustra por medio de un diagrama de
bloques conciso una porción de un circuito de interpolación
25 para un convertidor de norma de líneas representado en la
figura 3, y

La figura 6 representa por medio de un diagrama
de bloques una posible realización de un circuito de inter-
polación de acuerdo con la figura 5.

30

030578

1 En la figura 1 una señal de televisión a ser con-
vertida, que pertenece a una imagen de televisión de líneas
entrelazadas que tiene 313 líneas y 50 campos por segundo,
está aplicada a una entrada 11. A través de una entrada 13
5 la señal llega a un generador 15 de impulsos que separa las
señales de sincronismo de la señal de televisión entrante
y las trata para obtener nuevas señales de sincronismo y su-
ministra señales para el funcionamiento de diferentes por-
ciones del circuito.

10 La señal de televisión a convertir está aplicada
además a una entrada 17 de un convertidor 19 de analógico
a digital que suministra una señal de televisión en forma
digital, por ejemplo modulada en código de impulsos, a una
entrada 21 de un convertidor 23. El convertidor de analógico
15 a digital está controlado por el generador 15 de impulsos.

 El convertidor 23 comprende un primer conmutador
25 inversor, dos memorias 27, 29 de línea y un segundo con-
mutador 31 inversor, que están controlados por el generador
15 de impulsos. Si una línea de la señal de televisión de
20 313 líneas a ser convertida se inscribe en una de las memo-
rias de línea, por ejemplo la memoria 27, se aplica una se-
ñal procedente de la otra memoria 29 de línea a una salida
33 sustancialmente a velocidad doble, de modo que se adap-
ta a una imagen de televisión de 625 líneas. Es entonces
25 inscrito en la memoria de línea un período de línea siguien-
te de la señal de televisión a convertir y se lee la memo-
ria 27 de línea.

 La figura 2 representa esquemáticamente cómo varía
la información en curso en la salida 33 del convertidor. En
30 un primer campo R_1 de la imagen de 625 líneas son suministra

1 das señales sucesivamente en todos los períodos de línea
alternados, cuyas señales contienen información de las lí-
neas 1, 2, 3 de la señal de televisión a ser converti-
da, en el segundo campo R_2 señales que proceden de las lí-
5 neas 157, 158, 159 Estos números de línea están indi-
cados en la figura 2. El primer y segundo campos R_1 , R_2 for-
man en conjunto la primera imagen B_1 y la segunda imagen
 B_2 comienza con el tercer campo R_3 .

10 Tal conversión es conocida por la DOS Alemana
2 243 121 y por consiguiente no se describe aquí con deta-
lle.

15 La señal de salida del convertidor 23 está aplicada
a una entrada 35 de un interpolador 37 que es un circuito de
interpolación de campo y que comprende, conectada a la en-
trada 35, una línea 39 de retardo de campo que tiene un tiem-
po de retardo de un período R de campo menos medio período
 $\frac{1}{2} L$ de línea, es decir $(R - \frac{1}{2} L)$. Este es un número entero de
períodos de línea de la imagen de 625 líneas. Esta línea 39
de retardo de campo está seguida por una línea 41 de retardo
20 de línea que tiene un tiempo de retardo de un período de L
de línea. Bajo la influencia de una señal procedente del ge-
nerador 15 de impulsos esta línea de retardo de línea es
desactivada en cada campo alternado por un conmutador 43. La
señal de salida del conmutador 43 está representada simbó-
25 licamente en la figura 2B. Está aplicada a un conmutador
inversor 45, que está alimentado adicionalmente con una se-
ñal procedente de la entrada 35 del interpolador y que sumi-
nistra en su salida alternativamente una señal retardada y
no retardada, como se representa en la figura 2C. Debido al
30 funcionamiento del conmutador 43, la señal de salida del con-

1 mutador 43 está retardada en el segundo campo R_2 en un pe-
río de $(R + \frac{1}{2} L)$, en el tercer campo R_3 en un período de
2 $(R - \frac{1}{2} L)$, y así sucesivamente. Como resultado, se obtiene
3 la misma secuencia de información en todas las imágenes, co-
4 mo es evidente por la figura 2C. La secuencia de cambio de
5 posición del conmutador 45 inversor se invierte al final
6 de cada imagen. Es decir que entonces, por una vez, es trans-
7 mitada una señal retardada o una señal no retardada por el
8 conmutador inversor 45 en dos períodos de línea sucesivos.
9 Esta inversión es necesaria ya que, debido a una irregula-
10 ridad en la conversión al final de una imagen, se produce
11 una inversión de la secuencia información-no información en
12 la salida del convertidor 23. En el cambio R_1 , R_2 y R_3 de
13 campo esta inversión es anulada desactivando o activando la
14 línea 41 de retardo, respectivamente, por medio del conmu-
15 tador inversor 43.

16 Como se pone de manifiesto por la figura 2c, la
17 información que procede de una línea de un campo y de una
18 línea adyacente del otro campo está disponible alternati-
19 vamente en la salida del conmutador 45. Por medio de un cir-
20 cuito promediador de líneas que comprende una línea 47 de
21 retardo de línea y un circuito 49 sumador que suma la señal
22 de entrada y la señal de salida de la línea 47 de retardo
23 de un período de línea, se obtiene una señal en una salida
24 51 del interpolador 37 que contiene cada vez la misma can-
25 tidad de información de dos líneas contiguas de dos campos
26 secuenciales en el tiempo. Esta señal está aplicada, a tra-
27 vés de un convertidor 53 de digital en analógico y un cir-
28 cuito 55 de inserción de señal de sincronismo, a una salida
29 57 del circuito de conversión.

1 Los circuitos 39, 41 y 47 de retardo pueden ser registros de desplazamiento controlados por medio del generador 15 de impulsos. El convertidor 53 de digital en analógico está también controlado por el generador 15 de impulsos. Es insertada por el circuito 55 de inserción de señal de sincronismo en la señal de televisión convertida una nueva señal de sincronismo obtenida por el generador 15 de impulsos.

5 Los conmutadores 43 y 45, que actúan como circuito combinador, pueden ser sustituidos, si se desea, por un circuito sumador si no se producen señales de ruido en los períodos de línea en los cuales no está presente información.

10 Se ha dado las mismas cifras de referencia a los elementos de la figura 3 que corresponden a elementos representados en la figura 1. Para su descripción se hace referencia a la figura 1.

15 El circuito de conversión de la figura 3 difiere del de la figura 1 en que la entrada del conmutador inversor 45 no conectada a la entrada 35 del interpolador 37 está conectada, a través de una línea 59 de retardo de línea, un convertidor 61 adicional y una línea 63 de retardo de campo, a la entrada 27 del circuito 23 de conversión.

20 El convertidor 61 adicional comprende, a partir de su entrada, un conmutador inversor 67, una memoria 69 de línea, una memoria 71 de línea y un conmutador inversor 73.

25 Los conmutadores 67, 73 inversores funcionan en sincronismo con los conmutadores 25, 21 inversores del convertidor 23 y las memorias 69, 71 de línea están controladas en sincronismo con las memorias 27, 29 de línea del convertidor 23. El tiempo de retardo de la línea 63 de retardo de campo es medio período de línea más corto que el período de campo. Es-

1 ta mitad de período de línea es la mitad de un período de línea de la señal de televisión a convertir.

5 El diagrama de información en curso en la entrada 21 del convertidor 23 está representado en la figura 4D. La figura 4E representa el diagrama en la salida de la memoria 63 de campo. En esta figura 4, los números en los períodos de tiempo son los números de línea de la señal de televisión a convertir de la cual se deduce la pertinente información. Las líneas están numeradas secuencialmente en el tiempo.

10 El convertidor 23 comienza un ciclo de conversión con el número 1 de línea y el convertidor 61 con el número 157 de línea. Un ciclo de conversión incluye dos campos R_1 y R_2 , es decir una imagen B_1 .

15 La señal de salida del convertidor 23 está representada esquemáticamente en la figura 4F y la del convertidor 61 está representada en la figura 4G. La señal de salida del conmutador inversor 45 está representada esquemáticamente en la figura 4H. También en este caso el conmutador 45 inversor tiene un cambio de secuencia en cada cambio en la imagen.

20 La figura 4I muestra que en la salida del conmutador 45 inversor están disponibles alternativamente una línea de un campo y una línea del campo siguiente. Estas líneas de imagen están dispuestas secuencialmente en el tiempo tal como se producen en secuencia posicional en la imagen que pertenece a la señal de televisión a convertir. Aparece nuevamente en la salida 52 del interpolador una señal, cada una de cuyas líneas de imagen comprende la misma cantidad de información de dos líneas adyacentes de campos sucesivos.

30 La figura 5 representa cómo puede estar combinado

1 un circuito de interpolación de campo con un circuito de
interpolación de línea para obtener una mejora adicional
en la calidad de la imagen de televisión que puede ser vi-
sualizada por medio de la señal de televisión convertida.
5 En vez de un circuito 47, 49 promediador, está incluida una
disposición en serie de cuatro líneas 75, 77, 79, 81 de re-
tardo de línea en la salida del conmutador 45 inversor de
la figura 3 cuyas entradas y salidas están conectadas a dos
circuitos 83, 85 sumadores cuyas salidas están conectadas a
10 la salida 51 a través de un conmutador 87 inversor. El con-
mutador 87 inversor toma una posición diferente para cada
campo subsiguiente.

En los circuitos 81 y 85 sumadores se realiza la
suma de las señales de entrada desde la parte superior a la
parte inferior en la relación $(-1):(0):(12):(8):(-3)$. Si
15 una señal del campo R_1 es conectada a la entrada de la lí-
nea 75 de retardo, está conectada una señal procedente del
campo R_2 a la entrada de la línea 77 de retardo, una señal
del campo R_1 a la entrada de la línea 79 de retardo, una se-
20 ñal del campo R_2 a la entrada de la línea 81 de retardo y
una señal del campo R_1 a su salida. Estas señales proceden
de líneas adyacentes de dos campos y están dispuestas se-
cuencialmente en el tiempo para cada campo. Con la relación
dada, llega del campo R una cantidad de información $(-1+12-3)=$
25 8 , y llega una cantidad $(0 + 8) = 8$ del campo R_2 a la salida
del circuito sumador 83. Estas cantidades son iguales mien-
tras que, debido a la elección de las relaciones, se consi-
gue aún una interpolación posicional. En el siguiente campo
está activo el circuito 85 sumador y se invierte la secuen-
30 cia de relaciones para una interpolación posicional correc-

1 ta, pero se obtiene la misma cantidad de información, a pe-
sar de todo, de cada campo en la salida.

Las líneas 75, 77, 79, 81 de retardo y el conmutador 87 inversor están controladas nuevamente por el generador 15 de impulsos.

Las relaciones anteriormente mencionadas, que constituyen una combinación favorable, pueden obtenerse de un modo simple por medio de un circuito, representado en la figura 6, que es adecuado para el tratamiento de señales de impulsos codificados.

En vez de dos circuitos sumadores, están dispuestos varios circuitos 89, 91, 93, 95 y 97 sumadores en este caso y se establece de forma diferente la posición del conmutador 87 inversor. La señal de entrada de la línea 75 de retardo y la señal de salida de la línea 77 de retardo son sumadas en una relación (1:1) por el circuito 89 sumador, son multiplicadas después por medio de un circuito 90 por un factor $(-\frac{1}{4})$ y son aplicadas al circuito 91 sumador. La señal de salida de la línea 75 de retardo está aplicada a la otra entrada del circuito 91 sumador. El circuito 91 sumador suma con una relación (1:1) y suministra su señal de salida a una entrada del circuito 93 sumador, la línea 79 de retardo y el conmutador 87 inversor. La otra entrada del circuito 93 sumador está conectada a la salida de la línea 81 de retardo. Las señales presentes en sus entradas son sumadas con una relación (1:1) y aplicadas, a través de un circuito 96 que multiplica por un factor $(1/4)$ a una entrada del circuito 97 sumador que recibe en su otra entrada la señal de salida del circuito 95 sumador y que suma las señales en la relación (1:1). El circuito 95 sumador recibe en una en-

1 trada la señal de salida de la línea 79 de retardo y en su
otra entrada, a través de un circuito 98 que multiplica por
un factor $1/2$, la señal de salida del conmutador 87 inver-
sor y suma estas señales en la relación (1:1). La entrada
5 adicional del conmutador 87 inversor está conectada a la
salida de la línea 81 de retardo.

Las relaciones utilizadas en este circuito son po-
tencias de 2 y pueden ser realizadas por un desplazamiento
relativo en las posiciones de bitio de las palabras de có-
10 digo en el código de impulsos. Se realiza una inversión de
signo de acuerdo con el denominado Método de Complemento
de Dos. Todos los bitios son invertidos y se pone a 1 la
entrada de acarreo del siguiente sumador.

Aunque lo anterior describe una inversión de 313
15 a 625 líneas como adecuada para convertir una señal de vi-
deoteléfono en una señal de televisión comercial, es posi-
ble por supuesto convertir, por medio de un circuito de in-
terpolación de campo de acuerdo con el invento, una señal de
televisión comercial de 625 líneas en una señal de televi-
20 sión de, por ejemplo, 1249, 1250 o 1251 líneas, lo cual da
lugar a una calidad de imagen muy alta. Adicionalmente, pue-
den realizarse conversiones de un número n de líneas a un
número $2n$ o a un valor ligeramente diferente a voluntad si
el convertidor y el tiempo de retardo de las líneas de re-
25 tardo de campo se modifican.

Con una conversión de n a $2n$ deben omitirse los
conmutadores 41 y 43 y el tiempo de retardo del circuito 39
de retardo, que debe corresponder a un número impar de pe-
ríos de línea, se convierte entonces en un período R de
30 campo. Puede prescindirse del conmutador 87 inversor en el

1 circuito de la figura 5 y solamente es necesario utilizar
tres líneas de retardo y un circuito sumador que tiene en-
tonces cuatro entradas y suma en una relación $(-1/8) : (5/8) :$
 $(5/8) - (-1/8)$.

5 La relación del factor negativo más alto al factor
positivo más alto en el circuito sumador debe ser aproxima-
damente de $(-1) : (4)$ a $(-1) : (5)$ para obtener la mejor
calidad de imagen.

10 Resultará obvio que el número de líneas de retardo
de línea utilizado para la operación de promedio puede tam-
bién escogerse en forma diferente a los ejemplos aquí ex-
puestos.

15

20

25

30

030578

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10 1ª.- Un circuito de conversión de norma de líneas para convertir una señal de televisión de líneas entrelazadas a ser convertida, que tiene un número dado de líneas por imagen, en una señal de televisión convertida que tiene sustancialmente el doble del número de líneas por imagen
15 mientras conserva la frecuencia de campo, que comprende un convertidor y un interpolador, caracterizado porque el interpolador comprende un circuito de interpolación de campo para obtener cantidades de información prácticamente iguales de cada uno de dos campos sucesivos de la señal de televisión a convertir en las líneas de la señal de televisión
20 convertida.

25 2ª.- Un circuito de conversión de norma de líneas para una conversión de norma de líneas de n a $2n-1$ de acuerdo con la reivindicación 1ª, caracterizado porque el circuito de interpolación de campo comprende un circuito de retardo de campo del cual una entrada está acoplada a una salida del convertidor y una salida está acoplada, a través de un circuito de retardo de línea y directamente, al igual que la entrada del circuito de retardo de campo, a un circuito combinador, una salida del cual está acoplada a una
30

1 entrada de un circuito promediador de líneas.

5 3ª.- Un circuito de conversión de norma de líneas de acuerdo con la reivindicación 1ª o la reivindicación 2ª, caracterizado porque comprende un circuito promediador conmutable a la frecuencia de campo para promediar cinco líneas adyacentes de dos campos sucesivos de los cuales en un primer período de campo una primera, tercera y quinta líneas de un primer campo contribuyen en la relación $(-1) : 12 : (-3)$ y una segunda y cuarta líneas de un segundo campo contribuyen en la relación $0 : 8$, y en donde, después de cambiar a un período de campo siguiente, una primera, tercera y quinta líneas del segundo campo contribuyen en la relación $(-3) : 12 : (-1)$ y una segunda y cuarta líneas de un tercer campo contribuyen en la relación $8 : 0$.

15 4ª.- Un circuito de conversión de norma de líneas para convertir una señal de televisión de líneas entrelazadas.

20 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de CATORCE hojas escritas a máquina por una sola cara.

Madrid, 12 JUN 1978

P.A.

Alberto de Elzaburu
Por Poder



25

30

030578

VAL

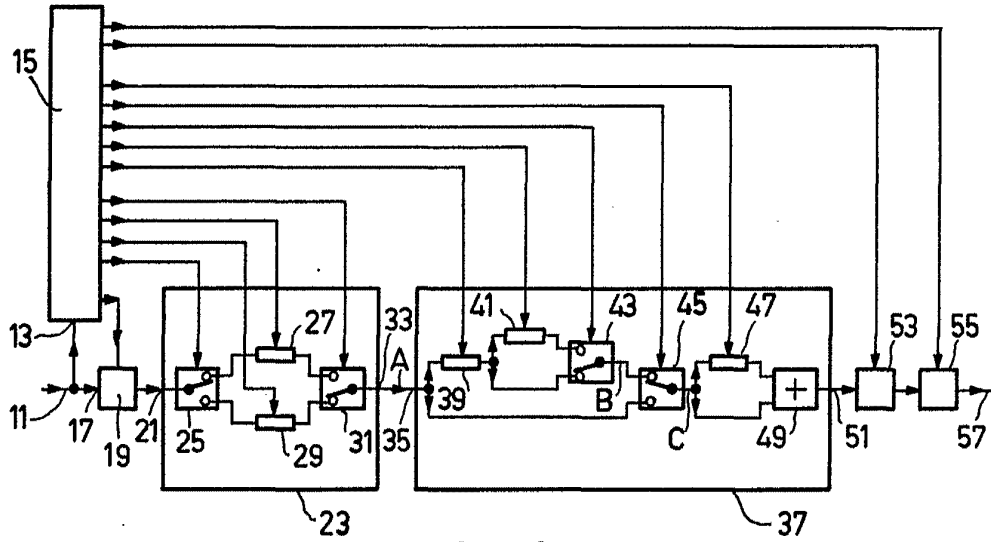


Fig. 1

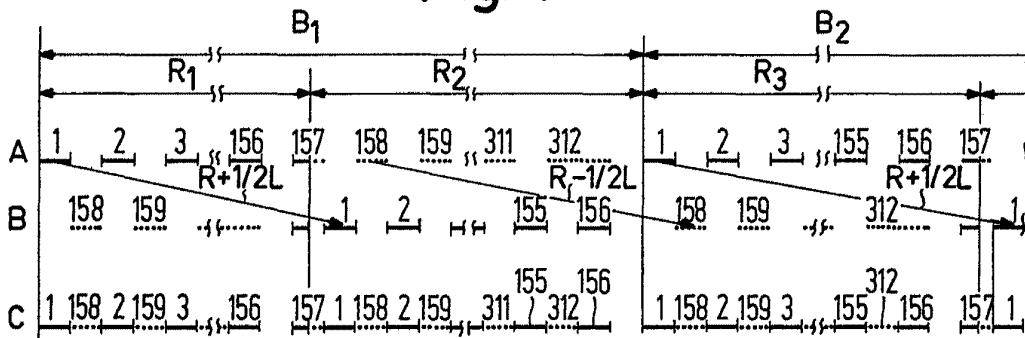


Fig. 2

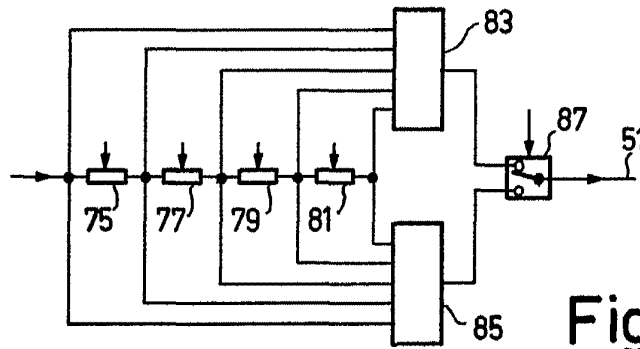


Fig. 5

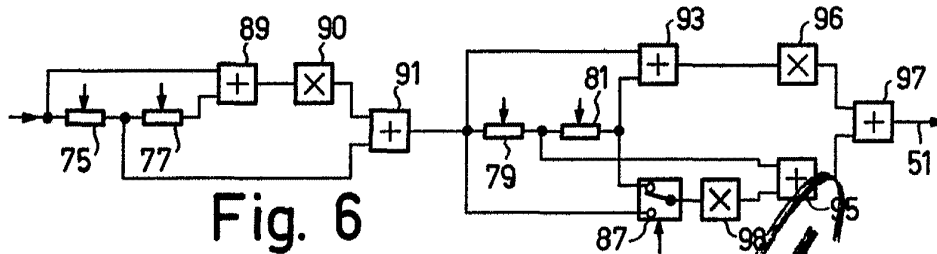


Fig. 6

Alberto de Zizoburu
For Poder.

1-II-PHN 8621

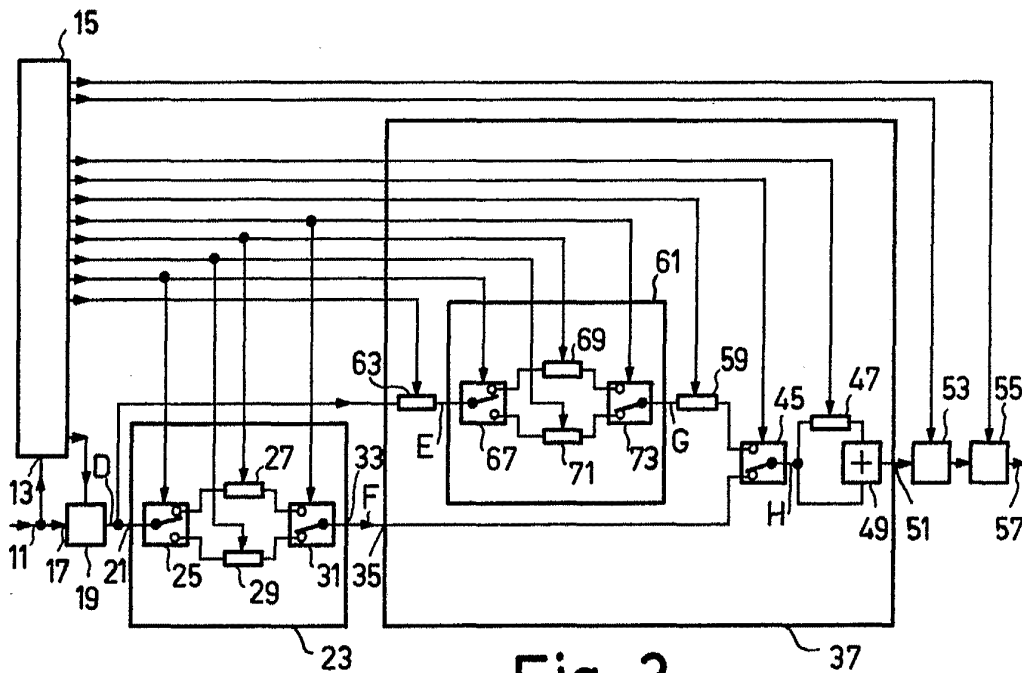


Fig. 3

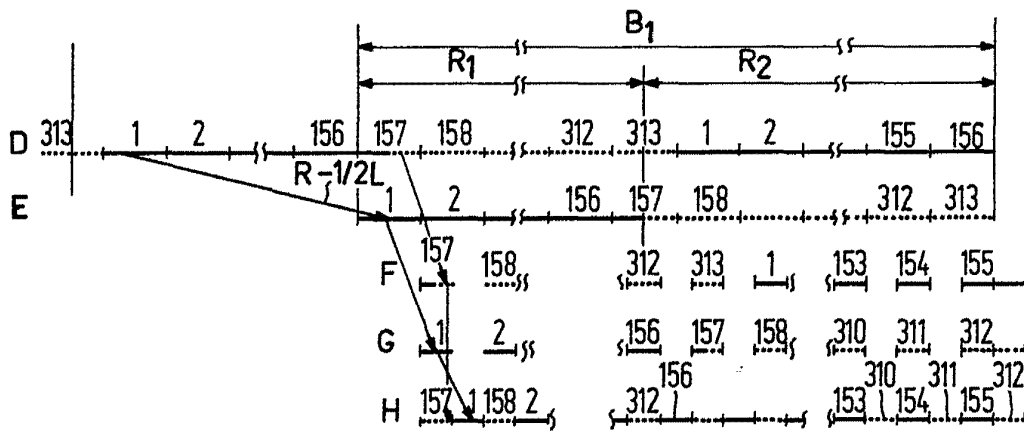


Fig. 4

Alberto de Azavedo
 For Patent

2-II-PHN 8821