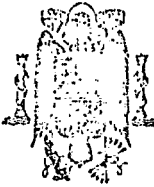


- 5 OCT. 1978

19 ES	21	NUMERO	467.855	10 A1
	22	FECHA DE PRESENTACION	14-3-1978	



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria a...

PATENTE DE INVENCION

30 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO		
792.085	28-4-1977	EE.UU.

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	G06K	

54 TITULO DE LA INVENCION
"UNA DISPOSICION DE ACOPLAMIENTO EN UN SISTEMA DE TRATAMIENTO DE DATOS"

71 SOLICITANTE (S)
INTERNATIONAL BUSINESS MACHINES CORPORATION (IBM Docket BC9-76-025)

DOMICILIO DEL SOLICITANTE
Armonk, N.Y. 10504, EE.UU.

72 INVENTOR (ES)
Richard Norman AMES, Dick Kaylor HARDIN, Joel Calvin LEININGER y George Phillips TAYLOR

73 TITULAR (ES)

74 REPRESENTANTE
DCN ALBERTO DE ELZABURU MARQUEZ (P-68.218)

jga

1. Este invento se refiere a sistemas modulares de tratamiento de datos, especialmente a los del tipo microprogramado, en los cuales una unidad central de tratamiento que
5 tiene control exclusivo de memoria principal puede delegar funciones especiales de tratamiento de datos (diferentes a la dirección de memoria) en uno o más ordenadores auxiliares, a los que se hace referencia algunas veces como ordenadores "fuera de bordo", cada uno de los cuales está diseñado óptimamente para realizar un conjunto dado de funciones de tratamiento eficiente y económicamente. Tales ordenadores auxiliares están preferiblemente disponibles como unidades aditivas para aquellos usuarios que pueden requerir estos servicios especializados. Por ejemplo, un sistema puede estar dispuesto de modo que la unidad central de tratamiento (unidad CPU) delega aquellas operaciones que implican la utilización de aritmética de coma flotante en un ordenador "de coma flotante" independiente que tiene sus propios circuitos lógicos de control para tratar tales operaciones.

15 El concepto modular de diseño de sistema permite que un sistema de tratamiento de datos sirva a una amplia clase de usuarios cuyas necesidades pueden variar ampliamente. Cuando un usuario no requiere la capacidad sofisticada de un ordenador de coma flotante, por ejemplo, puede pedir solamente un sistema básico que no incluya un ordenador de coma flotante incorporado. Si el último requiere tal ordenador, puede ser añadido como unidad "exterior" a su sistema básico. El problema fundamental en la disposición de tal ordenador como unidad opcional aditiva es que para ser práctico deberá funcionar como si estuviese asociado originalmente a la unidad CPU; es decir, sus operaciones deberán estar sin

1 cronizadas con las de la unidad CPU de modo que ambos ordena
dores puedan ejecutar sus respectivas instrucciones bajo un
control de sincronismo común, pero al mismo tiempo deberá
evitarse la imposición de una dificultad de cableado indubi-
5 da. Por otra parte, no deberá ser degradado el estado de un
dispositivo de entrada-salida ordinario. Si el ordenador ex-
terior o auxiliar ha de operar totalmente del mismo modo que
un dispositivo ordinario de entrada-salida que pueda comuni-
car con la unidad CPU solamente en el modo habitual asíncro-
10 no de "saludo", entonces su operación será demasiado inefi-
ciente para justificar el coste adicional de tal ordenador.
Un sistema de acoplamiento asíncrono establecido a través de
un canal de entrada-salida convencional puede servir adecua-
damente para realizar transferencias de datos entre el orde-
15 nador auxiliar y la memoria principal, pero cuando está sien-
do comunicada información de control entre la unidad CPU y el
ordenador auxiliar se necesita un sistema de acoplamiento
síncrono para un funcionamiento eficiente y económico del sis-
tema.

20

Resumen del Invento

25

Un objeto amplio del presente invento es hacer posi-
ble que un módulo de ordenador susceptible de ser añadido ex-
teriormente funcione sustancialmente como si estuviese aso-
ciado originalmente al ordenador central hasta donde concier-
ne a la ejecución de instrucciones.

30

Otro objeto es crear una disposición constructiva
modular mejorada de un sistema de tratamiento de datos micro
programado en donde un par de ordenadores que no están aso-
ciados mutuamente de origen pueden establecer automáticamente
te un acoplamiento adecuado para sincronizar sus respectivas

1 operaciones controladas por microcódigo siempre que se requiera que un ordenador acepte instrucciones o respuestas procedentes del otro ordenador.

5 Un objeto adicional es hacer posible que un ordenador auxiliar exterior comunique con el ordenador central al menos parcialmente a través de un canal que comparte con dispositivos de entrada-salida convencionales que son utilizados también por el ordenador central, sin degradar en forma importante el rendimiento de tales dispositivos.

10 Para llevar a cabo estos objetivos, un sistema de tratamiento de datos microprogramado está dispuesto de modo que una unidad central de tratamiento (unidad CPU) puede controlar al menos un módulo de ordenador susceptible de ser añadido exteriormente, tal como un ordenador de coma flotante en el presente ejemplo, que comunica con la unidad CPU
15 parcialmente a través de un canal convencional para dispositivo de entrada-salida, y en parte a través de un cable auxiliar. (Pueden estar conectados una pluralidad de ordenadores auxiliares exteriores en tomas intermedias en tal cable si
20 tiene derivaciones adicionales que le dan una configuración en Y). Al tener lugar la emisión de una instrucción microprogramada por parte de la unidad CPU que reclama la realización de una función de coma flotante, el microcódigo del ordenador de coma flotante queda sincronizado con el de la unidad CPU, y ambos conjuntos de microcódigo funcionan bajo control de sincronismo común en la duración de la rutina de coma flotante especificada. Mientras persiste este estado sincronizado, la unidad CPU no puede ser interrumpida por un
25 dispositivo de entrada-salida que quiere iniciar una nueva transferencia de datos a o desde la memoria principal, pero
30

1 puede aún continuar ejecutando sobre un principio de interrupción monocíclica, en intervalos definidos previamente, cualquier transferencia de datos entre sí misma y un dispositivo de entrada-salida que estaba ya en curso en el momento en que fué habilitado el ordenador de coma flotante. Mientras el ordenador de coma flotante está ocupado en una función de tratamiento, la unidad CPU puede atender solicitudes de interrupción monocíclica de dispositivos de entrada-salida. En otros momentos la unidad CPU puede hacer posible que sean intercaladas transferencias de datos procedentes del ordenador de coma flotante a la memoria principal concurrentemente según un principio de demanda múltiple con transferencias de datos desde dispositivos de entrada-salida a memoria en respuesta a solicitudes de interrupción monocíclica. Mientras está siendo atendida por la unidad CPU una solicitud de interrupción monocíclica, el ordenador de coma flotante puede estar tratando una operación de coma flotante seleccionada o puede estar operando en bucle cerrado sobre su micropalabra en curso para mantenerse en estado de alerta hasta que ha sido satisfecha por la unidad CPU tal solicitud.

20 Para recapitular, el ordenador de coma flotante u otro ordenador auxiliar externo utiliza un sistema de acoplamiento asíncrono normal con la unidad CPU para realizar transferencias de datos de rutina entre los ordenadores, y utiliza un sistema de acoplamiento síncrono especial cuando ha de ser intercambiada entre los ordenadores información de control. Mientras el sistema de acoplamiento síncrono está en activo, permitirá un grado limitado de comunicación en modo de interrupción monocíclica entre la unidad CPU y cualquier dispositivo de entrada-salida que comparte el canal con el

1 ordenador auxiliar externo. Esto permite la anexión de uno
o más ordenadores auxiliares a una unidad CPU de un modo eco
nómico para ampliar la capacidad de tratamiento de datos de
un sistema de computador sin que resulte afectado en forma
5 adversa el rendimiento de cualquier componente de ese siste-
ma.

Los precedentes y otros objetos, características y
ventajas del invento se pondrán de manifiesto por la siguien
te descripción más particular de una realización preferida
10 del invento, como se ilustra en los dibujos que se acompañan.

Breve Descripción de los Dibujos

La figura 1 es una representación diagramática gene
ral de un sistema de tratamiento de datos en el cual están
interacoplados mutuamente dos ordenadores microcodificados y
15 con una pluralidad de dispositivos de entrada-salida de acuer
do con las enseñanzas del invento, comprendiendo estos dos
ordenadores en la presente realización una unidad central de
tratamiento (CPU) y un ordenador de coma flotante (FPP) que
es representativo de todos los ordenadores secundarios que
20 pueden estar interacoplados con la unidad CPU.

La figura 2 es una vista en perspectiva simplifica
da que representa la configuración física del sistema de or
denador.

Las figuras 3A y 3B representan en conjunto las po
siciones de los circuitos de la unidad central de tratamiento
25 y la estructura de acoplamiento entre ellos asociada que son
esenciales para una comprensión del invento.

Las figuras 4A y 4B muestran en conjunto las porcio
nes de los circuitos del ordenador secundario y la estructu
ra de acoplamiento asociada con ellas que son esenciales pa
30

1 ra comprender el invento.

Las figuras 5A y 5B constituyen en conjunto un dia-
grama de tiempos que representa la secuencia relativa en la
cual los dos ordenadores (CPU y FPP) ejecutan sus respecti-
5 vas microinstrucciones mientras están interacoplados mutua-
mente durante un funcionamiento del sistema a modo de ejem-
plo.

Las figuras 6A a 6G, cuando están dispuestas como
se representa en la figura 6, constituyen un diagrama de flu-
10 jo que representa las interrelaciones funcionales entre las
micropalabras más importantes de los ordenadores CPU y FPP
ilustradas en el diagrama de tiempos de las figuras 5A y 5B.

Las figuras 7A y 7B, cuando están dispuestas como
se representa en la figura 7, proporcionan un diagrama de
15 flujo que representa un modo variante de funcionamiento que
se sigue con el orden de decidir en un estado de "carrera"
que puede producirse en ciertas circunstancias.

La figura 8 es un diagrama de tiempos que está co-
rrelacionado con el diagrama de flujo de la figura 7.

20 Las figuras 9A a 14 son diagramas de tiempos que
ilustran otras operaciones de coma flotante en las cuales
puede producirse interrupción monocíclica en instantes ade-
cuados durante tal operación.

Descripción Detallada de una Realización Preferida

25 Las figuras 1 y 2 ilustran, respectivamente, el di-
seño general del sistema y la configuración física de un sis-
tema de tratamiento de datos microcodificado representativo
en el cual puede ser utilizado el presente invento. Con refe-
rencia en particular a la figura 1, un ordenador central 10
30 (al que se hace aquí también referencia como "unidad central

1 de tratamiento" o unidad CPU) controla el acceso a una uni-
dad 12 de memoria principal y se comunica con un número de
unidades periféricas que incluyen dispositivos 14 convencio-
nales de entrada-salida y un ordenador secundario o externo
5 16, que en el presente ejemplo se supone que es un ordenador
de coma flotante (FPP). Pueden existir una pluralidad de or-
denadores secundarios de diferentes tipos, pero para el pre-
sente fin se supondrá que solamente está incluido uno de ta-
les ordenadores en el sistema expuesto.

10 Cada uno de los dispositivos 14 de entrada-salida
se comunica con la unidad CPU 10 y la unidad 12 de memoria
principal a través de una unidad de control o unidad 18 de
anexión de entrada-salida, una unidad 20 de acoplamiento de
entrada-salida y un canal 22, que es la sección lógica de
15 control de entrada-salida de la unidad CPU 10. La unidad 20
de acoplamiento comprende un conjunto de conductores dispues-
tos en diversas agrupaciones funcionales, tales como una lí-
nea general de datos, una línea general de dirección y líneas
de control de entrada-salida, junto con algunas líneas adi-
20 cionales o conductores cuya finalidades respectivas se apli-
carán en la presente memoria. La comunicación entre el orde-
nador secundario 16 y la unidad CPU 10 está dirigida parcial-
mente a través de la unidad 20 de acoplamiento de entrada-sa-
lida y parcialmente a través de un cable auxiliar o conecta-
25 dor 24, que se describirá con más detalle posteriormente.
Una línea 26 de llamada selectiva, realmente parte de la uni-
dad 20 de acoplamiento pero representada aquí separadamente
de la misma), coopera en ciertos tipos de acciones de control
de entrada-salida (interrupciones e interrupciones monocícli-
cas) para averiguar la identidad de un dispositivo de entra-
30

1 da-salida que está intentando comunicar con la unidad CPU 10.
La línea 26 de llamada selectiva establece conexión con las
unidades 18 de anexión de entrada-salida en serie con la uni-
dad CPU 10, y puesto que no está implicada en el funciona-
5 miento del ordenador secundario 16, está simplemente puentea-
da a través de este ordenador, como se indica en 28 en la fi-
gura 1.

Las diversas interacciones entre la unidad CPU 10 y
los dispositivos 14 de entrada-salida en diferentes condicio-
10 nes de funcionamiento están descritas en las solicitudes de
Patente Españolas números 458222 y 458224 y no se explicarán
ahora excepto hasta el grado necesario para comprender el
presente invento, lo cual concierne específicamente a las in-
teracciones entre el ordenador 16 secundario y la unidad CPU
15 10 y el modo según el cual este ordenador 16 comparte los re-
cursos de comunicación de la unidad 20 de acoplamiento y el
canal 22 con los dispositivos 14 de entrada-salida. A partir
de este punto en la presente descripción, se hará referencia
al ordenador 16 secundario como ordenador "FPP" u ordenador
20 de coma flotante, teniendo en mente que este tipo particular
de ordenador sirve simplemente como ejemplo del ordenador se-
cundario u ordenadores que pueden estar incluidos en un sis-
tema que realiza el invento.

La figura 2 representa la disposición física de di-
25 versos miembros estructurales en el sistema de la figura 1.
Estos miembros incluyen una fuente 28 de alimentación, un
cuadro o bastidor 30 que se extiende a partir de la misma y
que soporta los diversos conductores de la unidad 20 de aco-
plamiento de entrada-salida (figura 1), y una pluralidad de
30 tarjetas 32-42 de circuito enchufables montadas sobre el cua-

1 dro 30. Prestando atención adicional a estas tarjetas, las
terjetas 32 de entrada-salida (figura 2), respectivamente,
realizan los circuitos de las unidades 18 de anexión de entra
5 da-salida (figura 1). Las tarjetas 34 de memoria constituyen
en conjunto la unidad 12 de memoria principal, variando el
número de estas tarjetas de acuerdo con el tamaño de la memo
ria. El circuito de la unidad CPU 10 está realizada en tres
tarjetas de ordenador designadas, respectivamente, tarjeta
10 36 de "datos", tarjeta 38 de "dirección" (ADDR) y tarjeta
40 de "memoria fija" (memoria ROS). La tarjeta 36 de datos
realiza todas las operaciones aritméticas y lógicas de la
unidad CPU diferentes de las asignadas específicamente al or
denador u ordenadores secundarios y proporciona el control
de transmisión para datos a y desde la unidad 20 de acopla-
15 miento de entrada-salida y la unidad 12 de memoria. La tarje
ta 38 ADDR contiene todos los circuitos accesibles por pro-
grama, tales como registros de datos y de estado y forma di-
recciones utilizadas para establecer acceso a la unidad 12
de memoria y las unidades periféricas 14 y 16. La tarjeta 40
20 ROS contiene la memoria de control microcodificada de la uni
dad CPU y los medios asociados con la misma para direccionar
selectivamente esta memoria y leer de la misma micropalabras.

Los circuitos del ordenador 16 secundario, en este
caso un ordenador de coma flotante (FPP), están contenidos en
25 una única tarjeta 42, (figura 2). El cable auxiliar 24 (figu
ra 1) está realizado en la forma de un conector 24 de tar-
jeta superior (figura 2) que se extiende entre la tarjeta 42
FPP y la tarjeta 36 de datos de unidad CPU en las cuales está
insertado en sus respectivos extremos. La tarjeta 42 FPP está
30 insertada en una posición en el cuadro o bastidor 30 que es

1 adyacente a la tarjeta 36 de datos CPU sustituyendo a una
tarjeta de entrada-salida que ocuparía de otro modo esta po-
sición. No es esencial que las tarjetas 36 y 42 ocupen posi-
5 ciones adyacentes hasta donde concierne al principio del in-
veto, pero esta disposición permite la utilización, como ca-
ble auxiliar 24, de un conector normalizado de pequeña lon-
gitud. Si se utilizan ordenadores secundarios adicionales,
sus respectivas tarjetas estarán situadas en posiciones adya-
centes, y el cable de interconexión de ordenadores tendrá de-
10 rivaciones en Y para extender las conexiones necesarias a es-
tos otros ordenadores.

Se observará en este punto que el cable auxiliar 24
es utilizado porque la unidad de acoplamiento de entrada-sali-
sa normalizada no proporciona la totalidad de las conexiones
15 entre ordenadores que son necesarias para poner en práctica
el invento.

Como se ha mencionado anteriormente, se supone que
el ordenador secundario 16 es, a modo de ejemplo, un ordena-
dor de coma flotante, pero para la finalidad del presente in-
20 vento podría ser un tipo diferente de ordenador secundario
(o podría incluso representar un grupo de ordenadores secun-
darios). Por tanto, aunque el presente invento estará en par-
te relacionado con representación numérica en coma flotante
y con el conjunto de instrucciones para un ordenador de coma
25 flotante, deberá tenerse presente que el invento no está diri-
gido a un ordenador de coma flotante como tal sino que con-
cierne a una nueva técnica para hacer posible que un ordena-
dor secundario de tipo enchufable comparta una unidad de aco-
plamiento de entrada-salida normal con un número de dispositi-
vos de entrada-salida sin restringir indebidamente la comuni-
30

1 -cación entre la unidad CPU y los dispositivos de entrada-sa-
lida.

5 Se harán en la presente memoria referencias específicas a operaciones en coma flotante solamente en los casos en que sea necesario para una comprensión del ejemplo escogido para fines de ilustración, y se describirá la estructura del ordenador de coma flotante solamente hasta el grado necesario para explicar como se acopla este ordenador con la unidad CPU.

10 Representación Numérica

15 Los números en coma flotante se representan en un formato de longitud fija que puede tener una longitud de dos palabras (32 bitios) para representación de precisión simple o una longitud de cuatro palabras (64 bitios) para representación de precisión doble. En cualquier formato el primer bitio es el bitio de signo. Las siete posiciones de bitio subsiguientes están ocupadas por la característica, que representa el exponente o potencia del número expresada en notación de "exceso de 64". El campo fraccionario del número en coma
20 flotante contiene indistintamente 24 ó 56 posiciones de bitio y alojará indistintamente seis dígitos hexadecimales para representación de precisión simple o 14 dígitos hexadecimales para representación de precisión doble.

25 Los números almacenados en la unidad 12 de memoria principal (figura 1) pueden estar expresados alternativamente en representación de coma flotante o en representación entera binaria con signo. Los números que son tratados por el ordenador FPP 16 deben estar expresados en representación de coma flotante. Si ha de ser utilizado un número entero binario con signo en una operación de coma flotante, debe ser con
30

1 vertido primero por el ordenador FPP 16 en un número de coma
flotante en el momento en que es cargado en un registro de
coma flotante. El número de coma flotante retenido en un re-
gistro de coma flotante puede ser convertido en un número en
5 tero binario con signo por el ordenador de coma flotante. Se
describirá posteriormente una operación de este tipo como
ejemplo del modo según el cual funciona la unidad de acopla-
miento CPU-FPP.

Instrucciones de Coma Flotante

10 Se describirán posteriormente las instrucciones de
coma flotante que son de particular interés en la presente
solicitud. Estas instrucciones han sido seleccionadas para
ser consideradas aquí porque son las que permiten que el ca-
nal 22 de la figura 1 sea conmutado entre su modo de interco-
15 nexión entre ordenadores y su modo de interrupción monocícli-
ca con el fin de que la unidad 20 de acoplamiento de entra-
da-salida sea equitativamente compartida por el ordenador
FPP 16 y los dispositivos 14 de entrada-salida. Una ventaja
importante de este invento es que permite que un ordenador
20 auxiliar externo, tal como el ordenador FPP 16, funcione efi-
cientemente sin monopolizar la unidad 20 de acoplamiento du-
rante el tiempo en que está en servicio tal ordenador. Las
características especiales de la unidad de acoplamiento que
se describen aquí permitirán que se produzca la conmutación
25 de canales durante ciertas operaciones de coma flotante de
duración relativamente larga, o que se producen con frecuen-
cia, de tal modo que tales operaciones no originan una acumu-
lación indebida de las transferencias normales de datos entre
los dispositivos de entrada-salida y la unidad CPU. En el ca-
30 so de otras instrucciones de coma flotante (no descrita aquí),

1 la duración o frecuencia de sus operaciones no son tales que requieran conmutación de canales. Las instrucciones de coma flotante que permiten la conmutación de canales son las siguientes:

5 Cargar Entero en Coma Flotante (FLI)

Cargar Entero en Coma Flotante con Precisión Doble

FLID

10 La instrucción FLI es la forma de precisión simple de esta instrucción y la instrucción FLID es la forma de precisión doble. La instrucción FLI hace que un número entero binario de 16 bitios con signo en la posición de memoria principal especificada por la dirección efectiva (EA), que representa un operando de una palabra, sea convertido en un número de coma flotante de 32 bitios (con ceros de orden inferior insertados) y sea entonces cargado en el registro de coma flotante especificado en conjunto por el campo R (registro) de la instrucción y el nivel de interrupción en curso. 15 La instrucción FLID convierte un número entero binario de 32 bitios con signo que representa un operando de dos palabras, en un número de 64 bitios en coma flotante y carga el último en el registro de coma flotante especificado. En cualquiera de estas dos operaciones, será permitida la interrupción monocíclica durante el intervalo mientras está realizándose la conversión de números. 20

25 Almacenar En Coma Flotante con Precisión Doble (FSPD)

En esta operación el número de precisión doble de 64 bitios (cuatro palabras) expresado en coma flotante contenido en el registro especificado por el campo R de la instrucción, es almacenado en la posición de memoria principal especificada por la dirección efectiva (EA). Pueden intercalarse 30

1 operaciones de interrupción monocíclica concurrentes según
un principio de demanda múltiple con transferencias de datos
en coma flotante después que ha sido transferido el primer
par de palabras en coma flotante a la memoria y antes de que
5 sea transferida a la memoria la última palabra en coma flo-
tante (FP).

Almacenar Entero en Coma Flotante (FSTI)

Almacenar Entero en Coma Flotante Con Precisión Do-
ble (FSTID)

10 Estas instrucciones hacen que un número expresado
en coma flotante en el registro FP especificado por el cam-
po R de la instrucción sea convertido en un número entero bi-
nario con signo y almacenado en la posición de memoria prin-
cipal especificada por la dirección efectiva. La instrucción
15 FSTI convierte un número expresado en coma flotante de preci-
sión simple de 32 bitios en un número entero de 16 bitios
(una palabra), y la instrucción FSTID convierte un número ex-
presado en coma flotante con precisión doble de 64 bitios en
un número entero binario de 32 bitios (dos palabras). En
20 cualquier caso la instrucción permite que se produzcan opera-
ciones de interrupción monocíclica durante el tiempo en que
el ordenador FPP está realizando la conversión. En un caso
extremo, podrían tener lugar durante este intervalo hasta 73
interrupciones monocíclicas. La instrucción FSTID permite
25 también la intercalación de una interrupción monocíclica con-
currente según un principio de demanda múltiple entre las
respectivas transferencias de la primera y segunda palabras
a la memoria. Se describirá con detalle posteriormente una ope-
ración de este tipo, como ejemplo del modo según el cual fun-
30 ciona la nueva unidad de acoplamiento CPU-FPP.

1 Operaciones Memoria a Registro

Sumar, Restar, Multiplicar, Dividir, en Coma Flotante (Precisión Simple o Doble)

5 En cada una de estas instrucciones la operación aritmética indicada es realizada con un operando en la posición de memoria principal indicada por la dirección efectiva y el otro operando en el registro de coma flotante especificado por el campo R de la instrucción. Mientras el ordenador FPP está realizando la operación aritmética requerida pueden producirse interrupciones monocíclicas.

10

Operaciones Registro a Registro, Precisión Doble o Simple

15 (Sumar Registros en Coma Flotante, Restar Registros en Coma Flotante, Multiplicar Registros en Coma Flotante, Dividir Registros en Coma Flotante Desplazar Registros en Coma Flotante, Comparar Registros en Coma Flotante)

20 La operación registro a registro indicada es realizada por el ordenador FPP utilizando los operandos contenidos en los registros flotantes especificados por los Campos R1 y R2 de la instrucción, o desplazando el operando del registro 1 al registro 2 en el caso de la instrucción "desplazar". Se permiten interrupciones monocíclicas durante el tiempo de tratamiento de cualquier operación registro a registro.

25 Almacenar Bloque de Nivel Flotante (FSTLB)

30 El contenido del bloque completo de registro de coma flotante (16 palabras) para el nivel especificado por el campo R es almacenado en las posiciones especificadas por la dirección efectiva en la memoria principal. Se intercalan interrupciones monocíclicas concurrentes según un principio de

1 demanda múltiple entre el instante en que se almacena la primera palabra en coma flotante en la unidad CPU y el instante en que se almacena la última palabra FP.

Estructura de la Unidad de Acoplamiento CPU-FPP:

5 En esta sección de la descripción se prestará atención principalmente a los dispositivos físicos del ordenador que están implicados en la unidad de acoplamiento entre la unidad CPU 10 y el ordenador FPP 16. El término "dispositivos físicos" es utilizado en este contexto por conveniencia para
10 distinguir los elementos descritos posteriormente de los denominados "soporte de programa fijo" consistente en instrucciones microcodificadas (es decir, micropalabras) contenidas en las memorias de control de la unidad CPU y la unidad FPP. Desde un punto de vista sustantivo, sin embargo, no hay distinción material entre dispositivos físicos y soporte de programa fijo, ya que realizan en conjunto la misma función general de establecer o controlar circuitos de modo selectivo de acuerdo con las operaciones particulares que han de ser realizadas por el sistema. El soporte de programa fijo puede
15 considerarse como una porción susceptible de cambio de los dispositivos físicos.
20

En la descripción de la estructura de la unidad de acoplamiento CPU-FPP se hará referencia en particular a las figuras 3A, 3B, 4A y 4B, que representan porciones pertinentes de la unidad CPU 10 y la unidad FPP 16. Las líneas irregulares sobre estos dibujos indican que las partes de las estructuras de ordenador representadas en los mismos han sido separadas de otras partes de dichas estructuras que no son
25 esenciales para una comprensión del invento. Las diversas líneas generales y conductores representados que se extienden
30

1 entre las unidades CPU y FPP en las figuras 3B y 4A, diferen-
tes de las contenidas en el cable auxiliar 24, están inclui-
das en la unidad 20 de acoplamiento de entrada-salida y es-
tán situadas físicamente sobre el cuadro 30 de la figura 2.

5 A continuación de la descripción de la estructura de la uni-
dad de acoplamiento, se describirá un ejemplo operacional.

Con referencia ahora a las figuras 3A y 3B, que re-
presentan parcialmente la unidad CPU 10, el establecimiento
de un sistema de acoplamiento entre la unidad CPU 10 y la
10 unidad FPP 16 es iniciado direccionando una micropalabra ade-
cuada relacionada con la unidad de acoplamiento en la memoria
44 fija de control de la unidad CPU. En el intervalo de sin-
cronismo adecuado, la señal de salida descodificada de la me-
moria ROS 44 pasa a través de una puerta 45 para activar un
15 circuito 46 de retención que sitúa entonces una señal "Acti-
var Solicitud de Acoplamiento" (SIR) en la línea 48 para in-
dicar que se desea un sistema de acoplamiento entre la unidad
CPU y el ordenador 16 de coma flotante. Esta señal SIR pasa,
a través de una puerta "O" 49, a uno de los terminales de en-
20 trada de una puerta "Y" 50. La puerta "Y" 50 está condiciona-
da para transmitir una señal solamente cuando no hay funcio-
namiento de canal en curso normalmente. Suponiendo que no es-
tá ahora en curso una operación de canal, la puerta 50 reci-
be una señal de habilitación sobre la línea 51 procedente de
25 la unidad 52 de control de entrada-salida normal (que es par-
te de la estructura 22 de canal de la figura 1), permitiendo
así a la puerta 50 transmitir la señal de solicitud de siste-
ma de acoplamiento para activar un circuito 54 de retención
"Secuencia Inmediata". La activación del circuito 54 de re-
tención da lugar a la aplicación de una señal de control en
30

1 la línea 56 a la puerta 58 de acoplamiento entre el registro
60 y la línea 62 general de datos en la unidad 20 de acopla-
miento de entrada-salida, haciendo así posible que la unidad
CPU transmita información, a través del registro 60, a la
5 línea general de datos. Este registro 60 Y es un registro de
datos asociado con la unidad lógica y aritmética (ALU) de la
unidad CPU 10, no representada aquí. Puede proporcionar da-
tos a la unidad ALU y también a la línea general de datos
cuando está operativo el sistema de acoplamiento. Como se ex-
10 plica posteriormente, el nivel en curso de la dirección de
unidades CPU y FPP es situado sobre las líneas adecuadas de
la línea 64 general de dirección en la unidad 20 de acopla-
miento de entrada-salida en respuesta a información de origen
y destino contenida en la micropalabra de CPU efectiva, (por
15 ejemplo 49F, Figura 6A).

Muchos de los componentes de la unidad CPU, tales
como el registro Y, la unidad ALU y el contador de unidad
CPU mencionados anteriormente, no se describen con detalle
porque son unidades normalizadas que han sido utilizadas pa-
20 ra fines no relacionados con el presente invento.

El circuito 54 de retención de secuencia inmediata
puede ser también activado por una señal "Activar I/O" (se-
ñal OIO) procedente del circuito 66 de retención OIO, que se
activa siempre que la unidad CPU esté interacoplada con un dis-
25 positivo de entrada-salida para transferencia inmediata de
datos entre tal dispositivo y la unidad CPU. Este tipo de
funcionamiento se denomina "control directo por programa"
(DPC) para distinguirlo de otros tipos de control de entrada-
salida convencionales que pueden ser utilizados para fines de
30 transferencia de datos (interrupción monocíclica e interrup-

1 ción de prioridad). El circuito 66 de retención OIO se acti
va en respuesta al direccionamiento de una micropalabra ade
cuada en la memoria ROS 44, cuya micropalabra cuando es des
codificada proporciona una señal SIO (iniciar funcionamiento
5 de entrada-salida) a través de una puerta "Y" 67 (en el in
tervalo de sincronismo adecuado) para activar el circuito
66 de retención. La salida del circuito 66 de retención (se
ñal OIO) es aplicada, a través de la puerta "O" 49 y la puer
ta "Y" 50 (suponiendo que no está en curso un funcionamiento
10 de canal), al circuito 54 de secuencia inmediata. La activa
ción del circuito 54 de retención tiene el efecto de trans
mitir el contenido del registro "Y" 60 a la línea general 62
de datos (lo mismo que se describió anteriormente con rela
ción a la activación de la unidad de acoplamiento CPU-FPP),
15 y cuando se desea una operación OIO tiene también el efecto
de enviar una señal, a través de la puerta 68, a los circui
tos 52 de control de entrada-salida para condicionar estos
circuitos de control para realizar una transferencia de da
tos DPC.

20 La activación del circuito 54 de retención de secuen
cia inmediata en respuesta a una señal Activar Solicitud de
Acoplamiento (SIR) tiene el efecto adicional de generar una
señal "Entrada-Salida Completa" de un tipo que normalmente
sería generado cuando finaliza el funcionamiento de un dispo
25 sitivo de entrada-salida. Ordinariamente, cuando un disposi
tivo de entrada-salida ha terminado su funcionamiento, los
circuitos 52 de control de entrada-salida envían una señal a
través de la línea 69 y la puerta "O" 70 para activar un cir
cuito 71 de báscula que, en un intervalo de sincronismo ade
cuado, hace que sea transmitida una señal a través de la puer
30

1 ta "Y" 72 para activar el circuito 74 de retención "Entrada-Salida Completa". Esto da lugar a que aparezca una señal
"Entrada-Salida Completa" en la línea 76 que conduce a la
unidad 78 de control de bifurcación de microcódigo CPU para
5 finalizar el funcionamiento de cualquier bucle que pueden es-
tar ejecutando estos controles de bifurcación mientras se
espera una señal "entrada-salida completa" y avanza el regis-
tro de dirección de la unidad 44 ROS a la siguiente micropal-
labra en la secuencia escogida.

10 En el presente ejemplo, cuando está implicada una
secuencia de coma flotante, la señal Entrada-Salida Completa
sería generada tan pronto como se activase el circuito 54 de
retención Secuencia Inmediata en respuesta a una señal "Acti-
var Solicitud de Acoplamiento" (señal SIR). Se recordará que
15 el circuito 54 de retención puede activarse solamente cuando
no existe funcionamiento de ningún canal en curso. Consiguien-
temente, la activación del circuito 54 de retención en res-
puesta a una señal SIR hará que sea habilitada una puerta
"Y" 80 en el intervalo de sincronismo adecuado para hacer que
20 sea transmitida una señal procedente del circuito 54 de re-
tención a través de la puerta "Y" 80 y la puerta "O" 70 para
activar el circuito 71 de báscula de habilitación de entrada-
salida completa, el cual a su vez activa el circuito 74 de
retención Entrada-Salida Completa para indicar a los contro-
25 les 78 de bifurcación de microcódigo CPU que avancen la direc-
ción de control a la siguiente micropalabra en la secuencia
escogida.

En una rutina de coma flotante el siguiente paso im-
portante es generar una señal "Habilitación de coma flotante".
30 Cuando es descodificada una micropalabra que es pertinente a

1 esta acción, es enviada una señal a través de la puerta "Y"
84 (en el intervalo de sincronismo adecuado) para activar un
circuito 86 de retención de habilitación de coma flotante.
Este circuito sitúa una señal en una línea 88 de habilitación
5 de coma flotante (figuras 3A, 3B, 4A y 4B), que pasa a tra-
vés del cable auxiliar 24 (figuras 1 y 2), dando curso así
a la señal FP ENB a los excitadores y receptores de la uni-
dad FPP, designados colectivamente por 89 en la figura 4A, y
también a una unidad lógica 90 de selección. La unidad 90 es
10 una unidad de función "Y" que responde a la señal FPP ENB de
la línea 88 cuando la dirección de microcódigo FPP está en
su posición habitual y la unidad FPP está siendo direcciona-
da en la línea general 64 de dirección para suministrar seña-
les para realizar las acciones enumeradas a continuación:

- 15
1. Condicionar la puerta 94 para transmitir el código
FP OP al registro 96 OP.
 2. Condicionar la puerta 98 para transmitir el nivel
de interrupción de unidad CPU en curso (o alterna-
tivamente un nivel seleccionado por el programa-
20 dor en el caso de ciertas operaciones privilegia-
das) a un registro 100 de nivel FP.
 3. Hacer que la dirección de microcódigo FPP y la
unidad 92 de control de bifurcación avancen desde
su posición habitual y seleccionen la primera mi-
25 cropalabra activa FP en la memoria 102 de control
FP de acuerdo con el código FP OP escogido.
 4. Activar el circuito 104 de retención "Coma Flotan-
te Impuesta" (FP INST), figura 4B, para aplicar
una señal Coma Flotante Impuesta sobre la línea
30 106, que es uno de los varios "conductores de cua-

1 dro" que están formados por pistas conductoras
sobre el cuadro 30 de acoplamiento (figura 2).

De este modo, para recapitular, la señal de habilitación FP condiciona los excitadores FPP y receptores 89 (figura 4A) para transmitir información desde la línea general 64 de dirección a y desde la línea general 62 de datos y, si la unidad FPP está en su posición de reposición o habitual, entonces la señal de habilitación FP hace que la unidad FPP examine la línea general de dirección para localizar su dirección (supuesta aquí 0000). Si tal dirección se encuentra, entonces las unidades 90 y 92 de las figuras 4B y 4A funcionan para avanzar la dirección de microcódigo FP a la primera micropalabra de la secuencia FP escogida por el código FP OP, la cual ha sido transmitida entre tanto desde la línea general 62 de datos al registro 96 FP OP. Finalmente, dentro de un ciclo de máquina, la señal FP ENB activa la señal Coma Flotante Impuesta para indicar que ha sido seleccionada la operación de coma flotante y está a punto de comenzar. Las consecuencias de esta acción se explicarán brevemente.

20 La unidad 108 de sincronismo subordinada de la unidad FPP (figura 4A) sincroniza la ejecución del microcódigo FP bajo control de una unidad lógica 110 de temporización controlada en la unidad CPU (figura 3A). Como se indica en el dibujo, son alimentados impulsos A, B, C y D de sincronismo cíclico en secuencia a la unidad 110, que es habilitada para transmisión bajo control del microcódigo CPU para enviar ciertos impulsos de estos impulsos de sincronismo, a saber los impulsos A y C sobre los conductores 111 y 112 de cuadro en la unidad 20 de acoplamiento a la unidad 108 de sincronismo subordinada en el ordenador FPP. Los mismos impulsos A y C de

1 sincronismo son también aplicados a los medios de direcciona
miento y lectura de la memoria 44 de control CPU. Por tanto,
cuando están siendo ejecutados concurrentemente microcódigos
por las unidades CPU y FPP, la utilización secuencial de mi-
5 cropalabras por los dos ordenadores tendrá lugar bajo control
de sincronismo común de modo que las micropalabras son selec-
cionadas a la misma frecuencia de repetición en ambos ordena-
dores. Este es un aspecto de sincronizar los funcionamientos
de los dos ordenadores.

10 Otro aspecto del sincronismo es mantener coordinación
lógica entre los microcódigos de los respectivos ordenadores.
Hay ciertas micropalabras en el microcódigo FPP que no debe-
rán ejecutarse hasta que se hayan producido ciertas acciones
de la unidad CPU, y viceversa. Esto significa que en ciertos
15 instantes la memoria de control CPU o la memoria de control
FPP, según sea el caso, tendrán que detenerse o funcionar cí-
clicamente sobre su micropalabra normalmente direccionada has-
ta que reciba una señal del otro ordenador indicando que pue-
de ahora avanzar a la siguiente micropalabra en la secuencia
20 escogida. La generación de estas señales coordinadoras de mi-
crocódigo es responsabilidad del aparato de acoplamiento
CPU-FPP, que constituye el tema del presente invento. Hasta
ahora se ha descrito una señal de coordinación (habilitación
FP ó FP ENB) y se ha hecho referencia a otra señal (Coma Flo-
25 tante Impuesta o FP INST). A medida que continúe la descrip-
ción se prestará atención adicional a estas y otras señales
de coordinación de microcódigo.

30 Como se ha mencionado anteriormente, cuando la direc-
ción de microcódigo FPP en curso es desplazada desde su posi-
ción habitual para comenzar la ejecución de una operación de

1 coma flotante seleccionada, el circuito 104 de retención FP
INST (figura 4B) es activado automáticamente para aplicar la
señal Coma Flotante Impuesta en la línea 106 que se extiende
hasta los circuitos 78 de control de bifurcación de microcódigo
5 en la unidad CPU (figura 3A). Esta señal FP INST indica
que la tarjeta 42 FPP (figura 2) está instalada sobre el bas-
tidor a cuadro 30 de acoplamiento de entrada-salida, y cuan-
do está activa permite que la unidad 78 de control de bifur-
cación avance la dirección de memoria de control de la unidad
10 CPU a la siguiente micropalabra, lo cual hace en este caso
que el descodificador de la memoria 44 de control (memoria
ROS) emita una señal para reponer el circuito 114 de reten-
ción "T". El circuito de retención T ejerce un tipo de control
de enclavamiento sobre los controles 78 de bifurcación de mi-
15 crocódigo CPU, y su reposición es una condición necesaria pa-
ra hacer la unidad 78 de control receptiva a solicitudes de
interrupción monocíclica que pueden ser enviadas a la misma
en la línea 115 C/S por la unidad 52 de control de entrada-
salida (figura 3B). Tales solicitudes de interrupción monocí-
20 clica no pueden ser enviadas realmente en la línea C/S, sin
embargo, hasta que el canal 22 (figura 1 y 3A) sea conmutado
en primer lugar desde su modo de ordenador FP a su modo de
interrupción monocíclica. Se describirá brevemente el modo en
que se realiza esto.

25 Algunas operaciones de coma flotante requieren un
período de tiempo sustancial en tratamiento por el ordenador
FPP, y durante este tiempo se da a la unidad CPU una oportu-
nidad de atender solicitudes de interrupción monocíclica que
pueden realizarse dentro de este período de tratamiento. Si
30 la operación seleccionada normalmente es de este carácter,

1 el microcódigo de unidad CPU relacionado contendrá una micro
palabra que en curso correcto (a continuación de la recepción
de la señal FP INST y de la reposición del circuito 114 T)
es descodificada para proporcionar un impulso de señal tempo
5 rizado a través de la puerta 116 RGFP (Reponer Habilidad
de Coma Flotante) para reponer el circuito 86 FP ENB, finali
zando así la señal Habilidad de Coma Flotante en la línea
88. Esto hace que queden inactivos los excitadores FPP y los
receptores 89, de modo que no puede pasar información hacia
10 el interior o hacia el exterior de la unidad FPP por medio
de la unidad 20 de acoplamiento de entrada-salida.

A su debido tiempo, después que ha sido repuesto el
circuito de retención de habilitación FP, es descodificada
una micropalabra de la unidad CPU por la memoria ROS 44 para
15 proporcionar una señal, a través de la puerta 118 "Reponer
Etiqueta de Entrada Salida" (RIO), a una línea 120 conectada
con los terminales de reposición del circuito 46 de retención
SIR, el circuito 66 de retención OIO y el circuito 71 de bás
cula Habilidad Completa de Entrada Salida, y esta señal
20 RIO es también enviada a través de una línea 124 a los circui
tos 52 de control de entrada-salida normal en el canal 22 (fi
gura 3B). La reposición del circuito 46 de retención SIR ha
ce que sea repuesto el circuito 54 de retención Secuencia In
mediata, haciendo así que el registro 60 Y sea inhabilitado
25 para transmisión desde la línea 62 general de datos. La apli
cación del impulso Reponer Etiqueta de Entrada-Salida a los
circuitos 52 de entrada-salida conmuta ahora el canal 22 a
su modo de interrupción monocíclica (C/S), permitiendo la
transmisión de solicitudes de interrupción monocíclicas desde
30 las líneas 126 de control de entrada-salida en la unidad 20

1 de acoplamiento a través de la línea 115 de solicitud de interrupción monocíclica a los circuitos 78 de control de bifurcación de microcódigo CPU (figura 3A).

5 En algunas de las operaciones de coma flotante que implican la carga de datos en la unidad FPP, se utiliza una señal pulsatoria de Selección de Datos (DS) para indicar que quedarán disponibles los datos en la línea general 62 de datos por acción de la unidad CPU en un instante específico después de cada impulso DS. La señal DS es generada concurrentemente con la generación de la señal de habilitación de coma flotante por un circuito 126 de retención de polaridad de selección de datos en coma flotante (FPDS PH) (figura 3A), cuya salida pasa a través de una puerta "0" 128 a los circuitos 10 52 de control de entrada-salida en el canal 22. La señal de selección de datos de canal normal (utilizada en operaciones 15 diferentes a las operaciones de coma flotante) es transmitida también a través de la puerta "0" 128 a los circuitos de control de entrada-salida.

20 El ordenador 16 de coma flotante, como ha sido realizado comercialmente, utiliza un sumador de acarreo-defecto (CSA) para realizar la totalidad de sus operaciones aritméticas. El sumador CSA está representado fragmentariamente en 130, figura 4B. Sin embargo, el presente invento no se refiere al tipo particular de unidad de tratamiento de datos utilizada en el ordenador secundario 16. 25

30 Cuando ha sido completada la operación de tratamiento por el ordenador secundario 16 y los datos resultantes de dicho tratamiento están listos para transferencia a la unidad CPU 10, la memoria de control a memoria ROS 102, figura 4B, del ordenador secundario 16 direcciona una micropalabra que,

1 cuando es descodificada, tiene el efecto de hacer aparecer
una señal Muestra de Coma Flotante (Muestra FP o FS) en una
línea 132 (Figuras 4A, 3B y 3A) que se transmite a través
del cable auxiliar 24 desde la unidad FPP 16 a los circuitos
5 78 de control de bifurcación de microcódigo de la unidad CPU
10. Si ocurre esto en un instante en que está activa la se-
ñal de habilitación de coma flotante (descrita anteriormen-
te) indica a la unidad CPU que los datos serán hechos dispo-
nibles en la línea general de datos por la unidad CPU en un
10 instante específico después. Si se produce la señal muestra
de coma flotante cuando no está activa la señal habilitación
de coma flotante (como debe hacerse en todas las operaciones
no privilegiadas), significa finalización de la operación.
Estas acciones se describirán adicionalmente después.

15 Los Indicadores de Estado de Coma Flotante y de Ex-
cepción de Coma Flotante (figura 4A), cuando se producen, se
rán transmitidos por líneas en el cable auxiliar 24 hasta
los elementos receptores adecuados en la unidad CPU 10, (fi-
guras 3A y 3B), que no están totalmente expuestos en la pre-
20 sente memoria.

Ejemplos de Funcionamiento

Para ilustrar el modo según el cual funciona el sis-
tema expuesto, se describirán a continuación las incidencias
principales que se producen durante una operación típica de
25 Almacenar Número Entero en Coma Flotante con precisión doble
(FSTID). Se considerarán dos situaciones diferentes en rela-
ción con esto. Como primer caso, se supondrá que se están ha-
ciendo continuamente solicitudes de interrupción monocíclica
durante toda la operación de coma flotante. Como segundo caso,
30 se supondrá que llega una solicitud de interrupción monocíclica

1 ca aislada o aleatoria justamente antes del instante en que
la unidad FPP ha activado su señal Muestra de Coma Flotante
para indicar que está preparada para transferir la segunda
palabra de un número entero convertido con precisión doble.
5 (Este estado es conocido como "estado de carrera"). Un tercer
ejemplo se refiere a la situación en que llega una solicitud
de interrupción monocíclica concurrentemente con la señal
Muestra de Coma Flotante, y un cuarto ejemplo se refiere a
la situación en que no se recibe ninguna solicitud de coma
10 flotante en ningún momento mientras está activa la señal
"muestra de coma flotante".

La operación FSTID ha sido escogida para ilustración
porque implica ambos procedimientos que están disponibles en
el sistema de acoplamiento CPU-FPP expuesto para tratar soli
15 citudes de interrupción monocíclica mientras está en curso
una operación de coma flotante; en primer lugar, permitir
que tengan lugar interrupciones monocíclicas mientras el or
denador FPP está ocupado en realizar un proceso algorítmico
requerido en la operación seleccionada, durante cuyo tiempo
20 la unidad FPP no tiene necesidad de utilizar el canal para
fines de transferencia de datos y la unidad CPU tiene oportu
nidad de atender una o más solicitudes de interrupción mono
cíclica, y en segundo lugar permitir que sean intercaladas
una o más interrupciones monocíclicas o interpuestas entre
25 transferencias sucesivas de datos desde la unidad FPP a la
unidad CPU en ciertos casos que se explicarán a continuación.

Se hace ahora referencia al diagrama de tiempos de
las figuras 5A y 5B y al diagrama de flujo relacionado de las
figuras 6A a 6G, que ilustran en conjunto las acciones impor
30 tantes relacionadas con el sistema de acoplamiento que se prop

1 ducen en la unidad CPU 10 y la unidad FPP 16 cuando está sien
do realizada por el ordenador FPP una operación Almacenar Nú
mero Entero en Coma Flotante con precisión doble (FSTID). En
esta operación un número en coma flotante con doble precisión
5 (que puede estar retenido en el registro de la unidad FPP co
mo resultado de una operación precedente realizada por la
unidad FPP, o que puede haber sido transferido allí por la
unidad CPU desde la memoria principal) será convertido por la
unidad FPP en un número entero binario correspondiente con
10 signo (dos palabras) que será entonces transferido por pala
bras desde la unidad FPP a la memoria principal (MS) a tra
vés del registro de datos de memoria (SDR) de la unidad CPU.

En el diagrama de tiempos de las figuras 5A y 5B, la
secuencia de números en notación hexadecimal que se extiende
15 a través de los bordes superiores de estas figuras represen
tan las respectivas direcciones de memoria de control de cier
tas micropalabras de unidad CPU que están implicadas en esta
operación FSTID a modo de ejemplo. Extendiéndose a través de
los bordes inferiores de estas figuras aparece una secuencia
20 de números en notación decimal que representa las respectivas
direcciones de memoria de control de palabras FPP que están
implicadas en esta operación. Por conveniencia, las micropala
bras individuales estarán identificadas por sus direcciones en
sus respectivas memorias de control. De este modo, por ejemplo,
25 la expresión hexadecimal "micropalabra 49E" se refiere a la
micropalabra almacenada en la dirección 49E en la memoria de
control de la unidad CPU. Ambas secuencias de micropalabras
están expuestas sobre la misma escala de tiempos (progresan
do de izquierda a derecha) y aparecen simultáneamente o
30 casi simultáneamente micropalabras alineadas verticalmente

1 en las dos secuencias. Entre los dos conjuntos de micropala-
bras están representados gráficos que muestran las relaciones
temporales de diversos impulsos, señales o variaciones de ni-
vel de tensión que resultan de la ejecución de los microcódigos
5 de las unidades CPU y FPP, como se describirá ahora. Las
direcciones de micropalabra aquí utilizadas son direcciones
a modo de ejemplo.

En el diagrama de flujo de las figuras 6A a 6G mu-
chas de las micropalabras referenciadas en las figuras 5A y
10 5B están representadas como bloques de diagrama de flujo que
llevan rótulos adecuados, estando identificados estos bloques
por las respectivas direcciones de micropalabra de las unida-
des CPU y FPP. En este diagrama de flujo las relaciones tem-
porales entre los microcódigos CPU y FPP están solamente re-
15 presentadas de un modo aproximado, siendo la finalidad de
este diagrama principalmente mostrar cómo están coordinados
los dos microcódigos y mantenidos en sincronismo mutuo por
las diversas señales de coordinación que son transmitidas a
través del sistema de acoplamiento CPU-FPP. Las operaciones
20 de las unidades CPU y FPP están coordinadas de modo que se
permite que se produzcan interrupciones monocíclicas durante
intervalos en que el canal está conmutado al modo de interrup-
ción monocíclica, como se indica a lo largo del margen dere-
cho del diagrama de flujos, y para inhibir interrupciones mo-
25 nocíclicas cuando el canal está conmutado al modo de ordena-
dor FP.

Se hará referencia tanto al diagrama de tiempos de
las figuras 5A y 5B como al diagrama de flujo de las figuras
6A y siguientes, para describir la operación FSTID. Se descri-
birá esta operación en primer lugar bajo la suposición de que
30

1 están haciéndose continuamente solicitudes de interrupción
monocíclica por los dispositivos de entrada-salida y que el
canal está disponible siempre que la unidad CPU lo verifica.
Se considerarán entonces otras situaciones en las cuales se
5 reciben esporádicamente solicitudes de interrupción monocí-
clica o no se reciben de ningún modo por la unidad CPU mien-
tras está en curso la operación de coma flotante.

Se inicia un acoplamiento CPU-FPP por la unidad CPU
cuando encuentra un código OP que reclama una operación de
10 coma flotante. En respuesta a tal código OP, la unidad CPU
bifurca a una porción de su microcódigo dedicada al ordenador
secundario, entrando en esta secuencia en la micropalabra
450. En este momento la unidad FPP está funcionando cíclica-
mente sobre su micropalabra 320 de reposo, esperando una se-
15 ñal de habilitación de coma flotante. La primera incidencia
pertinente se produce en la micropalabra 49F de la unidad
CPU, que hace que la memoria 44 de control de la unidad CPU
(figura 3A) emita una señal descodificada para activar el cir-
cuito 46 de retención SIR (Activar Solicitud de acoplamiento)
20 de la figura 3A, y que también hace que la unidad CPU active
su nivel de interrupción en curso y la dirección del ordena-
dor secundario (dirección 0000 de la unidad FPP) en la línea
general 64 de dirección. La siguiente micropalabra CPU impor-
tante es 3DF, que hace que el microcódigo CPU evolucione cí-
25 clicamente esperando una señal "Entrada-Salida Completa".
Puesto que se ha supuesto que el canal está disponible, el
circuito 54 de retención Secuencia Inmediata (figura 3A) se
activa en respuesta a la señal SIR, y esto da lugar a que sea
generada una señal Entrada-Salida Completa y enviada a los
30 circuitos 78 de control de bifurcación de la unidad CPU (figu-

1 ra 3A) como se ha descrito anteriormente. La micropalabra
3DF hace también que el código OP de coma flotante sea situa
do sobre la línea general 62 de datos. El canal 22 está ahora
en su modo de coma flotante, que hace disponible el acopla-
5 miento 20 exclusivamente para la transferencia de datos en-
tre las unidades CPU y FPP. Entretanto el microcódigo FPP es
tá aún evolucionando cíclicamente sobre su micropalabra 320
de reposo, esperando una señal de habilitación de coma flo-
tante.

10 Habiendo recibido una Señal "Entrada-Salida Comple-
ta", el microcódigo CPU avanza ahora hasta la micropalabra
3FF, que activa el circuito 86 de retención FP ENB y el cir-
cuito 124 de retención de polaridad de Selección de datos FP
(figura 3A). La Señal "Selección de Datos FP" no es utiliza-
15 da en la presente operación FSTID, de modo que no será consi-
derada en la presente descripción. La señal de habilitación
de coma flotante se transmite a través de la línea 88 hasta
los excitadores FPP y receptores 89 en la unidad lógica 90 de
selección FPP (figuras 4A y 4B) situando así el ordenador
20 FPP en línea con la unidad CPU y condicionándolo para funcio-
namiento. Cuando la unidad lógica 90 recibe la señal FP ENB,
examina los bitios 8-11 de la línea general de dirección para
localizar la dirección FPP, y habiendo encontrado tal dirección,
hace que se active el circuito 104 de retención de Coma Flo-
25 tante Impuesta, transmite el código FP OP desde la línea ge-
neral de datos al registro 96 FP OP y selecciona la primera
dirección activa de memoria de control FPP de acuerdo con el
código OP, permitiendo que el microcódigo FPP se desplace de
su micropalabra 320 de reposo a la primera micropalabra en
30 la secuencia FP OP escogida.

1 Cuando se activó el circuito 104 de retención FP
INST, situó sobre la línea 106 una señal Coma Flotante Impues
ta que es recibida por los circuitos 78 de control de bifur-
cación de microcódigo CPU de la figura 3A. El microcódigo
5 CPU ha avanzado entretanto, a través de una micropalabra 3CF
de código NOP (ausencia de operación), hasta una micropala-
bra 2CB, que efectúa una comprobación para determinar si la
señal FP INST está ahora activa y determina por consiguiente
si la unidad CPU puede continuar con su ejecución del código
10 OP. Esta condición se cumple en el caso presente.

 La memoria de control FPP avanzará su dirección
efectiva hasta una micropalabra FP seleccionada de acuerdo
con el código OP en curso y el valor de los operandos sobre
los cuales se va a operar. En este ejemplo, la micropalabra
15 104 FP (no relacionada con el circuito 104 de retención FP
INST) se hace ahora activa para iniciar el proceso algorítmi-
co requerido para convertir un número de coma flotante dado
en su correspondiente número entero binario con signo. La mi-
cropalabra 104 es realmente el comienzo de una rutina de co-
20 ma flotante que implica una secuencia de micropalabras FP.
Entretanto el microcódigo CPU, habiéndose recibido la señal
Coma Flotante Impuesta en la micropalabra 2CB, avanza a la
micropalabra 29A, que repone el circuito 114 de retención T
(figura 3A) en preparación para conmutar el canal en retorno
25 al modo de interrupción monocíclica. La unidad CPU avanza
entonces a través de varias micropalabras (no representadas
aquí) hasta una micropalabra 3DE, que activa el contador CPU
para registrar un cómputo de palabras que indica el número
de palabras que habrá en los datos de resultado generados
30 por la unidad FPP. En el presente caso, donde han de ser pro

1 ducidas dos palabras de número entero por el ordenador FPP
para representar un número entero de precisión doble, el cóm-
puto de palabras es puesto a "1" (inferior en una unidad al
número real de palabras). Si hubiese de producirse un número
5 entero de precisión simple, el cómputo de palabras sería
puesto a cero.

La siguiente micropalabra 594 de la unidad CPU acti-
va la puerta 116 RGFP de la figura 3A para reponer el circui-
to 86 de retención FP ENB, finalizando así la señal de habi-
10 litación de coma flotante e inhabilitando para transmisión
los excitadores FPP y receptores 89 de la figura 4A para
transferencias desde la unidad 20 de acoplamiento. La micro-
palabra 50 F subsiguiente de la unidad CPU hace que la puer-
ta 118 RIO de la figura 3A transmita una señal para reponer
15 el circuito 46 de retención SIR y para conmutar el canal 22
a su modo de interrupción monocíclica. La unidad CPU puede
ahora atender solicitudes de interrupción monocíclica proce-
dentes de los dispositivos de entrada-salida mientras la uni-
dad FPP está ocupada en realizar la operación de conversión
20 de número de coma flotante a número entero. El microcódigo
CPU progresa hasta la micropalabra 510, en donde evolucionará
cíclicamente esperando la reposición de la señal Coma Flo-
tante Impuesta que significará que se ha completado la opera-
ción de conversión de coma flotante. Puede ser posible para
25 la unidad CPU atender muchas solicitudes de interrupción mono-
cíclica durante este intervalo. En un ejemplo extremo, en don-
de está siendo convertido en un número entero el número
C 180 0000 0000 0000, la unidad CPU evolucionará cíclicamen-
te 73 veces sobre la micropalabra 510.

30

Cuando la operación de conversión está casi finali-

1. zada, la rutina FPP avanza a la micropalabra 378, lo cual
origina una reposición del circuito 104 de retención FP INST,
figura 4B, haciendo así desaparecer la señal Coma Flotante
Impuesta en la línea 106. Esto finaliza el bucle sobre la
5 micropalabra 510 de unidad CPU, y la unidad CPU avanza ahora
a su micropalabra 530, la cual activa el circuito de retención
SIR y conmuta así el canal en retorno a su modo FP en
preparación para la transferencia de la primera palabra de
datos resultante de la operación FP en retorno a la unidad
10 CPU y la memoria principal. La siguiente micropalabra 511 de
la unidad CPU espera una señal Entrada Salida Completa y,
puesto que se supone que el canal está disponible, el micro
programa CPU avanza a la micropalabra 531, que activa el cir
cuito de retención FP ENB y el circuito de retención de pola
15 ridad FPDS para activar las señales Habilidad de Coma Flo
tante y Selección de Datos (no siendo utilizada la última en
la presente operación). La unidad CPU entonces evoluciona cí
clicamente sobre su micropalabra 580, esperando la activación
de la señal Muestra FP.

20 El microprograma FPP avanzará entretanto a lo largo
de un camino de microcódigo, dependiendo del operando, a la
micropalabra 497 que comprueba la presencia de la señal Habi
lilitación de Coma Flotante. Entonces, habiendo percibido la
señal habilitación de coma flotante, la unidad FPP avanza
25 hasta la micropalabra 499, que activará el nivel de tensión
de la línea 132 Muestra de Coma Flotante en la duración de
un ciclo de máquina. Como se ha mencionado anteriormente es
ta señal de impulso "Muestra de Coma Flotante" (o señal FS)
proporciona una señal al sistema indicativa de que la unidad
30 FPP estará preparada para transferir datos a la unidad CPU

1 en un tiempo específico después, por ejemplo 3 ciclos de má-
quina después que se ha activado la señal FS. Una vez que se
recibe la señal Muestra de Coma Flotante o señal FS por la
unidad 78 de control de bifurcación de código CPU (figura 3A),
5 la unidad CPU deja de funcionar cíclicamente sobre su micro-
palabra 5B0 y prosigue hasta la siguiente micropalabra 5A0
de la unidad CPU.

Entretanto, la unidad FPP avanza desde su micropala-
bra 499 hasta la micropalabra 354, que repone o finaliza el
10 impulso FS al final de un ciclo de máquina; por tanto, la uni-
dad FPP prosigue hasta su micropalabra 390, que cuando es
descodificada proporciona una señal sobre la línea 134 (figu-
ra 4B) a la puerta 136 de salida del sumador 130 de acarreo-
defecto, transmitiendo así la primera palabra de los datos
15 de resultado de coma flotante (en este caso, la primera pala-
bra de un número entero de dos palabras) a la línea general
62 de datos. Con anticipación a esto, la unidad CPU ha avan-
zado hasta su micropalabra 5A0, que inicia la acción para
transmitir la primera palabra de datos FP desde la línea gene-
20 ral 62 de datos hasta el registro de datos de memoria de la
unidad CPU (registro SDR), no representado aquí.

El microcódigo FPP avanza ahora hasta la micropala-
bra 401, que hace que la unidad FPP ejecute una serie de pasos
operativos para desplazar la segunda palabra de datos FP a
25 una posición en que puede ser transmitida desde la unidad CSA
130 a la línea general de datos. Mientras están siendo reali-
zadas estas funciones de manipulación, el microcódigo FPP evo-
luciona cíclicamente sobre la micropalabra 401.

Mientras la unidad FPP está ocupada en el proceso
30 de desplazamiento de datos que se acaba de describir, el fun-

1 cionamiento de la unidad CPU avanza hasta la micropalabra
4D0, que activa los controles de la unidad CPU necesarios pa
ra transmitir la palabra de datos FP en curso en el registro
SDR a la dirección efectiva en la memoria principal. En este
5 caso el registro SDR ha estado reteniendo la primera palabra
de un número entero de dos palabras producido por el sumador
130 de acarreo-defecto en la unidad FPP. La segunda palabra
del número entero, como se ha mencionado anteriormente, está
siendo ahora tratada por la unidad FPP en su posición para
10 transferencia al registro SDR, pero esta maniobra requerirá
un número de ciclos de máquina para su realización.

A medida que la primera palabra de datos FP está sien
do ingresada en la memoria principal, la micropalabra 4D0 de
la unidad CPU comprueba también el cómputo de palabras en el
15 contador CPU. Si el cómputo de palabras permanece en 1, esto
indica que deben transferirse a la unidad CPU una palabra adi
cional de datos FP eventualmente. En el presente ejemplo, se
supone que el cómputo de palabras fué puesto anteriormente a
1 (micropalabra 3DE). Por consiguiente, la micropalabra 4D0
20 de la unidad CPU efectúa una bifurcación a la micropalabra
4LD de la unidad CPU (un código NOP) y al mismo tiempo decre
menta en una unidad el cómputo de palabras, reduciéndolo a
cero en el caso presente.

El microcódigo CPU permanece ahora en la micropala
25 bra 593, en donde se realiza una comprobación para averiguar
cuál de las cuatro posibles condiciones siguientes existe:

1. Señal Muestra de Coma Flotante (FS) activa; no se
está realizando ninguna solicitud de interrupción
monocíclica (C/S).
2. Están activas ambas señales C/S y FS en curso.

30

- 1 3. Señal C/S activa pero no FS.
4. No activas ningunas de las señales C/S y FS. (esta condición hace que la unidad CPU evolucione cíclicamente sobre la micropalabra 593).

5 En el ejemplo que se está considerando ahora se supone que están siendo hechas continuamente solicitudes de interrupción monocíclica por los dispositivos de entrada-salida pero que la unidad FPP está ocupada en su atención de manipulación al desplazamiento de la segunda palabra de datos FP en posición para transferencia a la unidad CPU. Por tanto, el microcódigo CPU toma ahora la bifurcación designada "C/S; No FS" desde la micropalabra 593, llevándolo a la micropalabra 5B3. Cuando es descodificada, la micropalabra 5B3 proporciona una señal para reponer el circuito 86 de retención de habilitación de coma flotante (figura 3A). La eliminación de la señal de habilitación de coma flotante desactiva la transmisión de los excitadores y receptores 89 de la unidad FPP para inhibir o suspender cualquier transferencia adicional de datos desde la unidad FPP a la unidad CPU.

10

15

20 La unidad CPU alcanza ahora la micropalabra 51B, la cual efectúa una acción RIO (reponer entrada-salida), conmutando el canal 22 al modo de interrupción monocíclica, permitiendo así que sea atendida una solicitud de interrupción monocíclica por la unidad CPU según un principio de demanda simultánea múltiple. Esta señal C/S está intercalada entre el instante en que se hace efectiva la micropalabra 51B de la unidad CPU y el instante en que la micropalabra 29B permite la reanudación de la transferencia de datos FP cuando es suministrada la señal I/O COMP. Aunque la micropalabra intermedia 215 activa el circuito 46 de retención SIR (figura 3A),

25

30

1 la conmutación en retorno al modo FP realmente no se hace
efectiva hasta que ya no existe ningún canal OP en curso. Es
to exigiría un tiempo apreciable si el dispositivo de entra-
da-salida activo estuviese a una gran distancia, retardando
5 la realización completa de la interrupción monocíclica. La
siguiente micropalabra CPU significativa que sigue a la se-
ñal "entrada-salida completa" es la micropalabra 518, que ac-
tiva nuevamente la señal de habilitación de coma flotante.

Después de completar su operación de manipulación
10 en relación con el desplazamiento de la segunda palabra de
datos FP en posición para transferencia, la unidad FPP evolu-
ciona cíclicamente sobre su micropalabra 403 hasta que ha si-
do suministrada la señal de habilitación de coma flotante
por la unidad CPU como se acaba de describir. Entonces avan-
15 za hasta la micropalabra 223, que activa la señal "muestra
de coma flotante" durante un ciclo de máquina, al final del
cual es anulada la señal "muestra de coma flotante" por la
micropalabra 312. El microcódigo CPU ha avanzado, entre tanto,
a la micropalabra 5B0, donde opera cíclicamente esperando la
20 activación de la señal "muestra de coma flotante". Al detec-
tarse la señal de muestra de coma flotante, el microcódigo
CPU avanza hasta la micropalabra 5A0, la cual condiciona la
unidad CPU para transmitir datos desde la línea general de da-
tos al registro SDR. En este momento el microcódigo FPP ha
25 avanzado a su micropalabra 394, que transmite ahora la segun-
da palabra de datos FP a la línea general de datos, después
de hacer una primera comprobación para ver si está aún activa
la señal de habilitación de coma flotante (explicándose pos-
teriormente la finalidad de esta segunda comprobación FP ENB).

30 De este modo, las operaciones de las unidades CPU y FPP están

1 coordinadas de tal modo que la segunda palabra de datos FP
(segunda palabra de un número entero de precisión doble en
este caso) pasa ahora desde el sumador de acarreo-defecto de
la unidad CPU, a través de la línea general de datos, al re-
5 gistro de datos de memoria de la unidad CPU. El funcionamien-
to de la unidad CPU progresa ahora hasta la micropalabra 4D0,
que efectúa la transferencia de la segunda palabra de datos
FP desde el registro SDR a la memoria principal. La unidad
FPP entra entonces en otra fase de operaciones de manipula-
10 ción de su microcódigo para averiguar si existen indicadores
cualesquiera de estado de unidad FPP y para preparar la trans-
misión de tales indicadores, si los hay, a la unidad CPU.

Después de ingresar en memoria la palabra final de
datos FP en la micropalabra 4D0, la unidad CPU comprueba nue-
15 vamente el cómputo de palabras FP y, encontrándolo nulo en
este caso, la unidad CPU toma ahora una bifurcación de micro-
código a través de las micropalabras 43D y 53B (NOP) a la
micropalabra 4BF, que repone la señal de habilitación de co-
ma flotante. Entonces la unidad CPU prosigue hasta la micro-
20 palabra 551, que efectúa una operación RIO para restaurar el
canal al modo de interrupción monocíclica. El canal permane-
ce ahora en modo de interrupción monocíclica, porque cualquier
información que queda por transferir desde la unidad FPP a
la unidad CPU (a saber, los indicadores de estado FP, si los
25 hay,) será cursada a través del cable auxiliar 24, y no a
través de la unidad 20 de acoplamiento de entrada-salida y
el canal 22. Se describirá ahora la transferencia de estos
indicadores.

30 Cuando el microcódigo CPU alcanza la micropalabra
43C, opera cíclicamente sobre esta micropalabra esperando la

1 manifestación final de muestra de coma flotante. Cuando es
activada la señal "muestra de coma flotante" en la micropala
bra 191 de coma flotante, esta indica el final de la opera
ción de coma flotante y alerta a la unidad CPU para recibir
5 indicadores FP, si los hay. En la micropalabra 310 de FP es
tos indicadores son transmitidos al cable auxiliar, y entre
tanto la unidad CPU ha avanzado hasta su micropalabra 423,
que habilita la unidad CPU para recibir estos indicadores.
El microcódigo FP retorna a su micropalabra 320 de origen y
10 el microcódigo CPU finaliza su secuencia FP y retorna a una
posición básica.

Revisando las incidencias descritas anteriormente
con referencia al diagrama de flujos de las figuras 6A a 6G,
se observará que los microcódigos de las unidades CPU y FPP
15 se mantienen en sincronismo por la acción de diversas señales
de coordinación que se transmiten entre ellas en puntos es
tratégicos en sus respectivos funcionamientos, comprendiendo
estas señales de coordinación la señal de habilitación de co
ma flotante, coma flotante impuesta, muestra de coma flotante,
20 te, y en algunas operaciones de coma flotante (diferentes de
la descrita anteriormente) la señal de selección de datos en
coma flotante. Esta característica de coordinación de microc
digos hace posible que funcione el ordenador de coma flotante
u otro ordenador secundario como unidad físicamente inde
pendiente de la unidad CPU, pero funcionalmente sincronizada
25 con ella como si los dos ordenadores estuviesen unidos entre
sí originalmente, sin reducir el ordenador secundario al es
tado de un dispositivo ordinario de entrada-salida que debe
funcionar totalmente en un modo asíncrono de "saludo" con res
pecto a la unidad CPU.
30

1 Se prestará ahora atención nuevamente a la micropalabra 593 de la figura 6E, en el microcódigo CPU, que se hace activa precisamente después que ha sido transferida la primera palabra de datos FP a la unidad CPU en una operación

5 de "almacenar número entero de precisión doble en coma flotante". Como se ha mencionado anteriormente, si no está activada ninguna señal "muestra de coma flotante" (FS) y no está teniendo lugar ninguna solicitud de interrupción monocíclica (C/S) en este instante, la unidad CPU opera cíclicamente sobre la micropalabra 593 esperando que tomen estado activo las señales FS o C/S. En el ejemplo descrito anteriormente se supuso que estaban haciéndose continuamente solicitudes de interrupción monocíclica y que no estaba activa la señal FS en este instante. Esto proporcionaba a la solicitud de interrupción monocíclica pendiente una oportunidad para efectuar una bifuración del microcódigo de la unidad CPU desde la micropalabra 593 a la micropalabra 5B3, reponiendo así el estado de la señal de habilitación de coma flotante antes de que el microcódigo FPP alcanzaba su micropalabra 403 para probar si estaba activa la señal de habilitación de coma flotante como condición precedente para activar la señal FS para la transferencia de la segunda palabra de datos FP a la memoria. En estas circunstancias, la unidad CPU proseguiría para atender la solicitud de interrupción monocíclica en curso, y

15 la unidad FPP funcionaría simplemente de un modo cíclico sobre su micropalabra 403 hasta que hubiese sido satisfecha esta solicitud de interrupción monocíclica por la unidad CPU, después de lo cual sería generada la señal de habilitación de coma flotante para permitir que tomase nivel activo la señal

20 FS.

25 FS.

30 FS.

1 Si las solicitudes de interrupción monocíclica tie-
nen lugar aleatoriamente en vez de continuamente, puede ocu-
rrir que ocasionalmente llegue a la unidad CPU una solicitud
de interrupción monocíclica justo en el instante en que la
5 micropalabra 403 de FP está efectuando una comprobación para
determinar si está activa la señal de habilitación de coma
flotante. En estas circunstancias, la micropalabra 403 encuen-
tra la señal FP ENB aún activa en este instante, porque dicha
señal se activó anteriormente por efecto de la micropalabra
10 531 de la unidad CPU en un instante anterior a la transferen-
cia de la primera palabra de datos FP a la memoria. Se produ-
ce ahora un "estado de carrera" como se ilustra en las figu-
ras 7A y 7B. El microcódigo FPP avanza hasta la micropalabra
223 para activar la señal FS, pero entretanto (en respuesta
15 a la solicitud de interrupción monocíclica) el microcódigo
CPU bifurca desde la micropalabra 593 a la micropalabra 5B3,
la cual repone la señal de habilitación de coma flotante en
el preciso instante en que la micropalabra 223 FP activa la
señal FS. Esto hace inoperante la señal FS porque la desapa-
20 rición de la señal de habilitación de coma flotante inhibe la
transmisión de los excitadores y receptores FPP desde la lí-
nea general de datos, evitando así la transferencia de la se-
gunda palabra de datos FP a la unidad CPU.

El procedimiento representado en el diagrama de flu-
25 jos modificado de las figuras 7A y 7B y el diagrama de tiem-
pos relacionado de la figura 8, resuelve este estado de carre-
ra permitiendo en primer lugar que la unidad CPU atienda la
solicitud de interrupción monocíclica en curso e instituyendo
entonces un nuevo intento de la señal "muestra de coma lotan-
30 te" por la unidad FPP, después que ha tomado nivel activo nue-

1 vamente la señal de habilitación de coma flotante. De este modo, con referencia a la figura 7A, se realiza una comprobación de la señal de habilitación de coma flotante en la micropalabra 394 FPP y, si se encuentra que está ahora inactiva
5 la señal de habilitación de coma flotante después de haber sido anteriormente encontrada activa por la micropalabra 403, el funcionamiento de la unidad FPP bifurca a una micropalabra 445 especial, que lo dirige a una micropalabra 221 que tiene la misma función que la micropalabra 403, a saber man
10 tener una comprobación continua de la señal de habilitación de coma flotante hasta que esta señal toma nuevamente nivel activo. Se activará nuevamente la señal de habilitación de coma flotante en este caso después que hayan sido transferi-
15 dos los datos de entrada-salida a la memoria por la unidad CPU en respuesta a la solicitud de interrupción monocíclica en curso. De este modo, en la micropalabra 518 de la unidad CPU, se activa nuevamente la señal de habilitación de coma flotante, y ahora el microcódigo FPP bifurca desde la micropalabra 221 a la micropalabra 223, la cual activa nuevamente
20 la señal FS para un nuevo intento y transferencia de la segunda palabra de datos FP a la memoria. Esta vez el intento tiene éxito. La micropalabra 394 FP y la micropalabra 5A0 de la unidad CPU efectúan en conjunto la transferencia de la palabra de datos FP desde la unidad FPP al registro SDR, desde
25 el cual es ingresada en la memoria MS por la micropalabra 4D0 de la unidad CPU.

Se considerarán ahora otras condiciones que pueden surgir durante el período crítico en que la micropalabra 593 de la unidad CPU (figura 6E) está haciendo sus comprobaciones de las señales FS y C/S. Si no está teniendo lugar ninguna
30

1 solicitud de interrupción monocíclica en el instante en que
ha de transferirse la segunda palabra de datos FP a la memo-
ria en una operación FSTID, entonces el microcódigo FPP pro-
sigue a lo largo de la bifurcación desde la palabra 593 a la
5 micropalabra 583 (figura 6F) que realiza la misma función que
la micropalabra 5A0, transmitiendo la palabra de datos FP al
registro de datos de memoria (SDR) de la unidad CPU.

Si es recibida una solicitud de interrupción monocí-
clica aislada por la unidad CPU exactamente al mismo tiempo
10 que la unidad FPP envía una señal FS a la unidad CPU, el mi-
crocódigo CPU prosigue a lo largo de la bifurcación desde la
micropalabra 593 a la micropalabra 5A3 (figura 6F) que reali-
za la misma función que la micropalabra 5A0 ó 583, transmitien
do la segunda palabra de datos FP al registro SDR. La micro-
15 palabra 41E ingresa esta palabra de datos en memoria y repo-
ne la señal de habilitación de coma flotante. La micropalabra
587 efectúa una comprobación para tener la certeza de que el
cómputo de palabras de datos FP es ahora nulo y retorna en-
tonces el funcionamiento de la unidad CPU a la secuencia de
20 micropalabras 53B-4BF-551 para conmutar el canal en retorno
a su modo de interrupción monocíclica. De esta manera, si una
solicitud de interrupción monocíclica coincide con una señal
"muestra de coma flotante", la señal "muestra de coma flotan
te" recibe prioridad sobre la solicitud de interrupción mono-
25 cíclica.

Diagramas de Sincronismo de Otras operaciones en Coma
Flotante

La descripción de funcionamiento presentada anterior-
mente ha tratado exclusivamente de la operación de Almacenar
30 Número Entero en Coma Flotante con precisión doble (FSTID),

1 la cual sirve de ejemplo a dos tipos diferentes de modo de
canal compartido, uno de los cuales permite que se produzcan
interrupciones monocíclicas libremente durante el tiempo de
tratamiento FP, y el otro de los cuales hace que sean inter-
5 caladas interrupciones monocíclicas con transferencias de pa-
labras de datos FP sobre la unidad de acoplamiento de entra-
da-salida. Se describirán ahora brevemente con referencia a
los diagramas de sincronismo para estas operaciones (figuras
9A a 14) otras operaciones en coma flotante que permiten que
10 tengan lugar interrupciones monocíclicas en una u otra, o am-
bas de estas condiciones. Deberá tenerse en cuenta que estos
diagramas no representan todas las operaciones en coma flo-
tante, sino solamente aquellas en las cuales puede permitir-
se interrupción monocíclica. Las otras operaciones en coma
15 flotante no se comentan aquí puesto que no están relacionadas
con el presente invento.

En cada uno de los diagramas de sincronismo a que se
hace referencia a continuación, un asterisco indica interva-
los cuyas duraciones dependen de los operandos implicados.
20 Una "X" indica intervalos cuyas duraciones dependen del tiem-
po requerido para "Entrada Salida Completa". Se suponen soli-
citudes de interrupción monocíclica continuas y se supone
que está disponible el canal cuando se necesita. No están re-
presentados números de micropalabra en estos diagramas.

25 Las figuras 9A y 9B ilustran, respectivamente, los
diagramas de sincronismo para las operaciones de Almacenar
Número Entero en Coma Flotante (FLI), precisión simple, y Car-
gar Número entero en Coma Flotante con precisión doble (FLID).
En cualquiera de estas operaciones pueden producirse interrup-
30 ciones monocíclicas mientras está siendo realizada por la uni-

1 dad FPP la conversión de número entero a número de coma flo-
tante, comenzando dos ciclos de máquina después que se repo-
ne la señal de habilitación de coma flotante.

5 La figura 10 representa el sincronismo correspondien-
te a una operación Almacenar Número Entero en Coma Flotante
con Precisión Doble (FSTD), que permite que sea intercalada
una interrupción monocíclica según un principio de demanda
múltiple simultánea entre el primer par de palabras de datos
FP y la última palabra de datos FP que está siendo transferi-
10 da a la memoria.

Se ha descrito anteriormente con referencia a las
figuras 5A y 5B una operación Almacenar Número Entero en Co-
ma Flotante con Precisión Doble (FSTID) que permite que se
produzca interrupción monocíclica durante el tiempo de trata-
15 miento en coma flotante y también entre las sucesivas trans-
ferencias a memoria de las dos palabras de datos FP produci-
das por el tratamiento en coma flotante. En la figura 11 se
ilustra una operación Almacenar Número Entero en Coma Flotan-
te con Precisión Simple (FSTI) que permite que se produzca
20 interrupción monocíclica durante el tiempo de tratamiento en
coma flotante (después que ha desaparecido la señal de habi-
litación de coma flotante) pero no mientras están siendo trans-
feridos los datos en coma flotante resultante desde la unidad
FPP a la memoria.

25 Las figuras 12A y 12B, respectivamente, son los dia-
gramas de sincronismo para todas las operaciones aritméticas
en coma flotante con precisión simple y precisión doble en las
cuales uno de los operandos es transmitido desde la memoria
principal para tomar parte en el proceso aritmético (sumar,
30 restar, multiplicar o dividir). Pueden producirse interrupcio

1 nes monocíclicas durante el tiempo de tratamiento, que co-
mienza dos ciclos de máquina después de la reposición de la
señal FP ENB. No se producen durante estas operaciones trans-
ferencias de datos FP desde la unidad FPP a la memoria.

5 La figura 13 representa el diagrama de sincronismo
o de tiempos para operaciones en coma flotante de registro
a registro, en las cuales todos los operandos son mantenidos
en registros de coma flotante con anterioridad a la realiza-
ción de la operación (Sumar Registro en Coma Flotante, Res-
10 tar Registro en Coma Flotante, Multiplicar Registro en Coma
Flotante, Dividir Registro en Coma Flotante, Desplazar Regis-
tro en Coma Flotante, Comparar Registro en Coma Flotante).
Tienen lugar interrupciones monocíclicas durante el tiempo de
tratamiento, que se inicia dos ciclos de máquina después de
15 la reposición de la señal FP ENB.

La figura 14 ilustra una operación Almacenar Bloque
de Nivel en Coma Flotante (FSTLB), en donde el contenido de
un bloque completo de registros en coma flotante en el nivel
seleccionado por el programador es transferido a la memoria
20 principal. Se intercalan operaciones de interrupción monocí-
clica según un principio de demanda múltiple simultánea du-
rante períodos en que la unidad FPP está ocupada en el despla-
zamiento de palabras de datos FP en posición para transferen-
cia a la línea general de datos, durante cuyo tiempo tiene
25 nivel bajo la señal de habilitación de coma flotante.

La descripción precedente ha indicado las ventajas
del invento en su aplicación a un sistema de tratamiento de
datos en donde un ordenador secundario microcodificado que
está físicamente separado de una unidad de tratamiento central
30 microcodificada es capaz de funcionar como si estuviese aso-

1 ciado de origen a la unidad CPU para sincronización de sus
microcódigos respectivos y es también capaz de compartir un
canal asíncrono convencional con dispositivos de entrada-sa-
lida con el fin de transferir datos a y desde la unidad CPU
5 según un principio equitativo de conmutación de modo de ca-
nal. Todo esto se consigue solamente con un modesto aumento
en la cantidad de circuitos de acoplamiento requeridos.

Líneas de coordinación, tales como las de Habilita-
ción de Coma Flotante, Coma Flotante Instalada o Impuesta y
10 Muestra de Coma Flotante, juegan un papel importante en el
procedimiento de sincronización de microcódigos. Cada una de
estas líneas puede servir para fines diferentes en instantes
diferentes. De este modo, el número de líneas de coordinación
se mantiene en un número pequeño para reducir a un mínimo la
15 cantidad de estructura de acoplamiento necesitada. De este
modo, por ejemplo, la línea 88 de habilitación de coma flo-
tante (FP ENB) (figuras 3A, 3B, 4A y 4B), es portadora de
la señal FP ENB, que activa la transmisión de los excitado-
res y receptores de la unidad FPP a la unidad 20 de acopla-
miento de entrada-salida común. Durante su primera subida es
20 ta señal FP ENB habilita la unidad CPU para proporcionar in-
formación de órdenes al Ordenador de Coma Flotante (unidad
FPP). La caída subsiguiente de esta señal es una incidencia
que, después de ello, hace que inmediatamente sea conmutada
25 la unidad de acoplamiento de entrada-salida a su modo de in-
terrupción monocíclica para hacer posible que sean atendidas
solicitudes de interrupción monocíclica procedentes de dispo-
sitivos de entrada-salida según un principio de demanda o un
principio de demanda simultánea múltiple, dependiendo del ti-
30 po de operación. Cualquier subida o caída subsiguiente de la

1 señal FP ENB en esta misma operación conmutará el sistema de
acoplamiento alternativamente a su modo de coma flotante y a
su modo de interrupción monocíclica, respectivamente. La se-
ñal Muestra de Coma Flotante (FS) en la línea 132 FS, si se
5 produce mientras está activa la señal FP ENB, significa que
estarán disponibles datos de coma flotante para transferencia
en un instante específico posterior de la unidad FPP a la
unidad CPU. Si se produce la señal FS mientras está inacti-
va la señal FP ENB, sin embargo, significa que la unidad FPP
10 ha completado su funcionamiento en conjunto. La señal Coma
Flotante Impuesta sobre la línea 106 indica por su subida que
la tarjeta 42 FPP (figura 2) está instalada sobre el basti-
dor 30 de acoplamiento y que, por consiguiente, el ordenador
FPP responderá a la orden de la unidad CPU. En una operación
15 Almacenar Número Entero en Coma Flotante (con precisión do-
ble o simple), la señal FP INST sirve para los fines adicio-
nales de indicar mediante su caída que el sistema de acopla-
miento deberá ser conmutado en retorno al modo de coma flo-
tante para transferir los datos enteros convertidos desde la
20 unidad FPP a la memoria.

Pueden hacerse modificaciones y mejoras del sistema
expuesto, que son evidentes para los expertos en la técnica,
sin apartarse del campo y esencia del invento, como se expre-
sa en las siguientes reivindicaciones.

25

30

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1ª.- Una disposición de acoplamiento en un sistema de tratamiento de datos que tiene un ordenador central asociado con una pluralidad de unidades periféricas que incluyen un ordenador secundario y uno o más dispositivos de entrada-salida, teniendo cada uno de dichos ordenadores una memoria de control microcodificada y medios de direccionamiento asociados para seleccionar micropalabras de dicha memoria en una

15

secuencia determinada al menos en parte por la operación a realizar, y en donde cada una de dichas unidades periféricas puede comunicarse con dicho ordenador central a través de dicha disposición de acoplamiento, de la cual al menos una parte es común a todas las unidades periféricas del sistema, incluyendo adicionalmente la disposición de acoplamiento entre dicho ordenador central y dicho ordenador secundario medios adicionales con los cuales dichos ordenadores pueden acoplarse

20

síncronamente entre sí para la ejecución conjunta de procedimientos interrelacionados y mediante los cuales dicho ordenador secundario es también capaz de compartir la porción común de dicha disposición de acoplamiento con las otras unidades periféricas para transferir datos a y desde dicho ordenador central, comprendiendo dichos medios adicionales: medios

25

de control de sincronismo comunes para aplicar impulsos de

30

1 sincronismo en las respectivas secuencias en las cuales son
utilizadas dichas micropalabras almacenadas por ambos ordena
dores mencionados cuando están funcionando conjuntamente, una
5 primera línea de señal que se extiende entre dichos ordena
dores, primeros medios de control en dicho ordenador central
capaces de funcionar para situar una señal de habilitación
en dicha primera línea de señal cuando ha de establecerse co
municación entre dichos ordenadores, una segunda línea de se
ñal que se extiende entre dichos ordenadores, segundos medios
10 de control en dicho ordenador secundario que responden a una
señal de habilitación en dicha primera línea de señal cuando
está siendo delegada una operación especificada por dicho or
denador central a dicho ordenador secundario para situar en
dicha segunda línea de señal una señal que indica que dicho
15 ordenador secundario está instalado y puede ejecutar dicha
operación, terceros medios de control en dicho ordenador cen
tral, que responden a la señal de ordenador secundario insta
lado, en dicha segunda línea de señal, para condicionar dicha
disposición de acoplamiento común para funcionar en un modo
20 de interrupción monocíclica para transferir datos entre cual
quiera de dichos dispositivos de entrada-salida y dicho orde
nador central mientras dicho ordenador secundario está reali
zando la operación delegada al mismo por dicho ordenador cen
tral, y cuartos medios de control en dicho ordenador central
25 que responden a la finalización de la señal de ordenador se
cundario instalado en dicha segunda línea de señal cuando di
cho ordenador secundario ha completado sustancialmente su rea
lización de la operación seleccionada para condicionar dicha
disposición de acoplamiento común para funcionar en un modo
30 de acoplamiento entre ordenadores que permite la transferen-

1 cia de datos entre dicho ordenador secundario y dicho orde-
nador central.

5 2ª.- La disposición de acoplamiento de la reivindi-
cación 1ª, que comprende adicionalmente medios selectores de
transmisión simultánea, efectivos cuando dicha disposición
de acoplamiento común ha sido condicionada por dichos cuartos
medios de control para funcionar en un modo de acoplamiento
entre ordenadores, como se ha mencionado anteriormente, para
después de ello hacer que dicha disposición de acoplamiento
10 común funcione alternativamente durante tiempos limitados
en su modo de acoplamiento entre ordenadores y en su modo de
interrupción monocíclica, permitiendo así la realización de
transferencias de datos concurrentemente según un principio
de demanda múltiple simultánea entre dicho ordenador secunda-
15 rio o un dispositivo activo de entrada-salida y dicho ordena-
dor central mientras tanto dicho ordenador secundario como
cualquiera de dichos dispositivos de entrada-salida tienen
concurrentemente datos a transferir a dicho ordenador central.

20 3ª.- La disposición de acoplamiento de la reivindi-
cación 2ª, en donde dichos medios selectores de transmisión
simultánea incluyen los siguientes elementos: una tercera lí-
nea de señal que se extiende entre dichos ordenadores, quin-
tos medios de control en dicho ordenador secundario, efecti-
vos después que dichos cuartos medios de control hayan funcio-
25 nado como se ha expuesto anteriormente y en que responden a
una señal de habilitación sobre dicha primera línea de señal
para situar una señal de muestreo de datos sobre dicha terce-
ra línea de señal, sextos medios de control en dicho ordena-
dor central que responden a una señal de muestreo de datos
30 en dicha tercera línea de señal para hacer que dicho ordena-

1 dor central reciba a dicha disposición de acoplamiento común
una unidad de datos transferida al mismo por dicho ordenador
secundario, medios para detectar si cualquier unidad de datos
adicional espera transferencia desde dicho ordenador secunda
5 rio a dicho ordenador central y séptimos medios de control
en dicho ordenador central que responden a dichos medios de
detección y (o) a una solicitud de interrupción monocíclica
recibida de cualquiera de dichos dispositivos de entrada-sa-
lida cuando dichos sextos medios de control han funcionado
10 como se ha expuesto anteriormente para hacer que dicho orde-
nador central reciba datos de un dispositivo de entrada-sali-
da en respuesta a una solicitud de interrupción monocíclica
para después de ello efectuar la transferencia de una unidad
de datos adicional desde dicho ordenador secundario a dicho
15 ordenador central si dichos medios de detección han indicado
que existen datos adicionales a transferir entre dichos orde-
nadores.

4ª.- "UNA DISPOSICION DE ACOPLAMIENTO EN UN SISTEMA
DE TRATAMIENTO DE DATOS".

20 Tal y como se ha descrito en la Memoria que antecede,
representado en los dibujos que se acompañan y con los fines
que se han especificado.

Esta Memoria consta de cincuenta y cuatro hojas es-
critas a máquina por una sola cara.

25

Madrid, 05. ABR. 1978

P.A.

Alberto de Izaburu
Por poder,



30

28038
MTG

FIG. 1

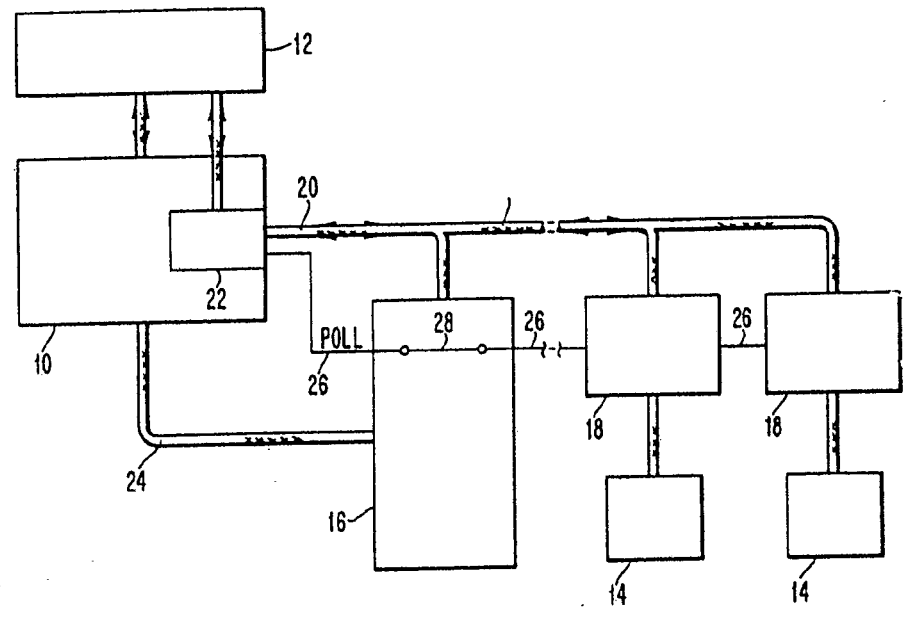
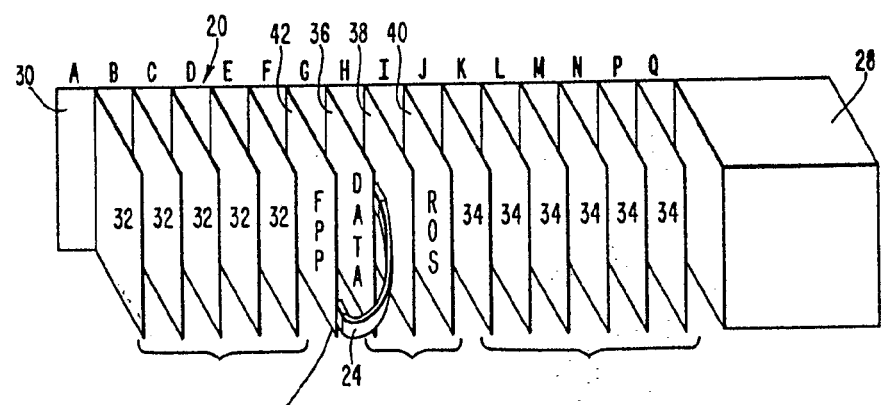
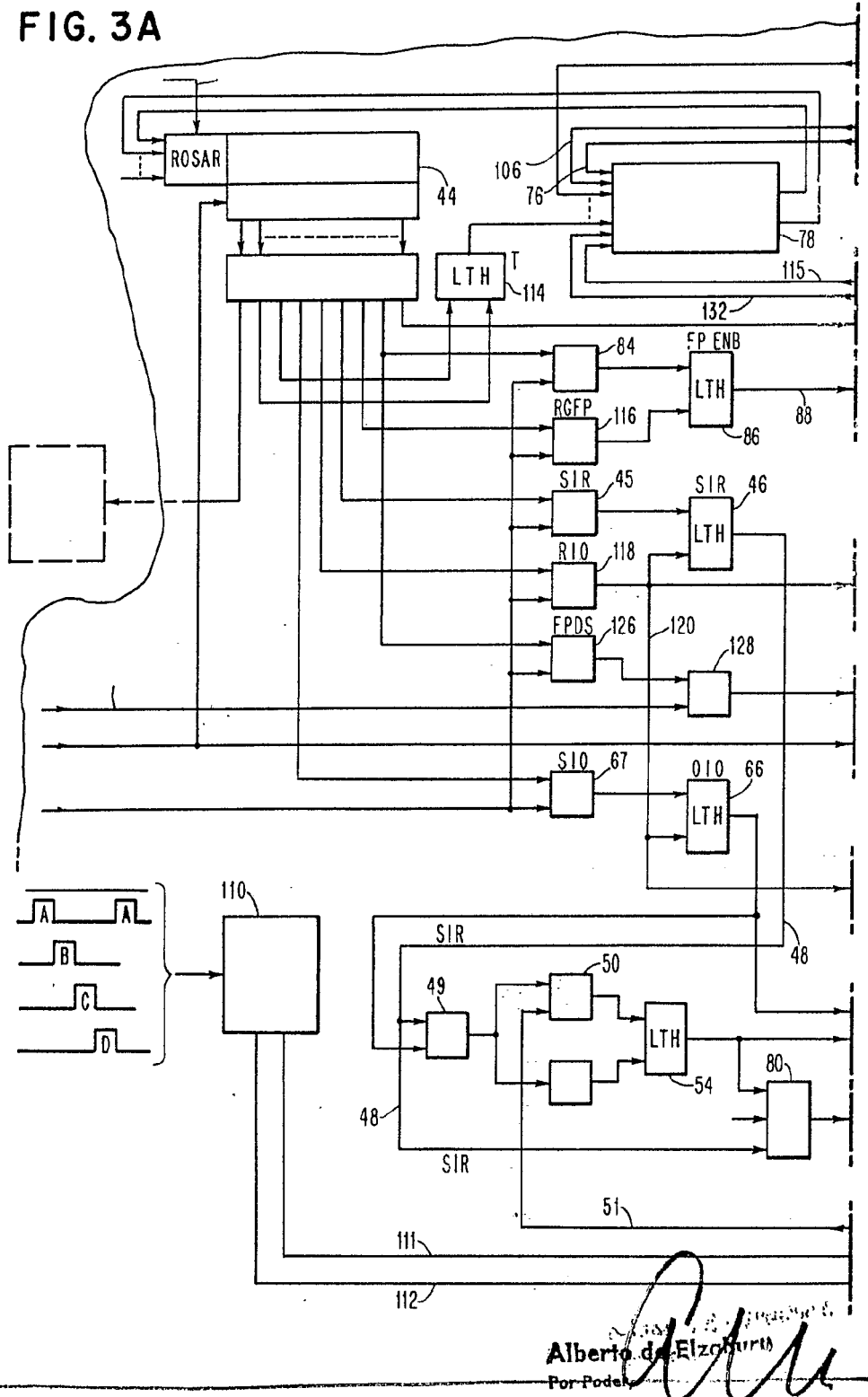


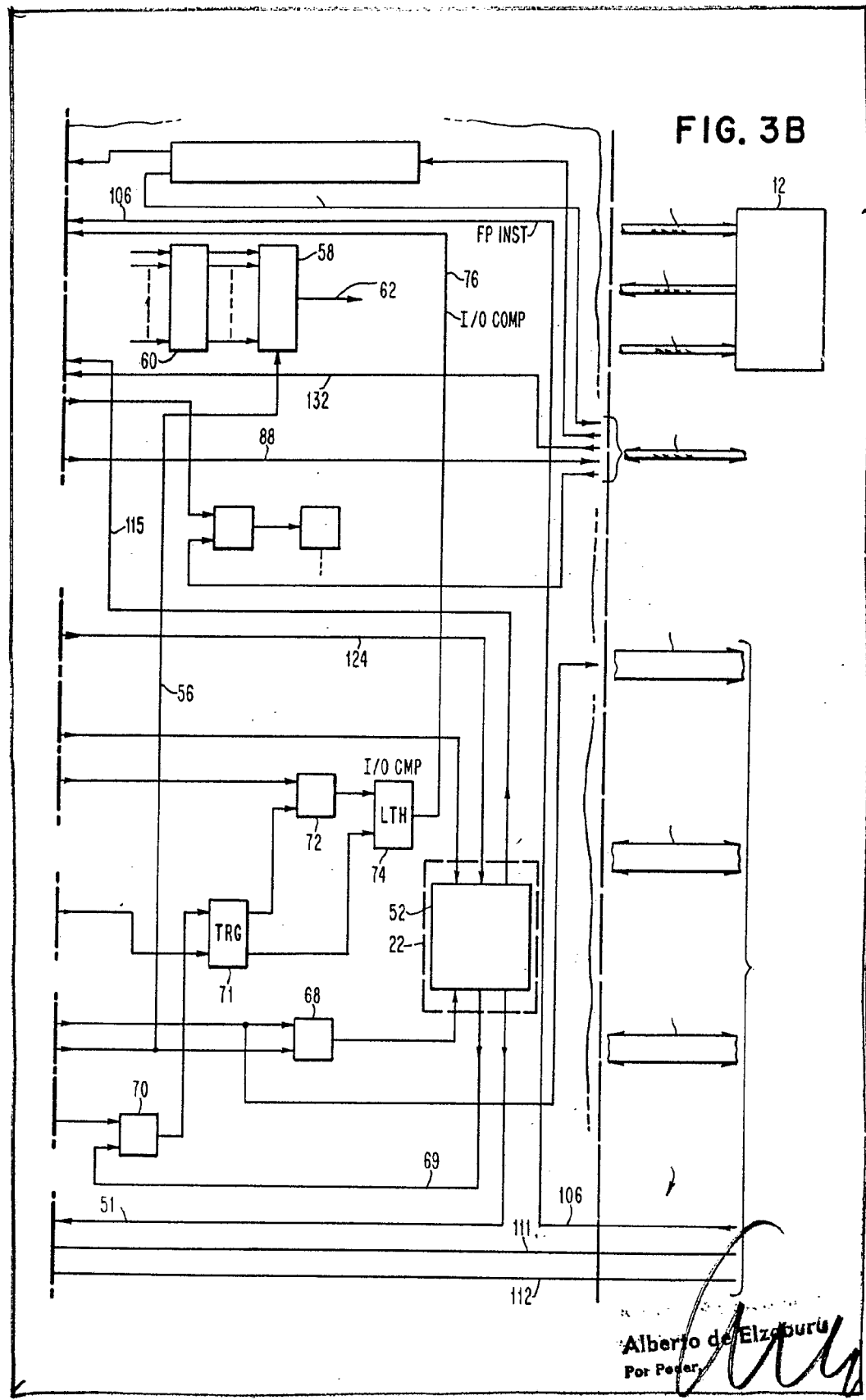
FIG. 2



Alberto de Elzabury
 Por Poder,
[Signature]

FIG. 3A





Alberjo de Elzaburu
 Por Pedro

FIG. 4A

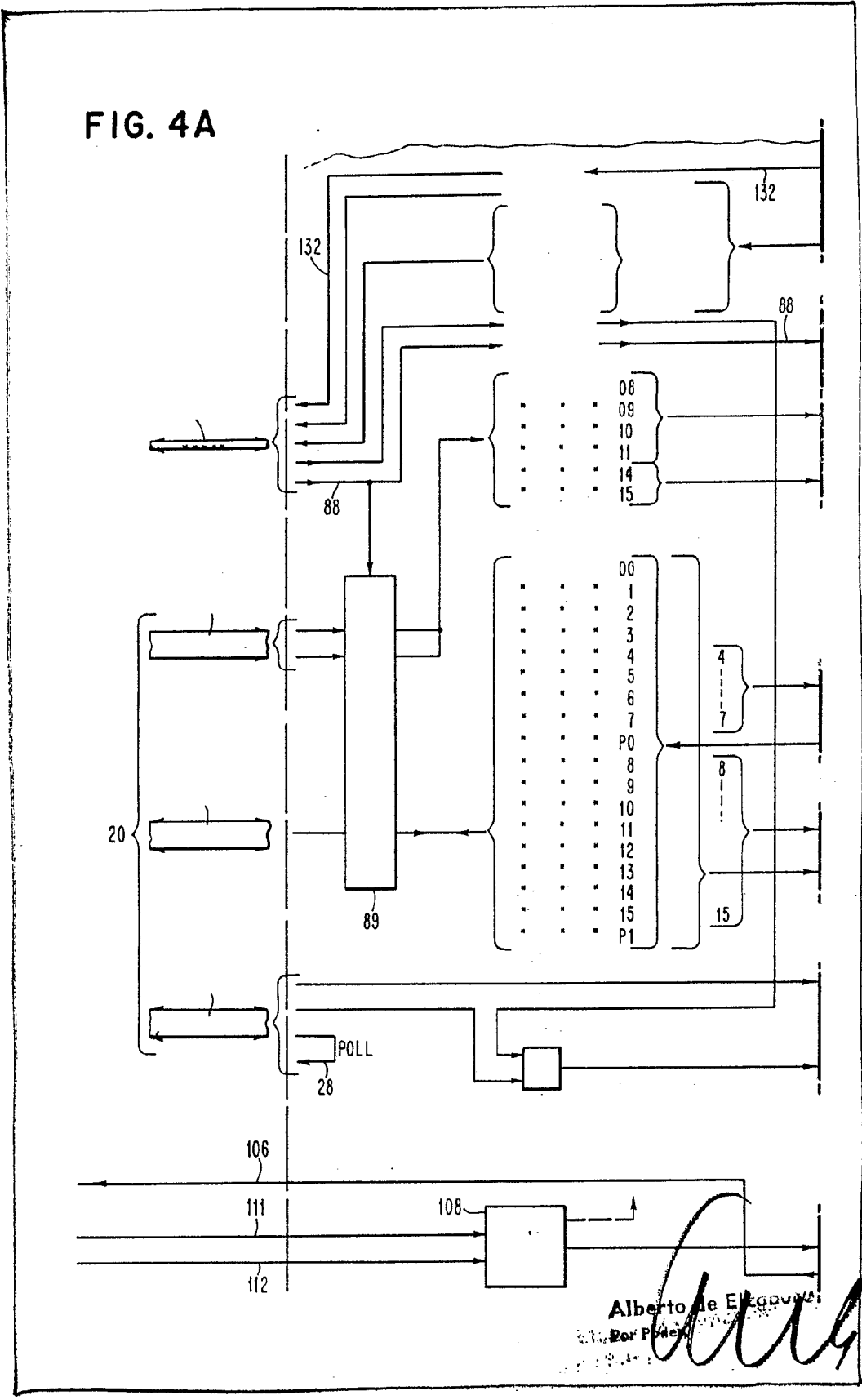
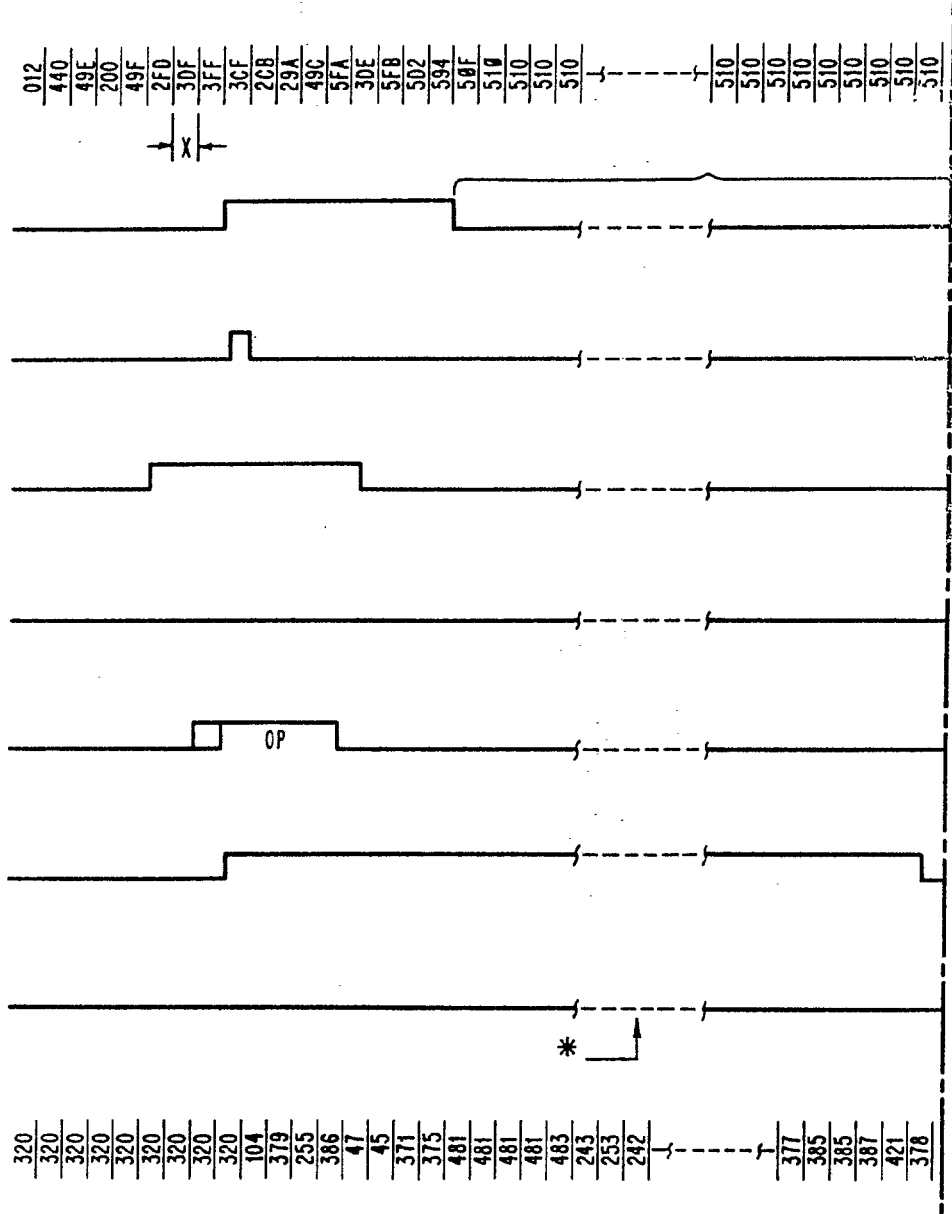


FIG. 5A



Alberto de Elizaburu
 For Podes

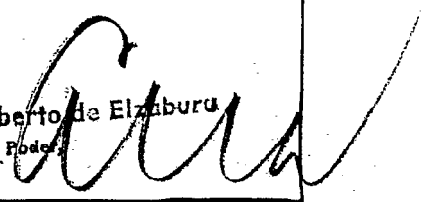
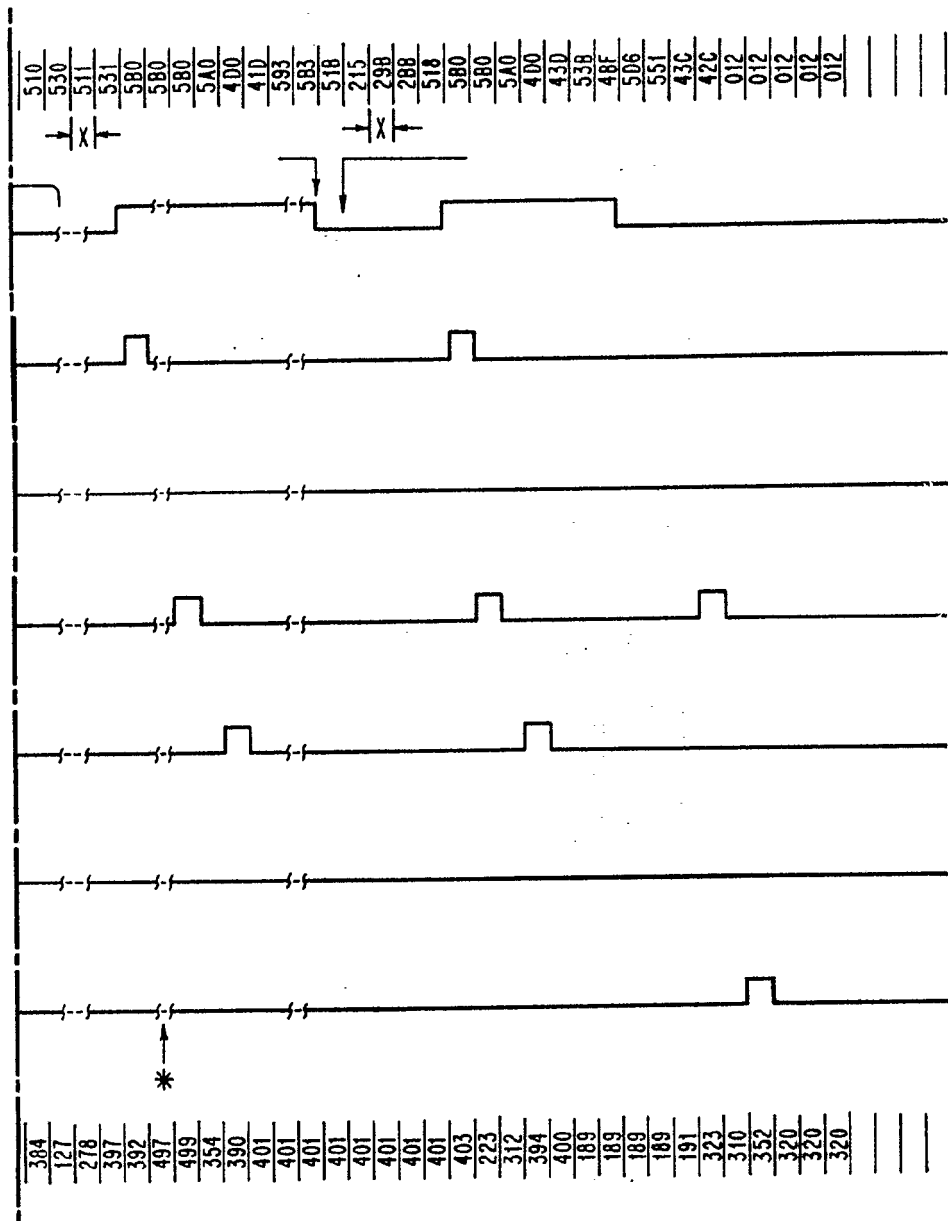



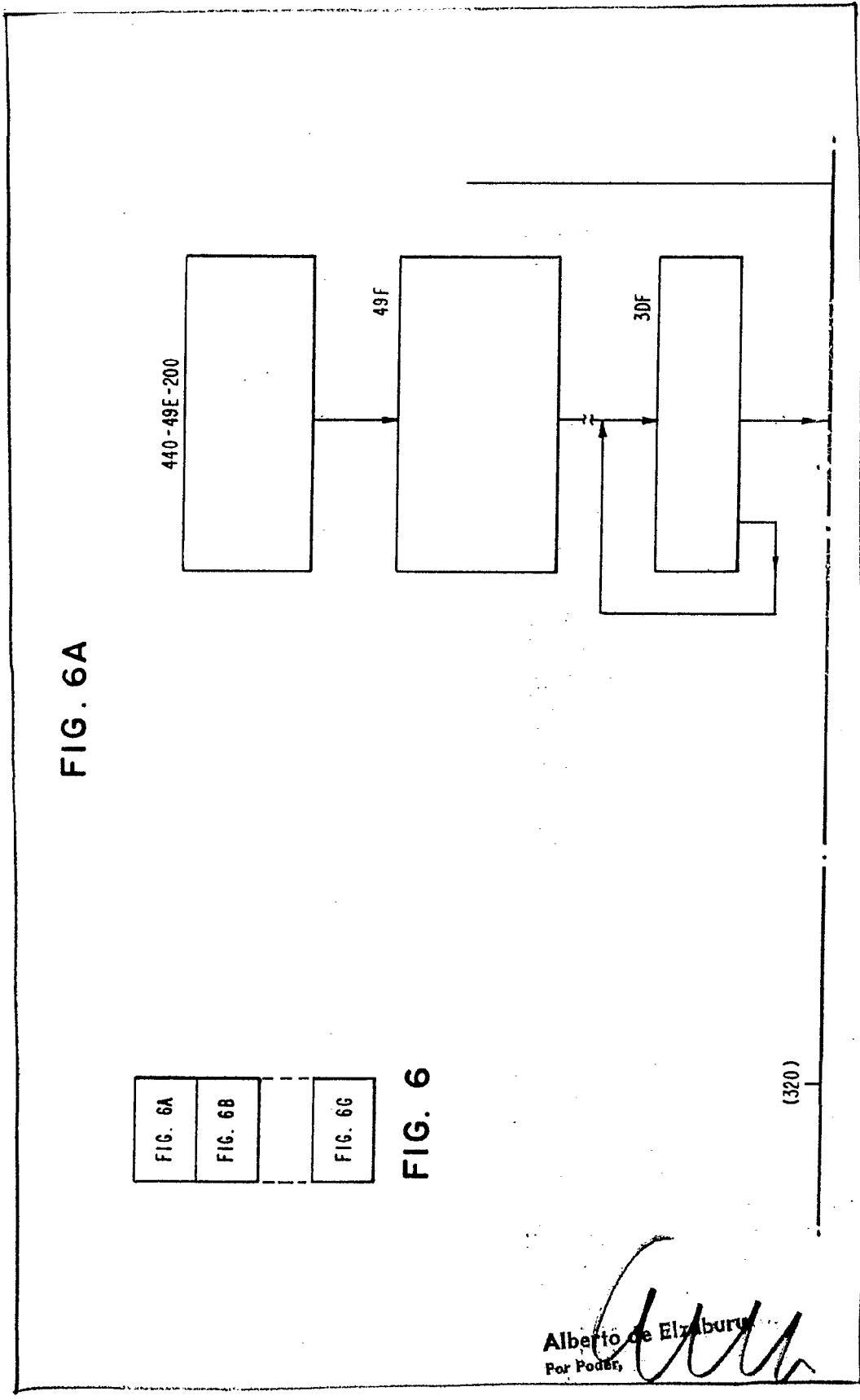
FIG. 5B

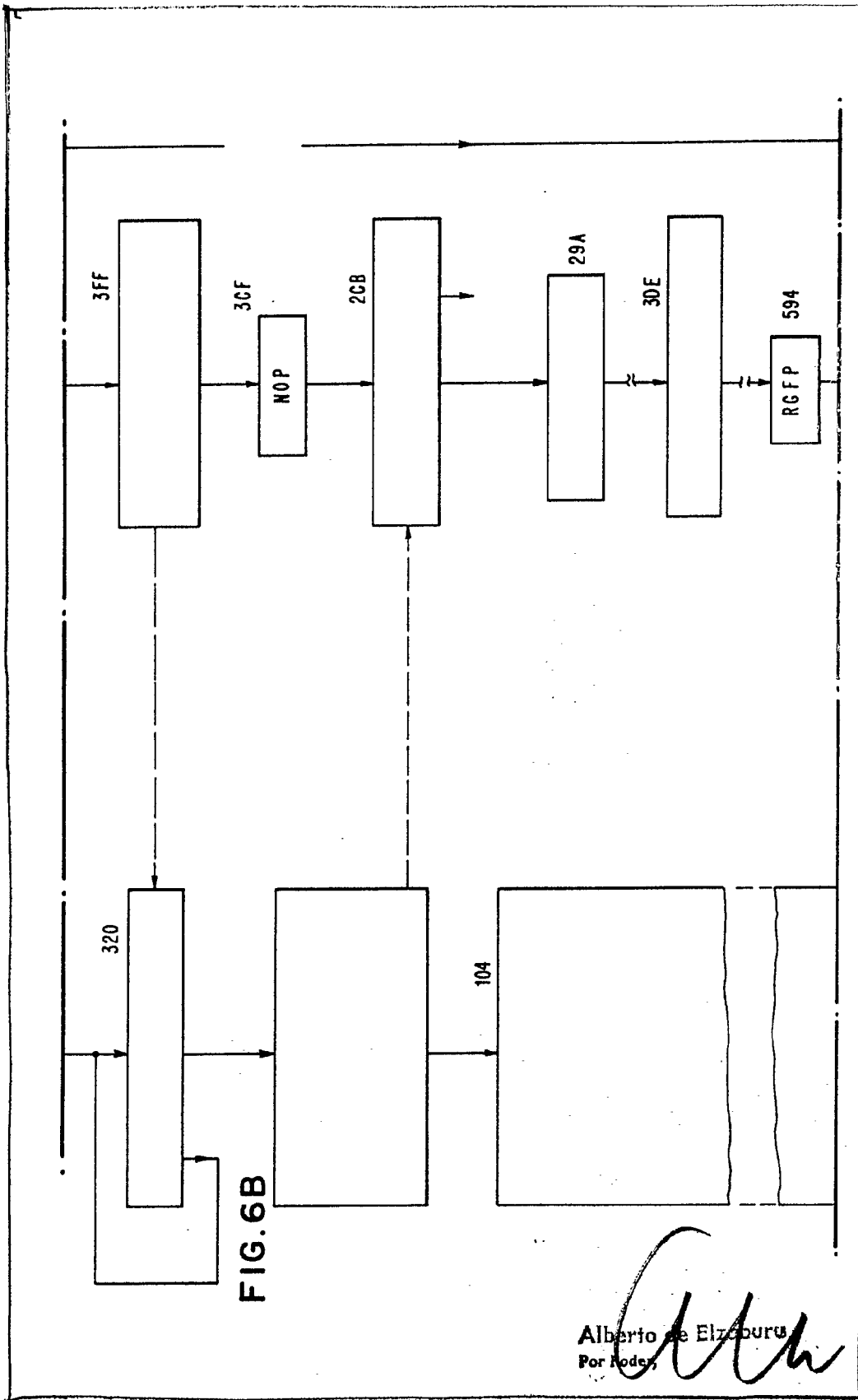


*

Alberto de Elefuru
 For Power







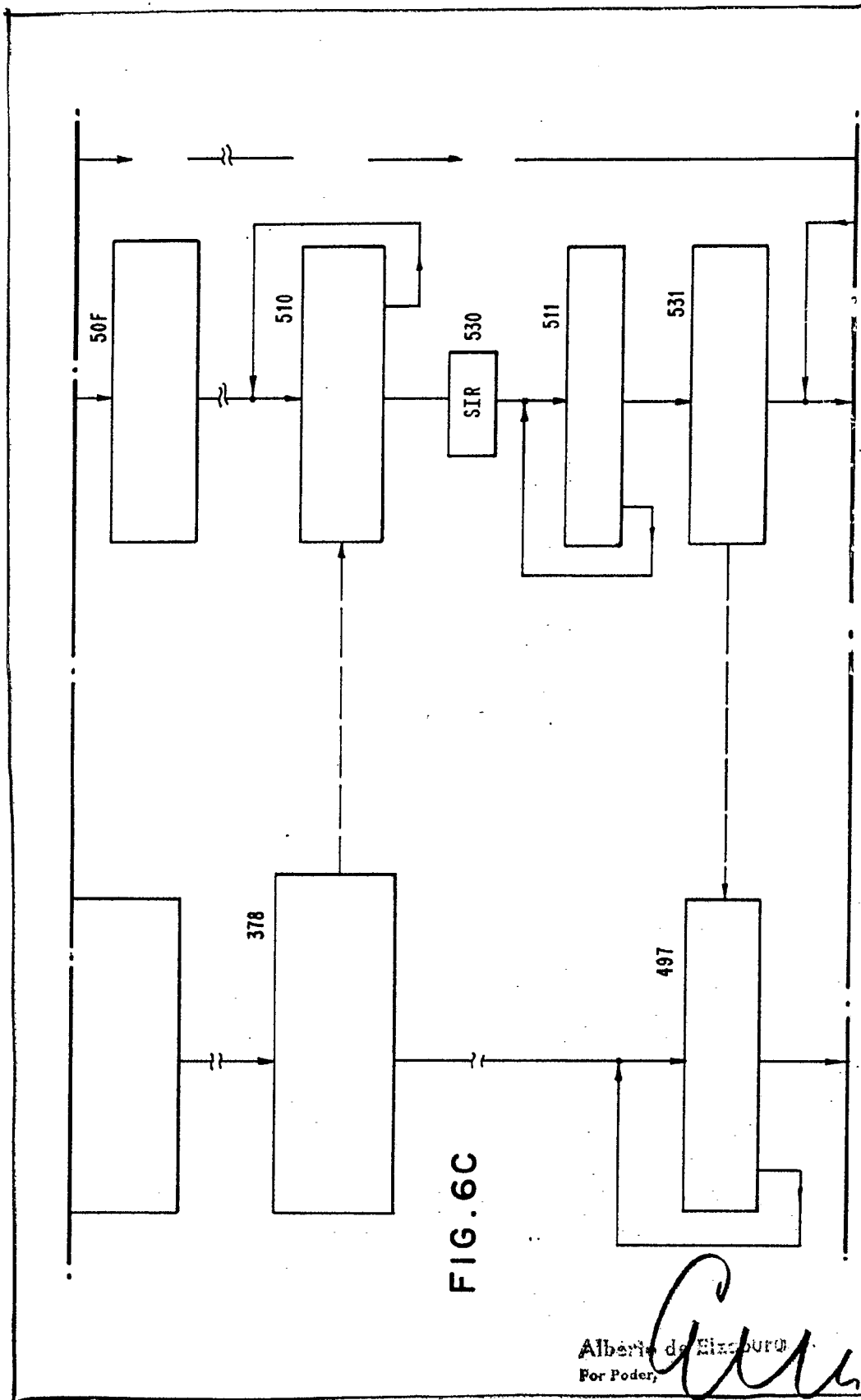


FIG. 6C

Alberic de Einstein
For Poder,

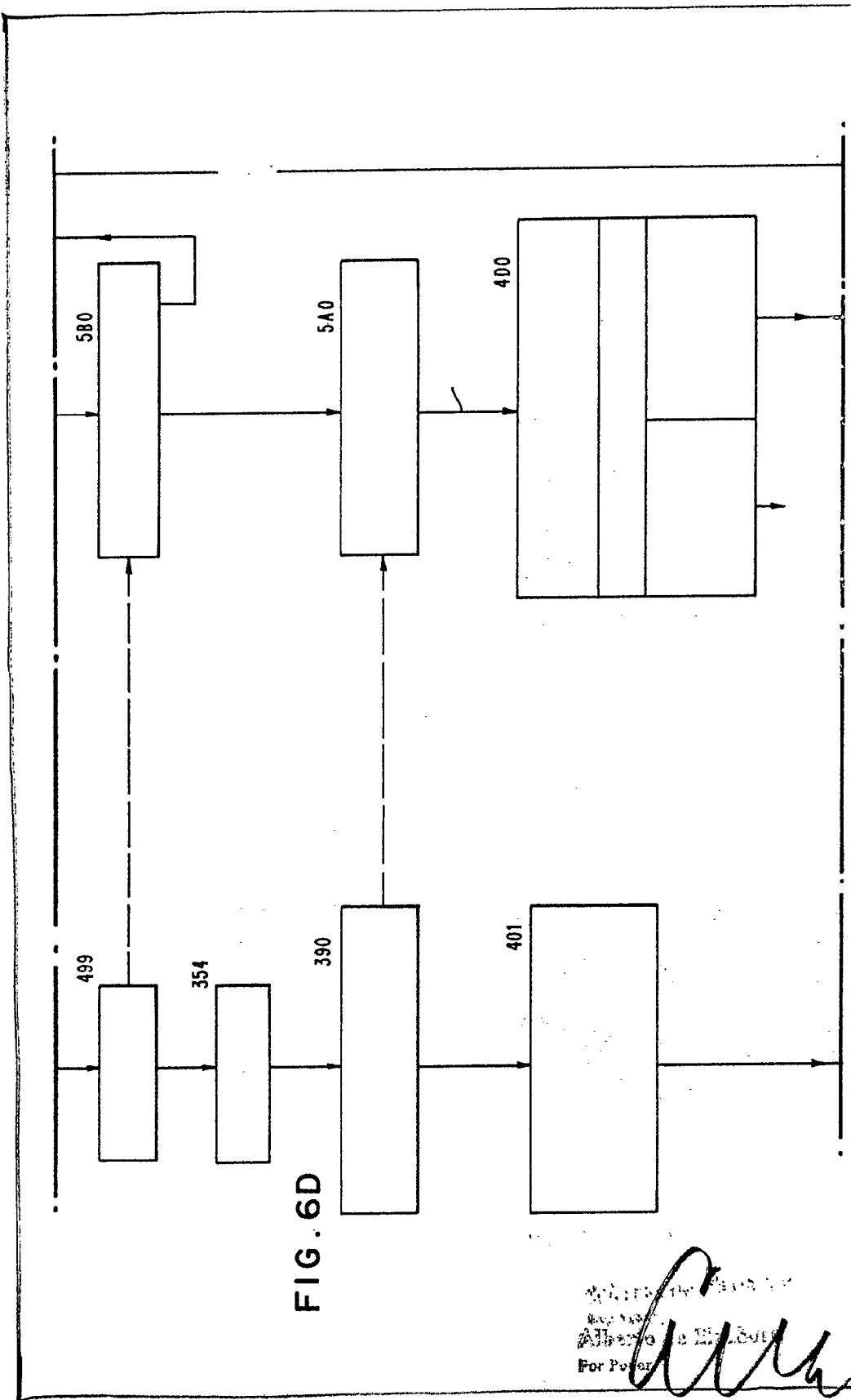


FIG. 6D

Approved by: *[Signature]*
 Date: *[Signature]*
 Albert G. ...
 For Power

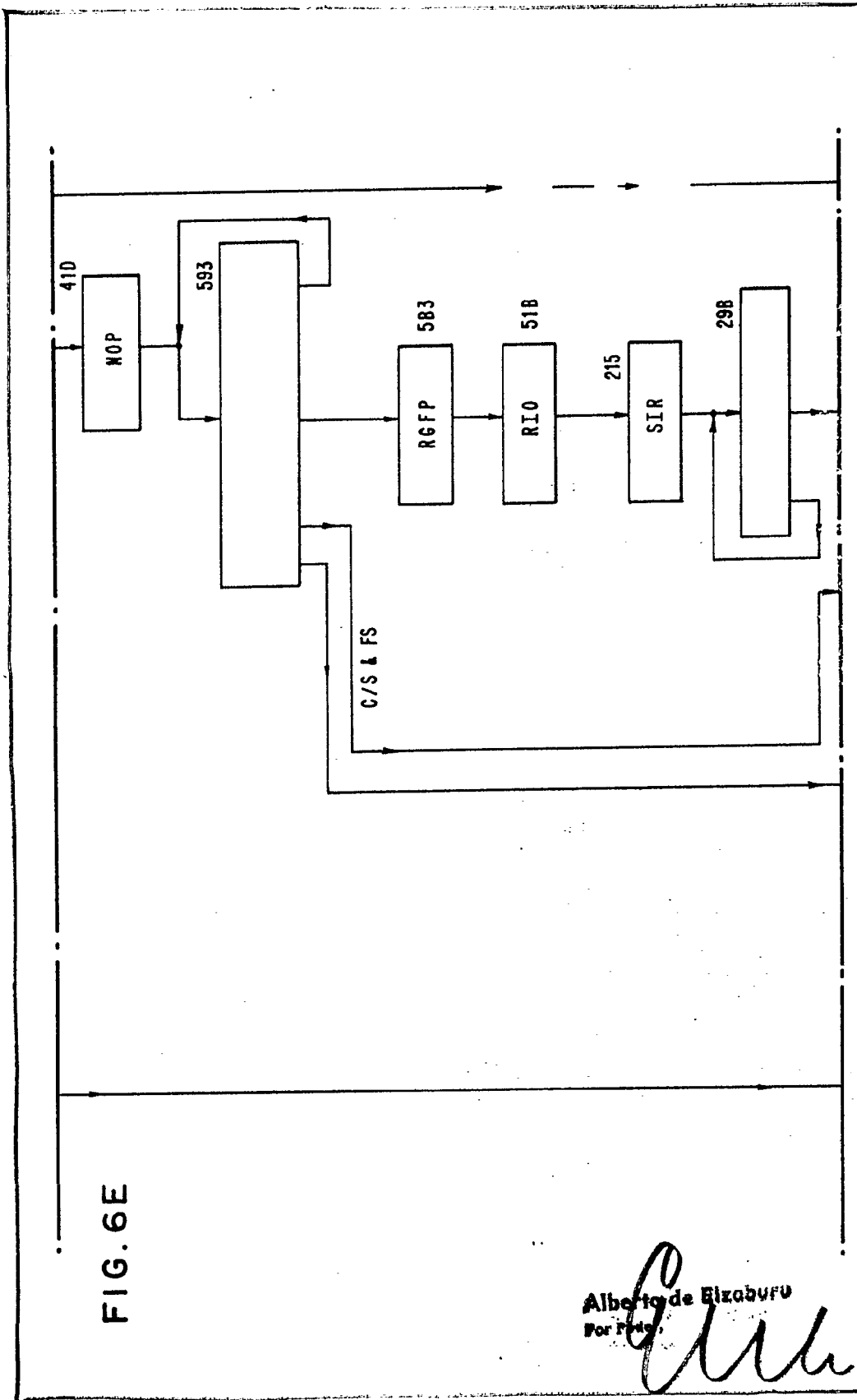


FIG. 6E

Alberto de Elizaburu
For Patent

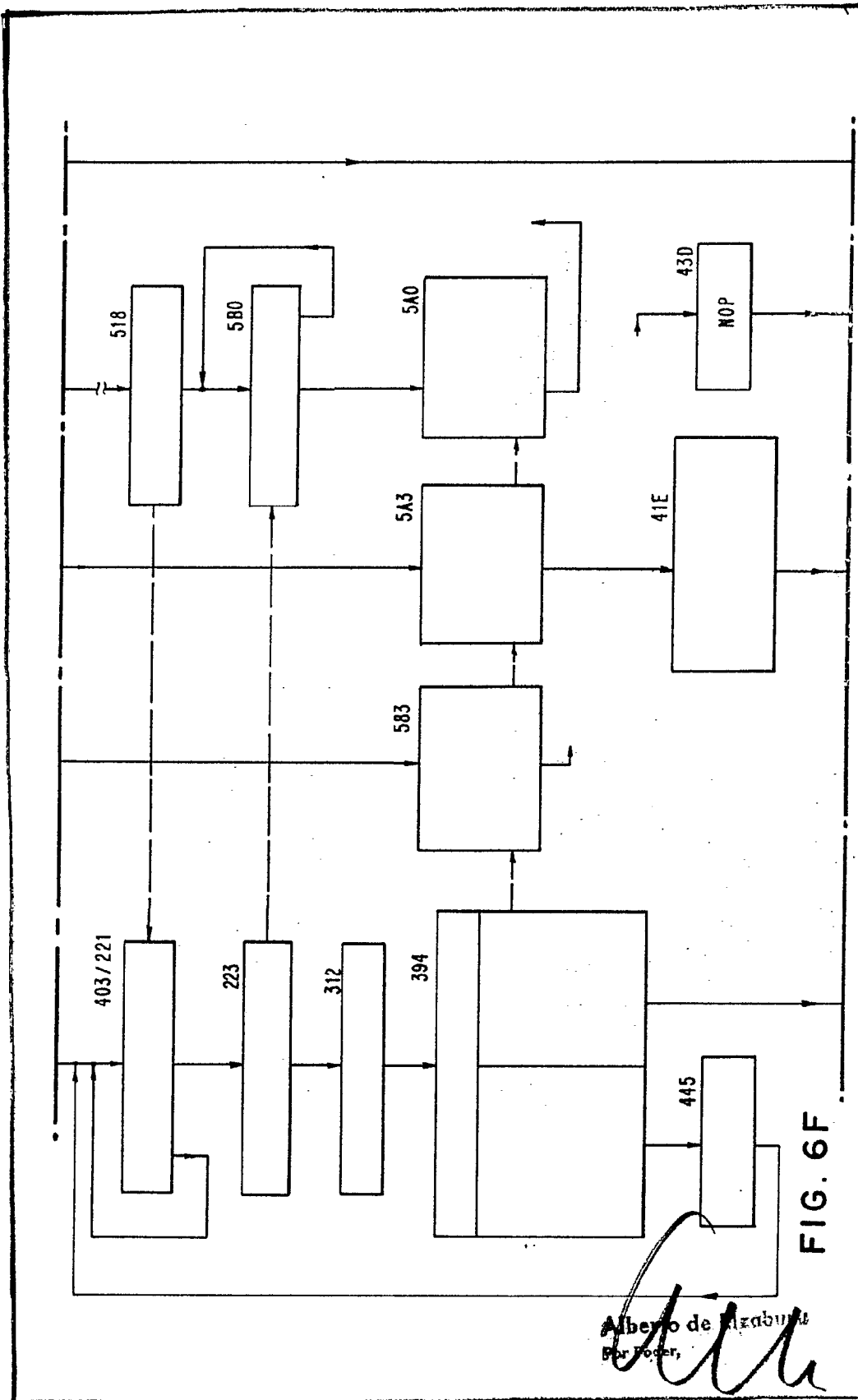


FIG. 6F

Alberio de Nazario
Syringer

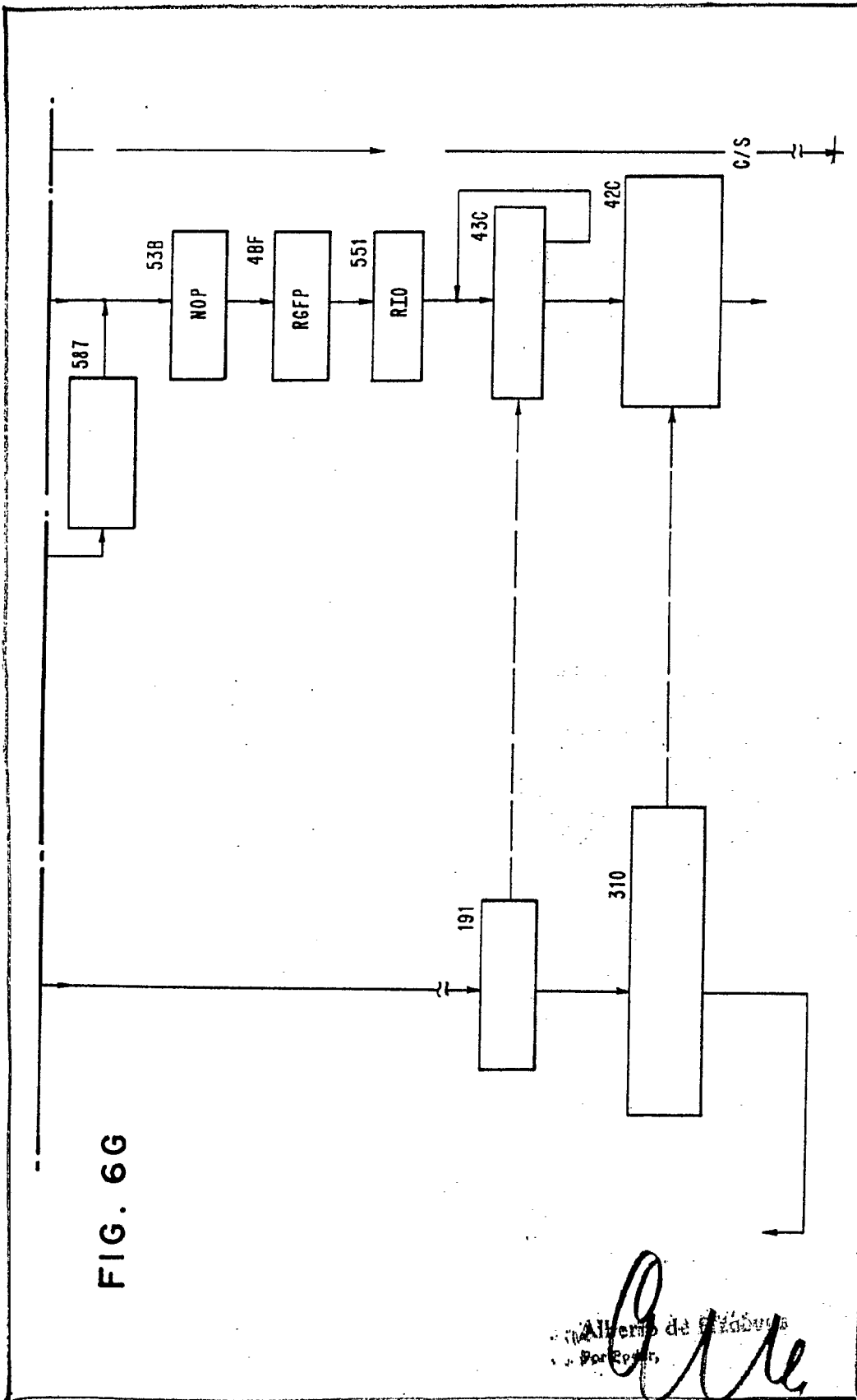
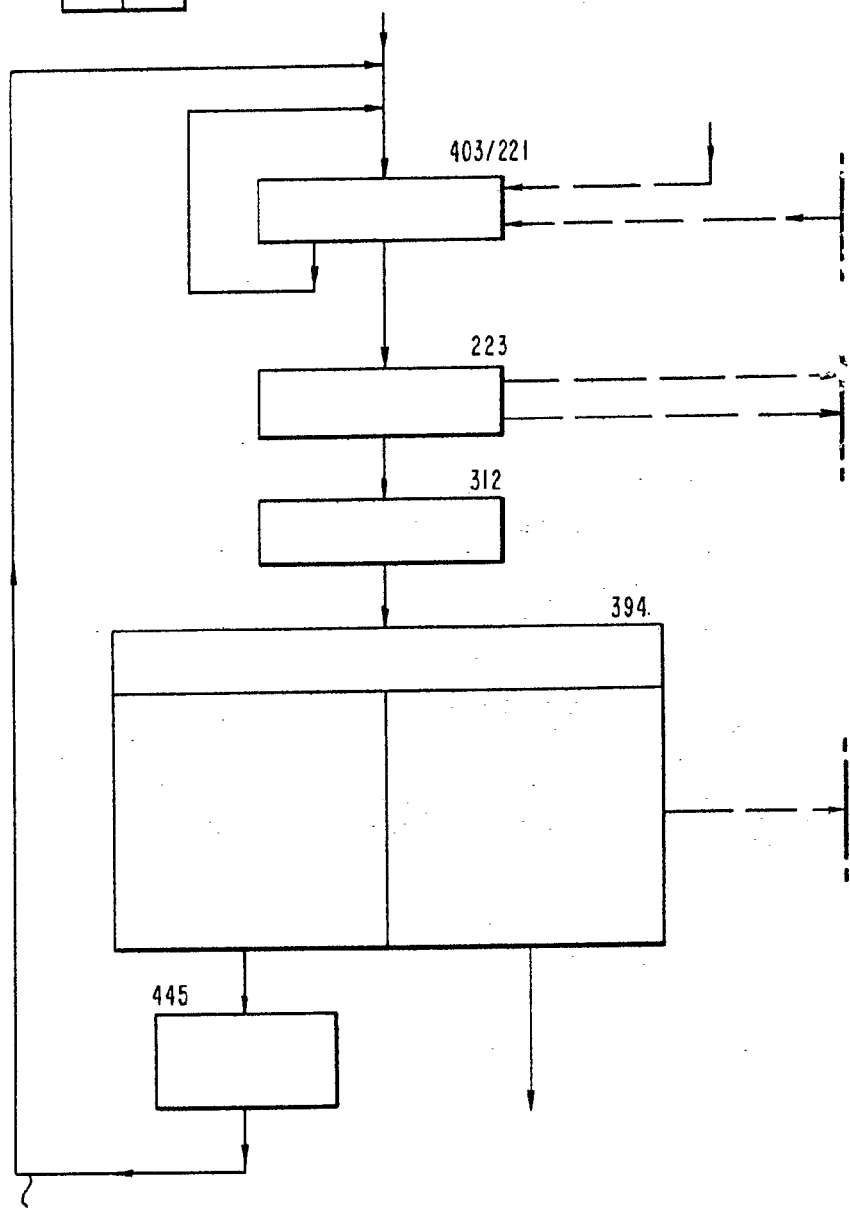


FIG. 6G

FIG. 7

FIG. 7A
FIG. 7B

FIG. 7A



Alberto de Elzaburu
 For Power

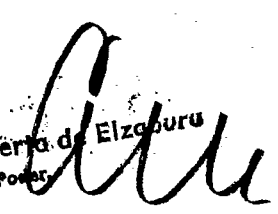
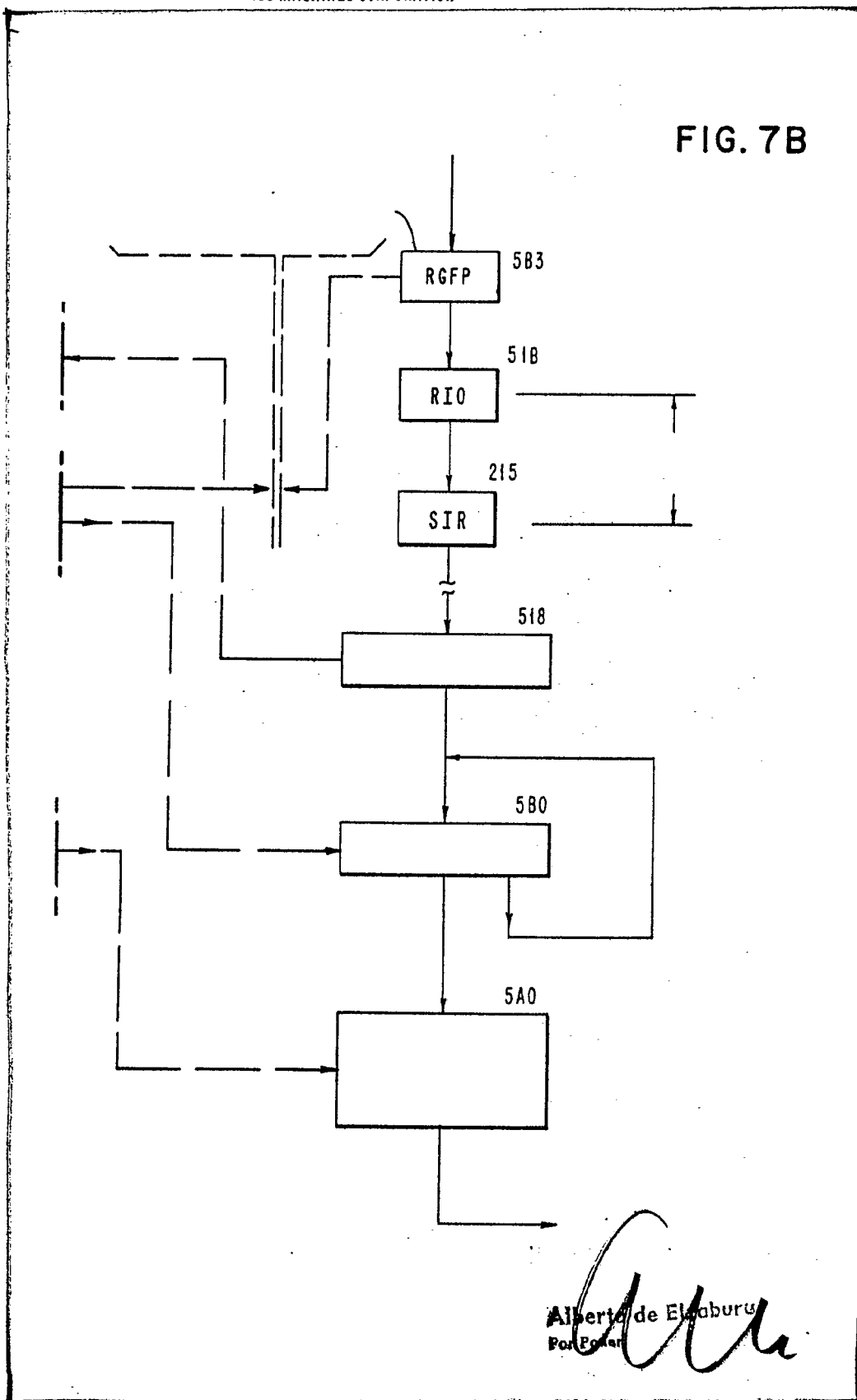


FIG. 7B



Alberto de Elaburu
Por Favor

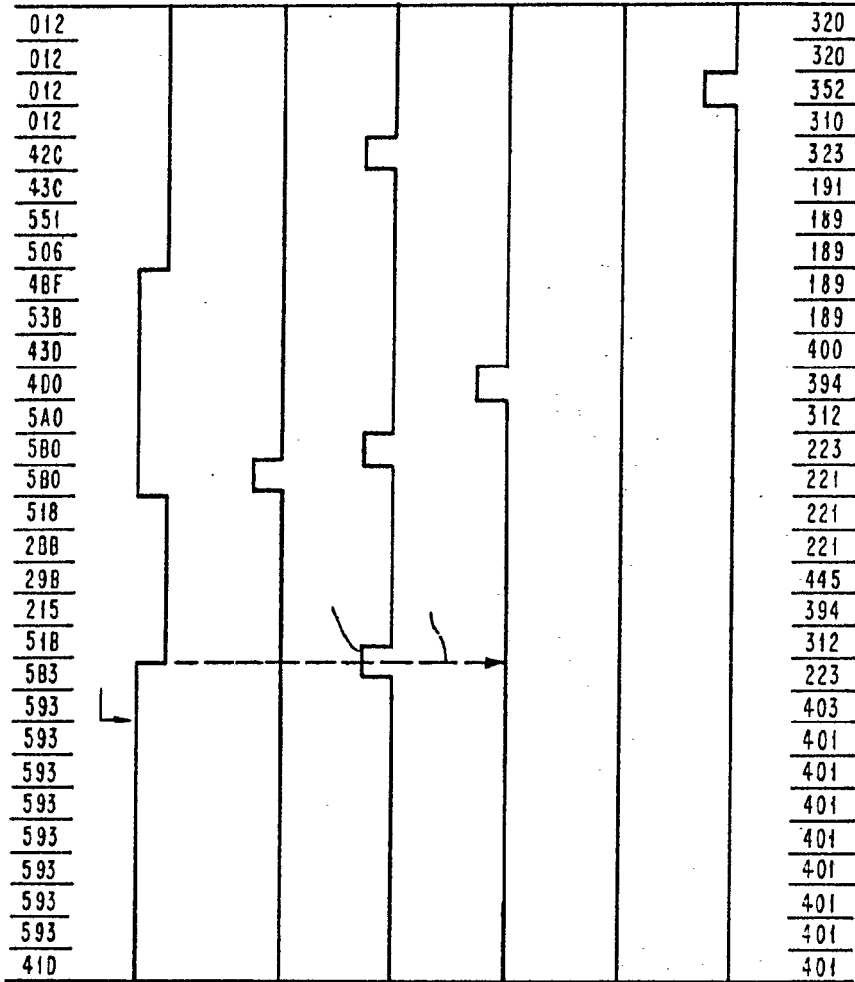


FIG. 8

Alberto de Elzaberto
 For Podar


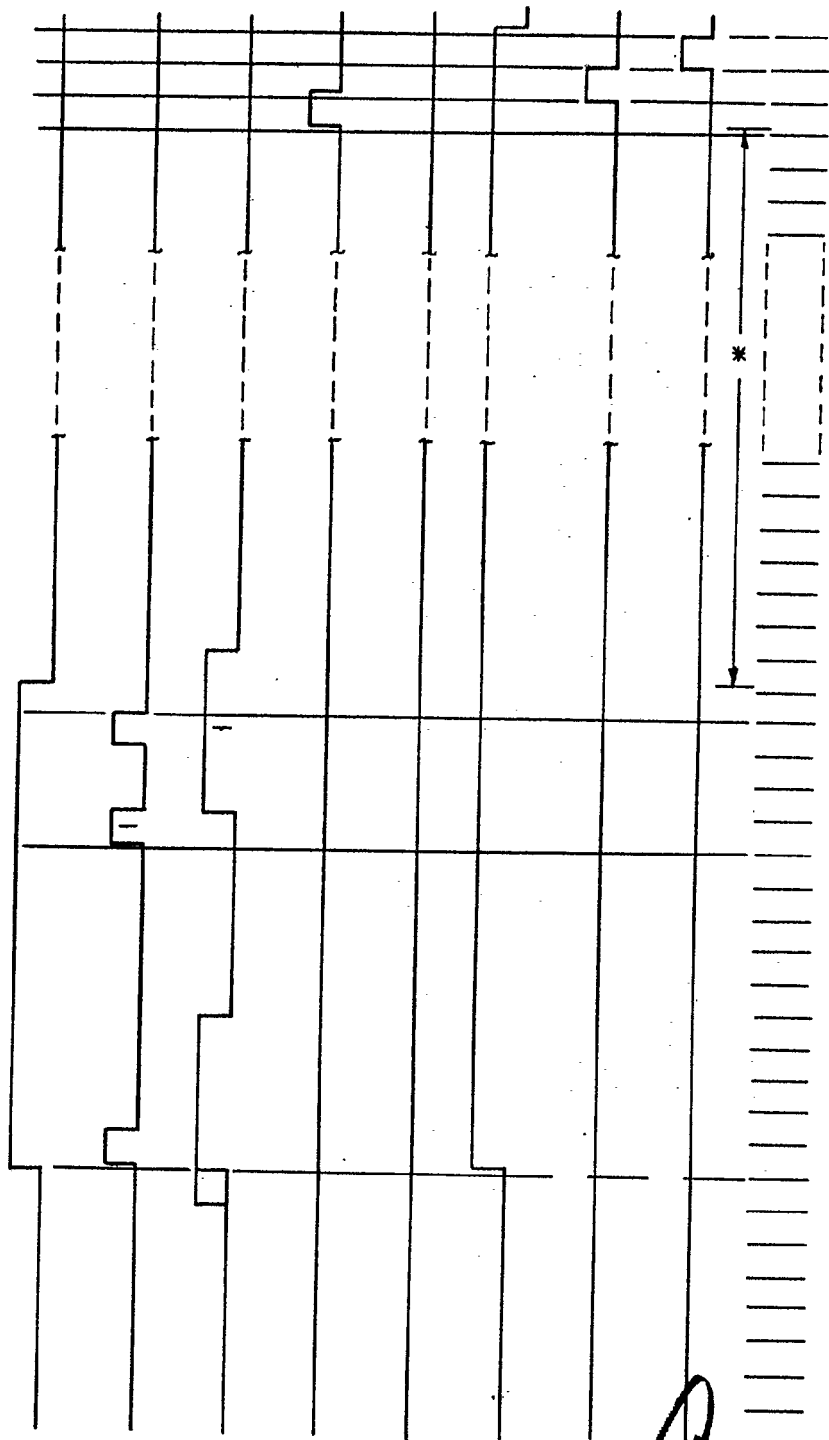
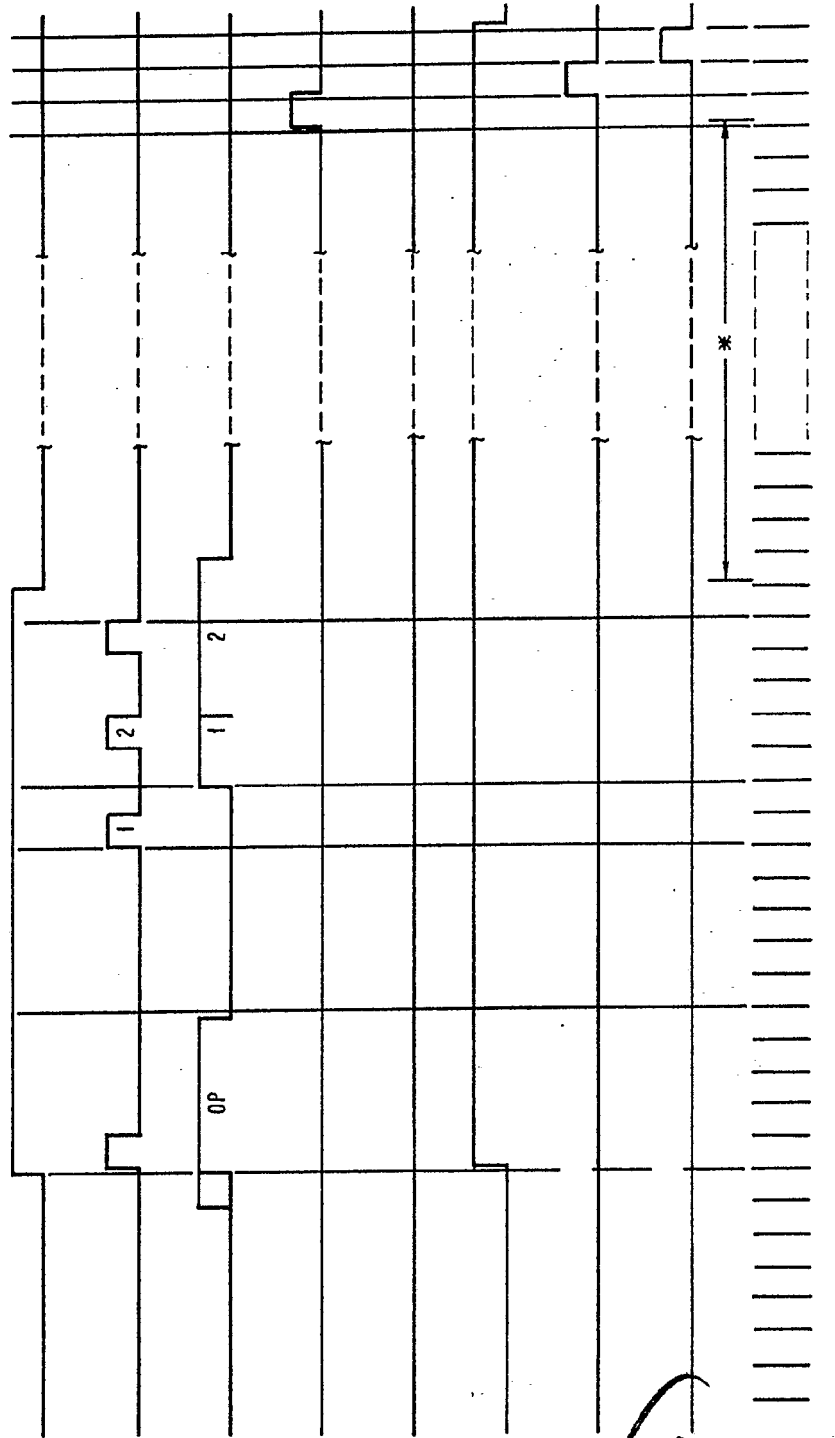


FIG. 9A



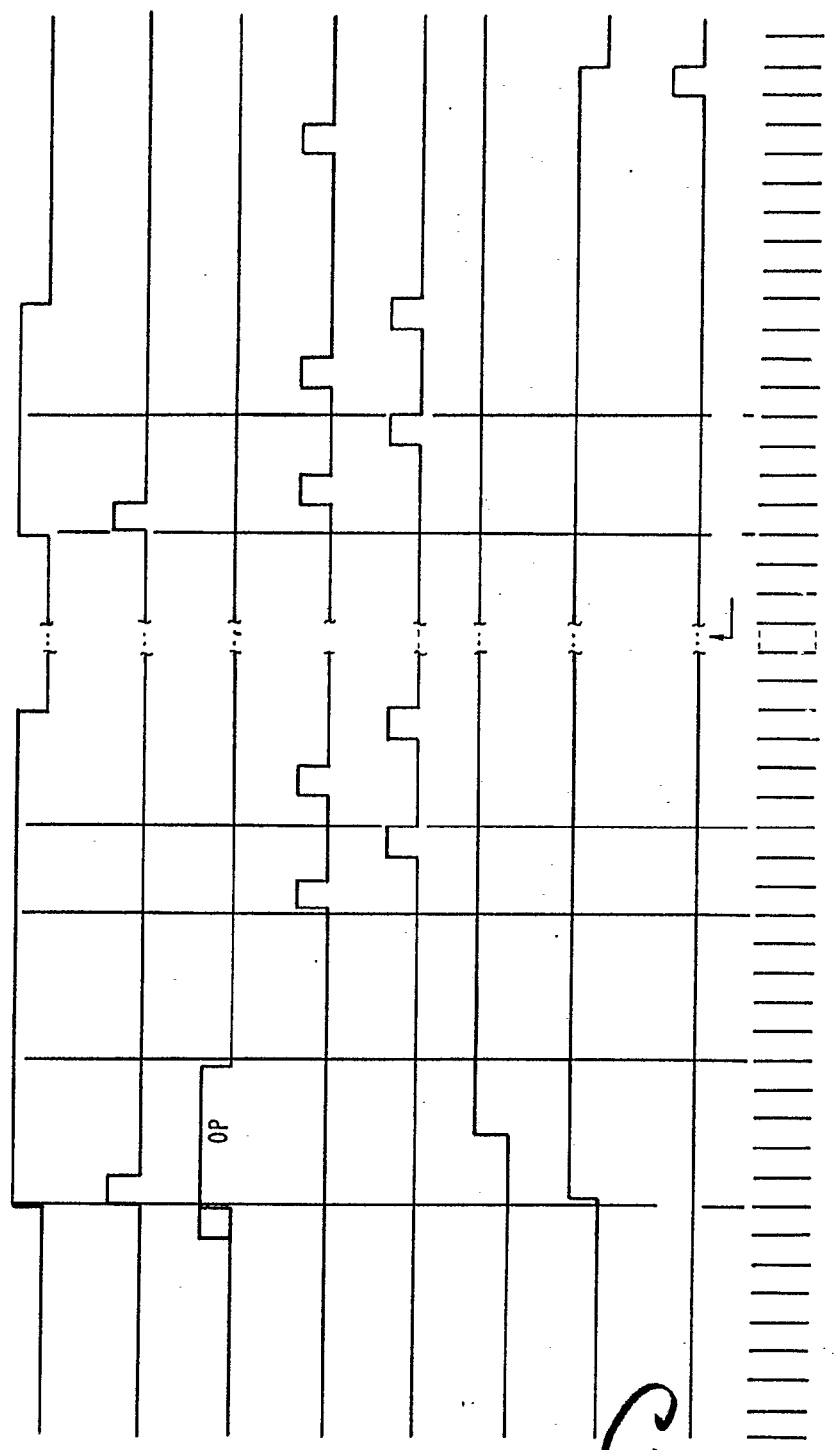
Albert J. ...
Patent Attorney

FIG. 9B



Alberto de Elzaburu
For Power

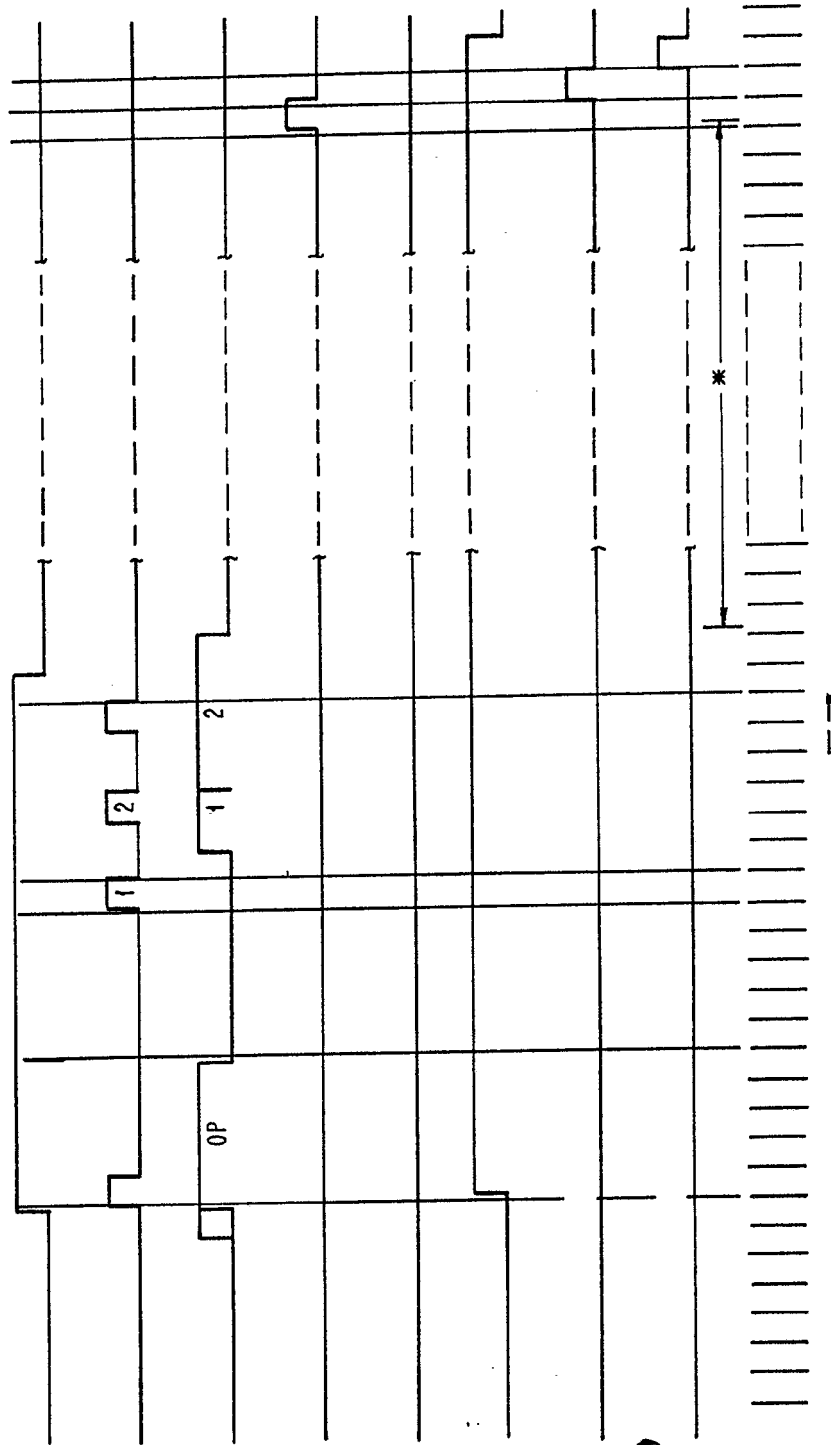
FIG. 10



Alberto de E. Sabur
 For Pader

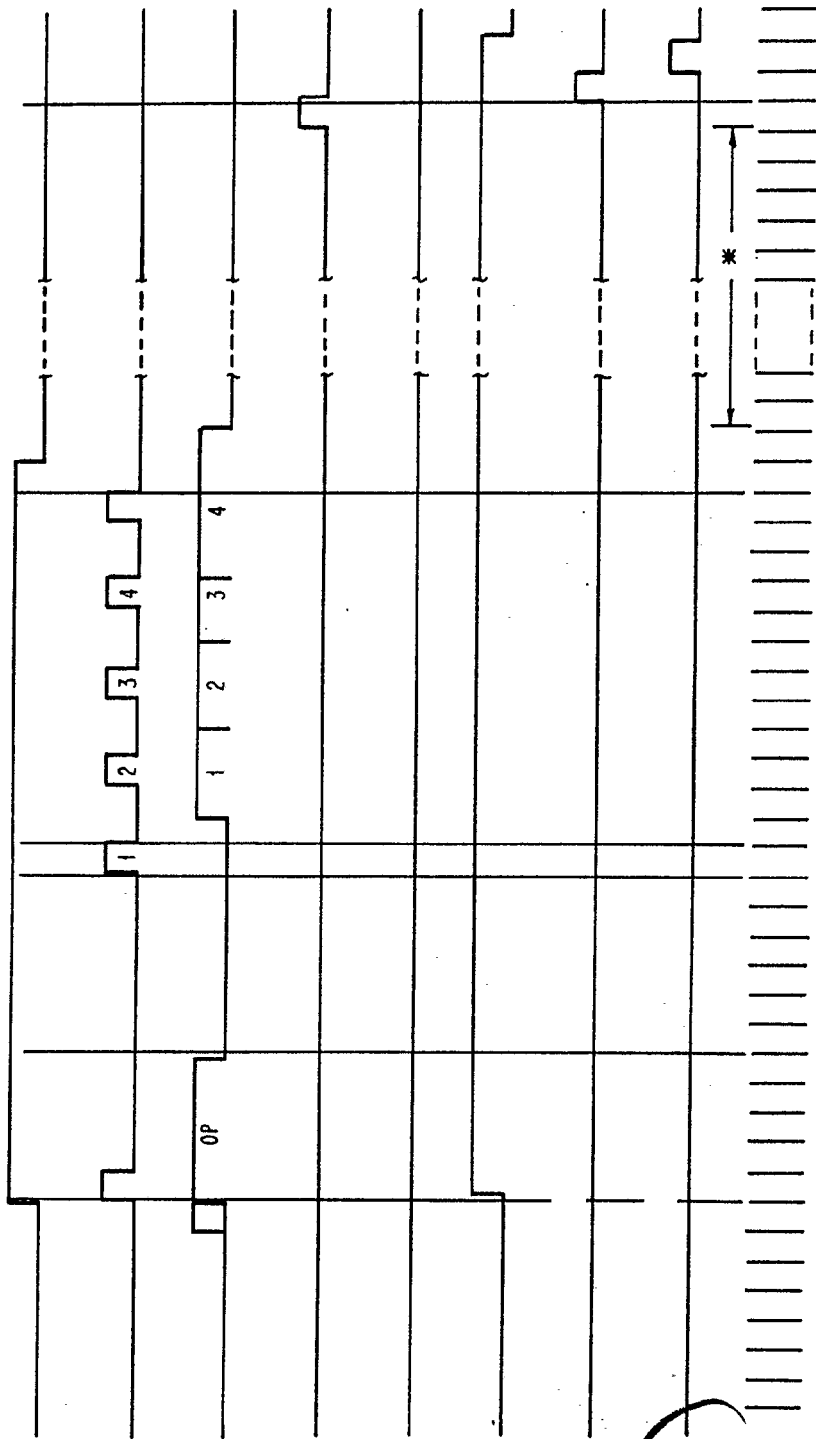


FIG. 12A



Alberto de Elizabur
Por Poder

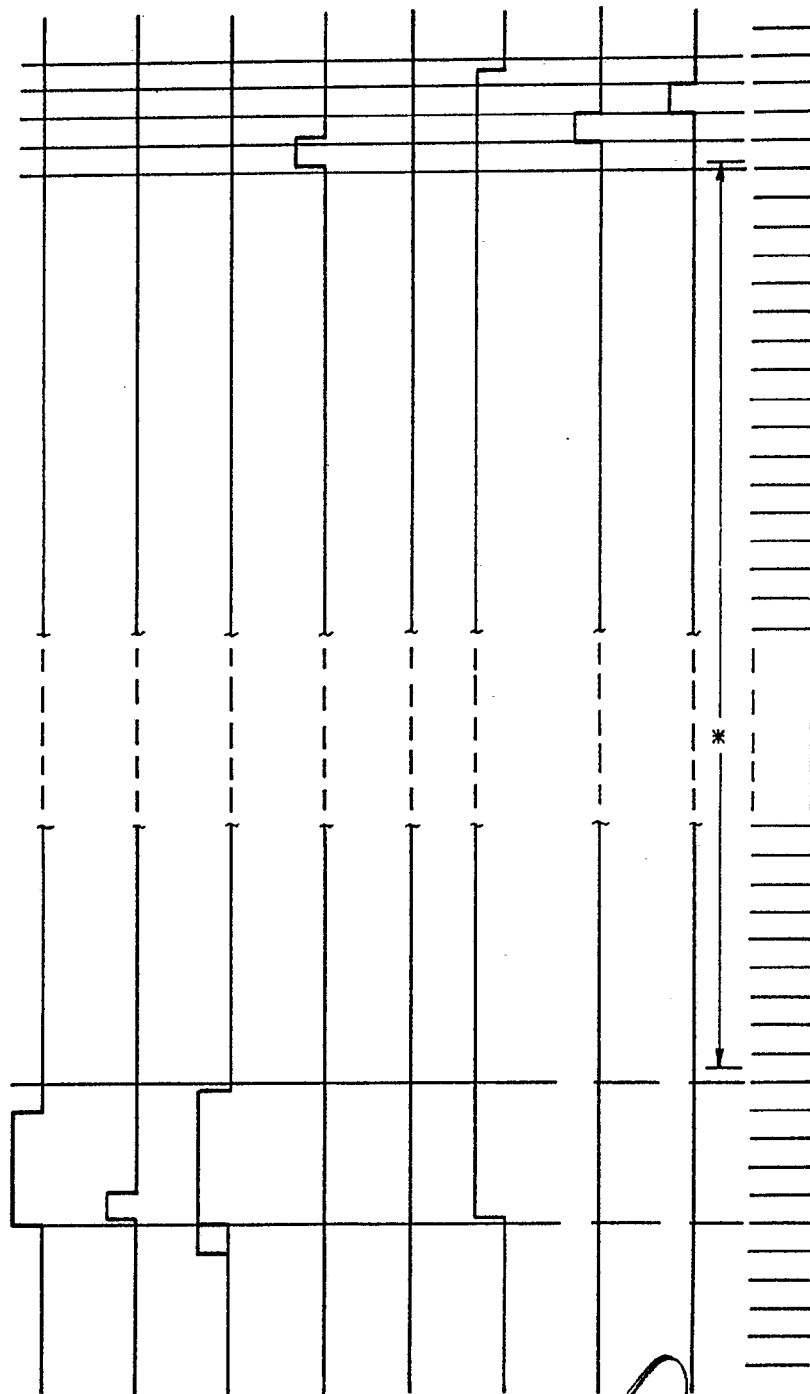
FIG. 12B



Alberto de Elzaburu
Por Poder

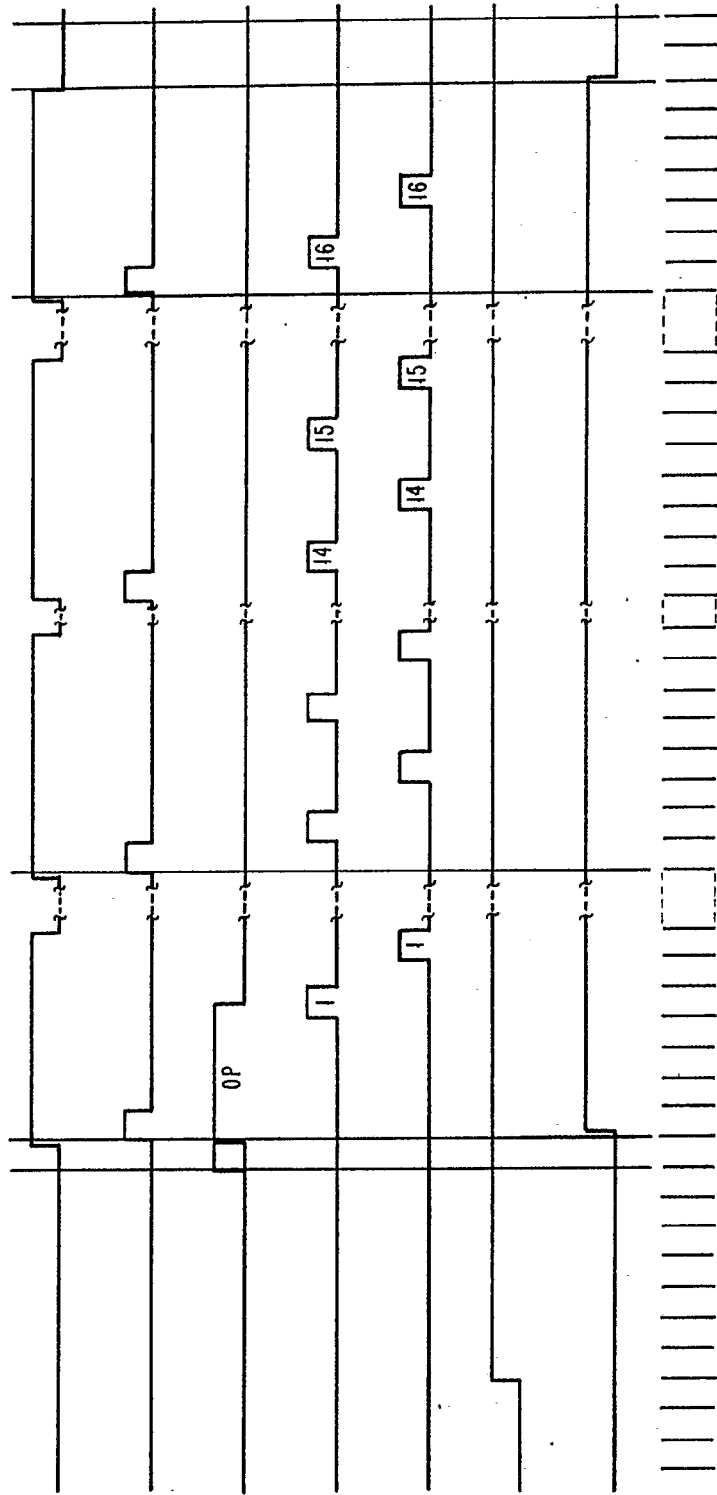
Handwritten signature

FIG. 13



Alberto de Elsbury
Por Podar

FIG. 14
(FSTLB)



Alberto de Mazarro
Por Poderes,