

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

20 SET. 1978

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

(11) NUMERO	(10) A1
(21) 767/86	
(22) FECHA DE PRESENTACION	
11-3-78	

PATENTE DE INVENCION

(30) PRIORIDADES:	(32) FECHA	(33) PAIS
(31) NUMERO		
PV 77-12990	29-4-77	Francia

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL	(62) PATENTE DE LA QUE ES DIVISIONARIA
	H04N; H04B	

(54) TITULO DE LA INVENCION

"SISTEMA DE TRANSMISION POR LINEAS ANALOGICAS DE SEÑALES DE VIDEO Y DE SINCRONIZACION ANALOGICAS MEZCLADAS CON SEÑALES DE DATOS NUMERICOS SINCRONICOS"

(71) SOLICITANTE (S)

1) MARCEL BRIAND y 2) GEORGES PANNETIER

FG/PS No 90753

DOMICILIO DEL SOLICITANTE

1) 67, rue de la Fougeraie, LEVIS-SAINT-NOM, 78320 LE MESNIL-SAINT-DENIS, Francia y 2) 12, rue de l'Amiral Roussin, 75015 PARIS, Francia

(72) INVENTOR (ES)

Los mismos solicitantes

(73) TITULAR (ES)

(74) REPRESENTANTE

D. ALBERTO DE ELZABURU MARQUEZ (P.- 68.320)

1 El presente invento se refiere a un sistema de
transmisión sobre líneas analógicas de señales video y de
sincronización analógicas procedentes de un dispositivo de
transmisión de imágenes, e igualmente de señales de datos
5 numéricos.

Más particularmente, el invento se refiere a un
sistema de esta clase, en el cual, en la emisión, las se-
ñales numéricas multiplexadas son insertadas únicamente du-
rante los períodos de supresión de las líneas y comprimi-
10 das en un código de línea conveniente, los impulsos de las
señales de sincronización son reducidos a amplitudes conve-
nientes con vistas a su detección y a la inserción de di-
chas señales numéricas, y las señales de sincronización re-
ducidas, dichas señales numéricas multiplexadas y codifi-
15 cadas y la señal video analógica son mezcladas y transmiti-
das en forma analógica, y en el cual, en la recepción, son
efectuados los actos inversos a los efectuados en la emi-
sión, con el fin de obtener las señales numéricas, video
analógicas y de sincronización iniciales. Las señales nu-
20 méricas son, generalmente, las señales de sonido convenien-
temente muestreadas.

El principio de funcionamiento de tal sistema de
transmisión se describe en el artículo de E. ADLER, H. HÄ-
BERLE y G. STEUDEL aparecido en la revista ELECTRICAL COMMU-
25 NICATION, volumen 49, número 3, páginas 332 a 335. Según
este artículo, la compresión de las señales numéricas se
efectúa por transcodificación en código ternario, lo que
limita la cantidad de información que puede ser transmiti-
da en cada intervalo de supresión de línea.

30 Se conocen, por otro lado, sistemas de transmi-

1 sión en los cuales las señales numéricas son comprimidas,
bien en cada intervalo de supresión de línea, bien en una
parte del intervalo de ida de cada línea ocupado normalmen-
te por la señal video analógica.

5 Tal sistema, en el cual la señal video es trans-
mitida en su totalidad en forma "analógica" se describe,
por ejemplo, en la solicitud de patente holandesa número
70/16.628, del 13 de noviembre de 1970. Según esta solici-
tud de patente, las señales de sincronización son digitali-
10 zadas según un código determinado, cuya información de sin-
cronización de líneas y de tramas es insertada no solo en
los intervalos de supresión de todas las líneas, sino igual-
mente en los intervalos de ida de las líneas asignadas a
la duración de supresión o de retorno de las tramas.

15 Otros sistemas, en los cuales la señal es transmi-
tida "en parte" en forma analógica, se describen, por ejem-
plo, en la solicitud de patente francesa número 2.216.749
del 31 de enero de 1973 y en la solicitud de patente alema-
na DT-OS 2.453.441 del 12 de noviembre de 1974. En tales
20 sistemas, la señal video es transmitida, bien analógicamen-
te, en parte, estando ocupada la otra parte del intervalo
de ida de cada línea por las señales numéricas de datos,
bien en forma codificada en código de 2^M niveles, así como
las señales de sincronización y las señales numéricas que
25 ocupan una parte de los intervalos de supresión de las lí-
neas.

En todos los ejemplos de sistema de transmisión
indicados más arriba, se ve que la cantidad de información,
es decir, el caudal de los datos numéricos por trama, está
30 limitado, bien por la utilización de la codificación elegi-

1 da de las señales numéricas con vistas a su transmisión,
bien por el emplazamiento característico de las señales nu-
méricas que contribuye especialmente a transmitir solo o
en parte la señal video, lo que, en la recepción, confiere
5 una imprecisión de la imagen retransmitida.

En efecto, en el caso de un sistema de transmi-
sión visiofónico, al cual se hará referencia en lo que si-
gue, es necesario transmitir señales numéricas complementa-
rias, distintas de las que habitualmente se transmiten, a
10 saber, las señales de sonido. Estas otras señales son, por
ejemplo:

- señales de telecopia a un ritmo de 64 kbitios/s;
- señales de telecopia rápida a un ritmo de 128
kbitios/s;
- 15 - señales de señalización a un ritmo de 64 kbitios/s;
- de una manera general, señales de datos trans-
mitidas en forma numérica a un ritmo de 64 y
de 128 kbitios/s;
- o cualquier otra combinación de señales numéri-
cas a 64 y/o 128 kbitios/s.

20 El principal objeto del presente invento es pro-
porcionar un sistema de transmisión de señales video y de
sincronización mezcladas con señales numéricas de datos
convenientemente codificadas, en el cual señales numéricas
25 de datos distintas del sonido, son transmitidas y mezcladas
con las precedentes, sin reducir la señal video transmiti-
da íntegramente en forma analógica y reduciendo los impul-
sos de las señales de sincronización, sin perder para ésto
la sincronización en la recepción.

30 Otro objeto del invento es proporcionar un siste

1 ma de transmisión, en el cual las señales numéricas de datos son insertadas en los intervalos de ida de las líneas negras disponibles, asignadas a la supresión de las tramas.

5 Finalmente, otro objeto del invento es proporcionar un sistema de transmisión, en el cual todas las señales numéricas son transmitidas bajo la forma de un código de 2^M niveles, y las señales de sincronización son reducidas, pero transmitidas en forma analógica, con el fin de detectar fácilmente la sincronización en la recepción, sin recurrir a dispositivos de transcodificación complejos.

10 A este fin, conforme al invento, un sistema de transmisión sobre líneas analógicas de señales video y de sincronización analógica, mezcladas con señales numéricas sincrónicas ... (véase reivindicación 1ª).

15 El invento será mejor comprendido por la lectura de la descripción de un ejemplo de realización y por el examen de los dibujos anejos, en los cuales:

20 - la figura 1 representa una señal analógica visiofónica de tipo conocido, suministrada por un visiófono durante el intervalo de línea;

- la figura 2 representa una señal analógica visiofónica suministrada por un dispositivo conforme al invento durante un intervalo de línea;

25 - la figura 3 representa la señal analógica visiofónica de tipo conocido durante el espacio de la imagen;

- la figura 4 representa una señal analógica visiofónica mezclada con señales de datos numéricos insertas en las señales de supresión de líneas y de tramas y transmitidas por un sistema conforme al invento;

30 - la figura 5 es un diagrama de bloques de una

1 instalación visiofónica unida por el sistema conforme al invento, a terminales de datos numéricos;

- la figura 6 es un diagrama de bloques de la parte de emisión de un sistema conforme al invento;

5 - la figura 7 es un diagrama de bloques de la parte de recepción del sistema; y

- la figura 8 representa las señales de mando de escritura y de lectura de las memorias de las partes emisión y recepción.

10 Se describe ahora un ejemplo de realización de un sistema conforme al invento, apropiado para insertar tres trenes numéricos multiplexados de 64 kbitios por segundo N_1 , N_2 y N_3 en la señal de sincronización de retorno de líneas y un tren numérico N_4 de 64 kbitios por segundo en la señal de sincronización de retorno de tramas. El sistema está interconectado en una instalación visiofónica aceptada por la Administración Francesa de Correos y Telecomunicaciones, cuyas características funcionales son las siguientes:

20 - definición de una imagen: 267 líneas con 250 puntos, de las cuales 16 líneas negras ($8 + 7 + 2 \times 0,5$) están disponibles;

- frecuencia de la señal de sincronización de línea: 8 kHz;

25 - frecuencia de la señal de sincronización de tramas o de semi-ímagenes: 60 Hz; es decir, 30 imágenes por segundo con entrelazamiento de orden 2;

- definición de una semi-imagen de trama impar: 134 líneas, de las cuales 8 líneas negras están disponibles en la señal de supresión de trama;

1 - definición de una semi-imagen de trama par:
133 líneas, de las cuales 7,5 líneas negras están disponi-
bles en la señal de retorno de trama.

5 El sistema a transmitir recibe la señal video
mezclada con los trenes numéricos por medio de un par de
cables visiofónicos con dos hilos de banda pasante sensi-
blemente igual a 1 MHz de tipo conocido, utilizada para
transmisiones visiofónicas analógicas unidas a un autocon-
mutador visiofónico.

10 Antes de describir en detalle la composición y
organización del sistema, se presenta la forma de las seña-
les de sincronización y de supresión de líneas y de tramas,
lo que permitirá comprender mejor la estructura y el funcio-
namiento de las partes emisión y recepción del sistema.

15 La figura 1 recuerda una señal video analógica
mezclada con la señal de sincronización y de supresión de
líneas SL, de duración igual a 19,53 μ s, como se represen-
ta en trazo continuo. La señal video visiofónica está com-
prendida entre el nivel de tensión 0,3 voltios, correspon-
diente a una línea negra, y el nivel de tensión 1 voltio
20 correspondiente a una línea blanca, y ocupa los intervalos
de ida de líneas iguales a 105,47 μ s. La duración de supre-
sión de una línea propiamente dicha está formada por un
impulso o almena de sincronización a 0 voltios, de una du-
25 ración igual a 8,79 μ s. Está precedido por un nivel de pro-
tección continuo a 0,3 voltios, que permite durante 2,93
 μ s detectar el comienzo de una línea y está seguido de otro
nivel continuo denominado trasero de supresión a 0,3 vol-
tios, que permite, durante 7,81 μ s, realizar la componente
30 continua de la señal analógica video al nivel del negro.

1 Los tres trenes numéricos N_1 , N_2 y N_3 han sido
insertados conforme al invento en la señal de supresión de
líneas representada en la figura 2. Siendo la frecuencia
de línea igual a 8 kHz, deben ser insertados 8 bitios de un
5 tren numérico durante el período de supresión o de retorno
de una línea, en dependencia de la banda pasante de 1 MHz
de las líneas de transmisión. Por consiguiente, un bitio
de información numérica no puede ser transmitido más que,
a lo sumo, durante $1 \mu s$, y el conjunto de los tres trenes
10 numéricos multiplexados N_1 , N_2 y N_3 deben ser insertados
de modo que, por una parte, exista un impulso de 0 voltios
de amplitud suficiente para detectar o volver a encontrar
la sincronización de las líneas y, por otra parte, que el
nivel trasero de supresión de línea a 0,3 voltios tiene una
15 duración suficiente para permitir el reajuste de la compo-
nente continua de la señal analógica video. De acuerdo con
los criterios anteriores, se ha elegido, según este ejemplo,
un impulso de sincronización a 0 voltios de amplitud redu-
cido a $1,5 \mu s$. Quedan, por consiguiente, a lo sumo, $15,1$
20 μs para insertar los 24 bitios de los trenes numéricos, es
decir, un intervalo temporal inferior a $24 \mu s$, necesario
para la transmisión de la información numérica compatible
con las líneas de transmisión analógicas. Para resolver es-
te problema, los ocho bitios sucesivo de un tren son agru-
25 pados de dos en dos, antes de la emisión, y convertidos
conforme a este ejemplo de realización, en un nivel analó-
gico según un código con cuatro niveles ($M = 4$) analógicos
igualmente repartidos entre 0,3 y 1 voltios. Por consiguien-
te, el octete de un tren numérico N ocupa en la señal de re-
30 torno de una línea $4 \mu s$ y tiene un caudal numérico de 2,048

1 Mb/s. Como se representa en la figura 2, el conjunto de la
información numérica N_1 , N_2 y N_3 ocupa un intervalo de 12
µs precedido de un pequeño nivel de 0,50 µs a 0,3 voltios,
después del impulso a 0 voltios de duración, igual a 1,50
5 µs que caracteriza la nueva señal de sincronización de lí-
nea SL' y seguido de un nivel suficiente al nivel negro de
duración igual a 2,60 µs.

Estos tres trenes numéricos son insertados, evi-
dentemente, en todas las duraciones de supresión de líneas,
10 es decir, igualmente en las relativas a las líneas disponi-
bles de las señales de retorno o de supresión de trama, co-
mo se precisa después.

Haciendo referencia a la figura 3, se ha repre-
sentado una señal visiofónica de tipo conocido, constituí-
da por la señal video analógica Y mezclada con las señales
15 de sincronización y de supresión de líneas y de tramas SM
($SM = SL + ST_1 + ST_2$) de una imagen. Como ya se ha dicho,
una imagen está representada por dos semiimágenes o tramas,
cuyas líneas están entrelazadas de dos en dos. Se han nume-
rado las líneas de una imagen de 1 a 267 comenzando por la
20 trama impar T_1 (134 líneas numeradas de 1 a 134) y termi-
nando por la trama par T_2 (134 líneas numeradas de 135 a
267), estando definida cada línea por el frente descenden-
te de su impulso de sincronización a 0 voltios.

25 La señal de supresión de una trama impar ST_1
comprende las ocho primeras líneas, de las cuales la prime-
ra (línea número 1) presenta un impulso característico a 0
voltios, de una duración igual a 96,68 µs, mientras que la
señal de supresión de una trama par ST_2 , comprende las ocho
30 líneas numeradas de 135 a 142, cuya línea 135ª presenta un

1 -impulso característico a 0 voltios, de una duración igual
a 34,18 μ s, como se representa en trazos interrumpidos cor-
tos en la figura 1. Se observará que las líneas número 134
y 142 transmiten por mitad, respectivamente, al comienzo y
5 al final, la señal video analógica V, y sensiblemente por
mitad, el nivel negro a 0,3 voltios. Las otras líneas núme-
ros 2 a 8 y número 136 a 141, son análogas a las descritas
anteriormente con referencia a la figura 1, en las cuales
el intervalo de ida de línea de 105,47 μ s está constituido
10 por una señal continua a 0,3 voltios.

Según este ejemplo de realización, solamente un
tren numérico N_4 de 64 kbitios/s está inserto únicamente en
las señales de supresión de tramas conforme al invento. Co-
mo ya se ha precisado, ocho bitios de dicho tren numérico,
15 deben ser insertados en una línea. Por consiguiente, 1072
bitios (134 x 8) y 1.064 bitios (133 x 8) están adscritos,
respectivamente, a las tramas impares T_1 y pares T_2 . Con
objeto de realizar amplitudes suficientes de impulsos de
sincronización a 0 voltios en las líneas número 1 y 135
20 para la sincronización y la detección diferenciable de las
tramas, se han insertado los bitios del tren numérico N_4
en los intervalos de ida de las líneas siguientes, a razón
de 170 bitios en las líneas números 2 a 7 y de 52 bitios en
la línea número 8 de una trama impar T_1 , y de 170 bitios en
25 las líneas números 136 a 141 y de 44 bitios en la primera
mitad de la línea número 142 de una trama par T_2 . Dos bi-
tios sucesivos del tren N_4 están agrupados de dos en dos,
como ya se ha dicho, en un código de cuatro niveles analó-
gicos, cada uno de duración igual a 1 μ s; por ejemplo, un
30 grupo de 170 bitios ocupa un intervalo de 85 μ s.

1 Como se representa en las dos últimas líneas de
la figura 8, estos grupos de bitios están precedidos, por
ejemplo, por un intervalo de $18 \mu s$ ($32 - (12 + 0,5 + 1,5) \mu s$)
y bitios de los trenes numéricos N_1 , N_2 y N_3 en la señal
5 de supresión de las líneas respectivas, mientras que en las
líneas de sincronización de tramas impares y pares propia-
mente dichas números 1 y 135, impulsos característicos de
amplitud 82 , $68 \mu s$ y $20,18 \mu s$ representados en trazos in-
terruptos cortos en la figura 2, permiten la detección y
10 la sincronización de las tramas impares T_1 y pares T_2 duran-
te la recepción. La nueva señal compuesta visiofónica
 $V + SM' + (N_1 \text{ a } N_4)$ que comprende la nueva señal de sincro-
nización mezclada $SM' = SL' + ST'_1 + ST'_2$ está representada
en la figura 4.

15 Se considera ahora la figura 5, que muestra un
sistema de transmisión conforme al invento, que comprende
una parte de emisión 1 y una parte recepción 2, inserta en
una instalación de transmisiones analógicas simultáneas
de vías numéricas y de vías visiofónicas.

20 La parte de emisión 1 recibe de la parte de emi-
sión 3_E de un visiófono de abonado 3 que comprende una cá-
mara, la señal video visiofónica V mezclada con la señal de
sincronización y de supresión de líneas y de tramas SM , y
una señal de reloj a $8,192 \text{ MHz}$. Esta señal de reloj manda
25 una base de tiempos 10 (véase la figura 6) que permite sin-
cronizar todas las operaciones a efectuar, para insertar
trenes numéricos y poner en forma la nueva señal de sincro-
nización mezclada SM' . Conforme al invento, todos los ter-
minales de datos numéricos 4_1 a 4_4 , según este ejemplo de
30 realización, transmiten trenes numéricos N_1 a N_4 de 64

1 kbitios/s, respectivamente, sobre las vías de emisión E_1 a
 E_4 , que están sincronizados por una señal de reloj de 64
kHz transmitida por la parte emisión 1 y elaborada a partir
5 de la señal de reloj de 8,192 MHz. La señal video visiofó-
nica V , la nueva señal de sincronización mezclada SM' , los
tres trenes N_1 a N_3 multiplexados en las duraciones de su-
presión de todas las líneas y el tren N_4 únicamente inserto
10 en la señal de supresión de tramas transmitida en código de
cuatro niveles analógicos, son mezcladas analógicamente y
transmitidas sobre una línea L_E con par de hilos simétricos,
hacia un autoconmutador visiofónico 5. Este autoconmutador
transmitirá hacia otro abonado unido a un dispositivo con-
forme al invento, las informaciones numéricas y visiofóni-
cas.

15 A este respecto, la parte recepción 2 realiza
las operaciones inversas de la parte emisión 1. Recibe la
señal compuesta $V + SM' + (N_1 \text{ a } N_4)$ por otra línea L_R con
par de hilos simétricos de banda pasante igual o superior
a 1 MHz análoga a la de emisión L_E . La parte recepción 2
20 restituye, por medio de una base de tiempos 20 que compren-
de un bucle de fase (véase la figura 7) las frecuencias de
reloj necesarias para la puesta en forma de la señal de sin-
cronización mezclada y para la descodificación de los tre-
nes N_1 a N_4 transmitidos analógicamente. Los trenes numéri-
25 cos son extraídos y transmitidos en sincronismo al ritmo
de 64 kHz restituído por la base de tiempos 20 hacia los
terminales 4_1 a 4_4 de datos procedentes de la parte emisión
del dispositivo del otro abonado por medio de vías de re-
cepción R_1 a R_4 . La señal video V de la señal de sincroni-
30 zación reconstituída SM , son transmitidas hacia la parte

1 -recepción 3_R que contiene la pantalla del visiófono 3.

Se describirá ahora la parte emisión 1 de un sistema conforme al invento, cuyas señales visiofónicas y analógicas recibidas son análogas a las descritas anteriormente con referencia a las figuras 1 y 3.

Como se representa en la figura 6, la parte de emisión 1 comprende, esencialmente, la base de tiempos 10 que recibe la señal de reloj a 8,192 MHz de la parte emisión 3_E del visiófono 3, un circuito de extracción 11 de las señales de base de sincronización de línea SL, de sincronización de tramas impares ST_1 y pares ST_2 y de puesta en forma de la nueva señal de sincronización mezclada SM recibida al mismo tiempo que la señal video visiofónica V, tres circuitos $12_1, 12_2, 12_3$ de memorización y de puesta en forma por pares de bitios de los trenes numéricos N_1, N_2, N_3 transmitidos en sincronismo por las vías numéricas de emisión E_1, E_2, E_3 , un circuito 13 de memorización y de puesta en forma por pares de bitios del tren numérico N_4 transmitido por la vía numérica de emisión E_4 , un multiplexador 14 de los pares de bitios de los trenes N_1, N_2, N_3 , un circuito de mezcla 15 que mezcla los trenes numéricos N_1 a N_4 convertidos en un código de cuatro niveles analógicos con la señal video V, y la nueva señal de sincronización mezclada SM' y que transmite la señal analógica $V+SM' + (N_1 \text{ a } N_4)$ hacia el autoconmutador visiofónico 5 a través de la línea simétrica analógica L_E .

En el circuito de extracción 11, una primera vía aísla la señal video visiofónica V por medio de un detector analógico 110 que comprende una línea de retardo igual a la duración de extracción y de puesta en forma de las señ

1 les de sincronización, mientras que una segunda vía extrae,
en primer lugar, la señal mezclada de base de sincroniza-
ción inicial SM por medio de un detector 111, y en segundo
5 lugar, las señales de base de supresión de línea SM que
comprenden los impulsos de amplitud $8,79 \mu s$ y las señales
de base de supresión de tramas impares ST_1 y pares ST_2 que
comprenden, respectivamente, los impulsos característicos
de amplitud $96,68 \mu s$ y $34,18 \mu s$ por medio de los detectores
112 y 113. Las señales de base SL, ST_1 y ST_2 , son transmi-
10 tidas, por una parte, a la base de tiempos 10, para gene-
rar las señales de mando para diferentes operaciones de mul-
tiplexado y de puesta en forma de los trenes numéricos N_1
y N_4 y, por otra parte, a un circuito 114 de puesta en for-
ma de la nueva señal de base de sincronización mezclada
15 SM' , compuestos de las nuevas señales de supresión de líneas
 SL' y de supresión de tramas ST'_1 y ST'_2 , tales como se han
descrito con referencia a las figuras 2 y 4.

A partir de la señal de reloj a $8,192 \text{ MHz}$ trans-
mitida por el visiófono 3, la base de tiempos 10 restituye
20 señales de reloj a $2,048 \text{ MHz}$ y a 64 kHz , por medio de divi-
sores de frecuencias 100 y 101 por 4 y 32. Estas dos seña-
les de reloj son transmitidas a un circuito lógico 102 des-
tinado a mandar las diferentes operaciones, especialmente
de escritura y de lectura de los bloques-memorias y regis-
25 tros de los circuitos 12_1 , 12_2 , 12_3 y 13. La estructura de
este circuito lógico 102 será precisada a medida de la des-
cripción que sigue.

La puesta en forma por pares de bitios de una se-
ñal numérica inserta en las señales de supresión de líneas
30 será descrita únicamente por la organización del circuito

1 -12₁ representado en la figura 6, que es análoga a la de los
otros dos circuitos 12₂ y 12₃.

Un circuito de memorización y de puesta en forma
12 de una señal de datos numéricos N, comprende dos memo-
5 rias tampones 120₁ y 120₂, que transmiten alternativamente
cada una, ocho bitios en paralelo, durante los períodos de
señales de supresión de líneas sucesivas iguales a 125 μ s,
es decir, cuando una de estas memorias está en funcionamien-
to de lectura, la otra está en funcionamiento de escritura.

10 A este respecto, el circuito lógico 102 compren-
de un circuito de dirección 1020 destinado a mandar simul-
táneamente, durante 125 μ s, la escritura de 8 bitios en se-
rie al ritmo de 64 kHz en la memoria 120₁ por medio de una
puerta Y 121₁ y de un circuito de mando de escritura 122₁
15 y la lectura de cuatro grupos de dos bitios paralelos, al
ritmo de 2,048 MHz procedentes de la memoria 120₂ por me-
dio de una puerta Y 123₂ y de un circuito de mando de es-
critura 124₂.

De modo complementario, el circuito de dirección
20 1020 manda simultáneamente, durante las 125 μ s siguientes,
la escritura de los ocho bitios en serie siguientes, al
ritmo de 64 kHz en la memoria 120₂ por medio de una puerta
Y 121₂ y de un circuito de mando de escritura 122₂, y la
lectura al ritmo de 2,048 MHz de cuatro grupos de dos bi-
25 tios paralelos registrados anteriormente en la memoria 120₁
por medio de una puerta Y 123₁ y de un circuito de mando de
lectura 124₁. Los mandos de escrituras son transmitidos,
sin embargo, a un convertidor 126 que recibe alternativa-
mente los ocho bitios paralelos de las dos memorias tampon-
30 nes 120₁ y 120₂ y que transmiten al multiplexador 14 los

1 pares de bitios paralelos sucesivos al ritmo de 2,048 MHz.

Naturalmente, las entradas de las memorias tampones 120 de los circuitos 12 y, como se mostrará más adelante, de las memorias tampones 130 del circuito 13, están
5 unidas, respectivamente, a circuitos 125 y 135 de transmisión de la señal de reloj a 64 kHz hacia los terminales de datos numéricos 4 y de puesta en forma de los datos numéricos en señales binarias por medio, por ejemplo, de un transcodificador que recibe los datos numéricos según un código
10 en línea predeterminado.

El circuito de memorización y de puesta en forma 13 de la señal de datos numéricos N_4 a 64 kbitios/s a insertar en la señal de supresión de tramas, es decir, en los intervalos de ida de las líneas negras de supresión de tramas, comprende, de manera análoga a los circuitos 12, dos
15 memorias tampones 130_1 y 130_2 , que funcionan igualmente en oposición, en el curso de la escritura y de la lectura, durante los períodos de tramas sucesivas. La memoria tampón 130_1 está adscrita a la trama impar y comprende 1072 pasos
20 binarios, mientras que la memoria 130_2 está adscrita a la trama par y comprende 1064 pasos binarios.

Un circuito de dirección de una trama de cada dos, 1021, del circuito lógico 102, genera a partir de las señales de base de supresión de líneas y de tramas transmitidas por los detectores 112 y 113, dos señales complementarias lógicas Y_1 e Y_2 destinadas a los mandos de escritura de las memorias 130_1 y 130_2 , de manera análoga a las generadas por el circuito de dirección de líneas 1020. Estas
25 señales Y_1 e Y_2 están representadas en las dos primeras líneas de la figura 8. Sin embargo, siendo las inserciones
30

1 de los bitios diferentes en las señales de supresión de trama
mas pares e impares (44 y 52 bitios en las líneas números
8 y 142), un contador de bitios 1022 que produce dos seña-
les de lectura LT_1 y LT_2 de las memorias 130_1 y 130_2 for-
5 madas de seis impulsos a $85 \mu s$ y, respectivamente, de un
impulso a $26 \mu s$ y a $22 \mu s$, es necesario para insertar con-
venientemente los bitios de la señal numérica N_4 . Estas se-
ñales LT_1 y LT_2 están representadas en las dos últimas lí-
neas de la figura 8.

10 Cuando el circuito de dirección 1021 detecta un
impulso de sincronización de trama par de duración igual a
 $34,18 \mu s$, el circuito 1021 suministra la señal Y_1 a partir
del reconocimiento del impulso de sincronización de la lí-
nea siguiente número 136. La señal Y_1 excita una puerta Y
15 131_1 y un circuito de mando de escritura 132_1 de la memo-
ria 130_1 de 1072 bitios en serie del tren numérico N_4 al
ritmo de 64 kHz y simultáneamente, dispara el contador
1022, que transmite la señal de lectura LT_2 de 1064 bitios
en serie, al ritmo de 2,048 MHz, a la memoria 130_2 a tra-
20 vés de una puerta Y 133_2 y un circuito de mando de lectu-
ra 134_2 . De modo complementario, en el curso de la detec-
ción del impulso de $96,68 \mu s$ de la trama impar siguiente,
el circuito 1021 suministra la señal Y_2 a partir del reco-
nocimiento del impulso de sincronización de la línea si-
25 guiente número 2. La señal Y_2 excita una puerta Y 131_2 y
un circuito de mando de escritura 132_2 de 1064 bitios en
serie del tren numérico N_4 al ritmo de 64 kHz en la memoria
 130_2 y simultáneamente el contador 1022 transmite la señal
de lectura LT_1 al ritmo de 2,048 MHz los 1072 bitios en se-
30 rie registrados anteriormente en la memoria 130_1 a través

1 de una puerta Y 133₁ y un circuito de mando de lectura 134.

Los bitios de los grupos del tren numérico transmitidos en serie al ritmo de 2,048 MHz por las memorias tampones 130₁ y 130₂ son repartidos sobre dos vías paralelas a través de una puerta O 136 y un convertidor serie-paralelo 137. El multiplexador 14 y el convertidor 137 transmiten los pares de bitios de las señales numéricas multiplexadas N₁, N₂, N₃ y los pares de bitios de la señal numérica N₄ a un mezclador numérico 150 del mezclador 15.

10 En el mezclador 15, un convertidor numérico-analógico 151 transforma cada par de bitios de un tren numérico en un nivel analógico entre 4 (M = 4 según este ejemplo) según un código de muestreo suministrado por un codificador 1023 inserto en el circuito lógico 102. La señal analógica a 1,024 MHz de los niveles correspondientes, es mezclada luego en un mezclador analógico 152 con la nueva señal de sincronización mezclada SM' y con la señal video V transmitida por el circuito 114 y el detector 110. La señal analógica V + SM' + (N₁ a N₄) de salida del mezclador 152 es entonces convenientemente simetrizada por el simetrizador 153 que conduce la señal visiofónica con sus informaciones numéricas hacia el autoconmutador 5 por la línea de emisión L_E.

25 Se considera ahora la parte recepción 2 de un dispositivo conforme al invento representada en la figura 7.

Comprende, esencialmente, un separador 21 de los componentes analógicos de la señal V + SM' + (N₁ a N₄) transmitida por el autoconmutador 5 sobre la línea simétrica L_R, un circuito de extracción y de reconstitución de la

1 señal de sincronización inicial 22, un desmultiplexador 23
de los pares de bitios de las tres señales de datos numéri-
cos N_1 , N_2 , N_3 , tres circuitos idénticos de memorización y
de reconstitución 24₁, 24₂, 24₃ de las señales N_1 , N_2 , N_3
5 al ritmo de 64 kbitios/s, un circuito de memorización y de
reconstitución 25 de la señal de datos numéricos N_4 y la
base de tiempos 20 destinada a restituir las señales de re-
loj y de mando en sincronismo con la señal de sincroniza-
ción de línea SL'.

10 En el separador 21, un desimetrizador 210 trans-
mite convenientemente la señal analógica compuesta (N_1 a
 N_4) + SM' + V recibida por el autoconmutador 5, a un cir-
cuito de puesta al nivel negro 211 que reajusta la señal
analógica compuesta visiofónica para el nivel de referencia
15 a 0,3 voltios. En efecto, la señal analógica compuesta que
atraviesa el o los autoconmutadores y el simetrizador y de-
simetrizador, ha sufrido amplificaciones y, por consiguien-
te, su amplitud es solamente proporcional a la de la señal
analógica transmitida por la parte emisión 1. Luego, la se-
20 ñal analógica compuesta es separada en dos vías a través de
un separador analógico 212, una de las cuales comprende el
circuito de extracción 22 y la otra está constituida en su
entrada por un convertidor analógico-numérico 213.

25 El circuito de extracción 22 detecta la señal vi-
deo visiofónica V por medio del detector 220, comprende
una línea de retardo apropiada para retardar la señal video
analógica V durante el período necesario para la nueva pue-
sta en forma de la señal de sincronización de base, y la se-
ñal de sincronización mezclada SM' por medio del detector
30 221. Las señales de base de sincronización de línea SL' y

1 de sincronización de tramas impares ST'_1 y pares ST'_2 repre-
sentadas en la figura 2, están separadas por medio de los
detectores 223 y 224 y son transmitidas a la base de tiem-
5 pos 20 y a un circuito de restitución 222 de la señal ini-
cial de sincronización mezclada SM análoga a la representa-
da en la figura 1. Luego, un mezclador 225 restituye la se-
ñal visiofónica $V + SM$ transmitida hacia la parte recepción
3_R del visiófono del abonado 3.

La base de tiempos 20 de la parte recepción gene-
10 ra, en sincronismo con los impulsos de sincronización redu-
cida a $1,5 \mu s$ de la señal de base de sincronización de lí-
neas detectada SL' , una señal de reloj a 4,096 MHz, por me-
dio de un bucle de fase 201 controlado por un cuarzo ajust-
tado a la frecuencia de 4,096 MHz. Dos divisores de fre-
15 cuencia 202 y 203 por 2 y 32, conectados en serie a la sa-
lida del bucle de fase 201, elaboran las dos señales de re-
loj a 2,048 MHz y 64 kHz necesarias para los mandos de lec-
tura y de escritura de los bloques-memorias de los circui-
tos de memorización y de reconstitución 24 y 25 y para la
20 elaboración de señales generadas por un circuito lógico de
mando 204 descrito en los párrafos siguientes.

Volviendo a la descripción del separador 21, ca-
da nivel de la señal analógica de los datos numéricos (N_1
a N_4) es convertido en un par de bitios entre cuatro en el
25 convertidor analógico-numérico 213, según el código de mues-
treo de cuatro niveles ($M = 4$) transmitido por un descodi-
ficador 2040 del circuito lógico 204. El tren numérico de
dos bitios paralelos a un ritmo de 2,048 Mbitios/s proce-
dente del convertidor 213, es dividido por medio de un
30 separador numérico 214 en dos trenes de dos bitios parale-

1 los. Un primer tren es transmitido hacia el circuito 25 y
corresponde al tren numérico N_4 durante los períodos igua-
les o inferiores a $93 \mu s (=125 - 32 \mu s)$ de ida de las lí-
neas de la señal de supresión de tramas ST'_1 y ST'_2 . Un se-
5 gundo tren es transmitido hacia el desmultiplexador 23 y
corresponde a los trenes numéricos multiplexados N_1 , N_2 y
 N_3 durante períodos inferiores a $32 \mu s$ que corresponden a
las duraciones de supresión de las líneas SL' (véase la fi-
gura 4).

10 El desmultiplexador 23 transmite sucesiva y res-
pectivamente sobre tres veces dos vías paralelas, los pares
de bitios de los trenes N_1 , N_2 y N_3 a la frecuencia de
2,048 MHz a las memorias tampones de los circuitos de memo-
rización y de reconstitución 24_1 , 24_2 y 24_3 . Siendo estos
15 tres circuitos idénticos, solo el circuito 24_1 está repre-
sentado en detalle en la figura 7 y se describe a continua-
ción.

Al contrario que los circuitos 12 de la parte emi-
sión 1, el mando de escritura y de lectura de las memorias
20 de los circuitos 24 se efectúa a la cadencia de 2,048 MHz
y de 64 kHz, con objeto de reconstituir convenientemente
los datos numéricos transmitidos. Un circuito 24 presenta
dos vías paralelas que registran sucesivamente, cada una a
la cadencia de 2,048 MHz, los cuatro pares de bitios adscri-
25 tos, respectivamente, a dos líneas sucesivas transmitidas
por el desmultiplexador 23.

A este respecto, un circuito 24 comprende dos me-
morias tampones 240_1 y 240_2 que transmiten, respectivamente,
en paralelo, los dos grupos de ocho bitios o los dos octe-
tes adscritos a dos líneas sucesivas, a dos convertidores
30

1 serie-paralelo 241₁ y 241₂, y el circuito lógico 204 com-
prende un circuito de dirección de una línea de cada dos
2041. Durante las 125 μ s de una línea, el circuito de di-
rección 2041 manda simultáneamente, a través de una puerta
5 Y 242₁ y un circuito de mando de escritura 243₁, la escri-
tura de los cuatro pares de bitios transmitidos en serie
por el desmultiplexador 23 a la memoria tampón 240₁, y a
través de una puerta Y 244₂ y un circuito de mando de lec-
tura 245₂, la lectura de ocho bitios que salen en serie del
10 convertidor 241₂. De modo complementario, durante las 125
 μ s de la línea siguiente, las señales de mando del circui-
to de dirección 2041 son invertidas. Simultáneamente, los
cuatro pares de bitios siguientes adscritos a la señal nu-
mérica N₁, son inscritos en la memoria tampón 240₂ por me-
15 dio de una puerta Y 242₂ y un circuito de mando de escri-
tura 243₂, y los cuatro pares de bitios registrados ante-
riormente en la memoria 240₁ son leídos en serie a la sali-
da del convertidor 241₁ por medio de una puerta Y 244₁ y
de un circuito de mando de lectura 245₁. Las lecturas y es-
20 crituras se efectúan al ritmo de las señales de reloj a 64
kHz y 2,048 MHz transmitidas a las puertas Y 244₁, 244₂ y
242₁ y 242₂ por los divisores de frecuencia 203 y 202.

La señal numérica correspondiente N es reconsti-
tuída de este modo a la salida de una puerta O 246 conecta-
25 da a la salida de los convertidores 241₁ y 241₂, luego es
transmitida a un circuito de puesta en forma 257, que trans-
mite convenientemente la señal numérica sobre la vía de re-
cepción R del terminal de datos asociado 4, así como la se-
ñal de reloj a 64 kHz.

30 El circuito de memorización y de reconstitución

1 - 25 adscrito a la señal de datos numéricos N_4 , comprende
dos memorias tampones 250_1 y 250_2 de 1072 y 1064 pasos bi-
narios, respectivamente, que reciben en serie, a la cadencia
de 2,048 MHz, los bitios transmitidos en paralelo por
5 el separador numérico 214 a través de un convertidor para-
lelo-serie 255. La parte memorización es análoga a la del
circuito 13 de la parte emisión 1.

A este respecto, el circuito lógico 204 compren-
de un circuito 2042 de dirección de una trama de cada dos,
10 que genera señales de mando de lectura LT'_1 y LT'_2 análogas
a las señales Y_1 e Y_2 , y un contador de bitios 2043, que
genera señales de escritura Y'_1 e Y'_2 análogas a las señales
 LT_1 y LT_2 representadas en la figura 8. En el curso de la
detección de la señal de supresión de la trama impar ST'_1 ,
15 la señal Y'_1 manda, a la cadencia de 2,048 MHz, la escritu-
ra de 1072 bitios de la señal numérica N_4 en la memoria
 250_1 a través de una puerta Y 251₁ y un circuito de mando
de escritura 252₁, y, simultáneamente, la señal LT'_2 manda,
a la cadencia de 64 kHz, la lectura de los 1064 bitios pro-
cedentes de la señal numérica N_4 en la memoria 250_2 a tra-
20 vés de una puerta Y 253₂ y un circuito de mando de lectura
254₂. De modo complementario, en el curso de la detección
de la señal de supresión de la trama par siguiente ST'_2 , la
señal Y'_2 manda, a la cadencia de 2,048 MHz, la escritura
25 de 1064 bitios en la memoria 250_2 , a través de una puerta
 Y 251₂ y un circuito de mando de escritura 252₂, y simul-
táneamente, la señal LT'_1 , manda a la cadencia de 64 kHz
en la memoria 250_1 , a través de una puerta Y 253₁ y un cir-
cuito de mando de escritura 254₁, la lectura de los 1072
30 bitios anteriormente memorizados.

1 De manera análoga a los circuitos 24, a través
de una puerta 0 256, un circuito de puesta en forma 257
transmite convenientemente a la vía de recepción R_4 del
terminal 4_4 , la señal de datos numéricos reconstituía N_4 y
5 la señal de reloj a 64 kHz.

Aunque el invento haya sido descrito según un
ejemplo de realización que se refiere a la inserción de
cuatro señales de datos numéricos de 64 kbitios/s en las
señales de supresión de líneas y de tramas de una señal vi-
siofónica, cualquier otro sistema de transmisión analógica-
10 -video que inserte trenes de datos numéricos sincrónicos a
ritmos diferentes, podrá ser fácilmente realizado por el
especialista. En efecto, por ejemplo, dos trenes numéricos
de 64 kbitios/s multiplexados son análogos a un tren numé-
15 rico de 128 kbitios/s y un tren numérico de 64 kbitios/s
es análogo a ocho trenes numéricos de 8 kbitios/s multiple-
xados.

De manera general, las señales numéricas son di-
vididas en dos grupos según que estén insertas en las seña-
20 les de supresión de líneas o de supresión de tramas. En es-
te caso, cada grupo de circuitos de memorización y de re-
constitución contiene pares de memorias tampones asignadas
respectivamente, a las señales numéricas de grupo y asocia-
das a un multiplexador en la emisión o a un desmultiplexa-
25 dor en la recepción.

Se observará que el ejemplo de realización des-
crito más arriba no utiliza en su totalidad la disponibili-
dad de las líneas disponibles negras de la señal de supre-
sión de tramas, y que puede ser transmitida igualmente una
30 cantidad de informaciones numéricas superiores a la de un

1 — tren numérico de 64 kbitios/s. Por otra parte, según sea
necesario, el caudal de información numérica puede ser su-
perior al utilizado en el ejemplo de realización preceden-
te, utilizando un código de transformación con un número
5 de niveles superior a cuatro.

Se observará igualmente que uno de los trenes nu-
méricos de 64 kbitios/s puede ser la señal de la vía soni-
do del visiófono. Según este modo de realización, un con-
vertidor analógico-numérico y un convertidor numérico-ana-
lógico están insertos, respectivamente, en la salida de la
10 vía emisión del sonido y en la entrada de la vía recepción
del sonido del visiófono del abonado. Así, el sistema de
transmisión visiofónico comprende únicamente dos pares de
hilos simétricos asignados a las vías de emisión y de re-
cepción.
15

20

25

30

- REIVINDICACIONES -

1
5 Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10 1ª.- Sistema de transmisión por líneas analógicas de señales video y de sincronización analógicas mezcladas con señales de datos numéricos sincrónicos, comprendiendo dicho sistema, en la emisión, medios de insertar en cada línea recurrente de la señal video cada una de las
15 primeras señales numéricas, únicamente durante el período de supresión de la línea, medios de multiplexar a un ritmo predeterminado dichas primeras señales numéricas insertas, medios de producir, a partir de señales de sincronización
20 iniciales, nuevas señales de sincronización analógicas, cuyos impulsos son reducidos a amplitudes convenientes para su detección y para la inserción de dichas primeras señales numéricas multiplexadas y, en la recepción, medios de desmultiplexar dichas primeras señales numéricas multiplexadas, medios de extraer de cada línea recurrente de la
25 señal video cada primera señal numérica inserta durante el período de supresión de la línea, y medios de reproducir dichas señales de sincronización iniciales a partir de dichas nuevas señales de sincronización analógicas, y una unidad de mando lógica apropiada para tratar las señales numéricas y analógicas en la emisión y en la recepción, ca
30 racterizado porque comprende, además, en la emisión, medios

1 - de insertar en cada trama recurrente de la señal video,
cada una de segundas señales numéricas, únicamente durante
los períodos de ida de las líneas negras disponibles asig-
nadas a la supresión de la trama, medios de multiplexar a
5 dicho ritmo predeterminado dichas segundas señales numéri-
cas insertas, medios para mezclar numéricamente dichas pri-
meras señales numéricas multiplexadas con dichas segundas
señales numéricas multiplexadas en una señal compuesta nu-
mérica, medios para convertir dicha señal compuesta numéri-
10 ca en una señal compuesta analógica en código con 2^M nive-
les, siendo M un entero superior o igual a 2, y medios para
mezclar analógicamente dicha señal compuesta analógica, la
totalidad de dicha señal video analógica y dichas nuevas
señales de sincronización analógicas, y, en la recepción,
15 medios para separar analógicamente dicha señal compuesta
analógica, la totalidad de dicha señal video analógica y
dichas nuevas señales de sincronización analógicas, y, en
la recepción, medios para separar analógicamente dicha se-
ñal compuesta analógica, la totalidad de dicha señal video
20 analógica y dichas nuevas señales de sincronización, medios
para convertir la señal compuesta analógica en código de
 2^M niveles en dicha señal compuesta numérica, medios para
separar numéricamente, a partir de dicha señal compuesta
numérica, dichas primeras señales numéricas multiplexadas
25 y dichas segundas señales numéricas multiplexadas, medios
para desmultiplexar dichas segundas señales numéricas, y
medios de extraer de cada trama recurrente de la señal vi-
deo cada segunda señal numérica, únicamente durante los pe-
ríodos de ida de las líneas negras disponibles asignadas a
30 la supresión de la trama.

1 2ª.- Sistema de transmisión conforme a la reivin-
dicación 1ª, caracterizado porque dichos medios de inser-
ción de dichas segundas señales numéricas comprenden dos
5 bloques-memorias en que las escrituras de dichas segundas
señales numéricas son efectuadas, respectivamente, en el
curso de las duraciones de las tramas impares y de las tra-
mas pares de la señal video, y en que las lecturas son
efectuadas por grupos de M bitios paralelos memorizados
anteriormente a dicho ritmo predeterminado, únicamente en
10 el curso de los intervalos de ida de las líneas negras dis-
ponibles asignadas a la supresión de las tramas pares e
impares, respectivamente, y porque los medios de extracción
de dichas segundas señales numéricas comprenden dos bloques-
-memorias asociados a las tramas impares y pares, cuyas
15 lecturas y escrituras son efectuadas, respectivamente, con
ritmos y durante períodos iguales a los de las escrituras
y lecturas de dichos bloques-memorias de dichos medios de
inserción de dichas segundas señales numéricas.

20 3ª.- Sistema de transmisión conforme a una cual-
quiera de las reivindicaciones 1ª y 2ª, caracterizado por-
que dichos medios de inserción de las primeras señales nu-
méricas comprenden dos bloques-memorias en que las escri-
turas de dichas primeras señales numéricas son efectuadas,
respectivamente, en el curso de los períodos de primeras y
25 segundas líneas de la señal video entrelazadas dos a dos y
en que las lecturas son efectuadas por grupos de M bitios
memorizados anteriormente a dicho ritmo predeterminado,
únicamente en el curso de los períodos de supresión de di-
chas segundas y de dichas primeras líneas, respectivamente,
30 y porque los medios de extracción de dichas primeras seña-

1 - les numéricas, comprenden dos bloques-memorias asociados
a dichas primeras y segundas líneas, cuyas lecturas y es-
crituras son efectuadas, respectivamente, con ritmos y du-
rante intervalos iguales a los de las escrituras y lecturas
5 de dichos bloques-memorias de dichos medios de inserción de
dichas primeras señales numéricas.

4ª.- Sistema de transmisión conforme a una cual-
quiera de las reivindicaciones 2ª y 3ª, en el cual uno de
los grupos de dichas primeras y segundas señales numéricas
10 comprende señales numéricas de ritmos diferentes y/o asig-
nadas a informaciones numéricas diferentes, caracterizado
porque comprende, para cada señal numérica de dicho grupo
de señales numéricas de ritmos diferentes, dos pares de me-
morias en la emisión y en la recepción, contenidas en los
15 dos pares de dichos bloques-memorias adscritos a dicho gru-
po de señales numéricas de ritmos diferentes y de funciona-
miento en escritura y en lectura análogos.

5ª.- Sistema de transmisión conforme a una cual-
quiera de las reivindicaciones 2ª a 4ª, en el cual uno de
20 los grupos de dichas primeras y segundas señales numéricas
comprende una única señal numérica de un ritmo dado, carac-
terizado porque los medios de inserción y de extracción de
dicho grupo de dicha única señal numérica, comprenden, res-
pectivamente, además, un convertidor de los bitios en serie
25 transmitidos por dichos bloques-memorias de dichos medios
de inserción de dicha única señal numérica en M bitios en
paralelo hacia dichos medios de mezcla numérica, y un con-
vertidor de M bitios en paralelo, transmitidos por dichos
medios de separación numérica en bitios en serie transmiti-
30 dos hacia dichos bloques-memorias de dichos medios de ex-

1 - tracción de dicha única señal numérica.

6ª.- Sistema de transmisión por líneas analógicas de señales de video y de sincronización analógicas mezcladas con señales de datos numéricos sincrónicos.

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintinueve hojas escritas a máquina por una sola cara.

10

Madrid, 11. MAR 1978

P.A.

Alberto de Elzaburu
Por Poder

15

20

25

DNM 30

3038

FIG.1

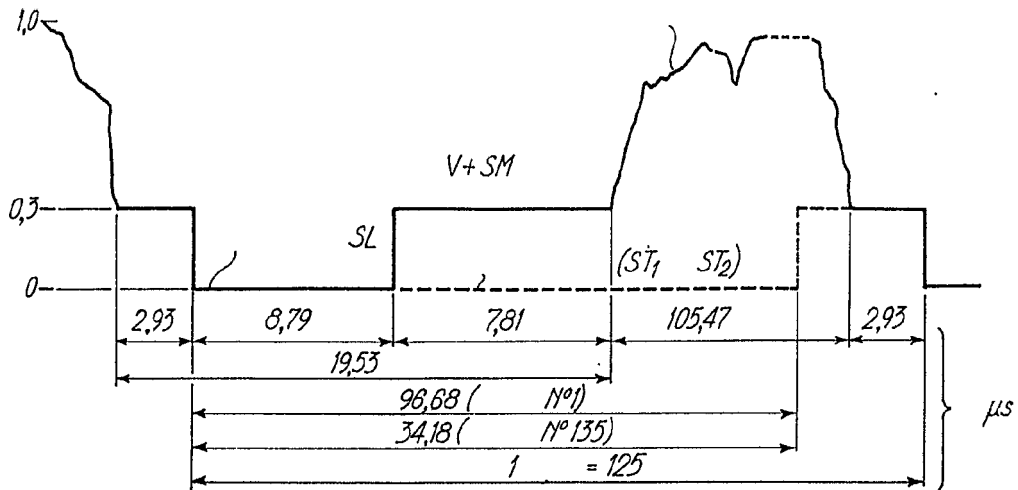
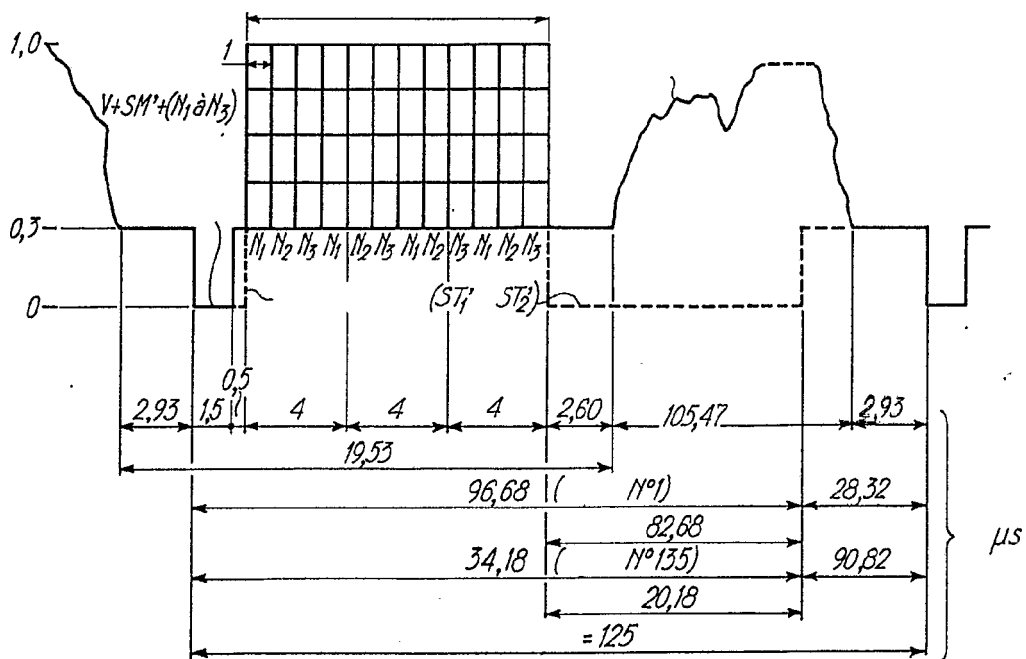


FIG.2



Alberto de Elzaburu
Por Poder,

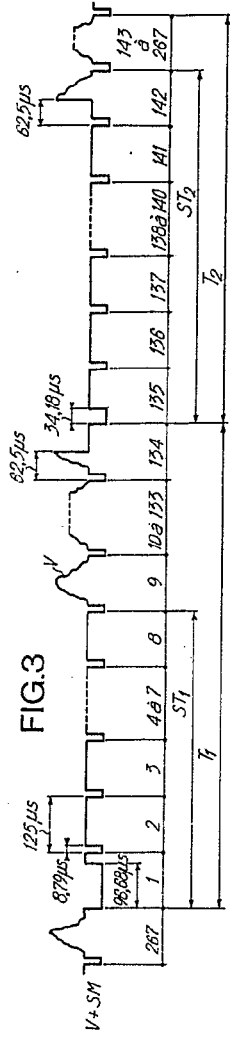


FIG.3

FIG.4

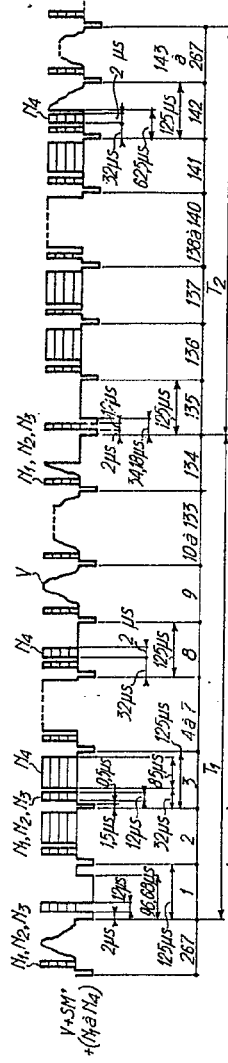
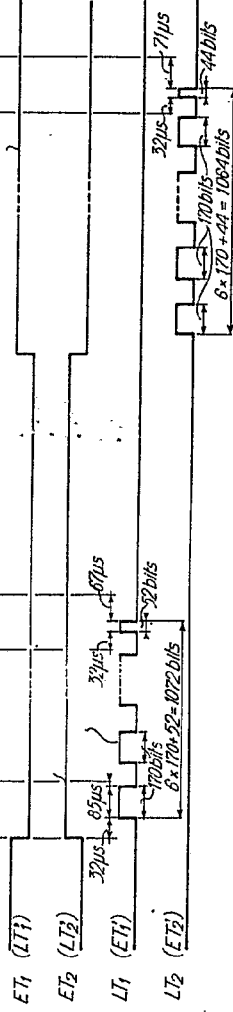
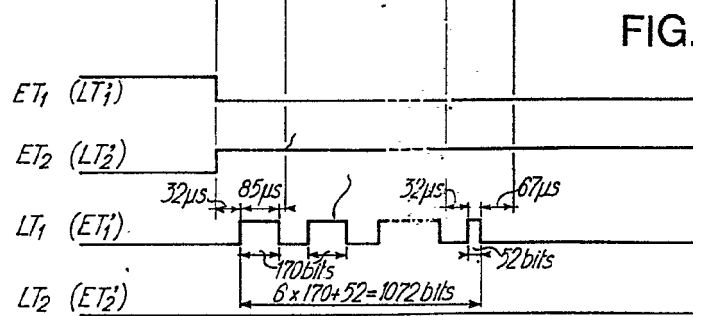
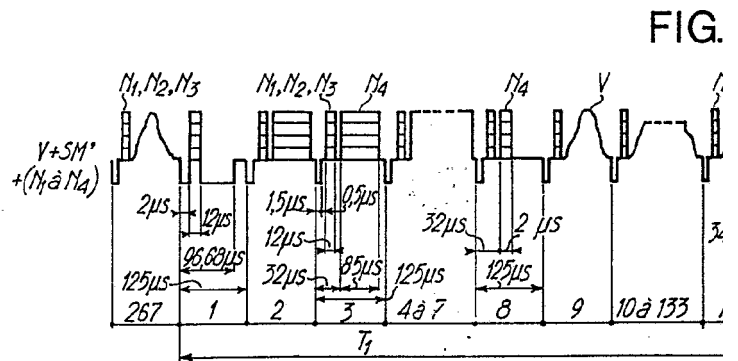
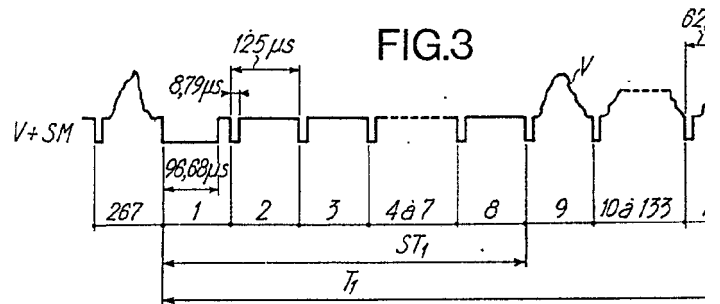


FIG.8





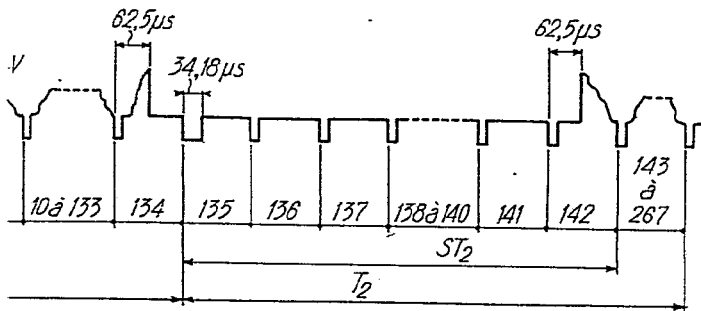


FIG. 4

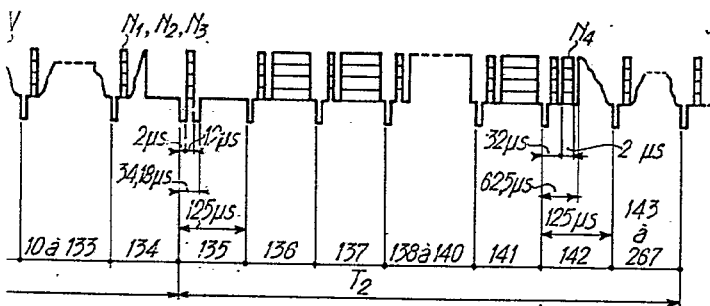
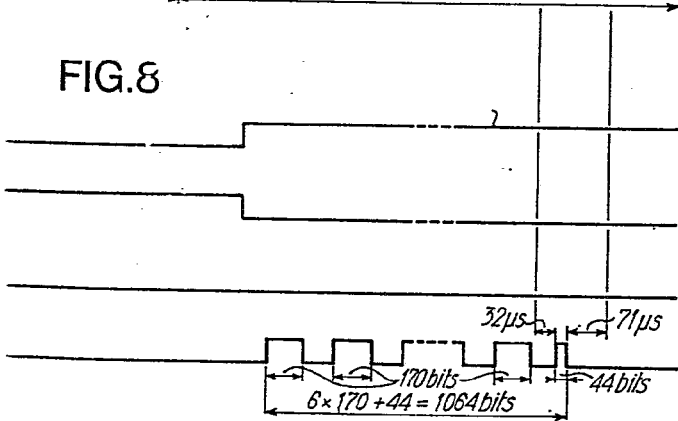
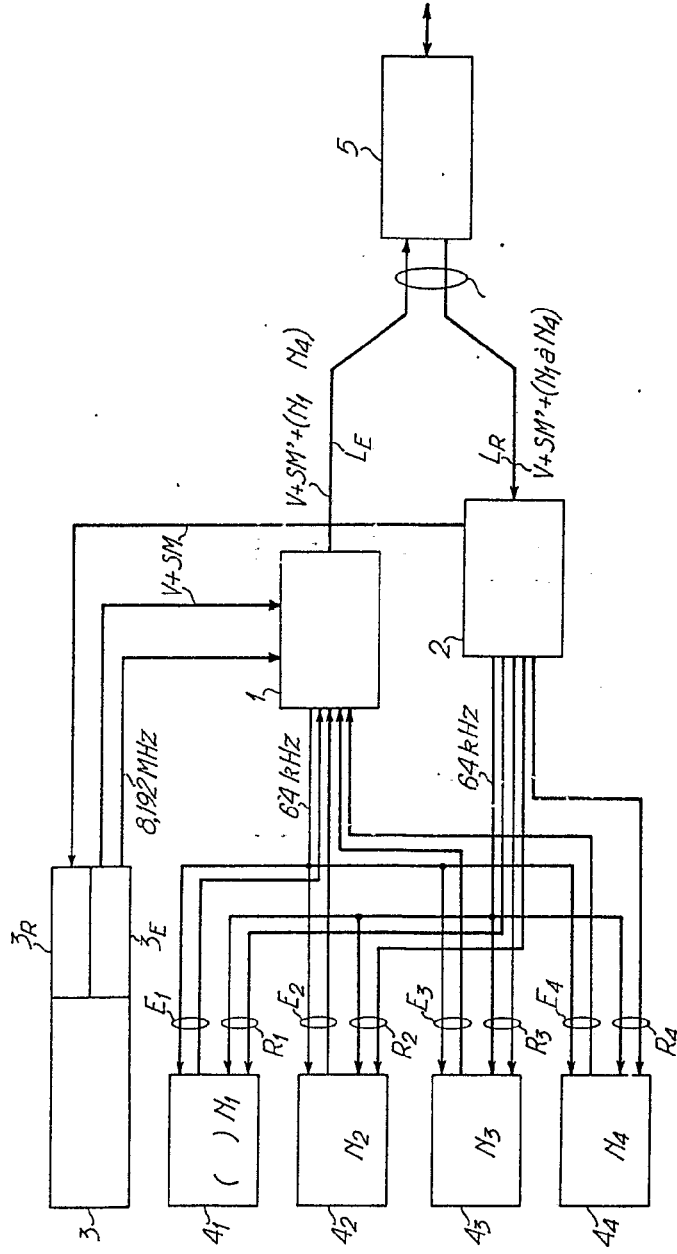


FIG. 8



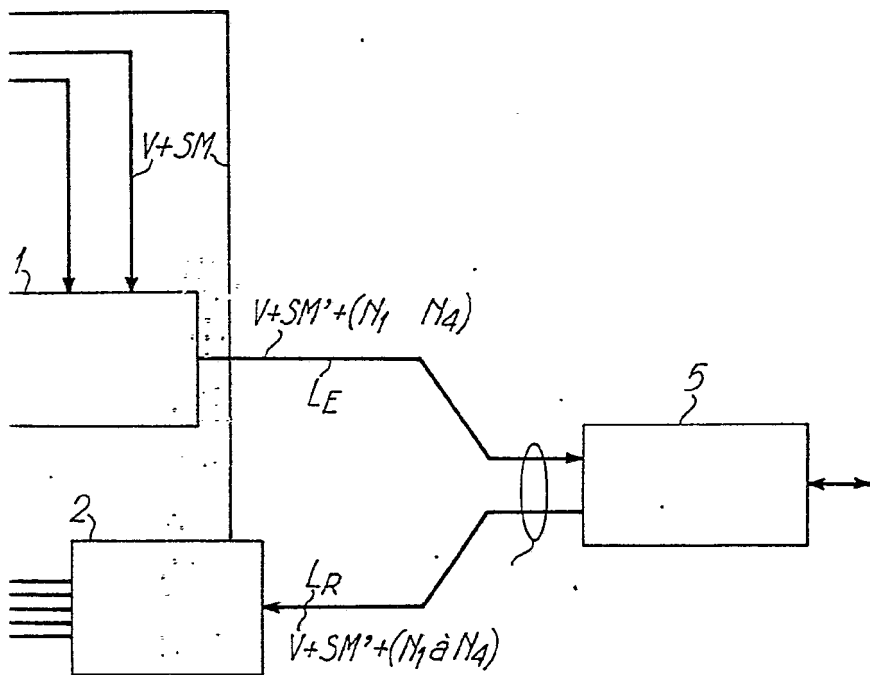
Alberto de Elzeburu
 For Podar

FIG.5



Alberto de Elencuaga
Ingeniero

FIG.5



Alberto de Elzaburu
Por Poder,
[Signature]

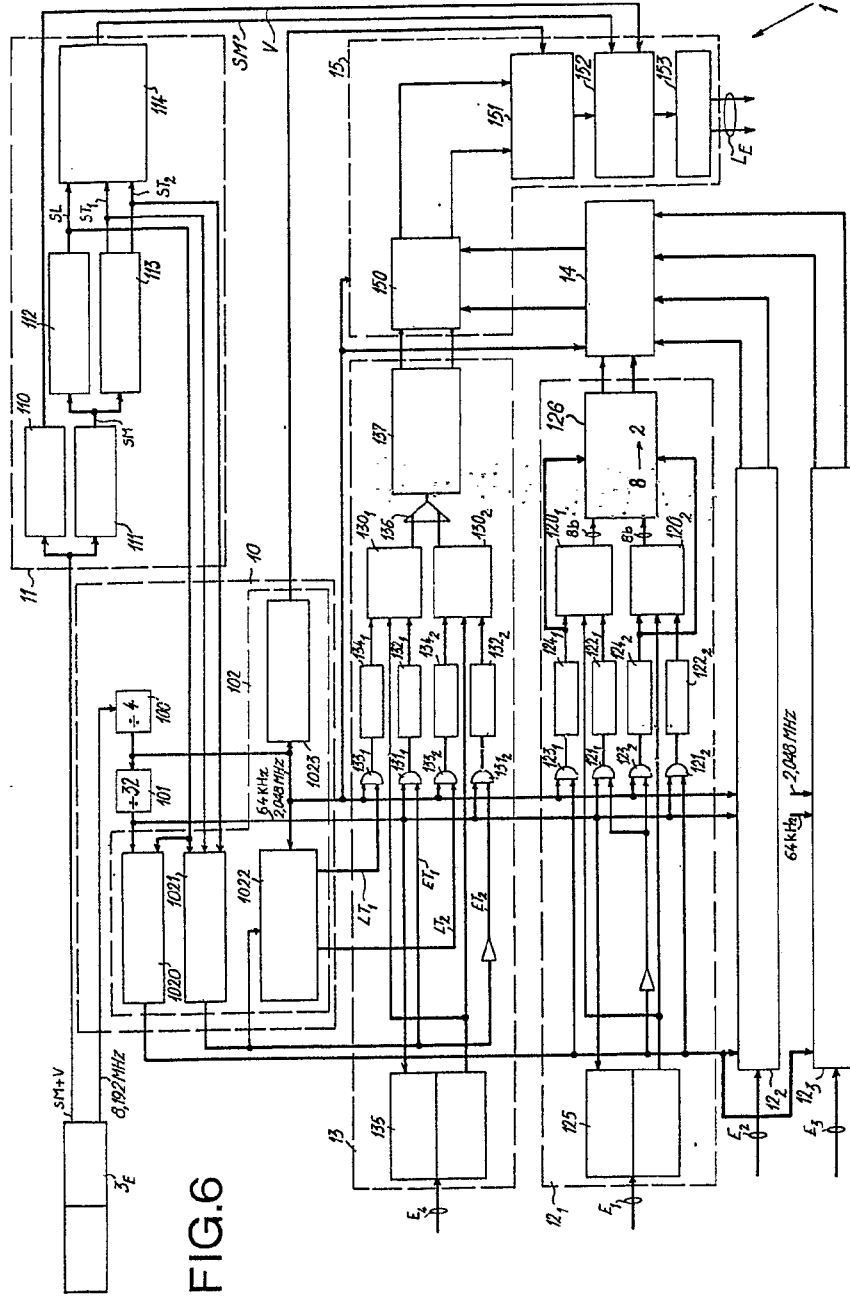
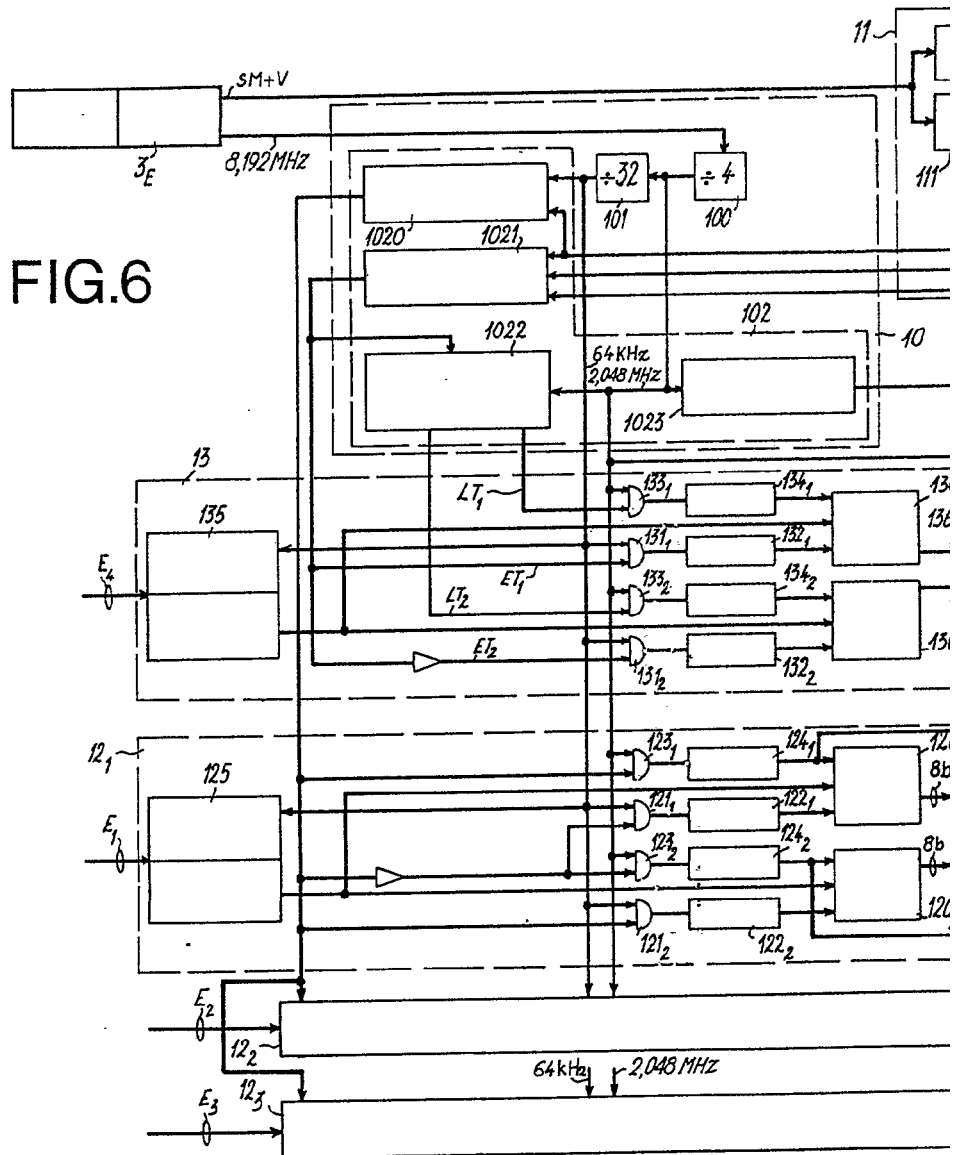
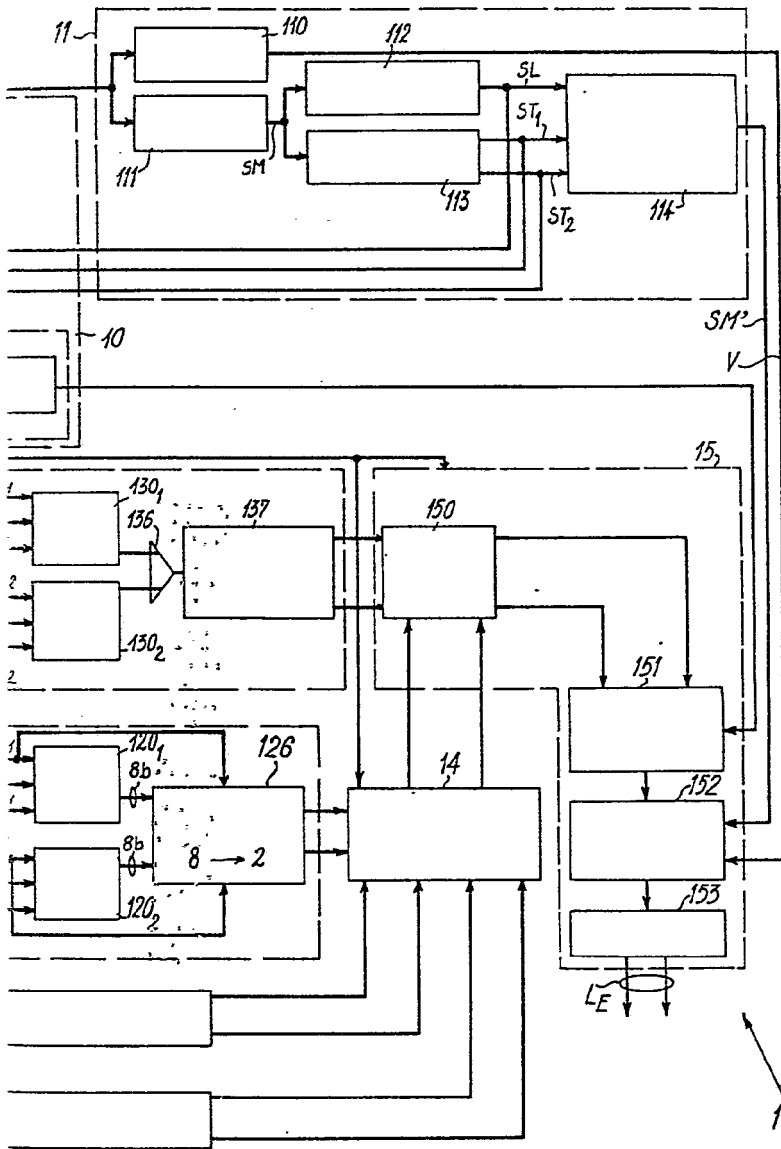


FIG. 6

Alberto de Elzaburu
1972-08-16

FIG.6





Alberto de Elzaburu
For Poder,
Alberto de Elzaburu

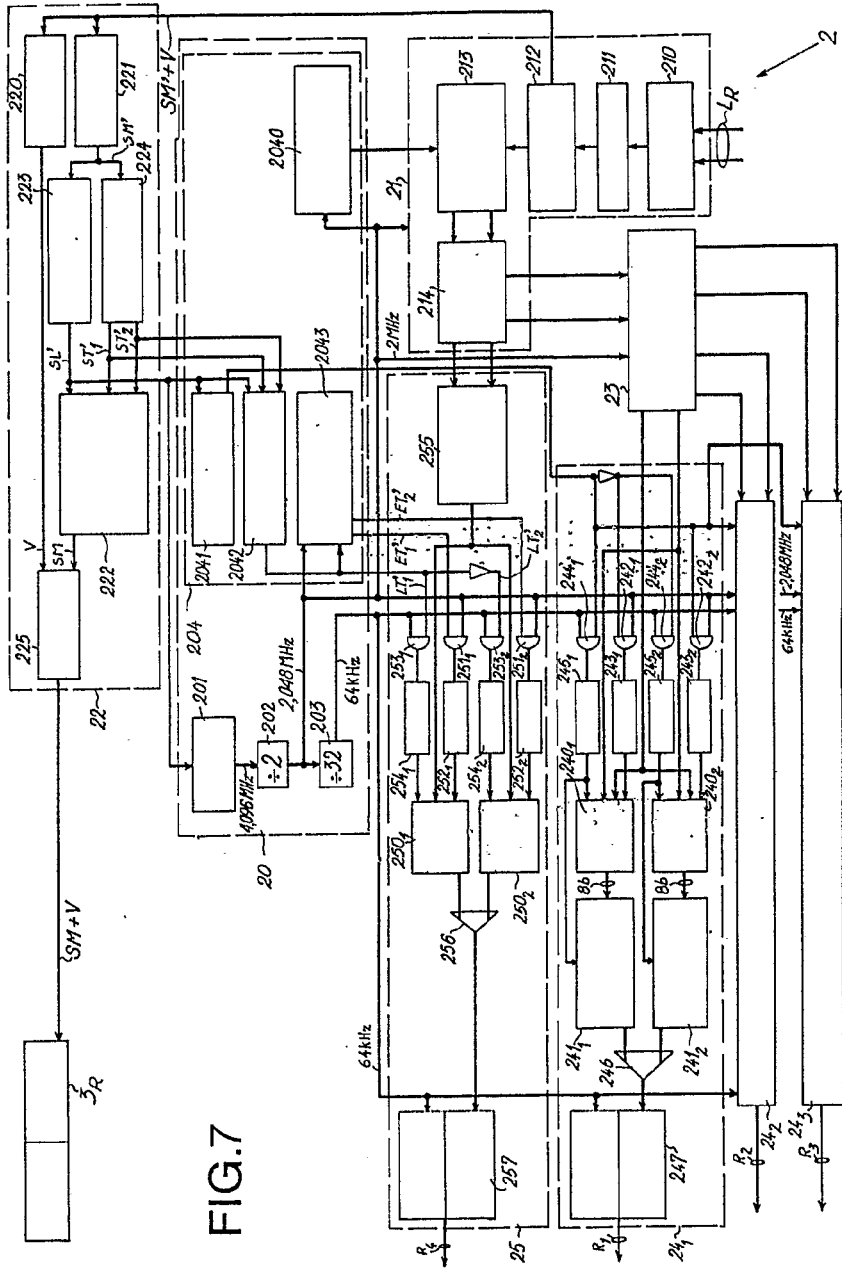



FIG. 7


 Instituto de Elzaburu
 Forzaker.

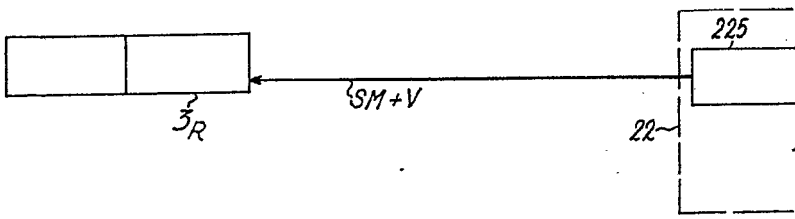


FIG.7

