



ESPAÑA

Concedido el Registro de acuerdo
con los datos que figuran en la pre-
sente descripción y según el con-
tenido de la Memoria adjunta,

ES	(11) NUMERO	A1
	(21) 467423	
	(22) FECHA DE PRESENTACION	

PATENTE DE INVENCION

(30) PRIORIDADES: (31) NUMERO 773,712	(32) FECHA 2.Marzo.77	(33) PAIS USA
(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL H04M	(62) PATENTE DE LA QUE ES DIVISIONARIA
(54) TITULO DE LA INVENCION "UN CONTROL DISTRIBUIDO PARA UN SISTEMA DE CONMUTACION DIGITAL"		
(71) SOLICITANTE (S) STANDARD ELECTRICA, S.A.		
DOMICILIO DEL SOLICITANTE Madrid, calle de Ramirez de Prado, nº 5.		
(72) INVENTOR (ES) John Edward Cox Robert (NMI) Treiber John Michael Cotton		
(73) TITULAR (ES) STANDARD ELECTRICA, S.A.		
(74) REPRESENTANTE D. Manuel Gómez Santamaría.		

El presente invento se refiere a un control distribuido para un sistema de conmutación digital.

Describiremos seguidamente un control distribuido modular de estado sólido de fabricación normalizada para una central pública o local conmutada digitalmente que de servicio a un número ampliable de abonados, en dónde las líneas de abonado y los enlaces comunican, a través de un interface normalizado, con un conmutador de grupo. El sistema descrito incluye un microprocesador individual para el control de llamadas, con la programación (software) distribuida de acuerdo con la clase de servicio por línea, sin las limitaciones de los sistemas de control de programa almacenado, pero ampliable sin que afecte adversamente al software existente. Las señales de control de conmutación se comunican a y desde los aparatos de abonado al conmutador de grupo a través de las mismas vías que acoplan las señales de voz al mismo, eliminando consecuentemente las molestas y costosas vías de control separadas. De acuerdo con otro aspecto del presente invento, las llamadas del abonado se dividen en medias llamadas de origen y terminación, bajo el control del abonado y separadas por el conmutador de grupo, eliminando así intersecciones indeseadas entre ellas para proporcionar los requerimientos para un software simplificado.

El presente invento se refiere, en líneas generales, al campo de los sistemas de comunicaciones de abonados múltiples conmutados digitalmente y, más concretamente, a un control distribuido realizado sobre un microprocesador por línea o por erlang o sobre la base de bloques de seguridad centrado alrededor de una matriz de conmutación digital. Se describe seguidamente una central telefónica, pública o pri-

vada, que incorpora el aparato y método de control distribuido descrito anteriormente.

En los modernos sistemas de conmutación telefónica, se requiere actualmente el almacenamiento de grandes cantidades de datos indicativos del estado de las líneas y enlaces servidos por un tal sistema de conmutación, junto con las acciones requeridas por el conmutador como respuesta a las diferentes condiciones del estado de las diferentes líneas y enlaces. Los datos representativos son clase de servicio del abonado, clase de llamada del enlace, restricciones del abonado, número de directorio a las translaciones de número del equipo, número del equipo a las translaciones de número del directorio, translación del código de número a la acción del conmutador, esto es, translaciones de código de central y área con rutas alternativas, etc. En un sistema de control centralizado de la técnica anterior, estos datos están disponibles en una memoria común, que está duplicada por razones de confiabilidad y accesible por computadores de control común para las operaciones serie de los datos extraídos.

En los sistemas de control común multiproceso o de carga compartida de esta anterior técnica, más de un computador debe acceder a una memoria común para obtener datos al mismo tiempo. Existen diversos problemas de interferencia en un tal sistema que lleva como consecuencia una pérdida efectiva de eficacia aumentando dicha pérdida cuando aumenta el número de computadores.

Los sistemas de control descentralizado que incorporan funciones de control se han desarrollado sobre la técnica anterior. Un sistema de conmutación de la anterior

técnica en dónde los controladores del programa almacenado están distribuidos a través del sistema se describió en la Patente Norteamericana N^o 3.974.343. Otro sistema de conmutación de la anterior técnica se describió en la Patente Norteamericana N^o 3.860.761 en dónde un sistema de conmutación controlado progresivamente que utiliza un control por registrador, acopla toda la llamada a la vez en lugar de las mitades de la llamada de origen y terminación como se describe en el presente invento.

Los sistemas anteriores se centraron en obtener una alta eficiencia para la función de proceso. El multiproceso estaba orientado a proporcionar más capacidad de proceso, pero aún con el objetivo de no proporcionar más capacidad de la necesaria. Esto contribuyó a interacciones indeseables entre los paquetes de software, en dónde la modificación o adición de una característica podría interferir con el trabajo en curso de otras características de una manera en gran modo impredecible. Esto llevó, a su vez a la práctica de pruebas exhaustivas de los paquetes de software en dónde se cambiará una característica o una cantidad sensible de tráfico (denominada algunas veces pruebas de regresión). Se hacía necesario probar los grandes paquetes de software, volviendo a probar constantemente las antiguas características para asegurarse de que permanecían operativas.

La principal razón del problema de esta anterior técnica estaba en las configuraciones del sistema de control común, en dónde una función del proceso de control de programa almacenado se divide ella misma entre una multitud de tareas que tienen lugar bajo demanda del tráfico aleatorio de origen y terminal.

Tales configuraciones permiten tambien errores del software y errores del hardware temporal que hacen que el programa de computador "salte" a localizaciones de memoria indeseadas e impredecibles, rompiendo las operaciones correctas del paquete total del software.

De acuerdo con el presente invento se elimina este ciclo de pruebas de regresión proporcionando una arquitectura del sistema que permita la signación de una función del procesamiento a cada llamada en lo que dura esta llamada.

De acuerdo con el presente invento, cada llamada en curso tiene dedicado su propio sistema computador, o microprocesador, que la maneja independientemente de las otras llamadas que se están procesando simultáneamente. De esta manera, se consigue una arquitectura del sistema en dónde existe un procesador dedicado por llamada. El presente invento va más lejos que la asignación de una función de procesador por llamada activa en curso, ampliando el principio para incluir la existencia de una función de procesamiento dedicada a cada terminación (línea o enlace) en la central. La función de procesamiento puede estar localizada remotamente, en un punto de concentración alejado de la central o aún en el aparato telefónico.

Además, existe una vía de conmutación central, no solamente para las señales de conversación sino tambien para el tráfico elevado, creado por la necesidad de funciones de proceso individuales para comunicar de vez en cuando con cada uno de ellos y con ciertas funciones centralizadas tales como datos almacenados centralmente, módulos de mantenimiento, interfaces hombre/máquina, etc.

Cuando diferentes funciones de procesamiento fun-

cionan independientemente pero inter-relacionadas entre ellas de una manera en gran parte asíncrona, esto representa una distribución de la función de control desde un puesto central a cada terminal individual de línea/enlace. La comunicación entre funciones de procesamiento se realiza a través de un interface de hardware. Cada función de procesamiento está referida solamente a las características de la línea/enlace particular a que está asignada. De esta manera, puede probarse una vez exhaustivamente y continuar después el trabajo con funciones de prueba similares a través del interface común. La adición de una nueva característica a la función de procesamiento asociada con una línea determinada puede no funcionar correctamente (antes de ello se ha probado por completo) con otra línea existente que no tenga la nueva característica, pero no puede impedir el funcionamiento de dos de tales líneas existentes entre ellas, porque de ningún modo está implicada con la conexión de una llamada entre dos líneas existentes. Existe suficiente seguridad del hardware del interface de comunicaciones como para detectar transmisiones erróneas entre los paquetes en proceso y los que llegan a la atención del personal de mantenimiento. También, es imposible que cualquier función de procesamiento altere las instrucciones de operación de cualquier otra función de procesamiento. En el presente invento, todo lo que una función de procesamiento puede hacer es proporcionar datos a través de una interface de hardware en dónde la función de procesamiento distante puede elegirse para funcionar de acuerdo con su propio conjunto de instrucciones almacenadas. Un tal interface de comunicaciones por hardware es la malla de conmutación continuamente ampliable descrita en la solicitud de patente norteamericana de K. Geisken

- J. Cotton 1-1, número 766.396 registrada el 7-2-77.

Utilizando un procesador para cada terminación, las funciones que en la técnica anterior requerían dispositivos lógicos por hardware, electromecánicos y de audio, pueden hacerse ahora bajo el control software por el procesador. En
5 el presente invento estas funciones se realizan sobre la base de una por línea/enlace, que incluyen, pero no se limitan a, llamada a línea, detección y generación de tono, prueba de línea, conversión analógica-a-digital, etc. para permitir la
10 transmisión y conmutación de información en formatos de múltiplex por división de tiempo (TDM).

Las transmisiones múltiplex por división de tiempo (TDM) normales, como ya es sabido, transfieren la información de amplitud analógica como valores digitales bien
15 por modulación delta o modulación por impulsos codificados (MIC), en dónde la información de amplitud se muestrea en momentos consecutivos periódicamente y se representa por palabras binarias. Tales palabras binarias se transfieren como bytes de datos en aberturas de tiempo consecutivas y periódicamente,
20 de tal manera que las aberturas de tiempo, cuando se asignan a un enlace de comunicaciones, forman un canal de tiempo. La conmutación de las aberturas de tiempo entre canales por conmutadores de tiempo que utilicen intercambios de abertura de tiempo, ya se conoce con detalle, por ejemplo,
25 por la Patente Norteamericana nº 3.770.895.

El lógico de conversión analógico-a-digital, bien en el interface del circuito de línea como se describe en el caso 1º de la solicitud norteamericana nº 773.713, de 2/3/77, o en un aparato digital, está controlado por un lógico
30 microprocesador, estando el mismo lógico microprocesador

adaptado también para controlar la conmutación de la central a las bases de datos de la central. Cada aparato o grupo de aparatos está controlado por un microprocesador dedicado que incluye una memoria programable que incluye también una capacidad de actualización de la memoria a través de su canal digital a la central. Aún cuando podría dedicarse un único microprocesador para dar servicio a cada aparato de abonado, pueden ser servidos un grupo de abonados por cada microprocesador por medio de multiplexores de distribución local que utilizan el lógico microprocesador de tal manera que una memoria de programa común, serviría a y sería accesible por, por ejemplo, treinta o sesenta abonados.

De acuerdo con el presente invento, las funciones de control mencionadas anteriormente se distribuyen a líneas y enlaces individuales en el grado que es determinable por los elementos funcionales de conmutación de espacio y tiempo de la central si la línea programada y las funciones de control de conmutación son locales, en la central, o distribuidas además a la línea. La técnica de control distribuido del presente invento se utiliza con más ventaja en unión de una malla de conmutación prácticamente sin-bloqueo que conmute no solamente el tráfico de voz y datos (tráfico de rédito) sino que conmute también el "tráfico de conjunto" que accede a los diferentes pasos de datos, tal como: las entradas de translator, los datos de interface hombre-máquina, los dispositivos de reunión y facturación de tráfico, etc. Aún cuando pueden utilizarse con el presente invento cierto número de sistemas de conmutación electrónico digitales un sistema de conmutación particularmente favorable se describe en la Soli-
citud norteamericana mencionada anteriormente de K. Geisken-

J. Cotton, Caso 1-1 N^o 766.396. De acuerdo con otro caso del presente invento, a los conmutadores digitales se acopla una instrucción de control de conmutación por las mismas vías que acoplan a los mismos las señales de conversación, ya que
5 la vía de conversación es la única vía utilizable por la que un abonado remoto puede enviar tales datos de control y, como consecuencia, las señales de control digital y de conversación digitizada se multiplexan por una vía de comunicación común a través del conmutador de grupo tanto para establecer
10 mantener y terminar la comunicación entre los abonados que llama y el llamado.

De acuerdo con otro aspecto del presente invento, describiremos aquí una técnica de media llamada, por ejemplo, en dónde una línea puede comprender una línea de un
15 teléfono previo pago de dos hilos y otra puede comprender una línea comercial a una central telefónica privada (PABX). Cada función de procesamiento asociada con cada una de tales líneas está programada para conocer su propia clase de servicio y el interface de señalización de línea, y también para
20 conocer el interface central común y cómo comunicar a través del conmutador de grupo a la otra máquina de media llamada. De esta manera, puede hacerse una conexión entre dos líneas sin tener que conocer las complejidades de cómo manejar todas las posibles combinaciones de llamadas. En algunas ocasiones
25 se requiere transmitir a través de la central y transmitir señales hacia adelante o hacia atrás. Estas señales deben conectarse al interface normal a fin de que sean inteligibles a las otras unidades de media llamada.

El presente invento comprende un sistema y un
30 método para un abonado controlado por un control por micro-

procesador distribuido de las líneas y enlaces de abonado individuales servidos por una central pública o privada telefónica de tal manera que los canales de conversación se utilizan para la transmisión de los datos de control. Existe un interface por hardware normalizado a una matriz de conmutación digital para el control de abonado distribuido, y funciones adicionales para separar las medias llamadas de origen y de terminación e impedir las interacciones entre ellas. Diferentes líneas de abonado que corresponden al nivel bloque de seguridad, comparten una memoria común y están acopladas a través de líneas múltiplex de terminación a la matriz de conmutación para la transferencia entre ellas de datos bidireccionalmente, mientras que simultáneamente y a través de las mismas líneas múltiplex de terminación se transfieren datos bidireccionalmente entre las memorias privadas de microprocesador de control de línea de abonado individual para la incorporación del control distribuido por los canales de conversación. La matriz de conmutación digital recibe también, conmuta y transmite las medias llamadas de terminación y origen, utilizando un software simplificado, entre los abonados interconectados por la malla descrita.

Es por lo tanto un objetivo prioritario del presente invento proporcionar un sistema de conmutación de control distribuido para una central pública o privada ampliable en donde las líneas y enlaces de abonado comuniquen a través de un interface de hardware normalizado a un conmutador de grupo;

Otro objetivo del presente invento es proporcionar un circuito de control distribuido que se pueda fabricar de una manera uniforme para cada línea o grupo de líneas de abo-

nado de tal manera que cada control distribuido proporcione el control para cierto número de líneas de abonado que sea menor que el nivel del bloque de seguridad;

5 Otro objetivo del presente invento es proporcionar un sistema de conmutación digital y el control del mismo sin la duplicación del circuito de control y conmutación de los sistemas de control común utilizados anteriormente, proporcionando seguridad a las líneas en dónde pueda ocurrir un fallo;

10 Otro objetivo del presente invento es proporcionar un control distribuido de estado sólido ó LSI, modular, robusto y durable para un sistema de conmutación de abonado múltiple sin las limitaciones de los sistemas de control común de programa almacenado.

15 Otro objetivo del presente invento es proporcionar un control por microprocesador para cada llamada en un sistema de abonados múltiples.

Otro objetivo del presente invento es proporcionar un control distribuido para un sistema de abonados múltiples en dónde la incorporación de líneas o características adicionales al sistema se consigue fácilmente sin afectar adversamente al sistema existente, y en dónde el software se distribuya solamente por la clase de servicio por línea, proporcionando así tanto un software como un hardware simplificados;

20

25

Otro objetivo del presente invento es proporcionar un control distribuido de las medias llamadas de origen y terminación, bajo el control del abonado y separado por la matriz de conmutación, eliminando así las interacciones indeseadas entre ellas;

30

Otro objetivo del presente invento es proporcionar un control distribuido sin fallos para un sistema de varios abonados en donde todas las comunicaciones entre las unidades de control de línea de abonado y las bases de datos del sistema se haga a través de un conmutador de grupo común en donde
5 no existe distinción en el conmutador de grupo entre, por ejemplo, llamada línea-a-línea y una llamada a un traductor, eliminando así los costosos buses de control multiconductores.

Seguidamente aparecerán otras ventajas del
10 invento junto con los dibujos que se acompañan, en los cuales:

La figura 1 es un diagrama bloque simplificado de un sistema de conmutación de control distribuido según el presente invento.

La figura 2 es una serie de curvas que ilustran
15 la economía del presente invento en comparación con los sistemas anteriores.

La figura 3 ilustra la relación de la memoria compartida del presente invento con otros elementos del sistema.

La figura 4 ilustra la configuración de la memoria compartida del presente invento.
20

La figura 5 representa una unidad de control de llamada y una unidad de terminación de línea, de acuerdo con los principios del presente invento.

La figura 6 representa una configuración del subsistema del traductor utilizado de acuerdo con el presente invento.
25

En la figura 1, se ilustra en términos generales en 100, la arquitectura del sistema de conmutación de control distribuido. Una matriz de conmutación de grupo 102, del tipo
30

descrito con más detalles con referencia a la solicitud norteamericana nº 766.396, funciona como el centro de toda la conmutación del sistema. Normalmente, un tal sistema de conmutación es sencialmente de no-bloqueo. La matriz de conmutación de grupo 102, que puede configurarse alternativamente como un concentrador o como un deconcentrador o cualquier otra clase de conmutador MIC (modulación por impulsos codificados) proporciona una conmutación de espacio e intercambio de aberturas de tiempo para interconectar cualquier abertura de tiempo en cualquier línea múltiplex de entrada con cualquier otra abertura de tiempo en cualquier línea múltiplex de salida. El conmutador 102 incluye un control de selección de vía interior para regular el tráfico de una manera prácticamente sin bloqueo a través de la vía de conversación para acomodar el control distribuido sobre las líneas de abonado. Los programas de diagnóstico capaces de localizar fallos al nivel de un elemento de sustitución esto es, un tablero o módulo PC, están descentralizados e incluidos en su control por microprocesador de las líneas de abonado, con un microprocesador por bloque de seguridad, el cual bloque de seguridad puede, por ejemplo, incluir de una a sesenta líneas. Esta programación de diagnóstico descentralizada sirve para inhibir la interacción entre la localización que falla en una línea y el tráfico por las otras líneas. Por esta técnica de conmutación de los diagnósticos del control central al microprocesador, el procesador no necesita su máximo equipamiento, y el software distribuido puede estructurarse para proporcionar cualquier nivel de mantenimiento y capacidad de prueba. El conmutador de grupo multietapa 102 se ilustra de manera simplificada, para mostrar una primera etapa que consiste de los sub-

grupos uno, dos y tres hasta N, en 104, 106, 108 y 110, respectivamente. El control de selección de vía interna mencionado anteriormente para cada subgrupo de etapa primera de conmutadores mencionado anteriormente se ilustra en 112, 114, 116 y 118, respectivamente. En la etapa de orden M de la matriz 102, se ilustran los subgrupos de conmutación de uno a N en 120 y 122 con sus respectivos controles de selección de vía en 124 y 126.

La matriz de conmutación 102 está interconectada a un interface de hardware común proporcionado por un grupo multiplexado 148 de los circuitos de línea de abonado 128, al que se conectan las líneas de abonado individuales y se conmuta en la central. Cada subgrupo multiplexado 148 tiene conectado al mismo el tráfico desde las líneas de abonado individuales después de la conversión analógica-a-digital por el circuito de línea controlado por microprocesador 128, los cuales circuitos 128 proporcionan también la conversión digital-a-analógica para volver el tráfico a las líneas y enlaces a dos-hilos 132 y 134 servidas por los mismos. El circuito de línea 128 incluye un microprocesador tal como el microprocesador 8080, u otro microprocesador apropiado que da servicio a la línea de abonado. Los elementos del circuito de línea de abonado 128 se describen con más detalle en la solicitud norteamericana nº 773.713, Caso 12, con la misma asignación que el presente invento. Las líneas de abonado digitales individuales 130, las líneas del sistema portador de abonado 136 y los grupos de enlaces digitales 138 están acoplados al terminal digital de la central 40 que proporciona el almacenamiento intermedio y el control de llamada y que se conmuta directamente por el conmutador de grupo

102. Las bases de datos de requisitos y los traductores ilustrados en 142, y otros almacenes de datos digitales tales como el almacenaje de información de facturación 144 y los circuitos de servicio 146 se acoplan al conmutador de grupo. Los
5 traductores incluidos en 142 interpretan los dígitos marcados por disco o tecla por los abonados como lo hacen los traductores convencionales, pero aquí también se utilizan para ayudar a la realización de la función del control distribuido operando con la vía de comunicación de datos solamente entre
10 los circuitos de línea 128 y el conmutador de grupo 102 proporcionado por las vías de conversación, uno de los cuales se ilustra en 204. La arquitectura del traductor se describirá con más detalle cuando nos refiramos a la Figura 6. De esta manera, la misma malla de conmutación proporciona tanto
15 la vía de comunicación de datos como la vía de conversación entre las líneas de abonado. Ya que los circuitos de línea individuales 128 controlan el establecimiento de vías a la malla de conmutación, las funciones de procesador central requeridas anteriormente son definitivamente eliminadas.

20 Refiriéndonos a la figura 2, las curvas (a) a (d) ilustran el coste por línea de abonado conseguido con el presente invento en relación con los sistemas de la técnica anterior. El presente sistema es capaz de una ampliación modular que sirve a un aumento del número de abonados por
25 ejemplo, desde mil líneas a cien mil líneas con un ahorro sustancial sobre los sistemas de la técnica ya conocida. Esto se deba a la economía conseguida por las técnicas de fabricación de elevados volúmenes a fin de producir circuitos de línea por procesador múltiple con control distribuido, en
30 lugar de los controles de línea múltiple de la central lógica

de programa o de lógica cableada grandes y costosos, junto con la duplicación inherente en tal control de la técnica anterior para la protección contra fallos catastróficos.

La curva (a) representa los ya conocidos conmutadores electromecánicos paso-a-paso de la técnica anterior
5 ya permitían el control directo por cada abonado sobre la vía de conversación por medio de un dispositivo de búsqueda de línea directamente controlado por el disco del abonado. El sistema es ampliable con la ampliación de la central, en un
10 amplio margen, con un lento aumento coste/línea debido a las ineficiencias e inflexibilidades del sistema cuando se amplía. La curva (b) representa un control registrador/translator de conmutación paso-a-paso de la técnica anterior, en donde se utilizan emisores de registrador y translators para
15 añadir el plan de numeración y la flexibilidad. Se necesita la duplicación de las partes comunes de los emisores de registrador y la función del translator, lo cual aumenta la curva del coste por línea en el extremo inferior.

La curva (c) ilustra los sistemas de control
20 común por lógica cableada de la técnica anterior, como el conmutador de barras cruzadas del Nº 5. Tales sistemas no solamente tienen los problemas de duplicación de equipo mencionados anteriormente, sino que son ampliables sólo en un margen relativamente pequeño, esto es, de ocho-a-uno contra
25 mil-a-uno del presente invento. Además, el sistema de control común por lógica cableada no hace posible el control de conmutación del abonado directo por la vía de conversación.

La curva (c) ilustra también la característica
coste/línea versus número de líneas de los sistemas de conmutación electrónicos de control por programa almacenado de la
30

técnica anterior. Como puede verse, en el número máximo de líneas existe un corte brusco, ya que la ampliación del sistema está limitada por la capacidad del procesador o procesadores.

5 En la curva (d) se ilustra la característica del coste por línea versus número de líneas del presente sistema. Ya que se utiliza un elemento de control, tal como un microporcesador, por línea o grupo de líneas, y ya que como describiremos más adelante, el sistema presente es modular, de fabricación uniforme, y utiliza un interface de hardware a un conmutador de grupo en lugar de la comunicación a través de los canales de software como en la técnica anterior, el presente sistema es fácilmente ampliable, a un coste casi uniforme de, por ejemplo, 1000 abonados a 100.000 abonados. Cuando se amplía el sistema de conmutación, la capacidad se amplía automáticamente. Esta característica más la ampliación modular de la matriz de grupo hace desaparecer el límite superior a la ampliación que se encuentra normalmente en las centrales de programa común almacenado y control común, sin perder la característica de flexibilidad. Esta modularidad también permite la adición de nuevas características y servicios en un módulo o módulos sin la necesidad de nuevas pruebas de las características existentes, como pasa ahora en los sistemas de control común por programa almacenado.

25 En las figuras 3, 4 y 5 se describen el control de llamada, la memoria compartida y el control distribuido. El control de llamada existe sobre la base de un circuito de terminación de llamada 128 que contiene una unidad de control de llamada 302 por terminación, y proporciona en diferentes momentos el procesamiento para el control de las mitades de

origen y terminación de una llamada. La unidad de control de llamada (CCU) incluye un microprocesador 402 con memoria privada 516, un interface 512 hacia una memoria de programa compartida, un interface 518 hacia una unidad de alimentación de potencia, un par de portadores de interface 212, 214 hacia la malla de conmutación 102 compartida con otros microprocesadores y que tiene una capacidad de direccionamiento de unos 256 K-bytes y una capacidad de filtraje digital. La CCU 302 descrita con referencia a la Figura 5, proporciona un control de baja frecuencia y de dc hasta 300 Hz para proporcionar alimentación de batería y funciones de corriente de llamada, procesamiento de frecuencia vocal a 300-3800 Hz y procesamiento de llamada. El procesamiento de la frecuencia vocal se realiza en el procesador de frecuencia vocal 500 bajo el control del microprocesador 402. Cada línea de abonado a dos hilos 132 se acopla a un interface de alta tensión y al convertidor analógico-a-digital 502 y al convertidor digital-a-analógico 504. La salida digital del convertidor A/D 502 se filtra digitalmente por el procesador 500 y se convierte en un flujo de bits tal como un código MIC (modulación por impulsos codificados) lineal de 14-bits serie suplementado por bits adicionales para controlar el conmutador de grupo 102 y para la comunicación entre diferentes CCU y translatores. La filtración digital proporciona una conversión de 2 a 4 hilos y compensa las características de pérdida de la línea o enlace del abonado particular 132. El microprocesador 402 es programable para proporcionar la ecualización y el control de ganancia y pérdida equivalentes a la conmutación atenuada. Además, las salidas de 300 a 3800 Hz del convertidor A/D 502 se filtran digitalmente para proporcionar la detección de tono. El procesador

500 genera tambien señales digitales y las acopla al D/A 504 para generar señales de audio en el margen de 300-3800 Hz para la señalización de tono de ocupado, tono de llamada, etc. por la línea de retorno del abonado 132.

5 Los impulsos de disco y las señales de tono equivalentes se reciben y procesan por el microprocesador 402 para determinar cuando se requiere el acceso a las bases de datos comunes y traductores para otros datos. Un juego de instrucciones que pertenecen a las opciones de servicio de la
10 línea/enlace de las líneas individuales, es accesible desde la memoria compartida 200 a través del portador de memoria 512 y la línea de bus de datos/dirección 306. Tal acceso está confinado a un solo bloque de seguridad o bus de tal manera que no se utiliza la matriz de conmutación 102 para obtener estos datos. De esta manera, esto representa una distribución
15 de instrucciones de control por software a las líneas/enlaces individuales de tal manera que diferentes bloques de líneas/enlaces pueden contener combinaciones diferentes de instrucciones de software, representando diferentes clases
20 de servicio de línea/enlace y bits de características. Así, es necesario almacenar la totalidad de las instrucciones de software sobre bases distribuidas, ahorrando así en capacidad de almacenaje. Tambien, se impiden diferentes combinaciones de interacción en la instrucción del software con otras
25 a través de las líneas de interface normales 212 y 214 por el conmutador de grupo 102. Esto proporciona una mejora en la modificación de una característica, su incorporación o supresión. Un microprocesador determinado solamente tiene acceso a la mitad de origen o terminación del software según
30 lo indicado por la dirección de la llamada establecida. La

línea de Reloj de Canal 506, los buses de dirección y datos 306 y las líneas de requisición/transferencia 308 se acoplan al portador de memoria 512, junto con un reloj maestro por la línea 514, y proporcionan la comunicación entre módulos mencionada anteriormente. Estos portadores de interface hacia la malla de conmutación 102 comprenden los conmutadores de salida 520 y 522 y los conmutadores de entrada 524 y 526.

La incorporación del control distribuido, por el que se distribuye el procesamiento de control de una llamada para hacer posible que cada llamada haga uso exclusivo de un microprocesador en lo que dura la mencionada llamada, elimina los requisitos previos de los complejos algoritmos de repartición para compartir un único procesador entre varias llamadas. El control distribuido puede incorporarse por medio de un microprocesador por erlang, por terminación o por bloque de seguridad. De acuerdo con el presente invento, existe un microprocesador por terminación, esto es, por línea/enlace, que comprende, por ejemplo, un microprocesador por línea de abonado. En cualquier caso, un microprocesador está dedicado a una línea, al menos durante el tiempo en que una llamada está ocupando dicha línea.

En la figura 3 se ilustra una configuración de programa compartido de sesenta terminaciones, que puede considerarse como un bloque de seguridad. Cada circuito de terminación 128 que interconecta las líneas de abonado al conmutador de grupo, como se ha mencionado anteriormente, proporciona una conversión de dos hilos a cuatro hilos, digitiza las señales analógicas de entrada, proporciona filtraje digital y otro procesamiento de frecuencia vocal digital y el control de llamada. Este microprocesador, que incluye una memoria

privada, que realiza el control de la llamada, la translación
la generación de señal de control de selección de vía y otras
funciones de diagnóstico, se acopla a una memoria compartida
200 a través de un portador de memoria en el circuito 128. En
5 la Fig. 3, sesenta circuitos de terminación 128 comparten
la memoria 200. Cada una de tales líneas, como la línea 212,
del circuito de terminación 128, se multiplexa en un grupo
204 de 32 canales, esto es, una vía de comunicaciones común,
que transporta un MIC (modulación por impulsos codificados)
10 en serie de 14 bits a una cadencia de muestreo de 8 KHz, dos
de cuyos canales pueden asignarse para la comunicación con
otros módulos del sistema de acuerdo con las señales de tempo-
rización desde la memoria compartida 200 y el reloj del sis-
tema.

15 Cada procesador terminal incluirá normalmente
4K-bytes de memoria privada y accederá a la memoria compar-
tida utilizada por varios microporcesadores, la cual memoria
compartida tiene normalmente una capacidad de dirección de
256K-bytes.

20 Tanto la memoria de datos fijos como la memoria
de programa están comptrtidas; sin embargo, la memoria de da-
tos privada que proporciona también instrucciones de arranque
de "carga derivada" para cada microporcesador, no está com-
partida, por lo que el microporcesador es mínimo. En cualquier
25 sistema de memoria compartida existen problemas potenciales
debidos a la contención del procesador por la memoria, al
tiempo de acceso requerido para acceder a segmentos determi-
nados de la memoria compartida y a la complejidad de hardware
y el software.

30 La memoria compartida 200 puede comprender una

memoria multiportadora como se muestra en la Figura 4 en donde cada microprocesador 402 en la unidad de control de llamada 302 tiene acceso a ella a través de su propio portador de memoria tal como el portador 516 con acceso a través del bus de datos/dirección 306 que está multiplexado con otros portadores de memoria en el punto múltiple 318 y una línea de requisición/transferencia 308, que está dedicada exclusivamente al portador de memoria 516. Solamente se ilustran sesenta líneas o menos para la memoria compartida. Un circuito árbitro 316 hace posible que solamente un microprocesador a la vez acceda a la memoria compartida 200 para eliminar los problemas de contención del microprocesador. Un controlador de la memoria compartida 312 controla el direccionamiento de la memoria compartida 200 y la transferencia de datos desde la misma al portador de memoria 304 a través del bus de datos/dirección 306, que es bidireccional. La paridad se genera y comprueba tanto para los datos como para las direcciones en el portador de memoria 512 y por el controlador 312. La memoria compartida 200 puede comprender chips RAM semiconductores organizados en palabras de 32-bits para proporcionar la capacidad de direccionamiento de 256K-bytes mencionada anteriormente. Un reloj maestro en el circuito de distribución de reloj 314 genera las diferentes señales de temporización síncronas requeridas por el árbitro 316, los portadores de memoria tales como el portador 512, el controlador 312 y la memoria compartida 200.

El traductor 202, los controladores terminales 128 (sesenta, como se ilustra en la figura 3) y la memoria compartida 200 interconectan el conmutador de grupo a través de las líneas 204, 206, 208 y 210. Un conmutador típico y,

cuya conexión de salida x está interconectada por la línea 204, y cuya conexión de salida x+1 por la línea 208. Otro conmutador típico Y+1 cuya conexión de salida X está interconectada por la línea 206 y la conexión de salida x+1 por la línea 210. Como anteriormente, cada una de las líneas 204 a 210 está multiplexada con 32 aberturas de tiempo. Como puede verse, cada circuito terminal de conversación 128 está conectado a dos multiplex de terminación que transportan los 30 canales y que tienen temporización sincronizada de tal manera que las conexiones de salida de los circuitos de terminación y las conexiones de entrada del conmutador de grupo 102 están sincronizadas para proporcionar la conversión paralelo a serie y, a la inversa, la conversión serie a paralelo entre ellas.

La memoria privada 516 del microprocesador 402 puede comprender una ROM o una PROM de programa de máscara. La memoria privada incluye también una posibilidad de re-escritura de memoria del orden de 4K a 8K para el software residente y datos variables que pueden comprender datos sobre la clase de servicios.

En la Fig. 6 se describe el traductor 202. El traductor 202 se aplica ventajosamente en la organización del control distribuido, y funciona solamente con la vía de comunicación de datos entre los módulos del bloque de seguridad y otros subsistemas de la central, que viene proporcionado por el conmutador de conversación 102. Las deficiencias de los traductores de la técnica anterior en los sistemas de intercambio de programa almacenado centralizado, para copiar las modificaciones de los datos entre la central y el abonado, se solucionan en el presente invento. El traductor

202 incluye una memoria 550, un procesador de control 552 que incluye un microprocesador 554 y su memoria de programa asociada 556, y los portadores de acceso del translator el conmutador de grupo 102, tres de los ocho portadores de acceso se muestrean en 558, 560 y 562. El translator puede aumentarse lo que sea necesario para aumentar el tráfico de la central, la confiabilidad y la duración.

El translator recibe información de diferentes tipos sobre clase de servicios, carga de datos, información estadística, etc., mientras que realiza también la función de translación normal; esto es, el número de directorio a la translación del número de equipo (DN/EN) indexando una tabla en la memoria 550, número de equipo a la translación del número de directorio (EN/DN), código de área o código de central a translación de ruta de enlace; y ruta de enlace a translación de número de equipo.

Cada circuito terminal de conversación 128 está acoplado a dos líneas múltiplex terminales como se describió con referencia a la figura 3, transportando cada línea múltiplex terminal treinta y dos canales, y estando acoplada cada línea múltiplex terminal a una conexión de salida del conmutador terminal que, a su vez, está acoplada a las conexiones de entrada del conmutador de grupo 128. A modo de ejemplo, 960 circuitos de terminaciones idénticos al circuito 128 están acoplados al conmutador de grupo en una configuración típica. Los treinta circuitos de terminación acoplados a un múltiplex de terminación tienen cada uno un segundo interface conectado a un segundo múltiplex de terminación, como consecuencia los dos multiplexes de terminación que comparten los treinta circuitos de terminación están conecta-

dos a la conexión de salida del mismo orden de dos conmutadores de una etapa consecutivos. Los sesenta circuitos de terminación que comparten una memoria de programa se convierten a cuatro multiplexes de terminación, como consecuencia cada par de conmutadores de una etapa tendrán cuatro juegos de cuatro multiplexes de terminación conectados a los mismos.

5 Cada circuito de terminación de conversación 128 incluye, por lo tanto, dos números de equipo, y la función de translator DN/EN controla continuamente el estado, esto es, la condición libre/ocupado de cada media llamada de origen y media llamada de terminación del circuito de terminación de conversación.

10 La respuesta a una requisición para una translación DN contendrá un número de equipo de terminación libre y una indicación de si el número de equipo alternativo está ocupado, libre o bloqueado. Si ambas terminaciones están ocupadas, esta información vuelve al microprocesador 552, el microprocesador que controla una media llamada de origen selecciona una vía de malla al número del equipo de terminación y señala la información de requisición para el establecimiento de la llamada. El microprocesador que controla la media porción de terminación de la llamada envía una señal de confirmación al translator DN/EN, u otra función de translator para confirmar que la terminación está ahora ocupada e identificar el equipo que origina la llamada.

25 La memoria del translator 550 puede comprender, una memoria CCD ó una memoria magnética u otra memoria de estado sólido que pueda contener, al menos, 90K palabras de almacenaje de las que 80K palabras sean para la memoria del translator y 10K palabras para la memoria de programa del translator

30 con longitudes de palabra de, por ejemplo, 16, 24, ó 32 bits

dependiendo de la estructura de los datos. Los portadores de acceso 558 a 562 son eléctricamente idénticos a los circuitos de terminación de conversación a la matriz de conmutación y son identificables y seleccionables por el número de equipo

5 de una manera similar a como lo son los circuitos de terminación. La distribución de los portadores de acceso mencionados anteriormente es tal que un fallo de un módulo de conmutación no dejará fuera de servicio a más de un portador y cualquier

10 fallo de un conmutador de una etapa no dejará fuera de servicio a más de la mitad de los portadores. Los números de equipo asignados a los portadores de acceso son tales que un algoritmo en la memoria de programa 556 puede derivar cualquier otro número de equipo a partir de cualquier número de equipo dado. Funcionalmente, cada portador de acceso incluye

15 elementos para seleccionar, a partir de una línea múltiplex MIC (modulación por impulsos codificados), el contenido del canal definido por su número de equipo, elementos para identificar los mensajes de control microprocesador-a-microprocesador en el canal, un registro intermedio para retener uno

20 ó más de tales mensajes, una memoria intermedia de salida, elementos para insertar tales mensajes en el canal correcto en los multiplexores de terminación de salida 564, 566 y 568; y elementos para que los mensajes que salen mantengan libre la vía de transmisión mientras que el microprocesador del

25 translator 554 está generando datos de salida.

Los portadores de acceso 558, 560 y 562 incluyen también las líneas de entrada como se ha indicado. Los datos se extraen de la memoria del translator 550 en respuesta a mensajes recibidos por los portadores de entrada y la carga

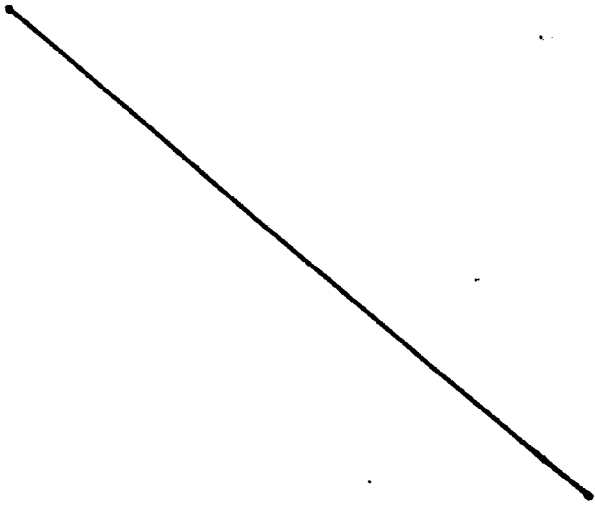
30 y modificación de datos en la memoria 550 se controla por

el procesador de acuerdo con la programación en la memoria de programa 556. El procesador 554 puede ser el mismo microprocesador utilizado en los circuitos de terminación 128 y también se ilustra en 402 como una porción de la unidad de control de llamada 302. La memoria del traductor 550 incluye las tablas de translación de requisición. Normalmente, el acceso de translación que excede cuatro milisegundos tiene una probabilidad de menos de uno entre mil y el tiempo medio para completar el acceso a la translación está por debajo de los dos milisegundos. La modificación de los datos del abonado y de la central se realiza reprogramando la memoria 556, para proporcionar las características referentes a un aumento del número de abonados o ampliación del número de líneas o enlaces servidos por la central.

15 Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo y no debe considerarse como limitación de su alcance.

 El presente invento corresponde a una solicitud de patente formulada en USA el día 2 de Marzo de 1977, señalada con el N^o 773,712 y se acoge por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

20



-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

- 5 1.- Un control distribuido para un sistema de conmutación digital que comprende
- Diferentes elementos de interface, cada uno de los cuales proporciona un interface para, al menos, una línea de abonado a una vía de comunicación común e incluye elementos para de-
 - 10 rivar al menos las señales de control de selección de vía digitales para cada llamada acoplada a la misma;
 - Una matriz de conmutación acoplada a dicha vía de comunicaciones común para interconectar las líneas de abonado en respuesta a dichas señales de control de selección de vía; y
 - 15 - Elementos, en cada uno de los elementos de interface, para derivar las señales de conversación digitizadas, de tal manera que dichas señales de conversación y dichas señales de control de selección de vía digitales están multiplexadas sobre la misma vía de comunicación común.
- 20 2.- Un control distribuido, según la reivindicación 1, en donde la mencionada matriz de conmutación comprende un conmutador de grupo multietapa.
- 3.- Un control distribuido, según la reivindicación 1, en donde dichos elementos de interface incluyen;
- 25 - elementos de memoria privada asignados a cada grupo de (n) líneas de abonado y elementos de memoria compartida asignados a cada grupo de (m) líneas de abonado.
- 4.- Un control distribuido, según la reivindicación 3 en donde (n) es igual a uno y (m) es igual a un
- 30 número que corresponde a un bloque de seguridad.

- 5.- Un control distribuido, según la reivindicación 4, en donde cada uno de los elementos de interface incluye además:
- elementos de microprocesador que incorporan dichos elementos de memoria privada y dicho control de selección de vía e incluyen elementos para acceder a la memoria compartida;
 - en donde dicha memoria compartida es una memoria multiportadora accesible bidireccionalmente a (m) elementos de microprocesador.
- 6.- Un control distribuido, según la reivindicación 1, en donde los mencionados elementos para derivar las señales de control de selección de vía incluyen un microprocesador y una memoria asociada a los mismos para proporcionar dicho control sobre la base de uno por llamada.
- 7.- Un control distribuido, según la reivindicación 1, en donde los elementos para derivar las señales de control de selección de vía incluyen un microprocesador y una memoria asociada a las mismas para proporcionar dicho control sobre la base de uno por línea.
- 8.- Un control distribuido, según la reivindicación 1 en donde las señales de conversación digitizadas están codificadas en MIC (modulación por impulsos codificados).
- 9.- Un control distribuido, según la reivindicación 1, en donde las señales de conversación digitizadas están codificadas según la modulación delta.
- 10.- Un control distribuido, según la reivindicación 1, en donde las señales de conversación digitizadas están codificadas según la modulación delta diferencial.
- 11.- Un control distribuido, según la reivindicación 1, en donde las señales de conversación digitizadas

se acoplan en forma serie a la vía de comunicación común.

12.- Un control distribuido, según la reivindicación 1, en dónde las señales de conversación digitizadas se acoplan en forma paralelo a la mencionada vía de comunicación común.

5

13.- Un control distribuido, según la reivindicación 5, que comprende además;

- elementos translatores acoplados a la mencionada vía de comunicación común para proporcionar translación entre los diferentes elementos de interface acoplados a los mismos y la mencionada matriz de conmutación.

10

14.- Un control distribuido, según la reivindicación 6, en dónde el mencionado microprocesador incluye elementos de filtraje digital para derivar las mencionadas señales de conversación digitizadas.

15

15.- Un control distribuido, según la reivindicación 2, en dónde cada una de las mencionadas llamadas incluye una media llamada de origen y una media llamada de terminación, y en dónde los elementos de interface incluyen además elementos para acoplar dichas medias llamadas de origen a la vía de comunicación común y para recibir las medias llamadas de terminación desde la vía de comunicación común, de tal manera que dicha matriz de conmutación conmuta independientemente las medias llamadas de origen y de terminación.

20

16.- Un control distribuido según la reivindicación 1 para cada llamada de abonado y en lo que dura dicha llamada, incorporando a un sistema de Conmutación ampliable continuamente para proporcionar comunicación entre diferentes líneas de abonado, que comprende

25

- elementos de circuito de línea de abonado en los que termina,

30

al menos, una de dichas líneas de abonado, para derivar las señales de control de selección de vía digital y para derivar las señales digitales representativas de dicha comunicación;

- elementos para multiplexar dichas señales de control de selección de vía digital y las señales digitales representativas de dichas comunicaciones sobre una línea de comunicación común de tal manera que existe un control de selección de vía independiente para cada una de las comunicaciones sobre dichas líneas de abonado, y

- elementos de matriz de conmutación que tienen diferentes vías de comunicación común acopladas a ellos desde diferentes elementos de circuito de línea de abonado para conmutar dichas comunicaciones entre dichas líneas de abonado de acuerdo con las señales de control de selección de vía digitales.

17.- Un control distribuido según la reivindicación 16, que comprende:

- elementos para acoplar dichas vías de comunicaciones comunes desde dichos elementos de circuito de línea a dicha matriz de conmutación de tal manera que pueden añadirse líneas de abonado o enlaces a dicho sistema sin desconectar las líneas de abonado existentes y de tal manera que existe un interface normalizado entre dicha matriz de conmutación y los elementos de circuito de línea de abonado.

18.- Un control distribuido, según la reivindicación 16, en donde dichas líneas de abonado son líneas o enlaces analógicos y en donde las comunicaciones por dichas líneas o enlaces analógicos lo son en la forma de llamadas de abonado, en donde cada una de dichas llamadas incluye una media llamada de origen y una media llamada de terminación y en donde dicho circuito de línea de abonado incluye:

- elementos para acoplar dichas medias llamadas de origen a dicha vía de comunicación común y para recibir las medias llamadas de terminación desde la vía de comunicación común de tal manera que dichas medias llamadas de origen y terminación
5 están controladas independientemente.

19.- Un control distribuido, según la reivindicación 16, en donde dichas líneas de abonado incluyen líneas y enlaces analógicos, que comprenden además:

- elementos a los que están acoplados líneas y enlaces digitales para derivar las señales de selección de vía digitales para comunicaciones digitales por líneas o enlaces digitales;
- elementos para multiplexar dichas señales de control y dichas comunicaciones digitales sobre una vía de comunicaciones común; y
- 15 - elementos para acoplar dicha vía de comunicación común a dicha matriz de conmutación.

20.- Un control distribuido, según la reivindicación 19, en donde dichas señales de control de selección de vía digitales existen sobre la base de una por línea.

20 21.- Un control distribuido, según el punto 19, en donde dichas señales de control de selección de vía digitales existen sobre la base de una por llamada.

22.- Un control distribuido, según la reivindicación 19, en donde las señales de control de selección de
25 vía digitales existen sobre la base de una por erlangio.

23.- Un control distribuido, según el punto 19, en donde las señales de control de selección de vía digitales existen sobre la base de una por bloque de seguridad.

30 24.- Un control distribuido, según la reivindicación 19, que proporciona comunicación entre diferentes

líneas de abonado en dónde las señales de control de selección de vía digitales existen sobre la base de una por terminación.

25.- Un control distribuido, según la reivindicación 16, en dónde los elementos de circuito de línea incluyen además:

- elementos para acoplar tanto el tráfico de facturación como el tráfico general en dicha vía de comunicaciones común.

26.- Un control distribuido, según la reivindicación 18, en dónde los elementos de circuito de línea incluyen además elementos para derivar los datos sobre la clase de servicio y acoplar dichos datos sobre la clase de servicio de la vía de comunicaciones común.

27.- Un control distribuido, según la reivindicación 1 incorporado a una central pública o privada que incluye una matriz de conmutación ampliable modularmente para interconectar diferentes líneas y enlaces de abonado, que comprenden:

- diferentes circuitos de línea de abonado alejados de la central pública o privada, cada uno de los cuales proporciona un control distribuido dedicado a cada llamada de abonado por las mencionadas líneas y enlaces acopladas a los mismos, e incluye

- elementos para derivar señales de control de selección de vía digitales de las llamadas de cada abonado individual por dichas líneas y enlaces;

- elementos para digitizar las llamadas de abonado y multiplexar dichas llamadas digitizadas y las señales de control de selección de vía de comunicación común junto con las llamadas de abonado digitizadas y las señales de control de se-

lección de vía digitales de otros (x) elementos de circuito de línea, y

- elementos para acoplar dicha vía de comunicación común a la entrada de la matriz de conmutación de tal manera que se mantenga el control distribuido en lo que dura la llamada del abonado.

28.- Un control distribuido, según la reivindicación 27, en donde dichos elementos para derivar las señales de control de selección de vía digitales incluyen:

- elementos de procesador para separar cada una de las llamadas del abonado en las medias llamadas de origen y de terminación de tal manera que dichas medias llamadas sean controladas independientemente

29.- Un control distribuido, según la reivindicación 27, en donde (x) es un número igual a o menor que un bloque de seguridad.

30.- Un control distribuido, según la reivindicación 28, en donde el mencionado procesador es un microprocesador que incluye:

- elementos de memoria para almacenar los datos de mantenimiento y los referidos a las líneas y enlaces de un abonado particular acoplados al mismo.

31.- Un control distribuido, según la reivindicación 27, en donde existe un elementos de circuito de línea de abonado que incluye dicho control distribuido, para cada terminación.

32.- Un control distribuido según la reivindicación 1 para un sistema de abonados múltiples conmutados digitalmente, que se realiza en las siguientes etapas:

- proporcionando diferentes elementos de interface, cada uno

de los cuales proporciona un interface para, al menos, una línea de abonado con una vía de comunicaciones común, e incluye elementos para derivar al menos las señales de control de selección de vía digitales para cada llamada acoplada al mismo;

- interconectando dichas líneas de abonado a través de una malla de conmutación a la vía de comunicaciones común en respuesta a las mencionadas señales de control de selección de vía; y

- derivando las señales de conversación digitizadas en cada uno de los elementos de interface de tal manera que dichas señales de conversación y dichas señales de control de selección de vía digitales están multiplexadas sobre la mencionada vía de comunicaciones común.

33.- Un control distribuido, según la reivindicación 32, en dónde cada una de las llamadas incluye una media llamada de origen y una media llamada de terminación y en dónde los mencionados elementos de interface incluyen además lo necesario para acoplar dichas medias llamadas de origen a la vía de comunicaciones común y para recibir las medias llamadas de terminación de la vía de comunicaciones común de tal manera que dichas medias llamadas de origen y terminación se controlen independientemente y se conecten entre sí por la matriz de conmutación indicada.

34.- Un control distribuido según la reivindicación 16 para cada llamada de abonado, en los que dura dicha llamada, que puede incorporarse a un sistema de conmutación ampliable continuamente para proporcionar comunicación entre diferentes líneas de abonado, en las siguientes etapas:

- 5 - proporcionar elementos de circuito de línea de abonado que tengan al menos una de dichas líneas de abonado terminada en ellos, para derivar las señales de control de selección de vía digitales y para derivar las señales digitales representativas de dicha comunicación;
- 10 - multiplexar dichas señales de control de selección de vía digitales y dichas señales representativas de las comunicaciones sobre una vía de comunicación común de tal manera que existe un control de selección de vía independiente para cada una de dichas comunicaciones sobre las líneas de abonado; y
- 15 - conmutar dichas comunicaciones entre las líneas de abonado de acuerdo con las señales de control de selección de vía digitales por medio de elementos de matriz de conmutación que tengan diversas vías de comunicaciones comunes acopladas desde diferentes circuitos de línea de abonado.

35.- Un control distribuido, según la reivindicación 34, incluyendo además:

- 20 - el acoplamiento de dichas vías de comunicaciones comunes desde los circuitos de línea a la matriz de conmutación de tal manera que puedan añadirse líneas de abonado y enlaces a dicho sistema sin desconectar las líneas de abonado existentes y de tal manera que exista un interface normalizado con dicha matriz de conmutación desde los circuitos de líneas de abonado.

- 25 36.- Un control distribuido, según la reivindicación 34, en donde las líneas de abonado son líneas o enlaces analógicos y en donde las comunicaciones por dichas líneas o enlaces analógicos son en forma de llamadas de abonado, en donde cada una de las llamadas incluye una media llamada de origen y una media llamada de terminación y en
- 30

dónde la etapa de proporcionar elementos de circuito de línea de abonado incluye además:

- acoplamiento de dichas medias llamadas de origen a la vía de comunicación común y la recepción de las medias llamadas de terminación desde la mencionada vía de comunicaciones común de tal manera que las medias llamadas de origen y terminación estén controladas independientemente.

37.- Un control distribuido, según la reivindicación 34, en dónde dichas señales de control de selección de vía digitales existen sobre la base de una por línea.

38.- Un control distribuido, según la reivindicación 36, en dónde las señales de control de selección de vía digitales existen sobre la base de una por llamada.

39.- Un control distribuido, según la reivindicación 36, en dónde las señales de control de selección de vía digitales existen sobre la base de una por terminación.

40.- Un control distribuido según la reivindicación 1 para una matriz de conmutación ampliable modularmente a fin de interconectar diversas líneas de abonado y enlaces para una central telefónica local o pública, cuya realización comprende las siguientes etapas:

- proporcionar diferentes elementos de circuito de línea distantes de la central, cada uno de los cuales proporciona un control distribuido dedicado para cada llamada de abonado para dichas líneas de abonado y enlaces acoplados a los mismos, que incluye:
 - derivar las señales de control de selección de vía digitales para las llamadas de abonado individuales por dichas líneas y enlaces;
 - digitizar dichas llamadas de abonado y multiplexar dichas

llamadas de abonado digitizadas y las señales de control de selección de vía digitales en una vía de comunicación común junto con las llamadas de abonado digitizadas y las señales de control de selección de vía digitales de otros diferentes elementos de circuito de línea de abonado; y

5 - acoplar dicha vía de comunicación común a la entrada de dicha matriz de conmutación de tal manera que dicho control distribuido se mantenga en lo que dura la mencionada llamada de abonado.

10 41.- Un control distribuido, según la reivindicación 40, en donde la etapa de derivación de dichas señales de control de selección de vía digitales incluye:

15 - separación de cada una de las llamadas de abonado en medias llamadas de origen y terminación de tal manera que estas medias llamadas se controlen independientemente.

42.- Un control distribuido para un sistema de conmutación digital.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

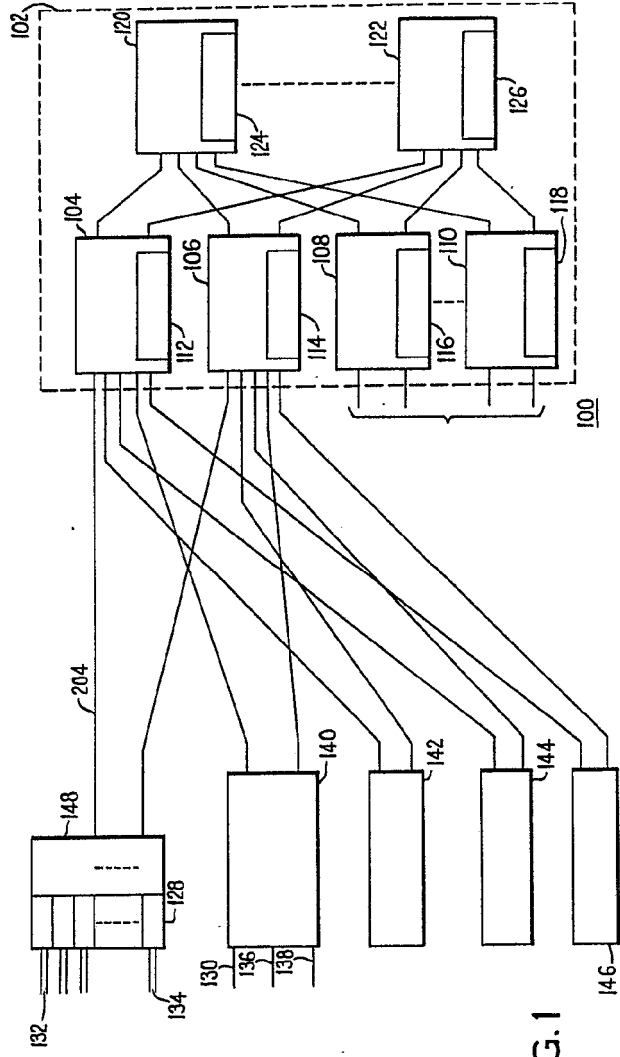
20

Esta memoria consta de treinta y siete hojas escritas por una sola cara.



Madrid, 1 MAR. 1978

M. G. Santamaría
M. G. SANTAMARÍA
VICE-SECRETARIO GENERAL



1 MAR. 1978

FIG. 1



M. G. Santamaría
M. G. SANTAMARÍA
VICESECRETARIO GENERAL

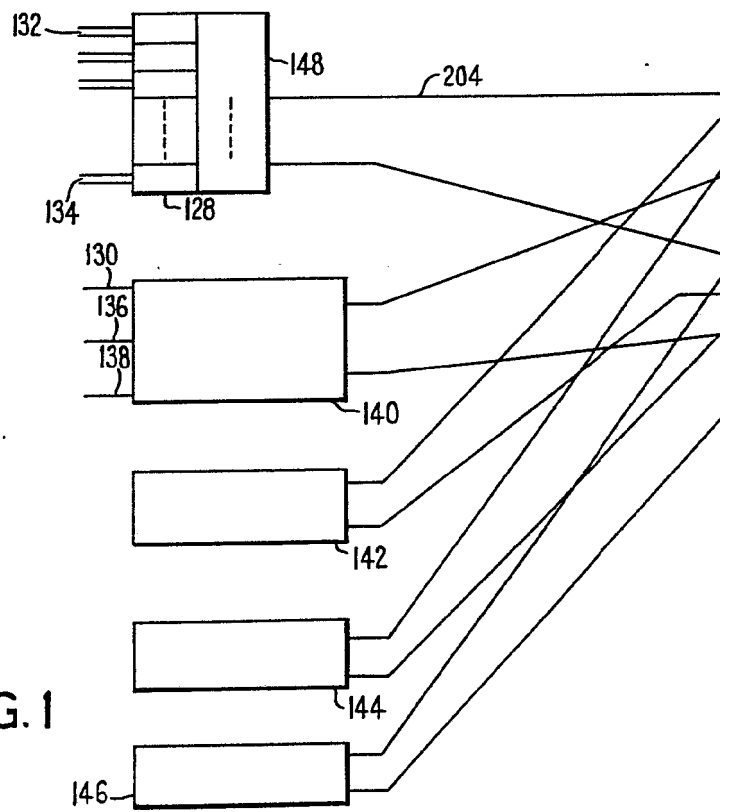
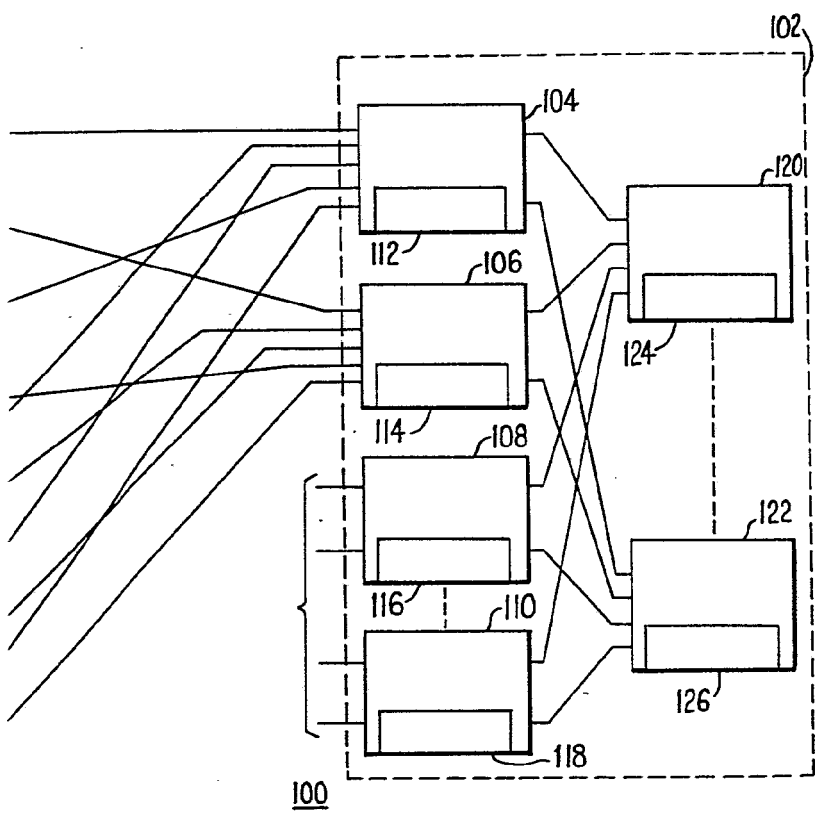


FIG. 1





1 MAR. 1978

M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

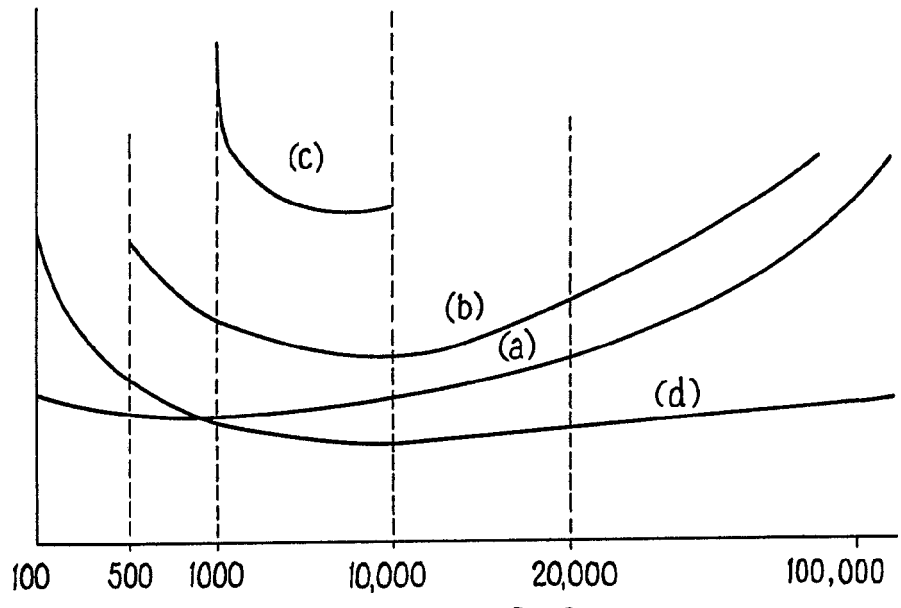


FIG. 2

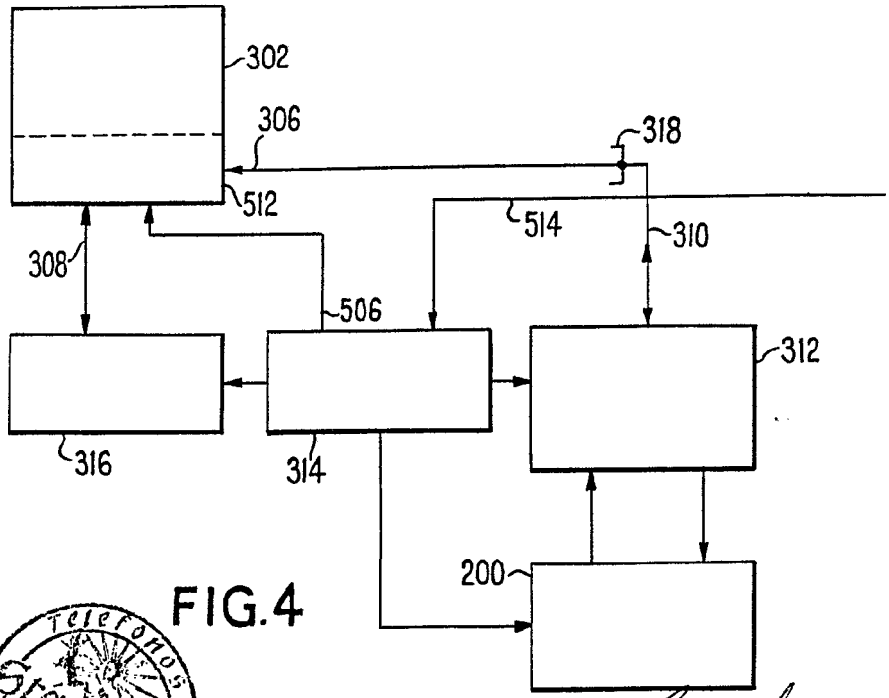


FIG. 4



M. G. Santamaría
M. G. SANTAMARÍA
VICE-SECRETARIO GENERAL

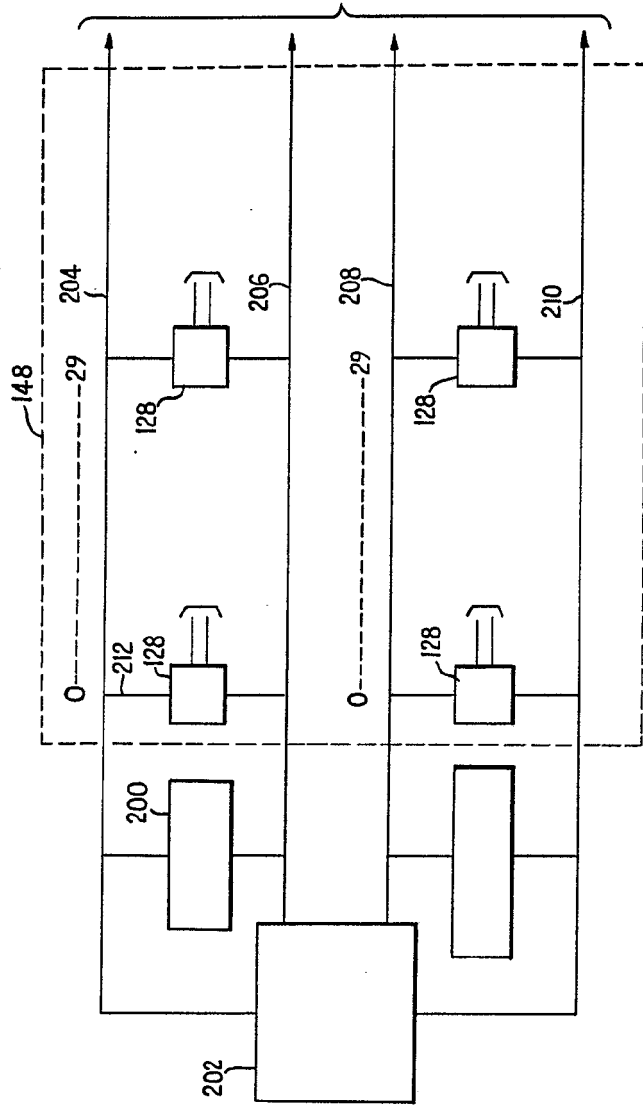
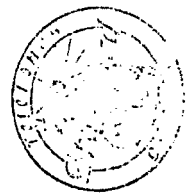


FIG.3

3 0000 0000
111111 1111



[Signature]
VICESSELMAN GENERAL

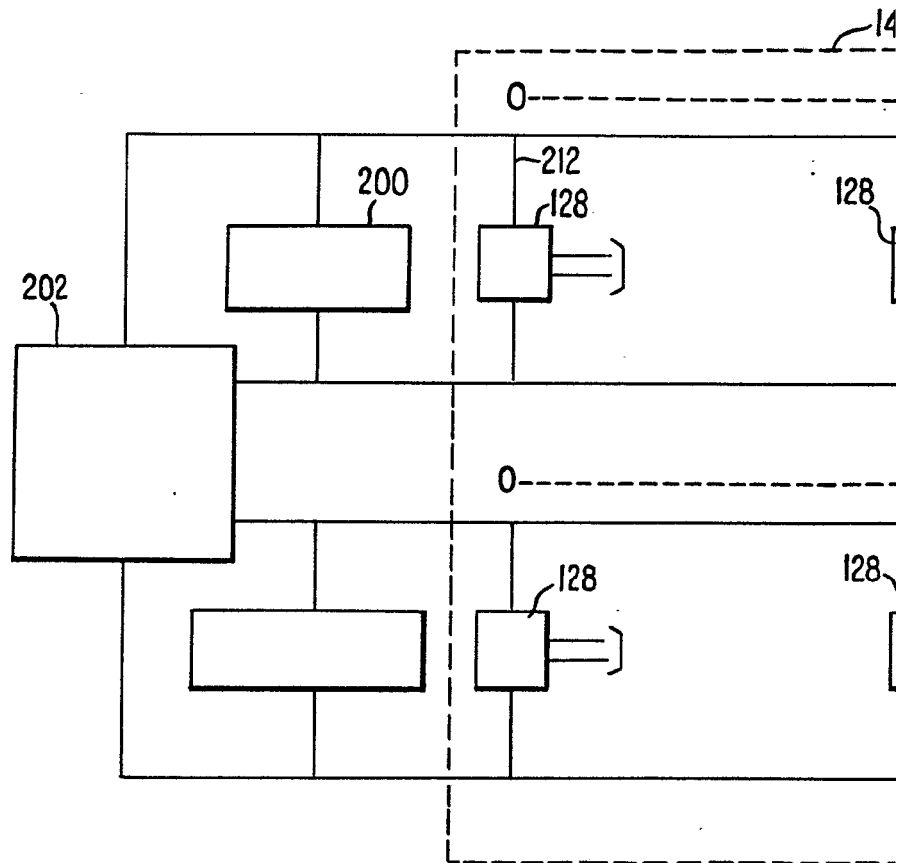
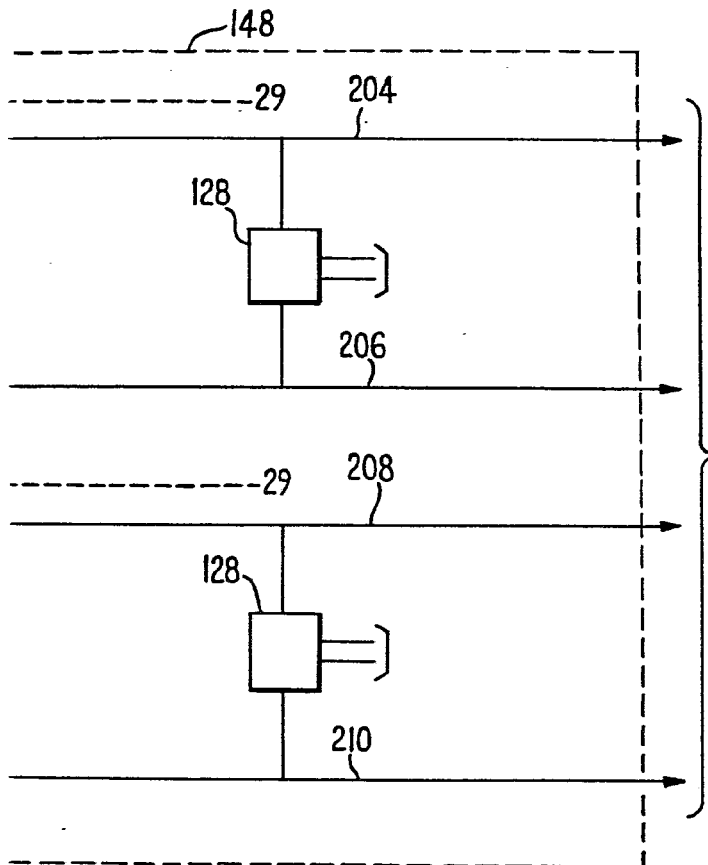


FIG.3



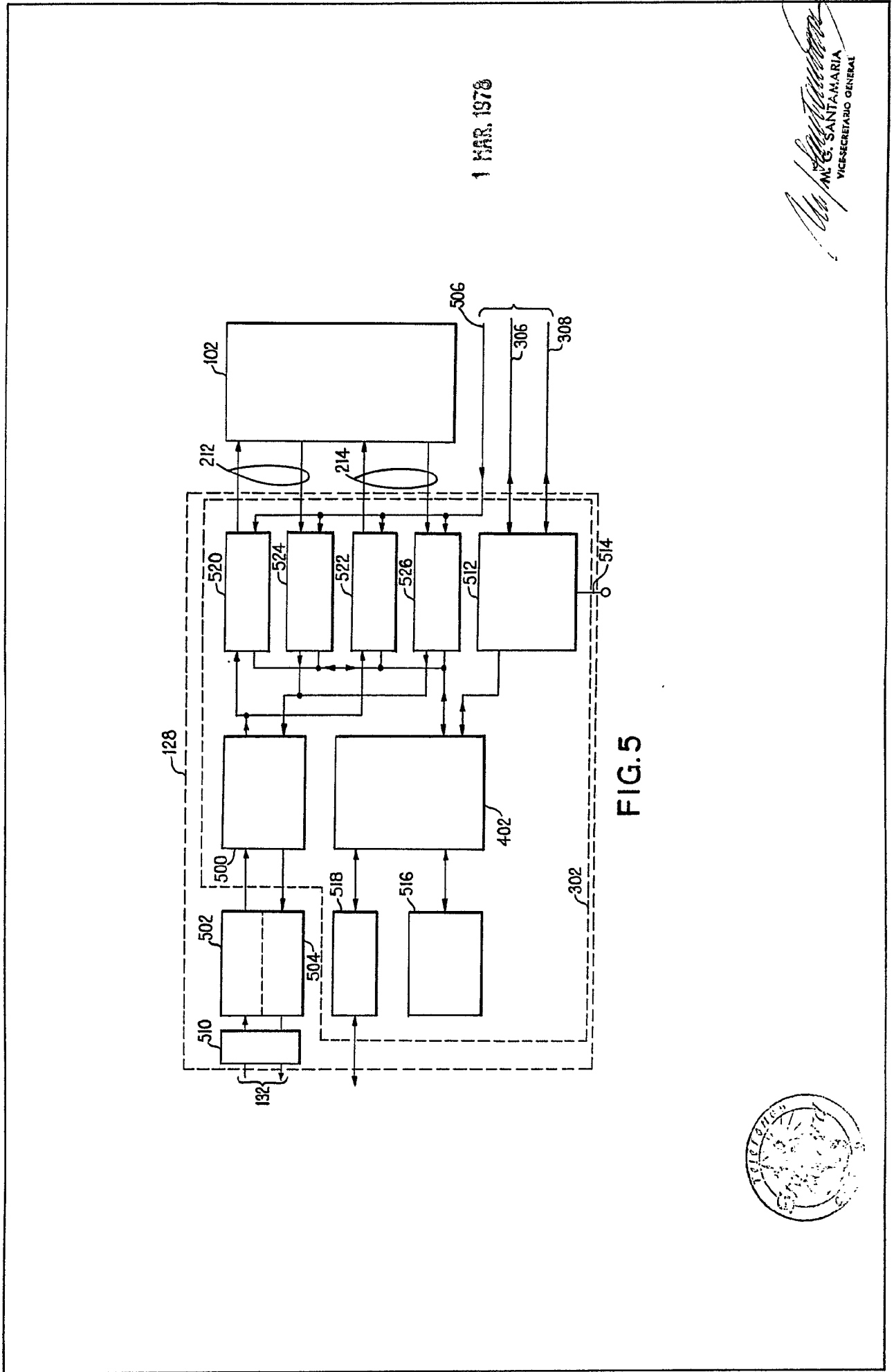


1 MAR 1978

FIG.3

M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

5/4



1 MAR. 1978

FIG. 5



[Signature]
VICESecretario GENERAL

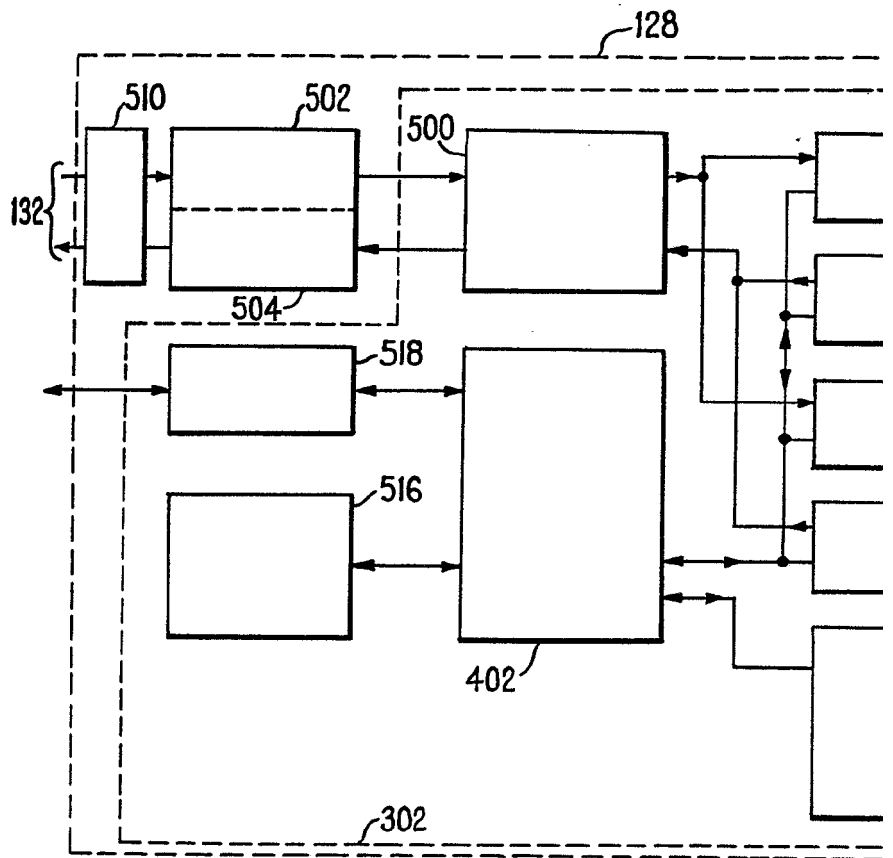
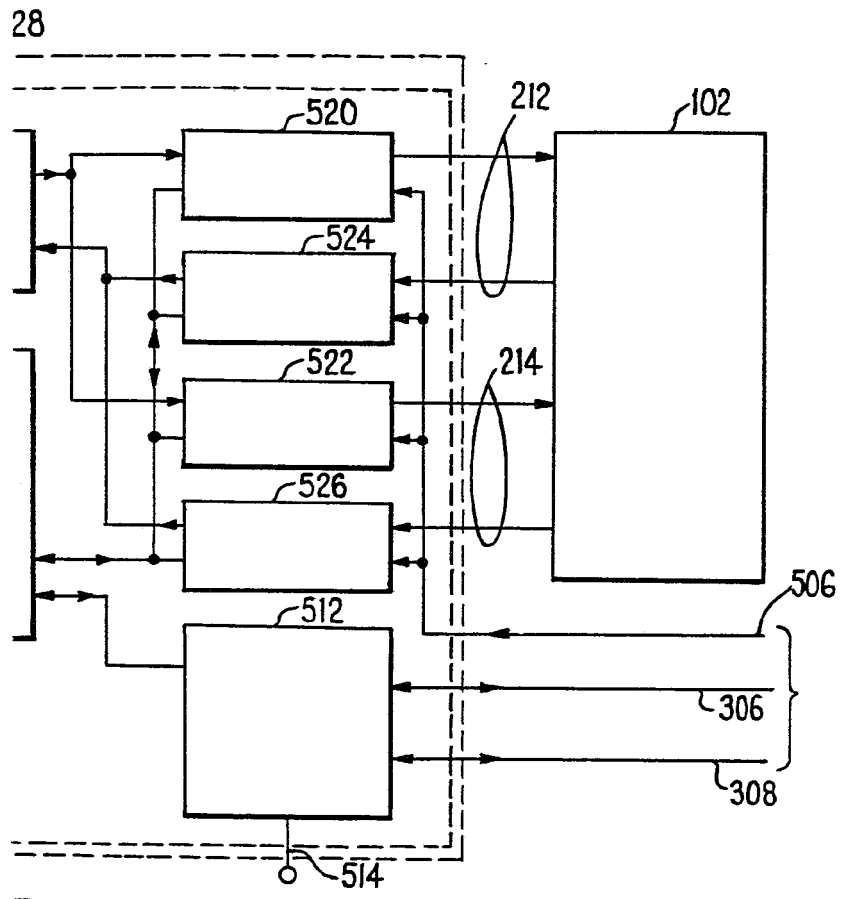


FIG. 5

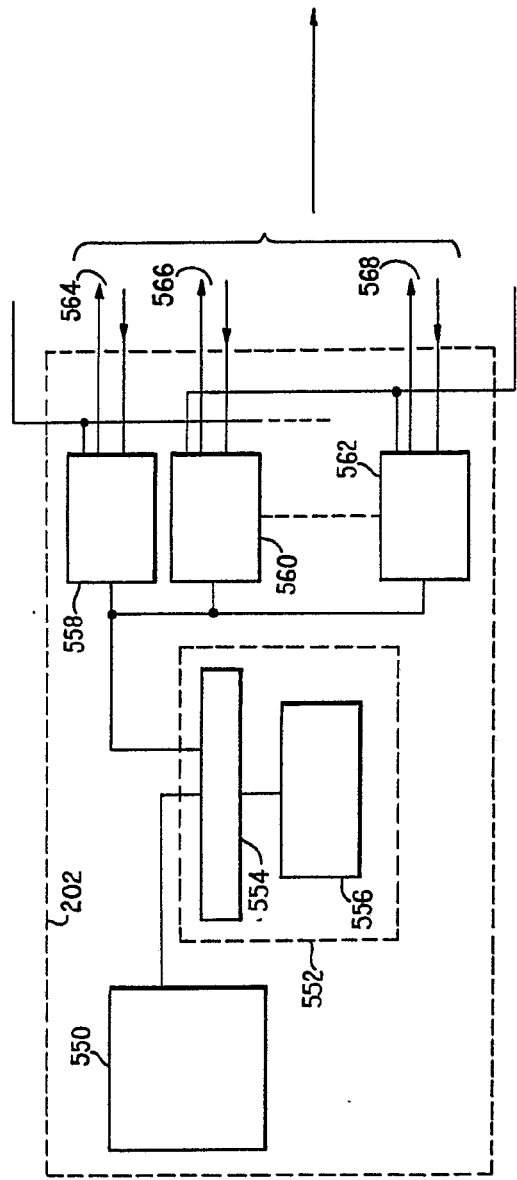




1 MAR. 1978

5

M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL



1 MAR. 1978

FIG. 6



[Signature]
VICESecretARIO GENERAL

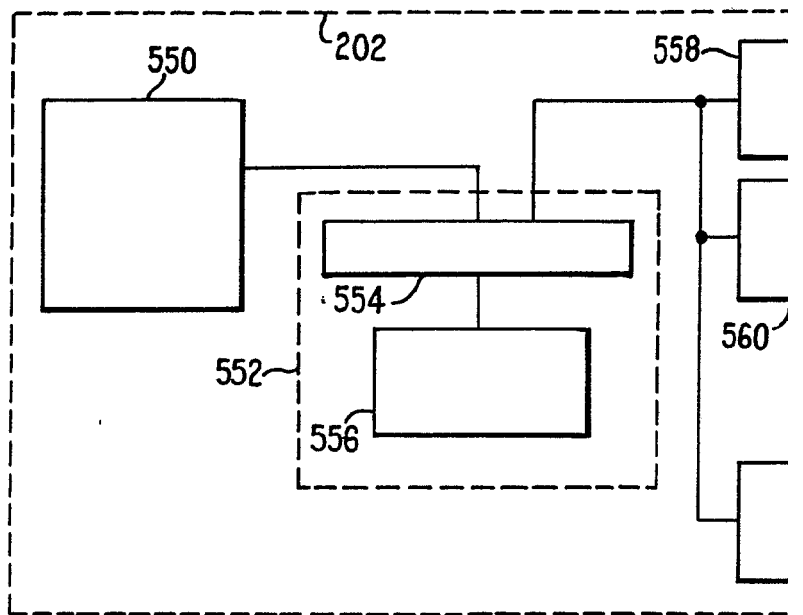
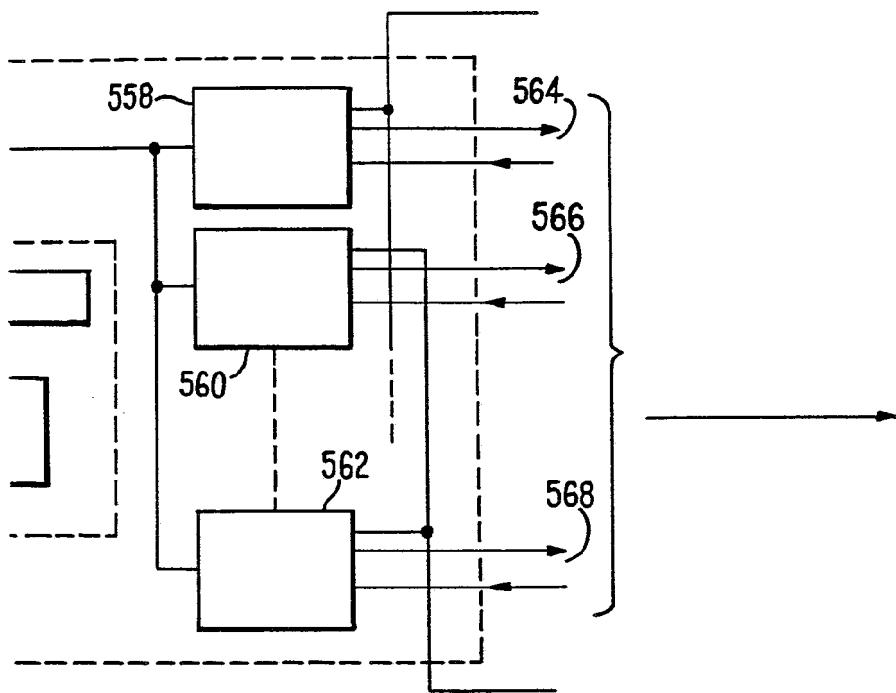


FIG. 6





.6

1 MAR. 1978

[Handwritten Signature]
VIC. SANTIAMARIA
VICE-SECRETARIO GENERAL