

- 5 OCT. 1978

ES

NUMERO 467.327

A1



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

FECHA DE PRESENTACION

25. FEB. 1978

PATENTE DE INVENCION

A1 467.327. 781101 HOLL 29/94

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
808.500	21-6-77	E.U.A.

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	HOLL	

64 TITULO DE LA INVENCION  
 "UNA ESTRUCTURA DE CONDENSADOR"

71 SOLICITANTE (S)  
 INTERNATIONAL BUSINESS MACHINES CORPORATION (IBM Docket Y09-77-013)

DOMICILIO DEL SOLICITANTE  
 Armonk, N.Y. 10504, Estados Unidos de América

72 INVENTOR (ES)  
 Donelli J. DiMaria y Donald R. Young.

73 TITULAR (ES)

74 REPRESENTANTE  
 DON FERNANDO DE ELZABURU MARQUEZ (P.-68.072)

MCS/.

POOR QUALITY

FUNDAMENTO DE LA INVENCION

La presente invención se refiere en general a estructuras de condensadores, y más particularmente a una estructura mejorada de condensador de alto campo que emplea una región de captura o trampa de portadores y que tiene aplicación particular en estructuras de condensadores de semiconductores.

Generalmente se considera que las asperezas o defectos en la superficie del silicio aumentan la corriente de pérdida por el aislador y causan perforaciones a bajo voltaje en los dispositivos semiconductores de óxido metálico (MOS). Esto se ha demostrado de un modo fehaciente para los óxidos térmicos desarrollados sobre la parte superior de silicio policristalino por D. J. DiMaria y D. R. Kerr en "Interface effects and High Conductivity and Oxides Grown Form Polycrystalline Silicon", Applied Physics Letters, Volumen 27, nº 9, 1 de noviembre de 1975, pp. 505-507. Los óxidos térmicos desarrollados sobre silicio policristalino son importantes para diversos tipos de dispositivos basados en la tecnología del Si, tales como los MOS de Inyección de Avalancha Flotante (FAMOS), Dispositivo de Inyección de Avalancha Adaptable (RADI), y Dispositivo con Acoplamiento de Carga (CCD). Se cree que estas asperezas causan la existencia de campos localmente altos, que a su vez causan altas densidades localizadas de corrientes de reposo (a través de un efecto túnel Fowler-Nordheim limitado por la interfaz) y perforación a bajo voltaje.

Se cree que las asperezas sobre la superficie de sustratos metálicos de condensadores de película delgada

causan perforaciones a bajo campo de sustancialmente el mismo modo que las observadas en el caso de óxidos térmicos desarrollados sobre silicio policristalino. Lo que se precisa es un modo de reducir los puntos de alto campo o su efecto debido a las asperezas entre el sustrato y el aislante en una estructura de condensador, para mejorar la corriente de pérdida y el voltaje de perforación de esa estructura.

10

#### RESUMEN DE LA INVENCION

Según la invención, se incorpora una región o capa de captura de portadores en el aislante, junto al sustrato. En la aplicación de la invención a una estructura de un MOS, la región o capa de captura está en forma de trampas de electrones introducidas en el aislante de  $\text{SiO}_2$ . Las grandes densidades de corriente locales debidas a las asperezas cargan fácilmente las trampas de electrones en los puntos de alto campo, reduciendo así a su vez los campos y las corrientes locales. La región o capa de captura ha de estar tan próxima al silicio como sea posible, para maximizar el efecto de las cargas capturadas sobre los campos locales, pero lo bastante alejada para eliminar la posibilidad del efecto túnel inverso por la descarga de las trampas en ausencia de voltaje aplicado.

25

30

En el caso de una estructura MOS en la que se deposita primero poli-Si sobre Si de un solo cristal y después se oxida térmicamente de modo parcial, se describen específicamente tres modos de formar la región o capa de captura. Primero, se forma una capa térmica delgada de

SiO<sub>2</sub> sobre el Si policristalino, o poli-Si. Esta capa delgada de SiO<sub>2</sub> térmico puede formarse oxidando térmicamente el poli-Si. Sobre la capa delgada de SiO<sub>2</sub> térmico se deposita una capa de SiO<sub>2</sub> CVD relativamente gruesa. En esta estructura, la capa de SiO<sub>2</sub> CVD actúa como región de captura de electrones. En segundo lugar, la eficacia captu-  
radora de electrones de esta estructura puede mejorarse sustancialmente depositando una capa de captura muy fina sobre la capa de SiO<sub>2</sub> térmico, antes de depositar la capa relativamente gruesa de SiO<sub>2</sub> CVD. Un metal preferido para esta capa es el wolframio, pero pueden usarse también otros átomos, tales como aluminio. Esta capa no es continua, sino que puede considerarse como muchos puntos muy delgados, como muestran D. R. Young, D. J. DiMaria y N.A. Bojarcuk en "Electron Trapping Characteristics of W in SiO<sub>2</sub>", Journal of Applied Physics", agosto 1977. Esta estructura permita definir de modo muy preciso la localización de las trampas de electrones. Finalmente, una alternativa a esta estructura que incluye la capa delgada es una estructura en la que el aislante entre el Si policristalino, o poli-Si y el electrodo metálico es enteramente de SiO<sub>2</sub> térmico. La región o capa de captura de electrones se forma en este aislante por implantación iónica de fósforo, arsénico o aluminio cerca de la interfaz entre el poli-Si y el SiO<sub>2</sub> térmico.

En el caso de condensadores de película delgada, un sustrato típico puede ser tántalo o aluminio. Sobre este sustrato se desarrolla químicamente un óxido del sustrato. En el caso de un sustrato de tántalo, el aislante sería Ta<sub>2</sub>O<sub>5</sub>, mientras que en el caso de un sustrato de

aluminio, el aislante sería  $Al_2O_3$ . Tal como se aplica a esta estructura, y según la invención, se forma una región o capa de captura de electrones muy cerca de la interfaz entre el sustrato y el óxido desarrollado químicamente por implantación iónica.

#### BREVE DESCRIPCION DE LOS DIBUJOS

Otras ventajas, o aspectos y usos de la presente invención se pondrán de manifiesto en la siguiente descripción detallada de la invención, conjuntamente con los dibujos anexos, en los que:

La Fig. 1 es una representación en corte transversal de una estructura MOS típica;

la Figura 2 es una representación en corte transversal de una estructura MOS según una realización de la invención;

la Figura 3 es una vista en corte transversal de una estructura MOS según una segunda realización de la invención;

la Figura 4 es una vista en corte transversal de una estructura MOS según una tercera realización de la invención;

la Figura 5 es una gráfica que muestra la densidad de corriente de reposo (eje de ordenadas) medida en función de la magnitud del campo medio en MV/cm (eje de abscisas) para una polarización de puerta positiva de las Muestras A, B y C que corresponden a las Figuras 1, 2 y 3 respectivamente;

la Figura 6 es una gráfica que representa la

densidad de corriente de reposo medida en función de la magnitud del campo medio para polarización de puerta negativa de las Muestras A, B y C; en los ejes se representan las mismas magnitudes que en la Figura 5.

5 la Figura 7 es un histograma de la Muestra A, del tanto por ciento de casos de perforación del dieléctrico en función de la magnitud del campo medio bajo polarización de puerta positiva, y

10 la Figura 8 es un histograma de la Muestra C, del tanto por ciento de casos de perforación de dieléctrico en función de la magnitud del campo medio bajo polarización de puerta negativa.

15 En las figuras 7 y 8 :  significa INICIAL (AUTORREGENERANTE) y  FINAL DESTRUCTIVA.

#### DESCRIPCION DE LAS REALIZACIONES PREFERIDAS

20 La deposición de silicio policristalino sobre silicio de un sólo cristal degenerado, la impurificación del policristalino, y la posterior oxidación térmica, se describen, por ejemplo, en el artículo antes citado de D. J. DiMaria y D. R. Kerr. La Figura 1 ilustra esta estructura en corte transversal. El poli-Si se deposita sobre un sustrato de Si de un sólo cristal y después se oxida térmicamente para producir un aislante de SiO<sub>2</sub>. Sobre este aislante de SiO<sub>2</sub> se deposita un electrodo metálico, típicamente aluminio. Como se ilustra en la Figura 1, la interfaz entre el poli-Si y el SiO<sub>2</sub> térmico es bastante rugosa y no uniforme. Los puntos altos, es decir los puntos más próximos al electrodo metálico, a causa de estas

25

30

asperezas, son puntos de altos campos. Aunque la corriente media de un lado a otro de la interfaz puede ser relativamente pequeña, las altas corrientes localizadas, debidas a los altos campos en los puntos altos localizados, pueden causar una perforación local del aislante de  $\text{SiO}_2$  a campos medios relativamente bajos.

En la estructura MOS mostrada en la Figura 2, la capa de  $\text{SiO}_2$  térmico es relativamente delgada, teniendo un espesor a. Esta capa puede estar formada oxidando térmicamente el poli-Si. Sobre esta capa relativamente delgada de  $\text{SiO}_2$  térmico, se forma una capa considerablemente más gruesa de  $\text{SiO}_2$  pirolítico o CVD. El espesor de la capa de  $\text{SiO}_2$  CVD está indicado por b. Aunque la capa de  $\text{SiO}_2$  térmico no tiene muchas trampas de electrones, la capa de  $\text{SiO}_2$  CVD muestra una cierta eficacia de captura de electrones. Se cree que esta eficacia de captura de electrones está relacionada con el contenido de agua del  $\text{SiO}_2$  CVD.

Se consigue una mejora sustancial en la estructura mostrada en la Figura 2 por medio de la modificación ilustrada en la Figura 3. Aquí, se deposita primero una capa de wolframio sobre la capa relativamente delgada de  $\text{SiO}_2$  térmico, antes de depositar la capa más gruesa de  $\text{SiO}_2$  CVD. Esta capa de wolframio es extremadamente delgada, del orden de alrededor de  $10^{14}$  átomos/cm<sup>2</sup>, y como resultado de ello, la capa no es continua. Esta capa puede considerarse como compuesta de muchos puntos de wolframio. Aunque se ha empleado wolframio en una construcción específica de la invención, los expertos en la técnica admitirán que podrían usarse otros átomos, como por ejemplo

aluminio.

Para demostrar las ventajas de la invención, se fabricaron estructuras MOS, según las Figuras 1, 2 y 3, y se denominaron Muestras A, B y C, respectivamente, como sigue:

Muestra A

Al-SiO<sub>2</sub> térmico (450 Å)-poli-Si (3,5 x 10<sup>-3</sup> Ω cm n).

Muestra B

Al-SiO<sub>2</sub> CVD (520 Å)-SiO<sub>2</sub> térmico (70 Å)-poli-Si (3,5 x 10<sup>-3</sup> Ω cm n).

Muestra C

Al-SiO<sub>2</sub> CVD (520 Å)-w (unos 10<sup>14</sup> átomos/cm<sup>2</sup>)-SiO<sub>2</sub> térmico (70 Å)-poli-Si (3,5 x 10<sup>-3</sup> Ω cm n).

En cada una de las Muestras A, B y C, los electrodos circulares de puerta de aluminio tenían áreas de 1,3 x 10<sup>-2</sup> cm<sup>2</sup> y eran de alrededor de 3.000 Å de espesor. No se hizo recocido post-metalización. Todos los espesores de los óxidos se determinaron por medio de la capacitancia MOS. Las características de corriente de reposo-voltaje de puerta aplicado se midieron sobre muestras vírgenes usando una variación continua del voltaje, o escalonando el voltaje. Para los experimentos de variación continua del voltaje, se usaron velocidades de variación

de  $5,1 \times 10^{-2}$  MV/cm-seg ó  $9,5 \times 10^{-3}$  MV/cm-seg. La variación continua de voltaje se hizo en el sentido de aumentar la magnitud de, o bien la polarización positiva o negativa, hasta que se alcanzó un nivel de corriente de  $8 \times 10^{-7}$  A/cm<sup>2</sup>, y después se invirtió el sentido de la variación. Los datos se han representado en las gráficas de las Figuras 5 y 6, que se han corregido en la corriente de desplazamiento (unos  $3,5 \times 10^{-9}$  A/cm<sup>2</sup>) debida a la velocidad de variación con el tiempo del voltaje de puerta. El voltaje de partida inicial de los experimentos de variación continua fué cuando las corrientes de conducción electrónica comenzaron a dominar con respecto a la corriente de desplazamiento. En los experimentos de voltaje escalonado, la magnitud del campo medio se aumentó desde 0 V, en escalones de 1 MV/cm, para ambas polaridades de puerta, hasta que las muestras sufrieron una perforación destructiva. Aunque hubo algunas diferencias detalladas en las características de corriente-voltaje, debidas a diferencias en la acumulación de carga negativa capturada en las estructuras, las dos técnicas experimentales dieron los mismos resultados generales.

Las Figuras 5-8 muestran claramente que una capa de captura de cargas elimina el efecto de altos campos locales debidos a asperezas en la interfaz entre silicio policristalino-dióxido de silicio térmico. En las Figuras 5 y 6, la magnitud del campo medio magnitud del voltaje de puerta dividida por el espesor total de óxido de la estructura) requerido para una medida de corriente dada en el circuito exterior, es mayor cuando hay presente una capa de captura para cualquier polaridad del voltaje. Obsérvese

que la estructura de la Muestra C (con la capa de W) es mejor que la estructura de la Muestra B (sin la capa de W). Esto es concordante con la observación experimental de que la eficacia capturadora de la estructura con la  
5 capa de W (Muestra C) es mayor que la estructura con sólo el óxido CVD (Muestra B). Las características tanto para la estructura de la Muestra B como de la C, que tienen una capa de  $\text{SiO}_2$  CVD, se desplazan a campos medios mucho más altos que la estructura de la Muestra A. Se cree que la  
10 mayor eficacia capturante de la estructura con la capa de óxido CVD sobre la capa de óxido térmico (Muestra B) en comparación con la estructura con sólo el óxido térmico (Muestra A) desarrollado sobre el sustrato de silicio policristalino, está relacionada con el contenido de agua  
15 del óxido pirolítico o CVD. Las características I-V de las estructuras de las Muestras C y B están en la gama de las de las estructuras MOS que tienen óxidos térmicos desarrollados a partir de sustratos de silicio de un sólo cristal.

Se cree que la secuencia de sucesos que tienen  
20 lugar en las estructuras de las Muestras B y C para reducir el efecto de las asperezas es como sigue:

(1) A bajos voltajes de puerta aplicados, hay una captura localizada que elimina rápidamente el efecto de las asperezas.

25 (2) A medida que se aumenta el campo, hay una captura uniforme, que desplaza las características I-V hacia campos medios más altos.

De las medidas de I-V a voltaje escalonado, parece que hay una captura localizada, para las estructuras  
30 de las Muestras B y C, a muy bajos niveles de corriente

( $\leq 7,9 \times 10^{-12}$  A/cm<sup>2</sup>) y bajos campos aplicados ( $\leq 2$  MV/cm) para cualquiera de las polaridades. Cerca de este nivel de corriente, había una notable separación de las características I-V para las estructuras de las Muestras B ó C de las de la estructura de la Muestra A. Esta separación apareció como un saliente (de 1,5-2 MV/cm de ancho) cuando la corriente aumentaba muy lentamente hasta un nivel de corriente de entre  $7,9 \times 10^{-12}$  A/cm<sup>2</sup> y  $3,9 \times 10^{-11}$  A/cm<sup>2</sup>. Este saliente era más ancho para la estructura de la Muestra C (con la capa de W) que para la estructura de la Muestra B (sin la capa de W). Después de estos salientes, se observa que la captura uniforme es el factor dominante para controlar las características de I-V. Los datos de las Figuras 5 y 6 son representativos de este comportamiento de captura uniforme.

La histéresis de los datos representados por las Figuras 5 y 6 se debe a la captura de electrones. Los datos similares a las Figuras 5 y 6 en una estructura MOS con un óxido térmico de 563 Å de un sustrato de silicio de degeneración de un sólo cristal mostraban menos histéresis, para cualquiera de las polaridades de voltaje, que la observada para una polaridad de puerta negativa en la estructura de la Muestra A, como puede verse en la Figura 6. La cantidad de histéresis para cualquiera de las polaridades es la mayor para la estructura de la Muestra C, a continuación va la de la estructura de la Muestra B, y la menor es para la estructura de la Muestra A. La histéresis para polarización de puerta positiva en la estructura de la Muestra A, como se muestra en la Figura 5, ha sido indicada por D. J. DiMaria y D. R. Kerr en el artí-

culo antes citado y en otros lugares, y se cree que se debe a una mejor captura local en la capa de óxido térmico, cerca de los puntos de alto campo, debido a las grandes densidades de corriente locales. En posteriores ciclos de variación continua de voltaje, todas las estructuras mostraron un efecto de memoria, porque una captura de carga negativa en el ciclo anterior forzaba a las características de I-V hacia campos medios más altos al comienzo del ciclo siguiente. El rápido aumento de corriente para polarización de puerta positiva en la estructura de la Muestra C es indicadora del comienzo del embalamiento de corriente próximo a una perforación destructiva.

Si las diferencias entre los datos I-V de las estructuras de las Muestras B y C, como muestran las Figuras 5 y 6, se deben a una captura uniforme de carga negativa en la capa de W, se podría, en principio, determinar la posición de esta capa a partir de los desplazamientos de voltaje entre las Muestras B y C, usando una técnica descrita recientemente por D. J. DiMaria en un artículo titulado "Determination of Insulator Bulk Trapped Charged Densities and Centroids From Photocurrent-Voltage Characteristics of MOS Structures", Journal of Applied Physics, Volumen 47, nº 9, septiembre 1976, páginas 4073-4077. Esta relación de I de corriente fotoeléctrica-V es

$$\bar{x}/L = \left[ 1 + \left( |\Delta V_G^-| / L \right) / \left( |\Delta V_G^+| / L \right) \right]^{-1}$$

donde  $\bar{x}$  es el centroide medido a partir de la interfaz de Al-SiO<sub>2</sub> CVD, L es el espesor total de óxido de la estructura, y  $|\Delta V_G^+|$  y  $|\Delta V_G^-|$  son las magnitudes de desplazamiento de los voltajes de puerta a un nivel constante de

corriente fotoeléctrica para polarización de puerta positiva y negativa, respectivamente. Usando esta ecuación y los valores experimentales de  $|\Delta V_G^+|/L$  y  $|\Delta V_G^-|/L$  de los datos de las Figuras 5 y 6, la capa de W se localizó a una distancia de 72 Å de la interfaz entre Si policristalino-SiO<sub>2</sub> térmico, que está en excelente acuerdo con el valor medido de 70 Å. Sólo se usaron los datos de niveles de corriente de menos de  $3 \times 10^{-8}$  A/cm<sup>2</sup>, para evitar la región de embalamiento de corriente en la estructura de la Muestra C para polarización positiva de puerta.

Las Figuras 7 y 8 muestran las distribuciones de autorregeneración y de perforación destructiva para polarización positiva de puerta (inyección de Si policristalino) en las estructuras de las Muestras A y C. Ambas distribuciones para la Muestra C en la Fig. 8 muestran muy pocas perforaciones a bajo campo medio que son características de superficies de silicio policristalino oxidado térmicamente, como se muestra en la Figura 7 para la Muestra A. De hecho, estos histogramas de la Figura 8 se distribuyen muy apretadamente alrededor de un campo medio de 8,8 MV/cm para tales condensadores de gran superficie, comparados con las estructuras MOS de Si de un sólo cristal oxidado térmicamente.

La posición de la capa de captura de W se fijó próxima a la interfaz de Si policristalino-SiO<sub>2</sub> térmico para maximizar la reducción de campo entre la carga capturada negativa y esta interfaz, minimizando al mismo tiempo la posibilidad de descarga por emisión térmica con campo auxiliar, o emisión de campo, a la banda de conducción del óxido CVD en la región aumentada en campo en la capa de

óxido CVD. Sin embargo, la región del W se escogió lo bastante alejada de la interfaz de Si policristalino-SiO<sub>2</sub> térmico para evitar el efecto túnel inverso al poli-Si. En general, la región del W ha de ser mayor de alrededor de 40-50 Å. Por otro lado, la región del W no ha de estar tan lejos de la interfaz entre Si policristalino-SiO<sub>2</sub> térmico para que las cargas capturadas tengan un menor efecto sobre los campos debido a las asperezas en la superficie del silicio. Con base en consideraciones prácticas, la máxima distancia de la región del W a la interfaz entre Si policristalino-SiO<sub>2</sub> térmico no ha de ser mayor de alrededor de 150 Å, y preferiblemente ha de ser del orden de menos de 100 Å.

Aunque es muy eficaz el uso de un metal para la capa de captura, tal como wolframio, en la estructura de la Muestra C, la estructura de la Muestra B demuestra que pueden usarse otras capas de captura para conseguir reducciones y aumentos de corriente en los voltajes de perforación según la invención. Estas capas de captura podían formarse por implantación iónica, evaporación, o deposición química de vapor. Por ejemplo, la estructura mostrada en la Figura 4 es esencialmente la misma que la estructura mostrada en la Figura 1, excepto en que se han implantado iones en la capa de SiO<sub>2</sub> térmico en una región correspondiente a la región del W en la Figura 3. Los iones implantados pueden ser de fósforo, arsénico o aluminio. Se ha encontrado que el arsénico es particularmente eficaz para formar trampas de electrones en la capa de SiO<sub>2</sub> térmico. La técnica de usar una capa de captura para aumentar los voltajes de perforación podía usarse en otras estructuras

de condensadores además de las estructuras MOS. Por ejemplo, es conocido el fabricar condensadores de película delgada a partir de un sustrato de tantalio o aluminio desarrollado químicamente un óxido del sustrato como aislante del condensador. En el caso de un sustrato de tantalio, el aislante sería  $Ta_2O_5$ , mientras que en caso de un sustrato de aluminio, el aislante sería  $Al_2O_3$ . La interfaz entre el sustrato y el óxido aislante tiene asperezas que tienden a limitar el campo de perforación de estos condensadores de película delgada. En este tipo de estructuras, puede formarse una región de captura de electrones muy próxima a la interfaz entre el sustrato y el óxido aislante por implantación iónica.

REIVINDICACIONES

5 Los puntos de invención propia y nueva que se  
presentan para que sean objeto de esta solicitud de Patente  
de Invención en España, por VEINTE años, son los que se  
recogen en las reivindicaciones siguientes.

10 1ª. Una estructura de condensador de alto campo  
que comprende: un par de electrodos separados, y una capa  
aislante dispersada entre dicho par de electrodos, tenien  
do dicha capa aislante una región de captura de portadores.

15 2ª. Una estructura de condensador de alto campo  
según la reivindicación 1ª, en la que uno de dichos elec  
trodos es un sustrato y la capa aislante es un óxido del  
sustrato, teniendo la interfaz entre el sustrato y el óxi  
do asperezas que tienden a producir altos campos localiza  
dos, estando dicha región de captura de portadores muy cer  
ca a dicha interfaz, y cargándose rápidamente para reducir  
los grandes campos localizados debidos a las asperezas.

20 3ª. Una estructura de condensador de alto campo  
según la reivindicación 2ª, que es una estructura MOS que  
comprende un material de sustrato de base de silicio de un  
sólo cristal, que tiene depositada sobre sí una capa de  
silicio policristalino, estando la capa de silicio poli  
25 cristalino parcialmente oxidada térmicamente para formar  
una capa de óxido térmico relativamente delgada, habiendo  
una capa relativamente gruesa de  $\text{SiO}_2$  CVD depositada sobre  
la capa de óxido térmico delgada, y un electrodo metálico  
depositado sobre la capa de  $\text{SiO}_2$  CVD.

30 4ª. Una estructura de condensador de alto campo

según la reivindicación 3ª, en la que el espesor de la capa de óxido térmico delgada es suficientemente grande para eliminar sustancialmente la posibilidad de un efecto túnel inverso por la descarga de las trampas en ausencia de un voltaje aplicado.

5            5ª. Una estructura de condensador de alto campo según la reivindicación 3ª, en la que el espesor de la capa de óxido térmico relativamente delgada es mayor de 40 Å.

10           6ª. Una estructura de condensador de alto campo según la reivindicación 5ª, que incluye además una capa metálica muy fina entre la capa relativamente delgada de óxido térmico y la capa de SiO<sub>2</sub> CVD.

15           7ª. Una estructura de condensador de alto campo según la reivindicación 6ª, en la que dicha capa metálica es de wolframio y de alrededor de 10<sup>14</sup> átomos/cm<sup>2</sup>.

20           8ª. Una estructura de condensador de alto campo según la reivindicación 6ª, en la que el espesor de la capa de óxido térmico delgada es suficientemente grande para eliminar sustancialmente la posibilidad de un efecto túnel inverso por la descarga de las trampas en ausencia de voltaje aplicado.

9ª. Una estructura de condensador de alto campo según la reivindicación 6ª, en la que el espesor de la capa de óxido térmico relativamente delgada es mayor de 40 Å.

25           10ª. Una estructura de condensador de alto campo según la reivindicación 2ª, en la que dicha región de captura de portadores está formada en dicho óxido por implantación iónica.

30           11ª. Una estructura de condensador de alto campo según la reivindicación 10ª, que tiene una estructura MOS

que comprende un sustrato de base de silicio de un sólo cristal, sobre la que se deposita una capa de silicio policristalino, estando la capa de silicio policristalino parcialmente oxidada térmicamente para formar el aislante de óxido de la estructura del condensador, y un electrodo metálico depositado sobre el aislante de óxido, estando formada la región de captura de portadores por implantación iónica en una región muy próxima a dicha interfaz.

10            12<sup>a</sup>. Una estructura de condensador de alto campo según la reivindicación 11<sup>a</sup>, en la que los iones implantados en la región de captura de portadores están seleccionados del grupo que consta de fósforo, arsénico y aluminio.

15            13<sup>a</sup>. Una estructura de condensador de alto campo según la reivindicación 12<sup>a</sup>, en la que los iones implantados en la región de captura de portadores son de arsénico.

20            14<sup>a</sup>. Una estructura de condensador de alto campo según la reivindicación 10<sup>a</sup>, en la que dicha estructura de condensador que es un condensador de película delgada formado desarrollando químicamente un óxido sobre un sustrato metálico.

25            15<sup>a</sup>. Una estructura de condensador de alto campo según la reivindicación 14<sup>a</sup>, en la que dicho sustrato metálico está seleccionado del grupo que consta de tántalo y aluminio, y el óxido desarrollado sobre el sustrato está seleccionado del grupo que consta de  $Ta_2O_5$  y  $Al_2O_3$ , respectivamente, estando formada dicha región de captura  
30 de portadores por implantación iónica en dicho óxido.

16ª. "UNA ESTRUCTURA DE CONDENSADOR".

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

5 Esta memoria consta de dieciocho hojas escritas a máquina por una sola cara.

Madrid, 25.FEB.1978

P.A.

**Fernando de Elizaburu**  
**Por Poder**

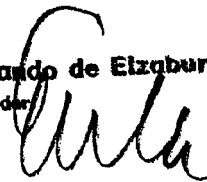


FIG 1

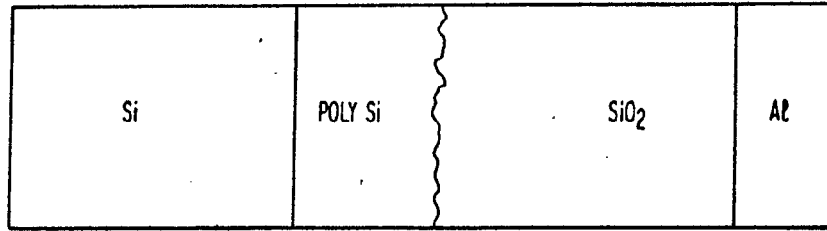


FIG 2

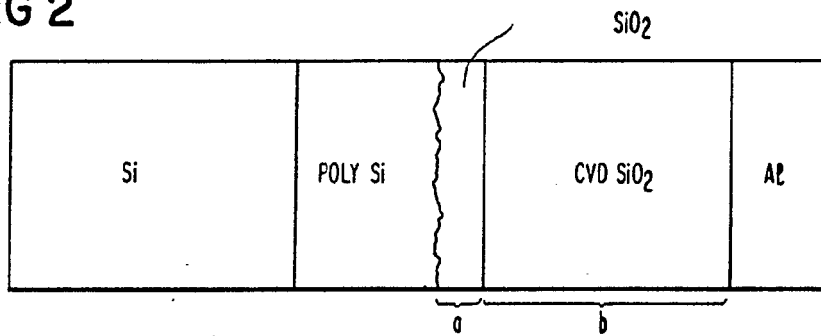


FIG 3

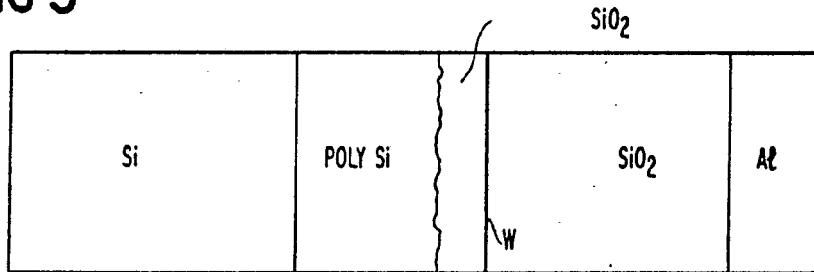
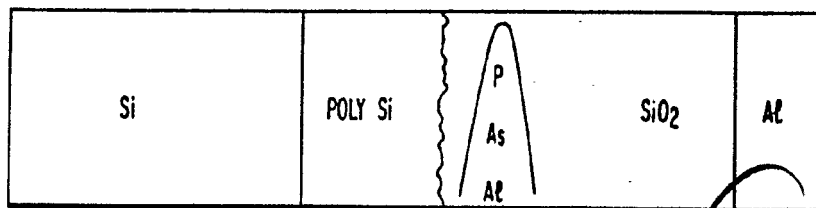


FIG 4



Fernando de S. Izquierdo  
Por Poder...

Fig. 5

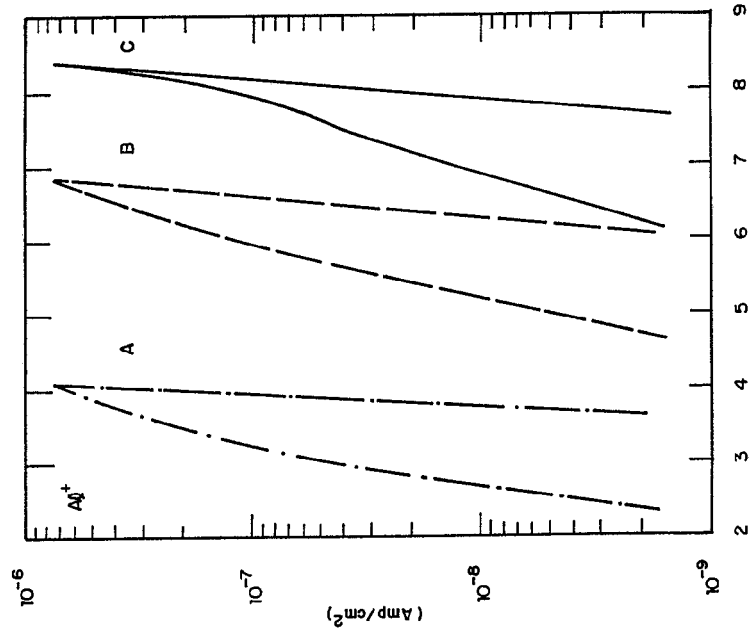
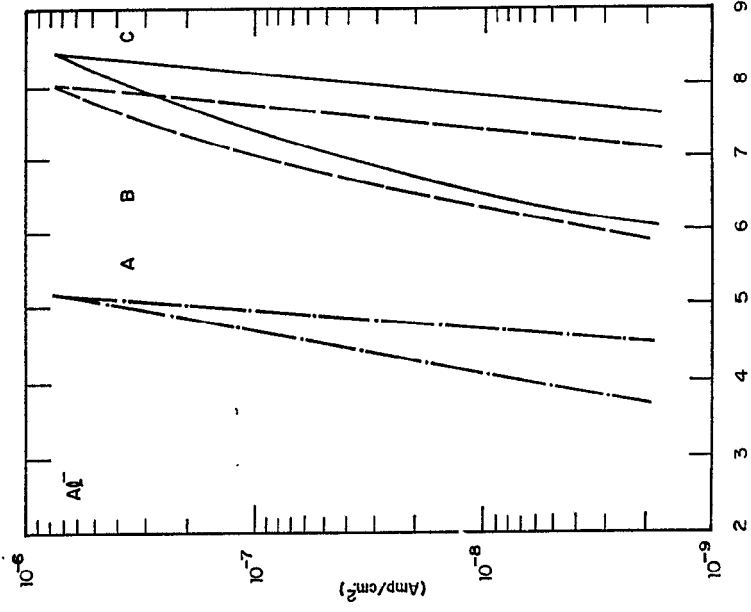


Fig. 6



Approved for Release  
by NSA on 05-08-2014 pursuant to E.O. 13526

Fig. 5

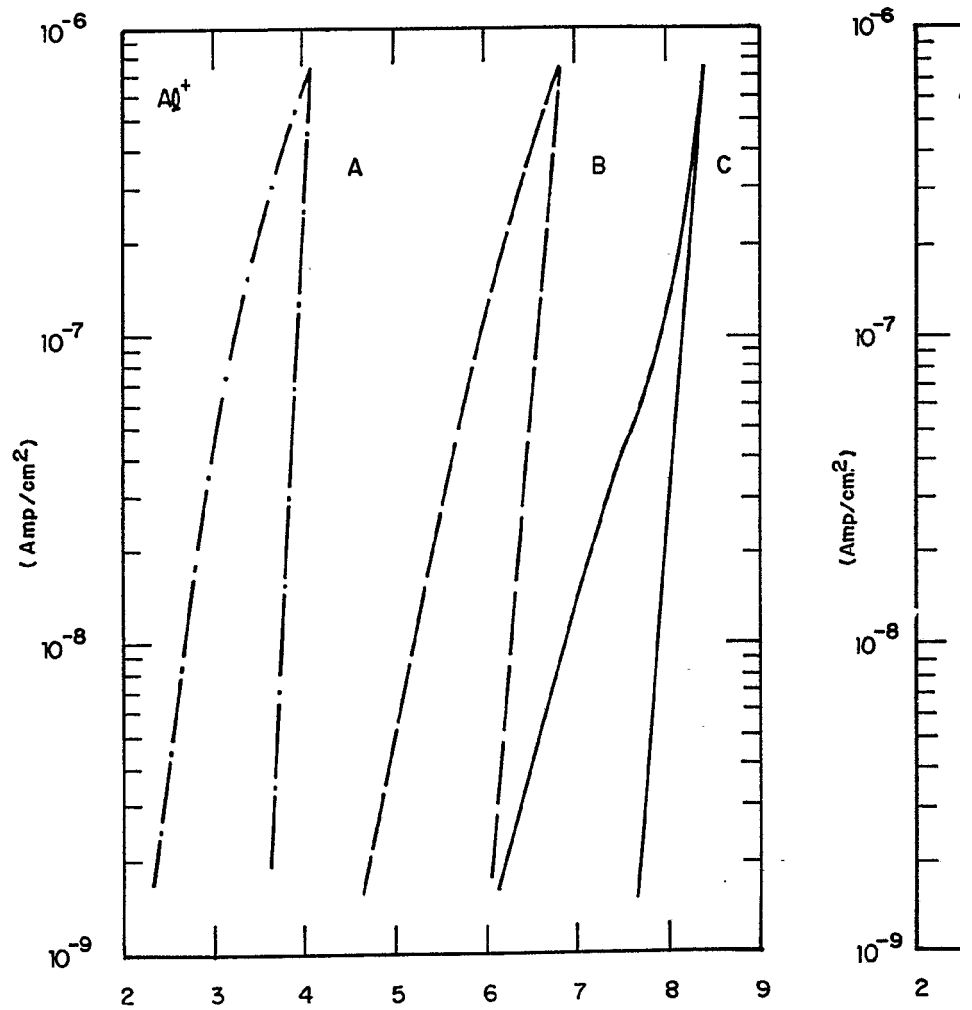
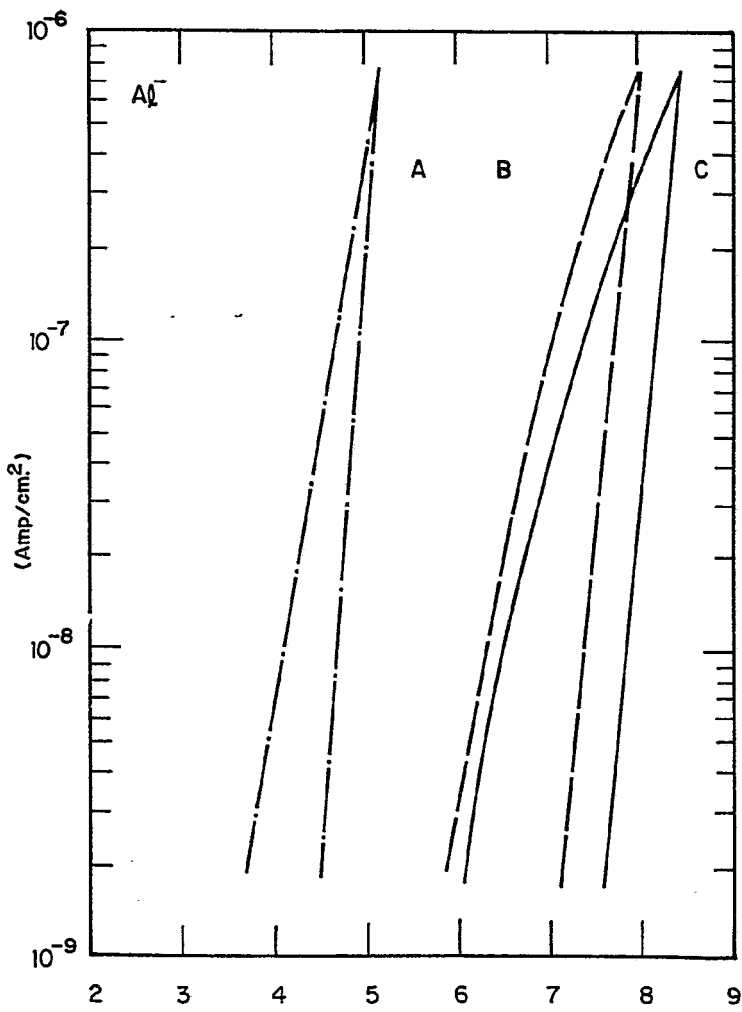


Fig. 6



Fernando de Eizaburo  
Por Poder

Fig. 7

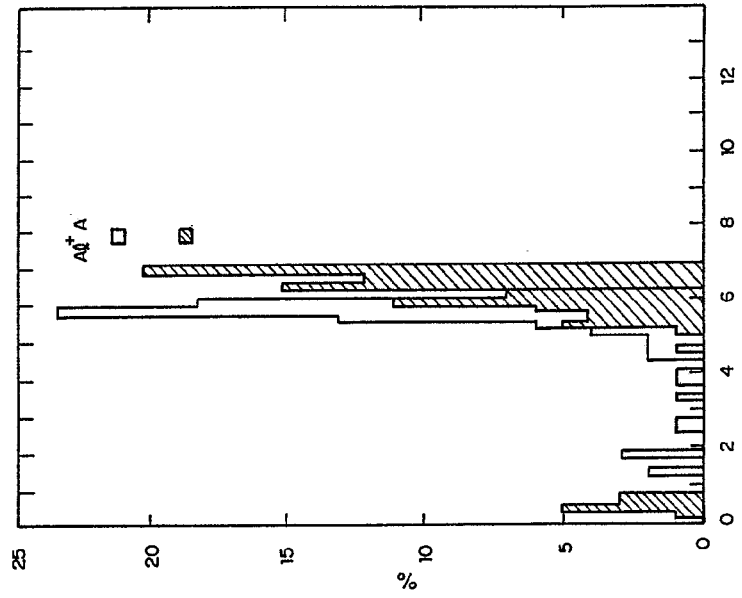
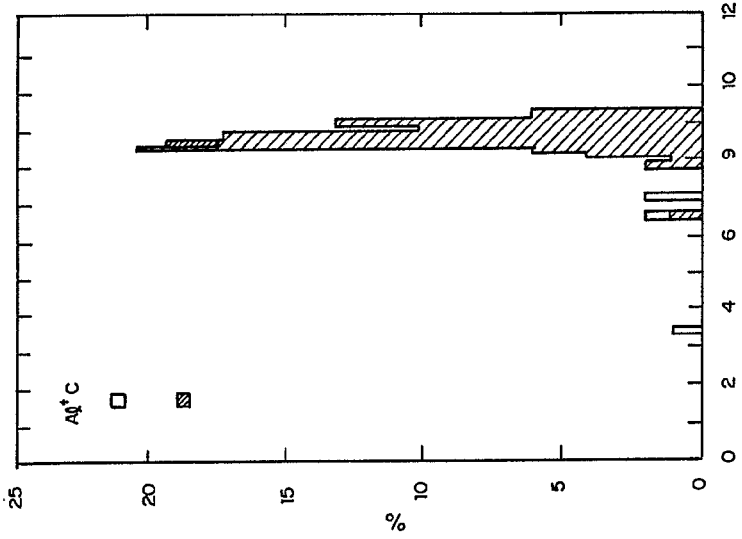


Fig. 8



*Fernando de Elizabere*  
Per Pedro

Fig. 7

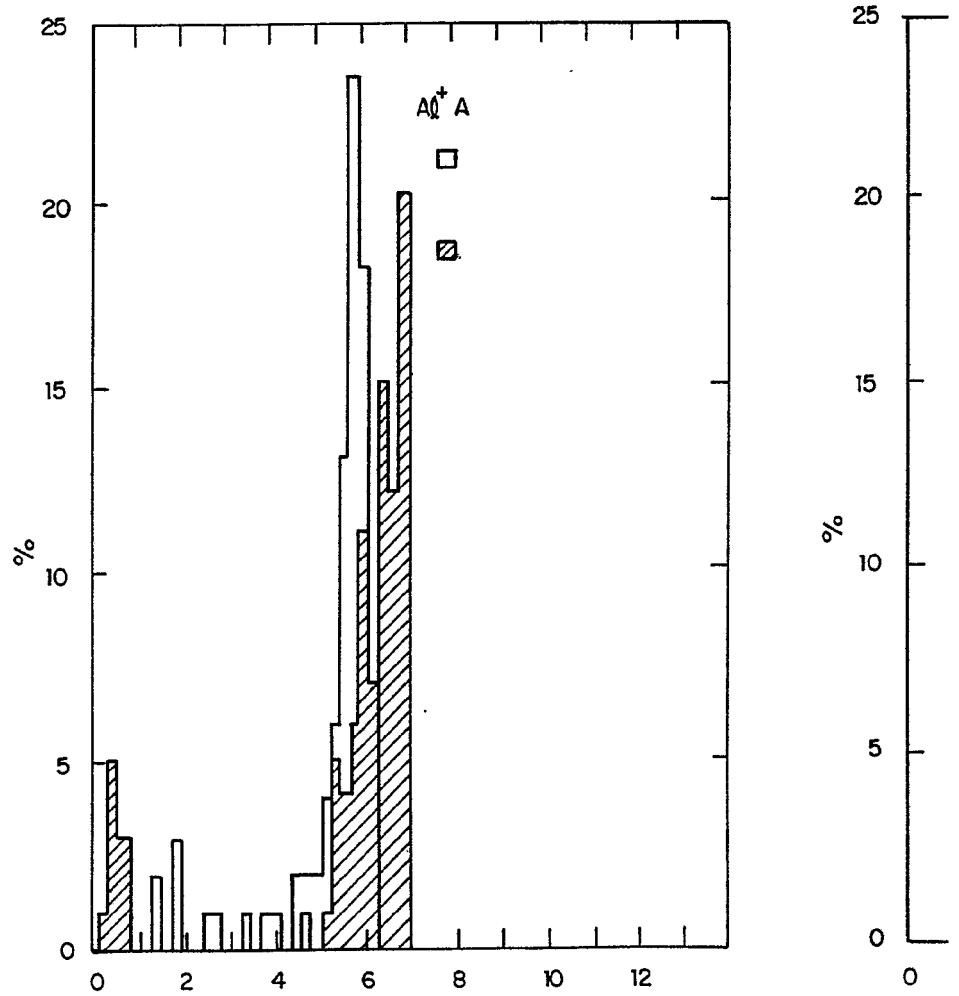
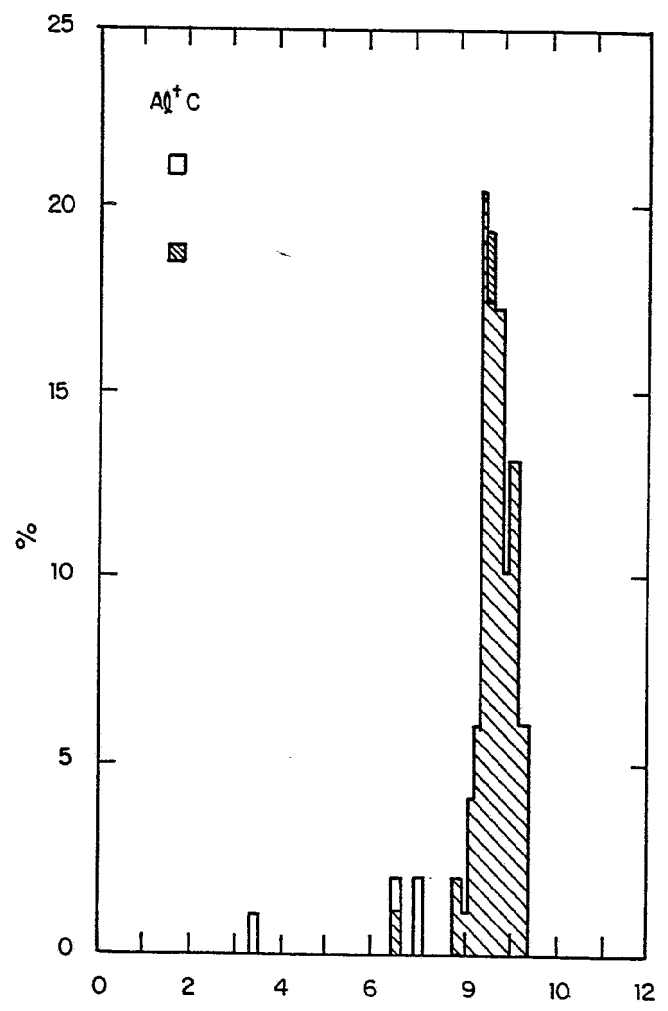


Fig. 8



*Fernando de Elzaberg*  
For Pedro