

MINISTERIO DE INDUSTRIA  
REGISTRO DE LA PROPIEDAD INDUSTRIAL

20 JUL. 1978

ES

11	NUMERO	465451
21		
22	FECHA DE PRESENTACION	27-12-77

A 1



ESPAÑA

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

20	PRIORIDADES:	22	FECHA	23	PAIS
30	NUMERO				
	P 26 59 291.6		29-12-76		Rep. Federal Alemana

47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	62	PATENTE DE LA QUE ES DIVISIONARIA
			G10H		

54	TITULO DE LA INVENCION
	"UN DISPOSITIVO DE ACOPLAMIENTO TONAL AUTOMATICO EN INSTRUMENTOS ELECTRONICOS MUSICALES".

71	SOLICITANTE (S)	(PHD 76-196 Spain HK/TS)
	N.V. PHILIPS 'GLCELLAMPENTFABRIEKEN	

	DOMICILIO DEL SOLICITANTE
	Emmasingel 29, Eindhoven, Holanda.

72	INVENTOR (ES)
	Ulrich Gross

73	TITULAR (ES)

74	REPRESENTANTE	(P.- 67.104)
	DON ALBERTO DE ELZABURU MARQUEZ	

lfg

1 El invento se refiere a un dispositivo para  
acompañamiento tonal automático en instrumentos musicales  
electrónicos, equipado con una unidad de ritmo, siendo man-  
tenidos el tono fundamental, el tono de quinta u otro tono  
5 relacionado con acordes específicos y/o quedando disponible  
el propio acorde en una secuencia predeterminada en el rit-  
mo seleccionado.

Tal dispositivo es conocido por la solicitud  
de Patente Alemana 2.056.509 que ha sido expuesta a inspec-  
10 ción pública. Este dispositivo selecciona el tono más alto y  
el más bajo de los acordes que están siendo mantenidos y re-  
produce estos tonos alternativamente con los acordes.

Cuando solamente se da un tono individual, no  
se encuentra ningún acorde con este dispositivo, lo cual da  
15 lugar a una interrupción molesta en el acompañamiento.

Un objeto del invento es crear un dispositivo  
que llena este vacío cuando se da un acorde incompleto o in-  
cluso un tono independiente.

De acuerdo con el invento, este objeto se con-  
20 sigue por cuanto para al menos una clave de tono está dis-  
puesto un perceptor de acordes que identifica el carácter  
del acorde, por ejemplo un acorde mayor, menor o de séptima,  
y en cuya salida aparece una señal en presencia de un acorde,  
mientras que está añadido un dispositivo de conmutación al  
25 perceptor de acordes asociado que conmuta el perceptor de  
acorde para identificación de tonos individuales en ausencia  
de un acorde.

En un dispositivo de acuerdo con el invento,  
que incluye un perceptor de acordes para cada clave tonal a  
30 cuyas entradas están aplicados los tonos de los acordes a

1 ser identificados, la salida de cada perceptor de acordes  
está conectada, tanto a una primera entrada de uno de doce  
conmutadores que constituyen en conjunto el dispositivo de  
comutación y a cuyas segundas entradas está aplicada una  
5 señal de clave de un tono preseleccionado del acorde, por  
ejemplo el fundamental, como a una entrada de un circuito "O",  
y la salida de este circuito "O" está conectada a las entra-  
das de control de todos los conmutadores y las salidas de  
cada uno de los conmutadores conducen a una entrada indivi-  
10 dual de un circuito de prioridad, mientras que está dispue-  
ta una salida para cada entrada del circuito de prioridad y  
cada una de las salidas de dicho circuito de prioridad con-  
duce a la entrada de control de un conmutador, a cuya prime-  
ra entrada está aplicado el tono correspondiente y a cuya  
15 segunda entrada está aplicado el impulso de control proceden-  
te de la unidad de ritmo, y las salidas de estos conmutado-  
res están interconectadas a través de un circuito "O".

Adecuadamente, tal dispositivo está diseñado  
de modo que los conmutadores consisten en un circuito puer-  
20 ta "Y", cuya entrada de control está conectada a una salida  
del circuito de prioridad, a cuya segunda entrada están  
aplicados los impulsos procedentes de la unidad de ritmo y  
a cuya primera entrada está aplicada una señal de tono.

Para la reproducción alternativa del bajo fun-  
25 damental y alternativo es ventajoso que cada conmutador com-  
prenda dos circuitos puerta "Y", cuyas entradas de control  
están ambas conectadas a una salida del circuito de priori-  
dad, estando aplicada la señal correspondiente al tono fun-  
damental del perceptor de acordes asociado con el conmutador  
30 a la primera entrada del primer circuito puerta y estando

1 aplicados los impulsos de bajo fundamental de la unidad de  
ritmo a la segunda entrada, y la señal correspondiente al  
bajo alternativo del perceptor de acordes asociado con el  
conmutador a la primera entrada del segundo circuito puerta  
5 y los impulsos de bajo alternativo de la unidad de ritmo a  
la segunda entrada.

Otra realización de este dispositivo de acuerdo con el invento comprende:

a) un primer registro de desplazamiento cíclico de 12 bitios, que tiene doce entradas en paralelo, doce salidas correspondientes, una entrada de habilitación en paralelo y una entrada de reloj,

b) un perceptor de acordes, que identifica el carácter del acorde que está siendo mantenido (por ejemplo acorde mayor, acorde menor o acorde de séptima),

c) un generador de señales de reloj de alta frecuencia que tiene al menos una entrada y una salida,

d) un segundo registro de desplazamiento cíclico de doce bitios, que tiene doce entradas en paralelo, doce salidas correspondientes, una entrada de habilitación en paralelo y una entrada de reloj,

e) doce primeros circuitos puerta cada uno de los cuales tiene dos entradas y una salida,

f) un segundo circuito puerta que tiene doce  
25 entradas y una salida, y

g) una unidad de control,

mientras que las salidas de los conmutadores de tecla manuales y/o de pedal asociados con las teclas manuales y/o de pedal de al menos una octava están directa o indirectamente  
30 conectadas a las entradas en paralelo del primer registro

1 de desplazamiento cíclico de 12 bitios y al producirse cada impulso de control procedente de la unidad de ritmo que está aplicado a la entrada del primer registro cíclico de desplazamiento de 12 bitios, es transferida la pauta del acorde que está siendo mantenido en paralelo a dicho primer registro de desplazamiento cíclico de 12 bitios y aquellas salidas del primer registro de desplazamiento cíclico de 12 bitios, a las cuales corresponden los tonos de los acordes de una clave tonal simple (do o do sostenido, o re ... o sí),  
5 conducen a entradas del perceptor de acordes, mientras que la salida del generador de impulsos de reloj de alta frecuencia está conectada:

1) a la entrada de reloj del primer registro de desplazamiento cíclico de 12 bitios, desplazando en una posición adicional cada impulso de reloj de alta frecuencia la información presente en las entradas excitadas, en paralelo cuya información corresponde a la pauta del acorde que está siendo mantenido,  
15

2) a la entrada de reloj del segundo registro de desplazamiento cíclico de 12 bitios en la cual ingresa un único bitio al producirse cada bitio de control a través de una de sus doce entradas en paralelo, desplazando en una posición adicional cada impulso de reloj de alta frecuencia la información presente en la entrada excitada en paralelo,  
20

mientras que aquellas entradas del primer registro de desplazamiento cíclico de doce bitios a las cuales corresponden los tonos del acorde de una clave tonal simple a ser reproducidos, conducen a entradas del perceptor de acordes, en cuya salida aparece una señal cuando se detecta un acorde,  
25

cuya señal está aplicada a la unidad de control que está co  
30

1 nectada a la entrada del generador de impulsos de reloj de  
alta frecuencia que se hace operativa en cada impulso de  
control, de modo que este generador de impulsos de reloj de  
alta frecuencia se inhabilita a través de esta entrada,  
5 mientras que cada una de las salidas del segundo registro  
de desplazamiento cíclico de 12 bits está conectada a una  
primera entrada de un primer circuito puerta independiente  
asociado, a cuya segunda entrada está aplicada una señal de  
tono, y las salidas de estos primeros circuitos puerta es-  
10 tán conectadas a las entradas correspondientes del segundo  
circuito puerta en cuya salida está disponible una señal de  
tono, mientras que está dispuesto un contador que está co-  
nectado al dispositivo de conmutación, el cual, después de  
doce impulsos de reloj procedentes del generador de impulsos  
15 de reloj de alta frecuencia, hace que el dispositivo de con-  
mutación conmute el receptor de acordes al modo de identifi-  
cación de tonos.

En una realización adicional del invento las  
salidas del contador están conectadas a un descodificador en  
20 cuya salida aparece una señal al tener lugar el doceavo im-  
pulso de reloj de alta frecuencia, estando conectada dicha  
salida a la entrada del dispositivo de conmutación, cuya sa-  
lida conduce a una entrada del receptor de acordes para con-  
mutar a identificación de tono y cuya entrada de reposición  
25 está conectada a una entrada de parada de la unidad de con-  
trol, siendo repuesto el dispositivo de conmutación cuando  
se detecta un tono.

En una realización adicional de un dispositi-  
vo de acuerdo con el invento la salida del receptor de acor-  
30 des conduce a una entrada de una memoria de acordes que está

1 incluida en la unidad de control y que almacena el acorde  
identificado, y a través de una segunda entrada de la uni-  
dad de control la salida de dicha memoria de acordes condu-  
ce a una entrada de reposición de un contador cuya entrada  
5 de reloj está conectada también a la salida del generador  
de impulsos de reloj de alta frecuencia, así como a un cir-  
cuito comparador, cuyas primeras entradas están conectadas  
a las salidas correspondientes del contador y cuyas segun-  
das entradas están conectadas a un conmutador que cambia de  
10 estado al recibirse cada uno de los impulsos de control, y  
la salida del circuito comparador está conectada a una ter-  
cera entrada de la unidad de control, de modo que alternati-  
vamente cuando se alcanza el cómputo del contador que corres-  
ponde al tono fundamental o a otro tono, el generador de im-  
15 pulsos de reloj de alta frecuencia es inhabilitado mientras  
que a través de un descodificador la tercera y la cuarta sa-  
lidas del contador están conectadas, por una parte, a la en-  
trada del dispositivo de conmutación y a la primera entrada  
de un circuito "Y" inversor, cuya segunda entrada conduce a  
20 una entrada del perceptor de acordes, a la salida del dispo-  
sitivo de conmutación y a la entrada de reposición del con-  
mutador, y por otra parte, está conectada a través de un cir-  
cuito "Y", a la entrada de reposición del contador, mientras  
que la salida del circuito "Y" inversor conduce a la entrada  
25 de reposición del segundo registro de desplazamiento cíclico  
de 12 bits, a la entrada de reposición del dispositivo de  
conmutación y a una entrada de parada de la unidad de control,  
conduciendo también la salida del circuito comparador a la  
entrada de reposición del dispositivo de conmutación.

30

Aun en otra realización del dispositivo de

1 acuerdo con el invento, el segundo registro de desplazamiento  
cíclico de 12 bitios sirve como contador y descodifica-  
dor para conmutar al modo de identificación de tono, estan-  
do conectada la decimosegunda salida en paralelo de dicho  
5 registro a una entrada del dispositivo de conmutación.

Se describirá ahora el invento, con más deta-  
lle con referencia a los dibujos que se acompañan, en los  
cuales,

la figura 1 representa un dispositivo con un  
10 perceptor de acordes para cada clave tonal,

la figura 2a representa una disposición de  
circuito de un perceptor de acordes,

la figura 2b representa un conmutador del dis-  
positivo de conmutación,

15 las figuras 2c y 2d representan ejemplos del  
conmutador,

la figura 2e representa un circuito de priori-  
dad,

la figura 3 representa un dispositivo con un  
20 perceptor de acordes,

la figura 4a representa el diagrama de impul-  
sos-tiempo asociado cuando se oprime una tecla, y

la figura 4b representa este diagrama cuando  
no está oprimida ninguna tecla,

25 la figura 5 representa un dispositivo en el  
cual el segundo registro de desplazamiento de 12 bitios sir-  
ve como contador para conmutar al modo de identificación de  
tonos, mientras que,

la figura 6a representa el diagrama de impul-  
30 sos-tiempo asociado cuando está oprimida una tecla, y

1 la figura 6b representa dicho diagrama cuando no está oprimida ninguna tecla,

En la figura 1, las señales correspondientes a las teclas están aplicadas a las entradas de los perceptores  $CS_1$  .....  $CS_{12}$  de acordes, correspondiendo las entradas 1 al tono fundamental, las entradas 2 al tono de quinta y la entrada 3 al tono de séptima de una clave tonal del perceptor de acordes.

Los perceptores  $CS_1$  .....  $CS_{12}$  de acordes están diseñados de modo que cuando está aplicada una señal a sus entradas 1 y 2, o 1 y 3, o 1, 2 y 3, aparece una señal en las salidas de los perceptores de acordes. Las salidas de los perceptores de acordes conducen cada una a una entrada de una puerta "O" OG y a una primera entrada de un conmutador  $S_1$  .....  $S_{12}$  individual, constituyendo en conjunto los conmutadores  $S_1$  .....  $S_{12}$  el dispositivo SD de conmutación. A través de un inversor IN, la salida del circuito "O" OG conduce a la entrada C común de control de los conmutadores  $S_1$  .....  $S_{12}$ , a cuyas segundas entradas está aplicada la señal correspondiente al tono fundamental del perceptor de acordes asociado. Las salidas de los conmutadores  $S_1$  .....  $S_{12}$  están conectadas cada una a una entrada de un circuito PC de prioridad. Para cada entrada del circuito PC de prioridad está dispuesta una salida asociada, que conduce a una primera entrada C de control de un conmutador  $S_{21}$  .....  $S_{32}$ , a cuya primera entrada está aplicado el tono fundamental del perceptor de acordes asociado y a cuya segunda entrada están aplicados impulsos de control procedentes de la unidad de ritmo. Las salidas de estos conmutadores  $S_{21}$  .....  $S_{32}$  están conectadas entre sí a través de una puerta "O" constitui

1 da por las resistencias  $R_1 \dots R_{12}$ . Cuando se da un acorde  
mayor, menor o de séptima, se aplican señales procedentes  
del conmutador de tecla a las entradas del perceptor de  
acordes, de modo que en la salida de uno de los perceptores  
5 de acorde aparece una señal. Esta señal aparece también en  
la salida de la puerta "O" OG, pero ya no aparece en la sa  
lida del inversor IN, de modo que los conmutadores  $S_1 \dots S_{12}$   
no cambian de estado y en consecuencia sus primeras entradas  
1 permanecen conectadas a sus salidas y la señal es transfe  
10 rida directamente a la correspondiente salida del circuito  
PC de prioridad y es aplicada a los conmutadores  $S_{21} \dots S_{32}$ .  
Cuando la unidad de ritmo suministra un impulso a la tercera  
entrada de los conmutadores  $S_{21} \dots S_{32}$ , es transferida la  
correspondiente señal de tono a la salida "O" a través de su  
15 resistencia.

Si se da otro acorde o un tono simple, no apa  
rece señal en ninguna de las salidas de los perceptores  $CS_1$   
..... $CS_{12}$  de acordes, de modo que tampoco aparece señal  
en la salida del circuito "O" OG, sino solamente en la sali  
20 da del inversor IN, como resultado de lo cual se aplica una  
señal a la entrada C de control del dispositivo SD de conmu  
tación, que comprende los conmutadores  $S_1 \dots S_{12}$ , y los con  
mutadores  $S_1 \dots S_{12}$  cambian de estado por cuanto a través  
de las segundas entradas de dichos conmutadores está aplica  
25 da una señal de tono independiente a aquellas salidas del cir  
cuito PC de prioridad que corresponden a la tecla oprimida.  
El circuito PC de prioridad está diseñado de tal modo que so  
lamente es transferida a su salida la señal de menor rango  
y al aparecer un impulso de control procedente de la unidad  
30 de ritmo, el tono correspondiente a esta señal es transmiti

1 do por su conmutador  $S_{21} \dots S_{32}$  y queda disponible en la salida O, de modo que se evitan las interrupciones en el acompañamiento.

La figura 2a representa cómo puede estar constituido con la ayuda de puertas un perceptor  $CS_1 \dots CS_{12}$  de acordes. El perceptor de acordes representado solamente identifica los acordes mayor, menor y de séptima, de modo que el tono fundamental es transferido a la entrada 1 del circuito "Y" AG e indistintamente el de quinta o el de séptima, que están aplicados a las entradas 1 y 2, respectivamente, del circuito puerta "O"  $OG_1$ , a la otra entrada a través de dicha puerta "O"  $OG_1$ , etc.

La figura 2b representa cómo puede estar formado un conmutador  $S_1 \dots S_{12}$  con la ayuda de tres puertas y un inversor. Cuando aparece una señal en la primera entrada del conmutador, y por tanto en la primera entrada del primer circuito puerta "Y"  $AG_1$ , esta señal es solamente transferida a la salida a través de la puerta "O"  $OG_2$  cuando no aparece señal en la entrada C de control, porque en este caso aparece una señal en la segunda entrada 2 de la puerta "Y"  $AG_1$  a través del inversor  $IN_1$ . Cuando está aplicada una señal a la entrada de control, la puerta "Y"  $AG_1$  está cerrada y la puerta "Y"  $AG_2$  está abierta, de modo que es transferida a la salida una señal presente en la segunda entrada 2 de los conmutadores.

La figura 2c representa cómo puede utilizarse una puerta "Y" con tres entradas como conmutador  $S_{21} \dots S_{32}$ . La señal de tono está aplicada a la entrada 1 y los impulsos de control procedentes de la unidad de ritmo están aplicados a la entrada 2, mientras que la entrada c conduce a la sali-

1 da del circuito PC de prioridad que corresponde al tono fun-  
damental. En este caso, es solamente posible transferir un  
tono único a la puerta "O" cuando se da un acorde.

5 La figura 2d representa tal circuito, por me-  
dio del cual es posible transferir alternativamente el tono  
fundamental y el de quinta, por cuanto están dispuestas dos  
entradas 3, 4 que están conectadas a la unidad de ritmo, es-  
tando aplicados los impulsos de control para el acorde fun-  
damental a la entrada 3 y los impulsos de control para el  
10 acorde de quinta a la entrada 4. El acorde fundamental está  
aplicado a la entrada 1 y el de quinta a la entrada 2 mien-  
tras que la entrada C está conectada a la salida del circuito  
PC de prioridad que corresponde al fundamental. Estos conmu-  
tadores tienen consiguientemente dos salidas, estando conec-  
15 tadas todas las salidas a la salida O a través de la puerta  
"O".

La figura 2e representa cómo puede estar for-  
mado un circuito PC de prioridad. Cuando aparece una señal  
en varias entradas, la señal de rango inferior debe ser trans-  
20 ferida. Este circuito de prioridad comprende once puertas  
"Y"  $AG_{11} \dots AG_{20}$ , a cuya primera entrada 1 está aplicada  
directamente la señal procedente de la salida de los conmu-  
tadores  $S_1 \dots S_{12}$ , mientras que a las otras entradas está  
aplicada la señal invertida procedente de las entradas de or-  
den inferior. Si está aplicada una señal a más de una entra-  
25 da del circuito PC de prioridad, solamente es transferida la  
señal de rango más bajo por las puertas "Y"  $AG_{11} \dots AG_{20}$   
asociadas, porque las otras señales son bloqueadas por la se-  
ñal de rango más bajo. Cuando, por ejemplo, reciben una se-  
30 ñal las entradas 2 y 3 del circuito PC de prioridad, la señal

1 en la entrada 2 es transferida, porque no aparece señal pro-  
cedente de la entrada 1 del circuito PC de prioridad en la  
segunda entrada 2 de la puerta "Y"  $AG_{11}$ . La señal en la en-  
trada 3 del circuito PC de prioridad no es, sin embargo,  
5 transferida, porque la señal procedente de la entrada 2 del  
circuito PC de prioridad aparece en la segunda entrada de  
la puerta "Y"  $AG_{12}$ , de modo que se cierra la puerta "Y"  $AG_{12}$ .  
La primera entrada del circuito PC de prioridad está conec-  
tada directamente a su salida, porque el tono correspondien-  
10 te a esta entrada tiene la prioridad más alta.

En la figura 3, que representa una disposi-  
ción de circuito que contiene solamente un perceptor de acor-  
des, los conmutadores de tecla de los correspondientes tonos  
do, do sostenido ..... re, están conectados cada uno a una  
15 entrada de una puerta  $G_1$ ..... $G_{12}$  que toma la forma de un  
circuito "O" inversor, que es el equivalente de una puerta  
"O" en la lógica invertida que se utiliza, a cuyas salidas  
está asignada una entrada  $P_1$ ..... $P_{12}$  de un primer registro  
 $SR_1$  de desplazamiento cíclico de 12 bitios. Las salidas  $Q_1$   
20 ..... $Q_{12}$  del primer registro  $SR_1$  de desplazamiento cíclico  
de 12 bitios, que corresponden a los tonos de los acordes a  
ser reproducidos de una única tecla de tono, conducen a las  
entradas de un perceptor CS de acordes.

En este ejemplo esta tecla corresponde al "do"  
25 y las salidas  $Q_1$ ,  $Q_8$  y  $Q_{11}$  que pertenecen a los acordes ter-  
cera mayor, tercera menor y séptima, conducen al perceptor  
CS de acordes, que en el presente ejemplo consiste en un in-  
versor  $I_1$  y dos puertas  $G_{13}$  y  $G_{14}$  "Y" inversoras, respectiva-  
mente. Además, está dispuesto un generador CPG de impulsos  
30 de reloj de alta frecuencia, cuya salida O conduce tanto a

1 la entrada CP de reloj del primer registro  $SR_1$  de desplaza-  
 miento cíclico de 12 bitios como a la entrada CP de reloj  
 de un segundo registro  $SR_2$  de desplazamiento cíclico de 12  
 bitios, cuyas salidas  $Q_1 \dots Q_{12}$  están conectadas cada una  
 5 a una primera entrada 1 de un primer circuito puerta  $G_{21} \dots$   
 $\dots G_{32}$ , que toma la forma de una puerta "Y" a cuya segunda  
 entrada 2 está aplicada la señal de tono correspondiente.  
 Las salidas de los primeros circuitos puerta  $G_{21} \dots G_{32}$   
 conducen a las entradas de un segundo circuito puerta  $G_{33}$   
 10 que toma la forma de una puerta "O".

La salida O del generador de impulsos de re-  
 loj de alta frecuencia conduce además a una primera entrada  
 1 de la unidad CU de control y a la entrada CP de reloj del  
 contador CT. La unidad CU de control comprende dos circuitos  
 15  $FF_1$  y  $FF_2$  de báscula biestable (multivibradores biestables)  
 del tipo JK, cuyas entradas CP de reloj están conectadas a  
 la primera entrada 1 de la unidad CU de control. La primera  
 salida Q del primer circuito  $FF_1$  biestable está conectada a  
 su entrada J y las entradas  $\bar{P}\bar{E}$  de habilitación en paralelo  
 20 de los dos registros  $SR_1$   $SR_2$  de desplazamiento de 12 bitios  
 y tanto a la entrada J como a la entrada K del circuito  $FF_2$   
 biestable, así como a la primera entrada 1 de un circuito  
 puerta "Y"  $G_{15}$ . La segunda salida Q del primer circuito  $FF_1$   
 biestable conduce a la segunda entrada 2 (entrada de parada)  
 25 del generador CPG de impulsos de reloj de alta frecuencia.

La salida del perceptor CS de acordes está co-  
 nectada tanto a una entrada K del segundo circuito  $FF_2$  bies-  
 table, que sirve como memoria de acorde detectado, como a la  
 primera entrada de un circuito  $G_{16}$  "Y" inversor por interme-  
 30 dio de un inversor  $I_2$ . La salida del circuito  $G_{16}$  "Y" inver-

1 sor conduce a la segunda entrada 2 de la puerta "Y"  $G_{15}$ , cuya salida está conectada a la segunda entrada 2 del circuito del contador CT, cuyas entradas  $P_0$ ,  $P_1$  y  $P_2$  y  $P_3$  de pre-  
5 lidas  $Q_0$ ,  $Q_1$ ,  $Q_2$  y  $Q_3$  del contador CT conducen cada una a una primera entrada, 1 de un circuito  $G_{40}$ ,  $G_{41}$ ,  $G_{42}$  y  $G_{43}$  O EXCLUSIVO, que pertenece a un circuito C comparador al igual que un circuito "O"  $G_{44}$  cuyas entradas 1, 2, 3 y 4 están conectadas a las salidas de los circuitos  $G_{40}$ ..... $G_{43}$  O EXCLUSIVOS. La salida del circuito "O"  $G_{44}$  conduce tanto a la primera entrada de la puerta "Y"  $G_{17}$ , cuya salida conduce a la entrada  $\bar{R}$  de reposición del primer circuito  $FF_1$  biestable a través de un circuito diferenciador, como a la primera entrada de la puerta "Y"  $G_{52}$ . Las salidas  $Q_2$  y  $Q_3$  del contador CT  
10 están conectadas a las respectivas primera y segunda entradas de la puerta "Y"  $G_{50}$ , cuya salida conduce a la primera entrada 1 de la puerta  $G_{53}$  "Y INVERSORA", cuya salida está conectada a la entrada  $C_2$  de reposición del segundo registro  $SR_2$  de desplazamiento de 12 bits y también a las segundas  
15 entradas de las puertas "Y"  $G_{17}$  y  $G_{52}$ . Además, la salida de la puerta "Y"  $G_{50}$  conduce a la entrada CP de reloj de un quinto circuito  $FF_5$  biestable y, a través de un inversor  $S_5$ , a la primera entrada 1 de la puerta "Y"  $G_{52}$ . La salida de la puerta "Y"  $G_{52}$  está conectada a la entrada R de reposición  
20 del quinto circuito  $FF_5$  biestable cuya salida conduce a las segundas entradas 2 de las puertas  $G_{18}$  y  $G_{53}$  "Y" inversoras respectivamente, así como a la entrada R de reposición del tercer circuito  $FF_3$  biestable. Está dispuesto un conmutador que está constituido por un circuito  $FF_3$  biestable, a cuya  
25 entrada CP están aplicados los impulsos de bajos, para conmu

1 tar alternativamente del bajo fundamental al bajo alternan-  
te, para cuyo fin están conectadas sus salidas, como se ha  
establecido, a segundas entradas de los circuitos  $G_{40}$ ,  $G_{41}$   
y  $G_{43}$  O EXCLUSIVOS. Además, los impulsos de bajos están apli-  
5 cados a la entrada R de reposición de un cuarto circuito FF<sub>4</sub>  
biestable, cuya entrada CP de reloj está conectada a la pri-  
mera entrada 1 de la puerta "Y" 32.

La salida Q de la memoria FF<sub>2</sub> de acordes con-  
duce a la segunda entrada del circuito  $G_{16}$  "Y" inversor y a  
10 la entrada 5 del circuito "O"  $G_{44}$ .

La salida del segundo circuito  $G_{33}$  está conec-  
tada tanto a la entrada CP de sincronismo de un divisor FD  
de frecuencia que divide su frecuencia de entrada por dos,  
como a la primera entrada 1 de la puerta "Y"  $G_{35}$ , cuya segun-  
15 da entrada 2 está conectada a la salida Q del cuarto circui-  
to FF<sub>4</sub> biestable a través de un paso I<sub>4</sub> inversor, a cuya sa-  
lida Q está también conectada la primera entrada 1 de la puer-  
ta "Y"  $G_{36}$ , mientras que la salida Q del divisor FD de fre-  
cuencia conduce a la segunda entrada de la puerta "Y"  $G_{36}$ .

20 El funcionamiento del circuito tiene lugar  
del modo siguiente: Cuando llega un impulso bsp de bajos, el  
generador CPG de reloj, que está inhabilitado por la salida  
Q del primer circuito FF<sub>1</sub> biestable, que está en estado "H"  
(alto), es obligado a producir un impulso de reloj en su sa-  
25 lida, de modo que el primer registro SR<sub>1</sub> de desplazamiento  
de 12 bitios cuya entrada  $\bar{P}\bar{E}$  de habilitación en paralelo es-  
tá inicialmente en estado "L" (bajo), recibe un estado "L"  
en aquellas entradas en paralelo en las cuales están oprimi-  
das las correspondientes teclas, y un bitio "H" en las res-  
30 tantes entradas en paralelo, y el segundo registro SR<sub>2</sub> de

1 desplazamiento de 12 bitios cuya entrada  $\overline{PE}$  de habilitación  
 en paralelo está aún también en estado "L", recibe un bitio  
 "H" en su entrada  $P_{12}$  en paralelo y un bitio "L" en las en-  
 5 tradas  $P_1 \dots P_{11}$ . Además, los circuitos  $FF_1$  y  $FF_2$  biesta-  
 bles cambian de estado, ya que  $STW$  y consiguientemente la  
 entrada  $K$  del circuito  $FF_1$  tiene nivel "H", de modo que los  
 bitios ingresados en los registros  $SR_1$  y  $SR_2$  de desplazamien-  
 to de 12 bitios son almacenados, porque ahora la salida  $Q$   
 del circuito  $FF_1$  biestable tiene nivel "H" y la salida  $\overline{Q}$   
 10 tiene nivel "L", de modo que el generador CPG de reloj de  
 alta frecuencia es iniciado en su funcionamiento por inter-  
 medio de su segunda entrada 2.

Inicialmente la salida  $Q$  del circuito  $FF_2$   
 biestable está indistintamente en estado "L" cuando se en-  
 15 cuentra un acorde, o en estado "H" cuando no es este el ca-  
 so. Puesto que la salida  $Q$  del circuito  $FF_1$  biestable está  
 aún en estado "L", la salida de  $G_{15}$  está aún en estado "L",  
 de modo que la información "L" es transferida desde las en-  
 tradas  $P_0, P_1, P_2$  y  $P_3$  de preselección del contador  $CT$  a sus  
 20 salidas  $G_0, G_1, G_2$  y  $G_3$  al producirse la primera transición  
 desde el estado "L" al estado "H" del impulso de reloj de al-  
 ta frecuencia, es decir el contador  $CT$  es repuesto a cero.  
 Simultáneamente, la entrada  $\overline{PE}$  de habilitación en paralelo o  
 de reposición retorna al estado "H", de modo que el contador  
 25 es avanzado en una posición al producirse cada impulso de re-  
 loj de alta frecuencia subsiguiente. Además, la salida  $Q$  del  
 circuito  $FF_2$  biestable, aun cuando estuviese en estado "L",  
 tomará también el estado "H" en dicha transición.

Cada impulso de reloj de alta frecuencia sub-  
 30 siguiente del generador CPG de impulsos de reloj de alta fre-

1 frecuencia desplaza la pauta de acordes ingresada en los prime  
ros registros  $SR_1$  de desplazamiento de 12 bitios en una po-  
sición hacia la izquierda, cuya pauta corresponde al acorde  
que está siendo mantenido, por ejemplo el acorde sol mayor,  
5 de modo que las salidas  $Q_8$ ,  $Q_{12}$  y  $Q_{13}$  están inicialmente en  
estado "L". En el presente ejemplo la pauta de acordes alcan-  
za la posición del acorde de "do mayor" después de siete pa-  
sos, es decir las salidas  $Q_1$ ,  $Q_5$  y  $Q_8$  toman el estado "L"  
de modo que la salida de la puerta  $G_{14}$  "Y" inversora toma  
10 también el estado "L" y el acorde ha sido así detectado. Se  
cumple lo mismo cuando está siendo mantenido el acorde sol-  
si-re-fa de sol con intervalo de séptima, siendo ya suficien-  
te oprimir la combinación sol-fa.

La pauta "H" en la salida  $Q_{12}$  del segundo re-  
15 gistro  $SR_2$  de desplazamiento de 12 bitios ha llegado enton-  
ces a la salida  $Q_7$  a través de la salida  $Q_1$ , porque esta pau-  
ta es desplazada hacia la derecha.

Tan pronto como es detectado el acorde y la  
salida de la puerta  $G_{14}$  "Y" inversora toma el estado "L",  
20 es almacenada la detección del acorde por cuanto el circui-  
to  $FF_2$  biestable es hecho cambiar de estado por el flanco  
de subida del siguiente impulso de reloj de alta frecuencia,  
de modo que la salida  $Q$  del circuito  $FF_2$  biestable toma el  
estado "L" nuevamente y permanece en este estado, incluso  
25 cuando la entrada  $\bar{K}$  toma nivel "H" otra vez. Esta transición  
ya no tiene ningún efecto, porque las entradas  $J$  y  $K$  del cir-  
cuito  $FF_2$  biestable permanecen en estado "H" puesto que la  
salida  $Q_1$  del circuito  $FF_1$  biestable permanece en estado "H".  
En el intervalo de tiempo en el cual después del flanco de  
30 subida del séptimo impulso toma nivel "L" la salida de la

1 puerta  $G_{14}$  "Y" inversora y la salida Q del circuito  $FF_2$   
biestable permanece con nivel alto hasta el flanco de sub<sub>i</sub>  
da del octavo impulso de reloj, la entrada  $\overline{PE}$  de habilita-  
ción en paralelo o de reposición del contador CT toma el es-  
5 tado "L" de modo que es repuesto el contador CT. Este octa-  
vo impulso de reloj transfiere la pauta "H" del segundo re-  
gistro  $SR_2$  de desplazamiento de 12 bitios a la salida  $Q_8$ ,  
que corresponde al tono de SOL, de la puerta "Y"  $G_{28}$ .

El generador CPG de impulsos de reloj de al-  
10 ta frecuencia permanece ahora en funcionamiento y desplaza  
tanto la pauta de acordes en el primer registro  $SR_1$  de des-  
plazamiento de 12 bitios adicionalmente, lo cual ya no tie-  
ne ningún efecto adicional sobre el proceso, como la pauta  
"H" de acorde en el segundo registro  $SR_2$  de desplazamiento,  
15 siendo avanzado el contador CT que ha sido repuesto a "0".

Como el desplazamiento de la pauta de acorde  
en el primer registro  $SR_1$  de desplazamiento de 12 bitios ya  
no es necesaria cuando ha sido formado el acorde, es igual-  
mente posible como norma interrumpir una alimentación adi-  
20 cional de impulsos de reloj a dicho registro  $SR_1$  de despla-  
zamiento de 12 bitios desconectando el generador CPG de im-  
pulsos de reloj de la entrada CP de reloj por medio de un  
conmutador o circuitos puerta.

Cuando aparece el impulso  $bsp$  de bajos, el  
25 conmutador  $FF_3$  es puesto en una posición tal que su salida  
Q tiene el estado "L" y su salida  $\overline{Q}$  tiene el estado "H" y  
que, en consecuencia, las segundas entradas de las puertas  
 $G_{40}$  y  $G_{41}$  "O EXCLUSIVAS" tienen nivel "L" y las segundas en-  
tradas de las puertas  $G_{42}$  y  $G_{43}$  "O EXCLUSIVAS" del circuito  
30 comparador tienen nivel "H".

1 Cuando el estado de las primeras entradas de  
 estas puertas "O EXCLUSIVAS" es idéntico al estado de las  
 segundas entradas, es decir tanto "H" como "L", las salidas  
 tienen nivel "L". Este caso ocurre cuando las salidas  $Q_0$  y  
 5  $Q_1$  del contador CT tienen nivel "L" y las salidas  $Q_2$  y  $Q_3$   
 tienen nivel "H", es decir para la posición 12 (1100) del  
 contador. La pauta "H" de acorde del segundo registro  $SR_2$   
 de desplazamiento de 12 bitios ha sido entonces también des-  
 plazada en 12 posiciones adicionalmente puesto que fué detec-  
 10 tado el acorde y entonces aparece nuevamente en la salida  $Q_8$ .

La salida de la puerta "O"  $G_{44}$ , que pertene-  
 ce también al circuito C comparador toma entonces nivel "L".  
 Como la salida Q del quinto circuito  $FF_5$  biestable tiene ni-  
 vel "L", la salida de la puerta  $G_{53}$  "Y" inversora tiene nivel  
 15 "H" y la salida de la puerta "Y"  $G_{17}$  toma consiguientemente  
 el nivel "L", de modo que aparece un impulso negativo en la  
 entrada  $\bar{R}$  de reposición del circuito  $FF_1$  biestable, como  
 resultado de lo cual la salida Q del circuito  $FF_1$  biestable  
 toma nuevamente el estado "L". Las entradas  $\bar{PE}$  de habilita-  
 20 ción en paralelo del contador CT y las correspondientes en-  
 tradas de los dos registros  $SR_1$  y  $SR_2$  de desplazamiento cí-  
 clico de 12 bitios toman entonces el nivel "L". La salida Q  
 del circuito  $FF_1$  biestable toma nivel "H", como resultado de  
 lo cual se detiene el generador de impulsos de reloj de alta  
 25 frecuencia y el circuito ha retornado a su estado inicial.

La quinta entrada de la puerta "O"  $G_{44}$ , que to-  
 ma el nivel "L" después de detectar el acorde, ha sido dis-  
 puesta para evitar que el circuito  $FF_1$  biestable se detenga  
 prematuramente durante la percepción de acorde en caso de  
 30 correspondencia del cómputo del contador CT y el número su-

1 ministrado por el circuito  $FF_3$  biestable.

Cada vez que la pauta "H" de acorde pasa por la salida  $Q_{12}$  del segundo registro  $SR_2$  de desplazamiento de 12 bitios, cambia de estado el circuito  $FF_4$  biestable. Cuando su salida  $Q$  tiene nivel "L", y consiguientemente la salida del cuarto inversor  $I_4$  tiene nivel "H", es transferido un tono SOL para reproducción por la puerta "Y"  $G_{35}$  con la ayuda de la puerta "O"  $G_{37}$ . La puerta  $G_{36}$  está entonces bloqueada, porque su primera entrada 1 tiene nivel "L".

10 En el presente caso la pauta "H" de carga aparece dos veces en la salida  $Q_{12}$  del segundo registro  $SR_2$  de desplazamiento de 12 bitios, de modo que son reproducidos tanto el tono fundamental como el de quinta en su clave original.

15 Cuando el tono fundamental es "do", "do sostenido", la pauta "H" de carga pasa por la salida  $Q_{12}$  solamente una vez para el intervalo de quinta, y consiguientemente el circuito  $FF_4$  biestable permanece activado, de modo que las quintas correspondientes a estos tonos, (sol, sol sostenido, la, la sostenido,) son transferidas rebajadas en una octava desde la puerta  $G_{36}$  "Y" inversora a la puerta "O"  $G_{37}$  a través del divisor FD de frecuencia. Cuando llega el siguiente impulso bsp de bajos se repite el proceso completo, pero, puesto que este impulso de bajos hace cambiar de estado al conmutador  $FF_3$ , de modo que su salida  $Q$  toma nivel "H", las segundas entradas de las puertas  $G_{40}$ ,  $G_{41}$  y  $G_{42}$  "O" EXCLUSIVAS toman ahora nivel alto y las de la puerta  $G_{43}$  "O" EXCLUSIVA toma nivel bajo. Esta situación corresponde al dígito (0111), es decir a "re" con intervalo de quinta, de modo que ahora la pauta "H" de carga del segundo registro de despla-

1 zamiento de 12 bitios permanece en la salida  $Q_3$  de dicho re-  
gistro. Como entretanto el cuarto circuito  $FF_4$  biestable ha  
sido repuesto por el impulso bsp de bajos, y la pauta de  
carga no pasa por la salida  $Q_{12}$  del segundo registro de des-  
5 plazamiento de 12 bitios, el circuito  $FF_4$  biestable permane-  
ce en este estado y la puerta "Y"  $G_{35}$  se bloquea, de modo  
que la frecuencia de tono, que ha sido dividido por dos por  
el divisor FD de frecuencia, es transferida para reproduc-  
ción desde la puerta "Y" 36 por medio de la puerta "O"  $G_{37}$ .  
10 Este es el caso cuando se reproduce el bajo alternante, es  
decir la quinta, cuya frecuencia está situada siempre consi-  
guientemente por debajo del bajo fundamental de un modo mu-  
sicalmente correcto.

Si no se encuentra ningún acorde, el contador  
15 CT transfiere un nivel "H" en el cómputo 12 (1100) a través  
de sus salidas  $Q_2$  y  $Q_3$ , que tienen nivel alto, con la ayuda  
de la puerta "Y"  $G_{50}$ , el inversor  $I_5$  y de este modo es trans-  
ferido un estado "L" a la segunda entrada 2 de la puerta "Y"  
 $G_{51}$ , de modo que la entrada  $\bar{P}\bar{E}$  de habilitación en paralelo  
20 o de reposición del contador CT toma nivel "L", así como a  
la entrada CP de reloj del quinto circuito  $FF_5$  biestable,  
cuya entrada K tiene nivel "H" y cuya entrada J tiene nivel  
"L". Al producirse el siguiente impulso de reloj procedente  
del generador CPG de impulsos de reloj de alta frecuencia,  
25 es repuesto el contador CT y sus salidas  $Q_2$  y  $Q_3$ , la salida  
de la puerta "Y"  $G_{50}$  y la entrada CP de reloj del quinto cir-  
cuito  $FF_5$  biestable, toman nivel "L". Este circuito  $FF_5$  bies-  
table es cambiado de estado en el flanco posterior de dicho  
impulso, de modo que su salida Q toma nivel "H" y la segunda  
30 entrada de la puerta  $G_{18}$  "Y" inversora toma nivel "H", como

1 resultado de lo cual cambia ahora el estado del perceptor  
 CS de acorde al modo de identificación de tono. Al mismo  
 tiempo la entrada  $\bar{P}\bar{E}$  de habilitación en paralelo o de repo-  
 sición del contador CP toma nuevamente nivel "H" de modo  
 5 que el contador CT es vuelto a poner en funcionamiento y es  
 repuesto el circuito  $FF_3$  biestable.

Si ha sido oprimida, por ejemplo, la tecla  
 "MI", el primer registro  $SR_1$  de desplazamiento cíclico de  
 12 bitios recibe un bitio "L" en la quinta entrada  $P_5$  en pa-  
 10 ralelo.

Esta información "L" es desplazada en 12 pa-  
 sos y cuando se alcanza el cómputo 12 (1100) del contador  
 CT, está nuevamente disponible en la salida  $Q_5$  en paralelo;  
 la información "H" en el segundo registro de desplazamiento  
 15 cíclico de 12 bitios está disponible al mismo tiempo en la  
 salida  $Q_{12}$ .

Después de cuatro pasos adicionales la infor-  
 mación "L" ha alcanzado la salida  $Q_1$  en paralelo del primer  
 registro  $SR_1$  de desplazamiento cíclico de 12 bitios y a tra-  
 20 vés del inversor  $I_1$  la primera entrada 1 de la puerta "Y"  
 $G_{18}$ , cuya segunda entrada estaba ya en el estado "H", toma  
 también nivel "H", de modo que su salida y así la entrada  $\bar{K}$   
 de la memoria  $FF_2$  de acorde detectado, toma nivel "L" y la  
 identificación del tono se almacena por cuanto el circuito  
 25  $FF_2$  cambia de estado en el flanco de subida del siguiente  
 impulso de reloj procedente del generador CPG de impulsos  
 de reloj de alta frecuencia, de modo que la salida Q del cir-  
 cuito  $FF_2$  biestable toma nivel "L" y permanece en este esta-  
 do, también cuando la entrada  $\bar{K}$  toma nuevamente el estado  
 30 "H".

1 En el intervalo de tiempo en el cual después  
del flanco de subida del cuarto impulso procedente del gene-  
rador CPG de impulsos de reloj de alta frecuencia al produ-  
cirse la primera reposición del contador CT, la salida de la  
5 puerta  $G_{17}$  "Y" inversora toma nivel "L" y la salida Q del  
circuito  $FF_2$  biestable permanece en estado "H" hasta el flan-  
co de subida del quinto impulso de sincronismo, la entrada  
 $\bar{P}\bar{E}$  de habilitación en paralelo o reposición del contador CT  
toma nivel "L", por cuanto la primera entrada de la puerta  
10 "Y"  $G_{51}$  toma nivel "L", de modo que es repuesto el contador.  
Este quinto impulso de reloj transfiere la información "H"  
del segundo registro  $SR_2$  de desplazamiento de 12 bitios a la  
salida  $Q_5$ , que corresponde al tono "MI" de la puerta "Y"  $G_{25}$ .  
Como ha sido repuesto el circuito  $FF_5$  biestable, se asegura  
15 que la salida del circuito C comparador toma el estado "L"  
para el cómputo 12 (1100) del contador CP, de modo que la pri-  
mera entrada de la puerta "Y"  $G_{52}$  toma el estado "L" y de es-  
te modo la entrada R del quinto circuito  $FF_5$  biestable toma  
el estado "L", de modo que dicho circuito  $FF_5$  biestable es  
20 repuesto, y además la primera entrada 1 de la puerta "Y"  $G_{17}$   
toma nivel "L" y se aplica un impulso negativo a la entrada  
 $\bar{R}$  del primer circuito  $FF_1$  biestable, de modo que la salida  
Q del circuito  $FF_1$  biestable toma nuevamente el estado "L";  
de este modo la entrada  $\bar{P}\bar{E}$  de reposición o de habilitación  
25 en paralelo del contador CT y las de los dos registros  $SR_1$   
y  $SR_2$  de desplazamiento cíclico de 12 bitios toman estado  
"L". La salida  $\bar{Q}$  del circuito  $FF_1$  biestable toma nivel "H",  
de modo que el generador CPG de impulsos de reloj de alta  
frecuencia es detenido y el circuito está nuevamente en su  
30 estado original. Entretanto la información "H" ha sido des-

1 plazada a través del segundo registro  $SR_2$  de desplazamiento  
 cíclico de 12 bitios en 12 pasos después que ha sido detec-  
 tado un acorde y esta nuevamente disponible en la salida  $Q_5$ .

La figura 4a ilustra este proceso por medio  
 5 de diagramas de impulsos en función del tiempo.

Si no se ha oprimido ninguna tecla, el con-  
 tador CT continúa directamente hasta su cómputo 12 (1100).  
 En este cómputo las salidas  $Q_2$  y  $Q_3$  del contador CT toman  
 nivel "H" de modo que la salida de la puerta "Y"  $G_{50}$  y la  
 10 primera entrada 1 de la puerta  $G_{53}$  "Y" inversora toman nivel  
 "H". Como la salida Q del quinto circuito  $FF_5$  biestable, y  
 por tanto la segunda entrada 2 de la puerta  $G_{53}$  "Y" inverso-  
 ra, están aún en el estado "H", la salida de esta puerta  
 "Y" inversora toma nivel "L", de modo que es aplicado un im-  
 15 pulso negativo a la entrada  $\bar{R}$  del primer circuito  $FF_1$  bies-  
 table a través de la puerta "Y"  $G_{17}$  y se inicia así el pro-  
 ceso de detención del circuito completo, como en el caso de  
 detección de acorde o de tono, y además la segunda entrada 2  
 de la puerta "Y"  $G_{52}$ , y de este modo la entrada  $\bar{R}$  de reposi-  
 20 ción del primer circuito  $FF_1$  biestable, toman nivel "L", de  
 modo que este circuito biestable es repuesto. La figura 4b  
 representa los diagramas correspondientes de formas de onda.

Sin etapas adicionales el segundo registro  
 $SR_2$  de desplazamiento cíclico de 12 bitios transferiría la  
 25 señal presente en la salida  $Q_1 \dots Q_{12}$ , en la cual está dis-  
 ponible durante la detención la información "H", a la puer-  
 ta "Y"  $G_{21} \dots G_{32}$  asociada, de modo que es reproducido un  
 tono arbitrario.

Con el fin de evitar esto, la señal en la sa-  
 30 lida del tercer inversor  $I_3$  es también aplicada a la entra-

1 da Ci de reposición del segundo registro  $SR_2$  de despla-  
zamiento cíclico de 12 bitios, de modo que la información "H"  
toma también el estado "L" y las puertas "Y"  $G_{21} \dots G_{32}$   
ya no pueden transferir ningún tono.

5 En esta disposición de circuito el contador  
realiza así una doble función:

- 1) con el circuito C comparador y el conmutador  $FF_3$  se efectúa el cambio del bajo fundamental al bajo alternante, y
- 2) con el descodificador  $G_{50}$  se efectúa el cambio del modo  
10 de detección de acorde al modo de detección de tono.

La figura 5 representa una disposición de cir-  
cuito en la cual se utiliza el segundo registro  $SR_2$  de des-  
plazamiento cíclico de 12 bitios como contador y descodifi-  
cador, cuya decimosegunda salida  $Q_{12}$  en paralelo está conec-  
15 tada a la entrada CP de activación del circuito  $FF_5$  biesta-  
ble.

Al aparecer un impulso bsp de bajos, se rea-  
liza el proceso anteriormente descrito, excepto en lo siguien-  
te:

20 Tan pronto como aparece el primer impulso de reloj del gene-  
rador CPG de impulsos de reloj de alta frecuencia, es trans-  
ferida la información "H" a la decimosegunda entrada  $P_{12}$  en  
paralelo del segundo registro  $SR_2$  de desplazamiento cíclico  
de 12 bitios y aparece en la salida  $Q_{12}$  en paralelo, la en-  
25 trada  $\overline{PE}$  de habilitación en paralelo o de reposición del con-  
tador CT permanece con nivel "H", hasta que es desplazada  
la información "H" en una posición adicional al producirse  
el siguiente impulso de reloj. Esto no afecta al resto del  
proceso, porque el contador CT se repone cuando se detecta  
30 nuevamente un acorde o un tono.

1 Cuando al producirse la detección de un  
acorde la salida Q de la memoria FF<sub>2</sub> de acorde detectado to  
ma nivel "L" y de este modo la entrada R de reposición del  
quinto circuito FF<sub>5</sub> biestable toma nivel "L" por intermedio  
5 de la puerta "Y" G<sub>52</sub> se evita que dicho quinto circuito FF<sub>5</sub>  
biestable, y de este modo el circuito FF<sub>3</sub>, cambien de esta-  
do cuando aparece la información "H" en la salida Q<sub>12</sub> del  
segundo registro SR<sub>2</sub> de desplazamiento cíclico de 12 bitios,  
porque la salida Q del quinto circuito FF<sub>5</sub> biestable toma  
10 entonces nivel "H".

Como la salida Q del circuito FF<sub>2</sub> biestable  
tiene nivel "L", se evita adicionalmente con la ayuda de la  
puerta G<sub>54</sub> "Y" inversora que la información "H" reponga al  
contador CT, de modo que se realiza el proceso normal, en el  
15 caso de identificación de acorde.

Si no se detecta ningún acorde, la información  
"H", al aparecer en la salida Q<sub>12</sub> del segundo registro SR<sub>2</sub>  
de desplazamiento cíclico de 12 bitios, es aplicada a la en-  
trada PE del contador CT como nivel "L" a través de la puer-  
20 ta G<sub>54</sub> "Y" inversora y la puerta "Y" G<sub>51</sub>, cuyas primeras en-  
tradas tienen nivel "H", de modo que es repuesto dicho con-  
tador, y además es transferida a la entrada CP de reloj del  
quinto circuito FF<sub>5</sub> biestable, de modo que dicho circuito  
FF<sub>5</sub> biestable, cambia de estado en el flanco posterior de  
25 la información "H" y su salida Q y la segunda entrada 2 de  
la puerta G<sub>18</sub> "Y" inversora toma nivel "H".

Si es oprimida nuevamente la tecla "MI" y ha  
sido transferido un nivel "L" a la quinta entrada P<sub>5</sub> en pa-  
ralelo, dicha información "L" aparece en la primera salida  
30 Q<sub>1</sub> en paralelo después de cuatro pasos en el registro SR<sub>1</sub> de

1 desplazamiento de 12 bitios de modo que la entrada  $K$  de la  
memoria  $FF_2$  de acorde detectado toma nivel "L" por interme-  
dio del primer inversor y la puerta  $G_{18}$  "Y" inversora y la  
5 memoria  $FF_2$  de acorde detectado cambia de estado al produ-  
cirse el flanco posterior del siguiente impulso de reloj  
procedente del generador CPG de impulsos de reloj de alta  
frecuencia, de modo que su salida  $Q$  toma nivel "L".

Este impulso de reloj últimamente menciona-  
do transfiere la información "H" presente en la salida  $Q_4$   
10 en paralelo del segundo registro  $SR_2$  de desplazamiento cí-  
clico de 12 bitios a la salida  $Q_5$  en paralelo que correspon-  
de al tono "MI".

Como la salida  $Q$  de la memoria  $FF_2$  de acorde  
detectado toma nivel "L" y la salida  $\bar{Q}$  toma nivel "H", la  
15 primera entrada 1 de la puerta  $G_{53}$ , cuya segunda entrada 2  
está aún con nivel "H" porque la salida  $Q$  del quinto cir-  
cuito  $FF_5$  biestable tiene aún nivel "H", toma el estado "H"  
a través de la puerta "O"  $G_{55}$ , de modo que se inicia el pro-  
ceso de detención a través de la puerta "Y"  $G_{17}$  y además,  
20 a través de su entrada R, el quinto circuito  $FF_5$  biestable  
es repuesto y su salida  $Q$  toma nivel "L". Con el fin de ha-  
cer posible la obtención de un impulso de detención suficien-  
temente ancho en la salida de la puerta  $G_{53}$  "Y" inversora,  
el cambio de nivel "H" a nivel "L" de la segunda entrada 2  
25 de esta puerta  $G_{53}$  "Y" inversora puede ser retardado opcio-  
nalmente, por ejemplo mediante la inclusión de un número  
adecuado de inversores entre esta segunda entrada 2 y la sa-  
lida  $Q$  del quinto circuito  $FF_5$  biestable. La figura 6a ilus-  
tra este proceso por medio de diagramas de forma de onda.

30

Si no se oprime en absoluto ninguna tecla,

1 cuando la información "H" llega por segunda vez a la salida  
Q<sub>12</sub> en paralelo del segundo registro de desplazamiento cí-  
clico de 12 bitios se aplica un estado "H" a la primera en-  
trada de la primera puerta G<sub>53</sub> "Y" inversora cuya segunda  
5 entrada 2 tiene aún nivel "H", a través de la puerta "O"  
G<sub>55</sub>, de modo que se inicia también el proceso de detención.  
La salida Q de la memoria FF<sub>2</sub> de acorde detectado permanece  
con nivel "H" y su salida  $\bar{Q}$  permanece con nivel "L", de mo-  
do que a través de la puerta "O" G<sub>56</sub> en la entrada  $\bar{C}_L$  de  
10 reposición es repuesto el segundo registro SR<sub>2</sub> de despla-  
zamiento cíclico de 12 bitios, de modo que no se reproduce  
ningún tono.

La figura 6b representa los diagramas corres-  
pondientes de formas de onda.

15

20

25

30

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1ª.- Un dispositivo para acompañamiento tonal automático en instrumentos electrónicos musicales equipado con una unidad de ritmo, quedando disponibles en una secuencia predeterminada en el ritmo seleccionado el tono fundamental, el de quinta u otro tono relacionado con acordes específicos que están siendo mantenidos y (o) el propio acorde, caracterizado porque al menos está dispuesto para una clave de tono un perceptor de acordes en cuya salida aparece una señal en presencia de un acorde, mientras que está dispuesto adicionalmente un dispositivo de conmutación en el perceptor de acordes asociado, que conmuta el perceptor de acordes al modo de identificación de tonos individuales en ausencia de un acorde.

15

20

25

30

2ª.- Un dispositivo de acuerdo con la reivindicación 1ª, que incluye un perceptor de acordes para cada clave de tono, a cuyas entradas están aplicadas las señales correspondientes a los tonos de los acordes a detectar, caracterizado porque la salida de cada perceptor de acordes está conectada tanto a una primera entrada de uno de doce conmutadores que constituyen en conjunto el dispositivo de conmutación, y a cuyas segundas entradas está aplicada una señal.

1 de clave de un tono preseleccionado del acorde, por ejemplo  
el fundamental, como a una entrada de una puerta "O", y la  
salida de esta puerta "O" está conectada a las entradas de  
control de todos los conmutadores y las salidas de cada uno  
5 de los conmutadores conducen cada una a una entrada de un  
circuito de prioridad, mientras que está dispuesta una sa-  
lida para cada entrada del circuito de prioridad, y cada sa-  
lida de dicho circuito de prioridad conduce a la entrada de  
control de un conmutador a cuya primera entrada está aplica-  
10 da la señal del tono correspondiente y a cuya segunda entra-  
da está aplicado el impulso de control procedente de la uni-  
dad de ritmo y la salida de estos conmutadores están inter-  
conectadas a través de un circuito "O".

3<sup>a</sup>.- Un dispositivo de acuerdo con la reivin-  
15 dicación 2<sup>a</sup>, caracterizado porque los conmutadores consisten  
en un circuito puerta "Y", cuya entrada de control está co-  
nectada a una salida del circuito de prioridad, cuya segunda  
entrada recibe los impulsos procedentes de la unidad de rit-  
mo y cuya primera entrada recibe una señal de tono.

4<sup>a</sup>.- Un dispositivo de acuerdo con la reivin-  
20 dicación 3<sup>a</sup>, caracterizado porque cada conmutador comprende  
dos circuitos puerta "Y", cuyas entradas de control están  
ambas conectadas a una salida del circuito de prioridad, es-  
tando aplicada una señal correspondiente al acorde fundamen-  
25 tal del perceptor de acorde asociado con el conmutador a la  
primera entrada del primer circuito puerta y los impulsos  
de bajo fundamental procedentes de la unidad de ritmo están  
aplicados a la segunda entrada, y la señal que corresponde  
al bajo alternante del perceptor de acordes asociado con el  
30 conmutador está aplicada a la primera entrada del segundo

1 circuito puerta y los impulsos de bajo alternante proceden-  
tes de la unidad de ritmo están aplicados a las segundas en-  
tradas.

5 5ª.- Un dispositivo de acuerdo con la reivin-  
dicación 1ª, caracterizado porque el dispositivo comprende:  
un primer registro de desplazamiento cíclico de doce bitios  
que tiene doce entradas en paralelo, doce salidas correspon-  
dientes, una entrada de habilitación en paralelo y una en-  
trada de impulsos de reloj; un perceptor de acordes que iden-  
10 tifica el carácter de un acorde que está siendo mantenido  
(por ejemplo el acorde mayor, el acorde menor o el acorde de  
séptima); un generador de impulsos de reloj de alta frecuen-  
cia que tiene al menos una entrada y una salida; un segundo  
registro de desplazamiento cíclico de doce bitios que tiene  
15 doce entradas en paralelo, doce salidas correspondientes,  
una entrada de habilitación en paralelo y una entrada de im-  
pulsos de reloj; doce primeros circuitos puerta cada uno de  
los cuales tiene dos entradas y una salida; un segundo cir-  
cuito puerta que tiene doce entradas y una salida; y una  
20 unidad de control, mientras que las salidas de los comuta-  
dores de tecla manuales (o de pedal) (do, do sostenido ....  
.re) asociadas con las teclas manuales y (o) de pedal de al  
menos una octava están conectadas directa o indirectamente  
a las entradas en paralelo del primer registro de despla-  
25 zamiento cíclico de doce bitios y al producirse cada impulso  
de control procedente de la unidad de ritmo que está aplica-  
do a la entrada de habilitación en paralelo del primer regis-  
tro de desplazamiento cíclico de doce bitios, la parte del  
acorde que está siendo mantenido es transferida en paralelo  
30 a dicho primer registro de desplazamiento cíclico de doce

1 bitios y aquellas salidas del primer registro de despla-  
zamiento de doce bitios a las cuales corresponden los tonos  
de los acordes de una clave de tono simple (do o do soste-  
nido, o re..... o si), conducen a las entradas del percep-  
5 tor de acordes, mientras que la salida del generador de im-  
pulsos de sincronismo de alta frecuencia está conectada: a  
la entrada de reloj del primer registro de desplazamiento  
cíclico de doce bitios, desplazando en una posición adicio-  
nal cada impulso de reloj de alta frecuencia la información  
10 presente en las entradas excitadas en paralelo, cuya infor-  
mación corresponde a la pauta del acorde que está siendo  
mantenida; y a la entrada de reloj del segundo registro de  
desplazamiento cíclico de doce bitios, en el cual es ingre-  
sado un bitio único al producirse cada impulso de control  
15 a través de una de sus doce entradas en paralelo, desplazan-  
do en una posición adicional cada impulso de reloj de alta  
frecuencia la información presente en la entrada excitada  
en paralelo, mientras que aquellas salidas del primer regis-  
tro de desplazamiento cíclico de doce bitios a las cuales  
20 corresponden los tonos de los acordes de una clave de tono  
única a ser reproducidos, conducen a entradas del receptor  
de acordes, en cuya salida aparece una señal cuando se de-  
tecta un acorde, cuya señal está aplicada a las unidades de  
control, que está conectada a la entrada del generador de  
25 impulsos de reloj de alta frecuencia que es habilitada al  
producirse cada uno de los impulsos de control, de modo que  
este generador de impulsos de reloj de alta frecuencia se  
inhabilita a través de esta entrada, mientras que cada una  
de las salidas del segundo registro de desplazamiento cíclico  
30 de doce bitios está conectada a una primera entrada de

1 un primer circuito puerta independiente asociado a cuya se-  
gunda entrada está aplicada una señal de tono, y las sali-  
das de estos primeros circuitos puerta están conectadas a  
las correspondientes entradas del segundo circuito puerta  
5 en cuya salida queda disponible una señal de tono, mientras  
que está dispuesto un contador que está conectado al dispo-  
sitivo de conmutación, el cual después de doce impulsos de  
reloj procedentes del generador de impulsos de reloj de al-  
ta frecuencia, hace que el dispositivo de conmutación con-  
10 mute el perceptor de acordes al modo de detección de tonos.

6<sup>a</sup>.- Un dispositivo de acuerdo con la reivin-  
dicación 5<sup>a</sup>, caracterizado porque las salidas del contador  
están conectadas a un descodificador en cuya salida aparece  
una señal al producirse el decimosegundo impulso de sincro-  
15 nismo de alta frecuencia, estando conectada dicha salida a  
la entrada del dispositivo de conmutación, cuya salida con-  
duce a una entrada del perceptor de acordes para conmutar al  
modo de detección de tono y cuya entrada de reposición está  
conectada a una entrada de detención de la unidad de control,  
20 siendo repuesto el dispositivo de conmutación al producirse  
la detección de un tono.

7<sup>a</sup>.- Un dispositivo de acuerdo con la reivin-  
dicación 5<sup>a</sup>, caracterizado porque la salida del perceptor  
conduce a una entrada de una memoria de acordes que está in-  
25 cluida en la unidad de control y que almacena el acorde  
identificado, mientras que a través de una segunda salida  
de la unidad de control la salida de dicha memoria de acor-  
des conduce a una entrada de reposición del contador, cuya  
entrada de reloj está también conectada a la salida del ge-  
30 nerador de impulsos de reloj de alta frecuencia, así como

1 a un circuito comparador cuyas primeras entradas están co-  
nectadas a las correspondientes salidas del contador y cu-  
yas segundas entradas están conectadas a un conmutador que  
cambia de estado al producirse cada impulso de control y la  
5 salida del circuito comparador está conectada a una tercera  
entrada de la unidad de control, de modo que alternativamen-  
te cuando se alcanza el cómputo del contador que correspon-  
de al tono fundamental o a otro tono, se inhabilita el ge-  
nerador de impulsos de reloj de alta frecuencia, mientras  
10 que a través de un descodificador la tercera y la cuarta sa-  
lidas del contador están conectadas, por una parte, a la en-  
trada del dispositivo de conmutación, y a la primera entra-  
da de un circuito "Y" inversor, cuya segunda entrada condu-  
ce a una entrada del perceptor de acordes, a la salida del  
15 dispositivo de conmutación y a la entrada de reposición de  
un conmutador, y por otra parte, a través de un circuito  
puerta "Y", están conectadas a la entrada de reposición del  
contador, mientras que la salida del circuito "Y" inversor  
conduce a la entrada de reposición del segundo registro de  
20 desplazamiento cíclico de doce bitios, a la entrada de repo-  
sición del dispositivo de conmutación y a una entrada de de-  
tención de la unidad de control, conduciendo también la sa-  
lida del comparador a la entrada de reposición del dispositi-  
vo de conmutación.

25 8ª.- Un dispositivo de acuerdo con la reivin-  
dicación 5ª o la reivindicación 6ª, caracterizado porque se  
utiliza como contador y descodificador, para conmutar al mo-  
do de detección de tono, el segundo registro de despla-  
zamiento cíclico de doce bitios, cuya decimosegunda salida en  
30 paralelo esté conectada a una entrada del dispositivo de

1 conmutación.

9ª.- "UN DISPOSITIVO PARA ACOMPAÑAMIENTO TONAL AUTOMATICO EN INSTRUMENTOS ELECTRONICOS MUSICALES".

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

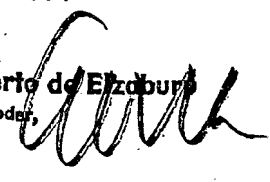
Esta Memoria consta de treinta y cinco hojas escritas a máquina por una sola cara.

Madrid, 27.III.1977

10

P.A.

Alberto de Elizaburu  
Por Poder,



15

20

25

30

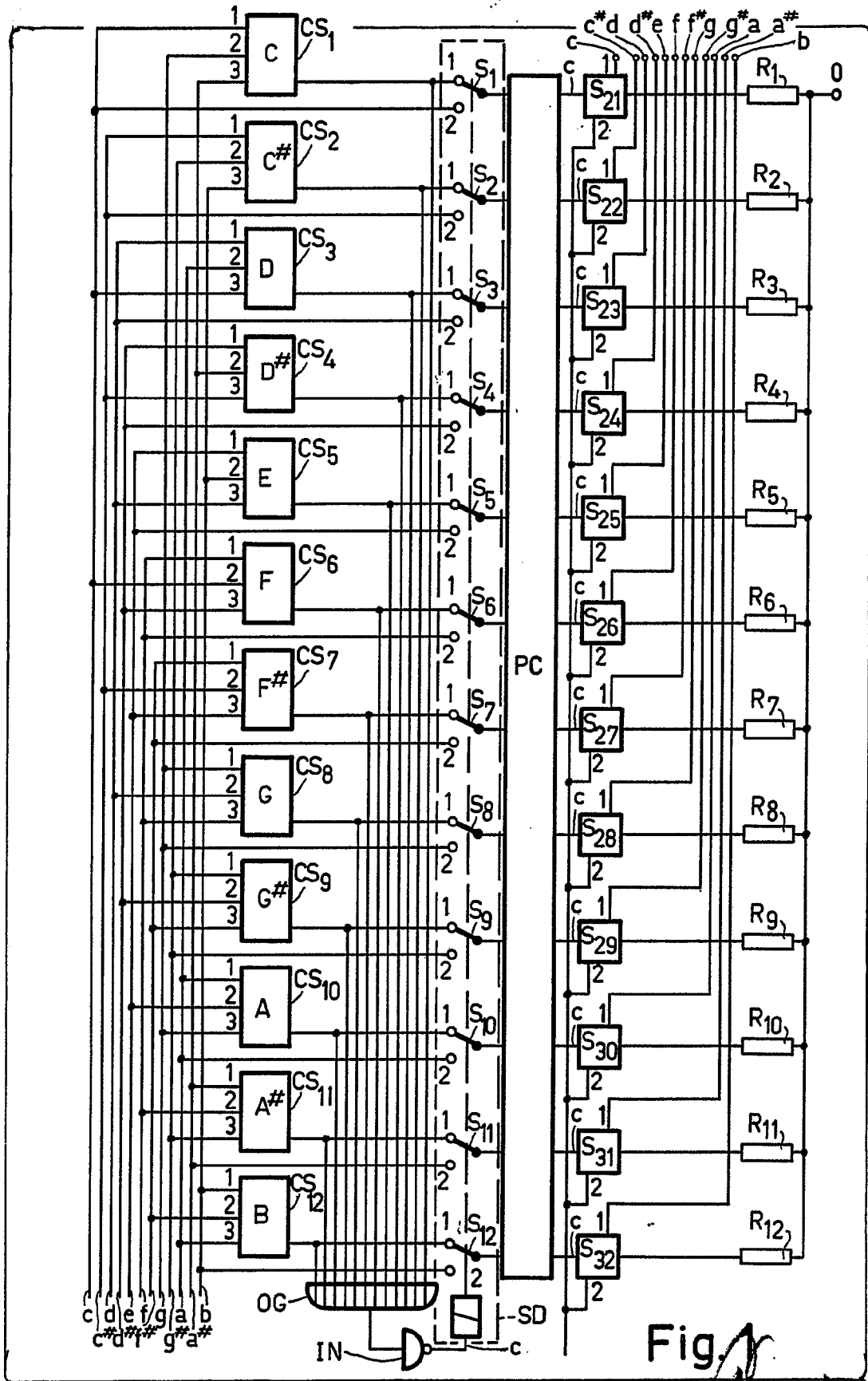


Fig.

Alberto de Elzaburu  
Por Poder

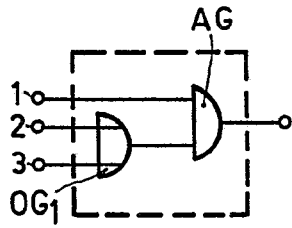


Fig. 2a

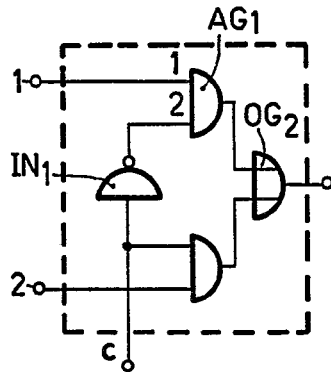


Fig. 2b

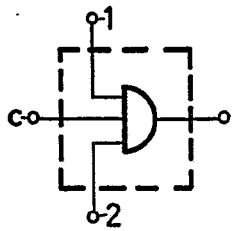


Fig. 2c

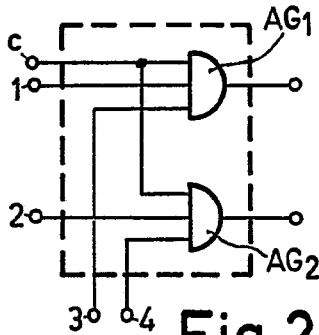


Fig. 2d

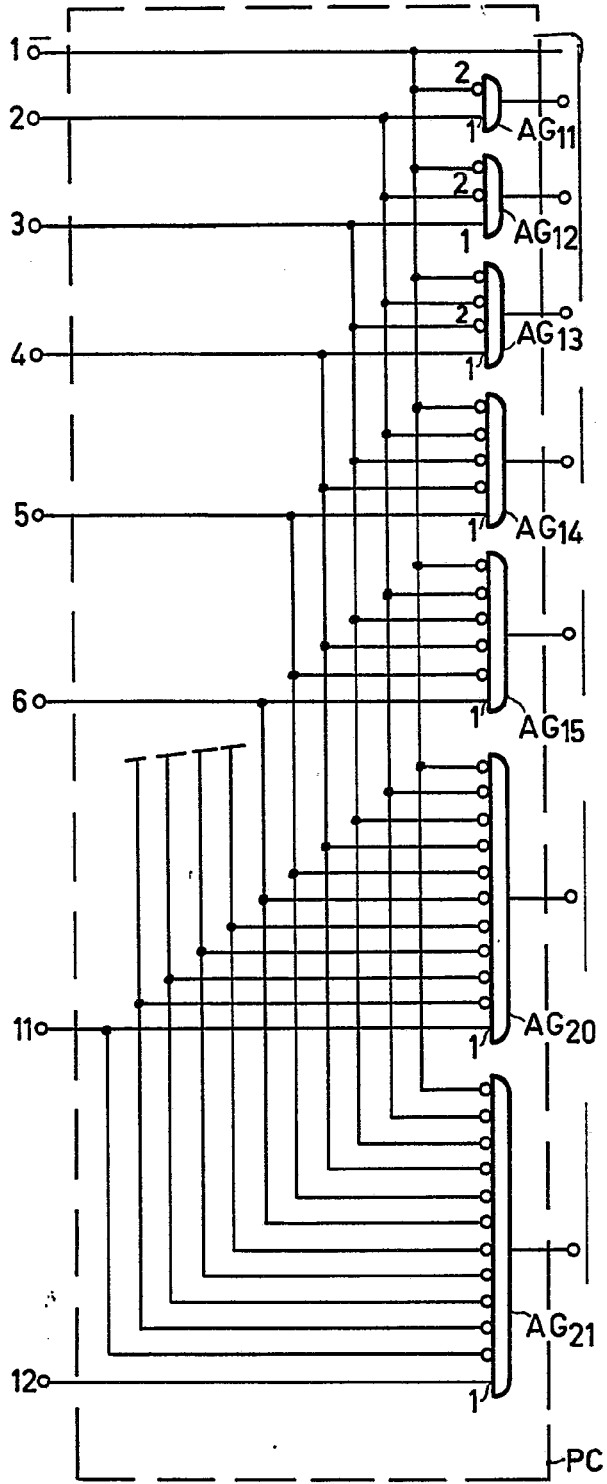


Fig. 2e

Alberto de Elzaburu  
Por Poder,

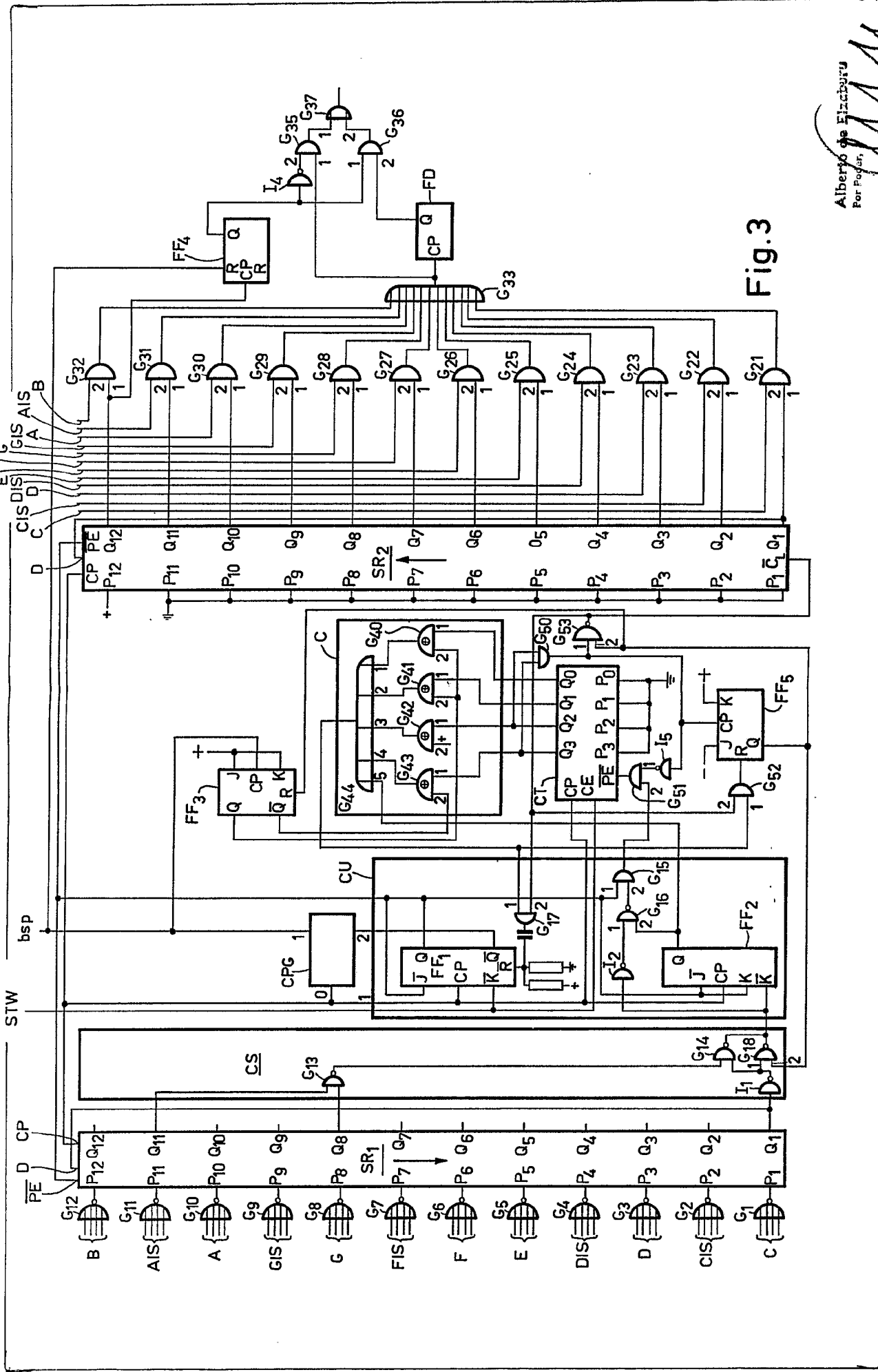
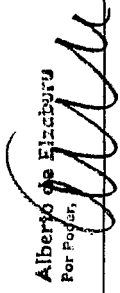
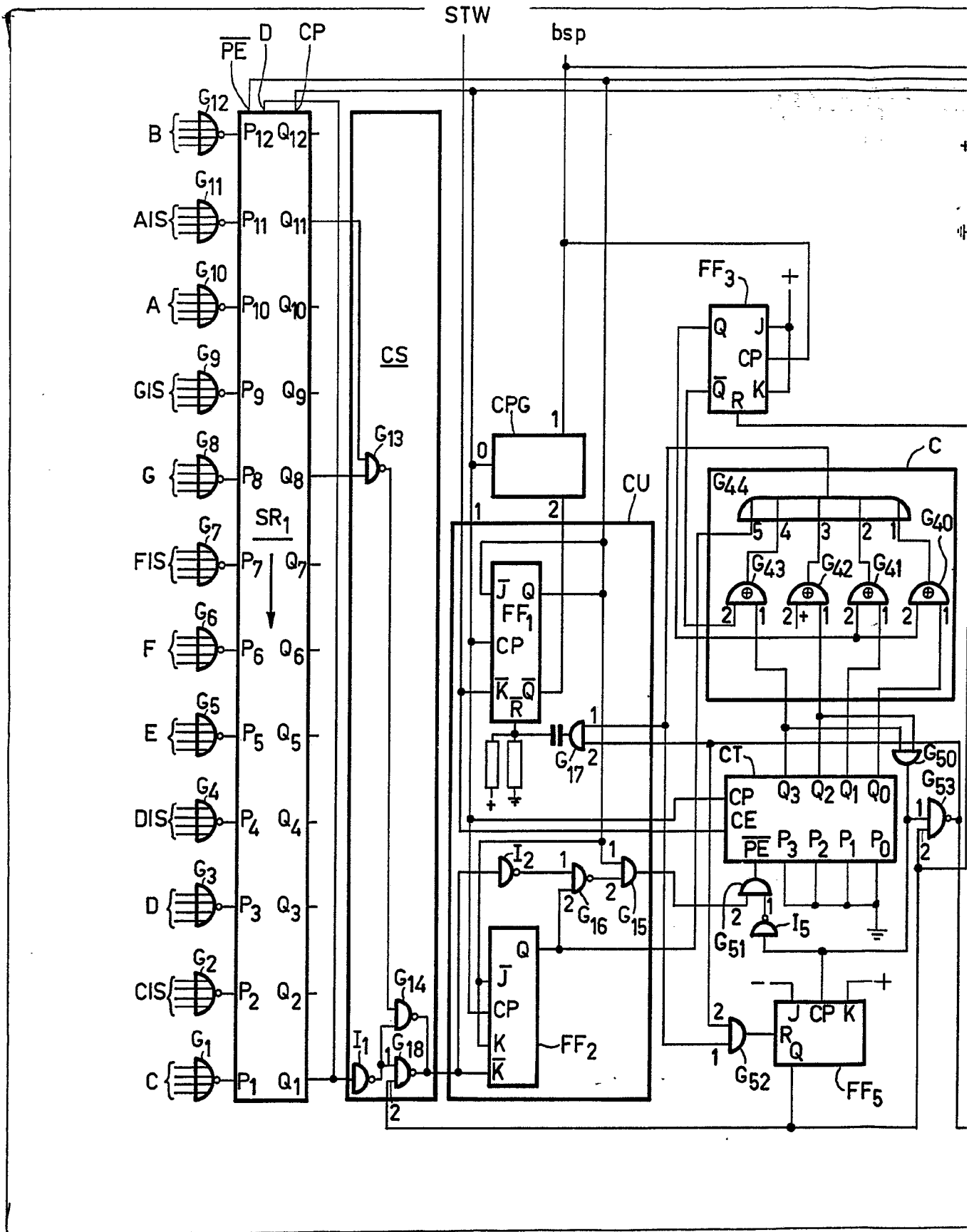


Fig. 3

Alberto de Eizoburu  
For Pedro,





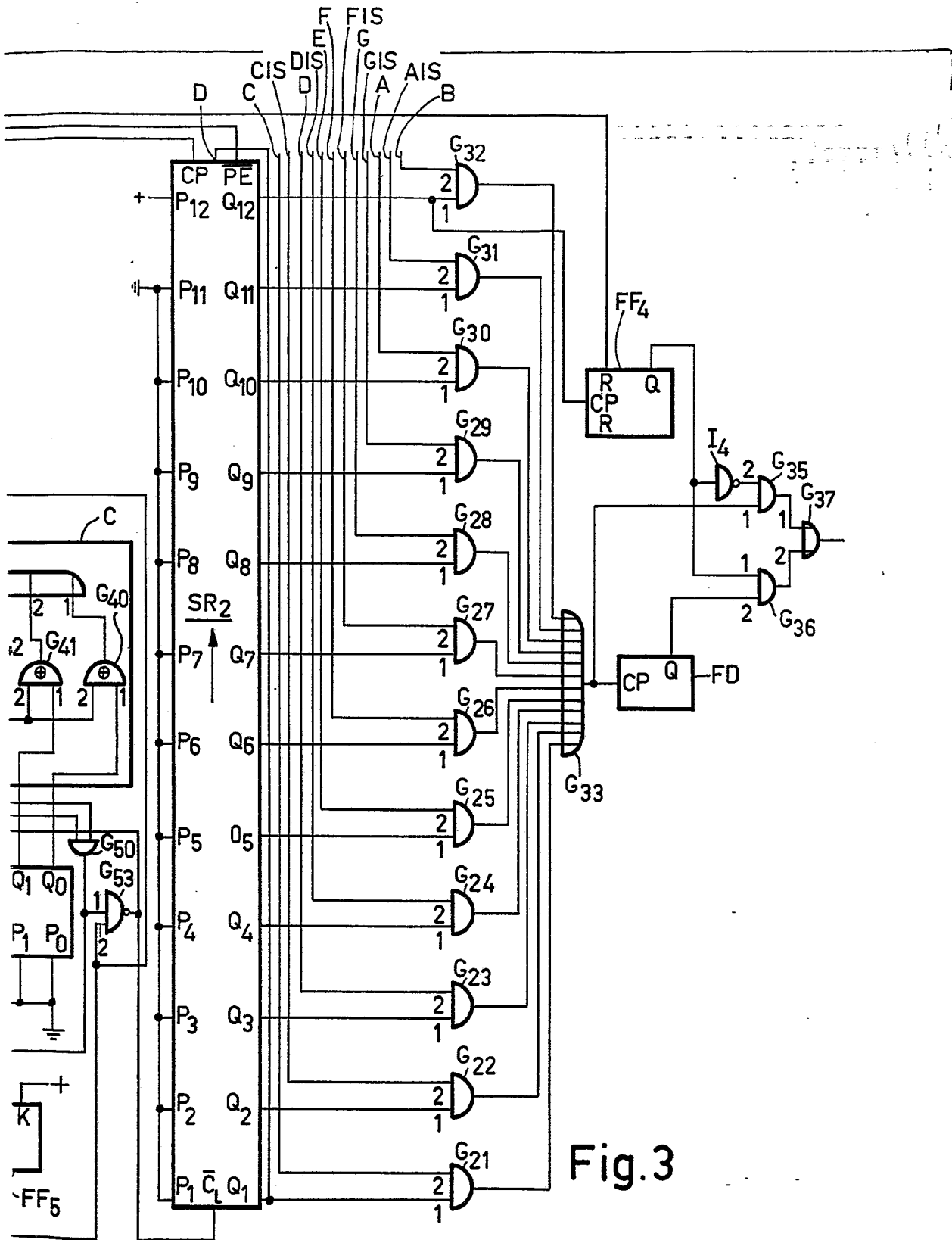


Fig. 3

Alberto de Elizaburu  
Por Poder,

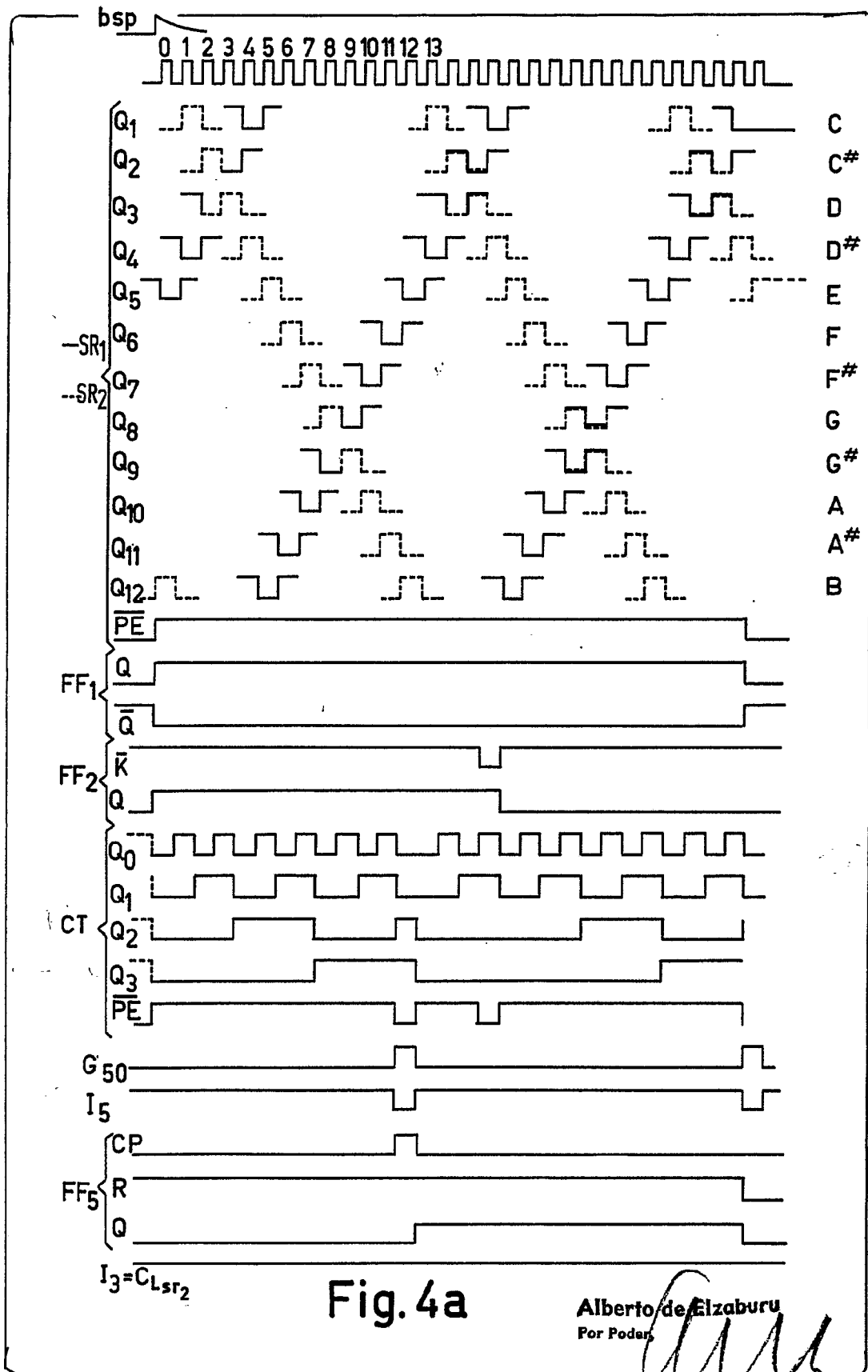


Fig. 4a

Alberto de Elizaburu  
Por Poder

*Alberto de Elizaburu*

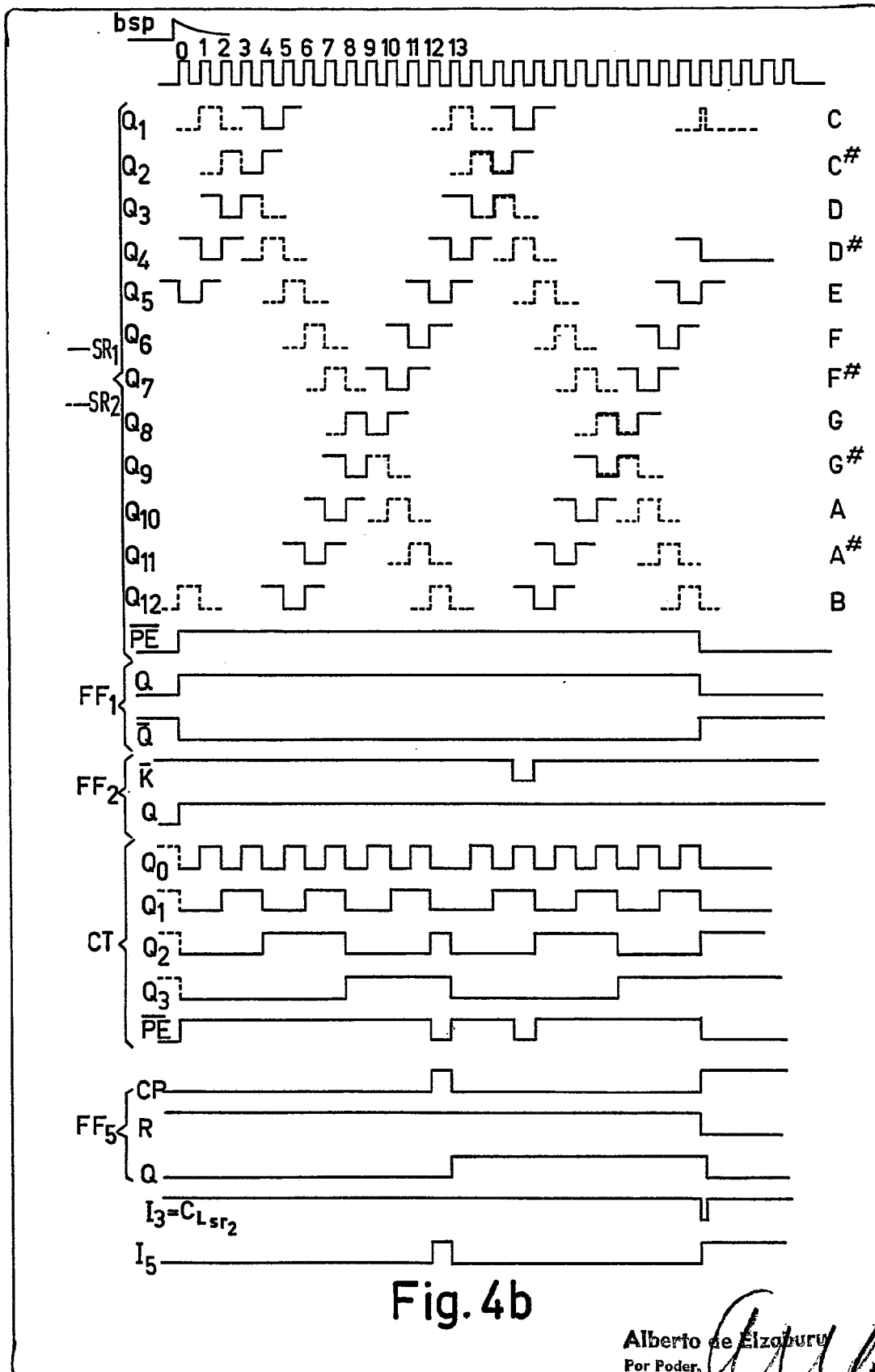


Fig. 4b

Alberto de Eizoburu  
 For Poder, *Ala*

A. W. PHILIPPOPOULOS, MEMBER, IEEE

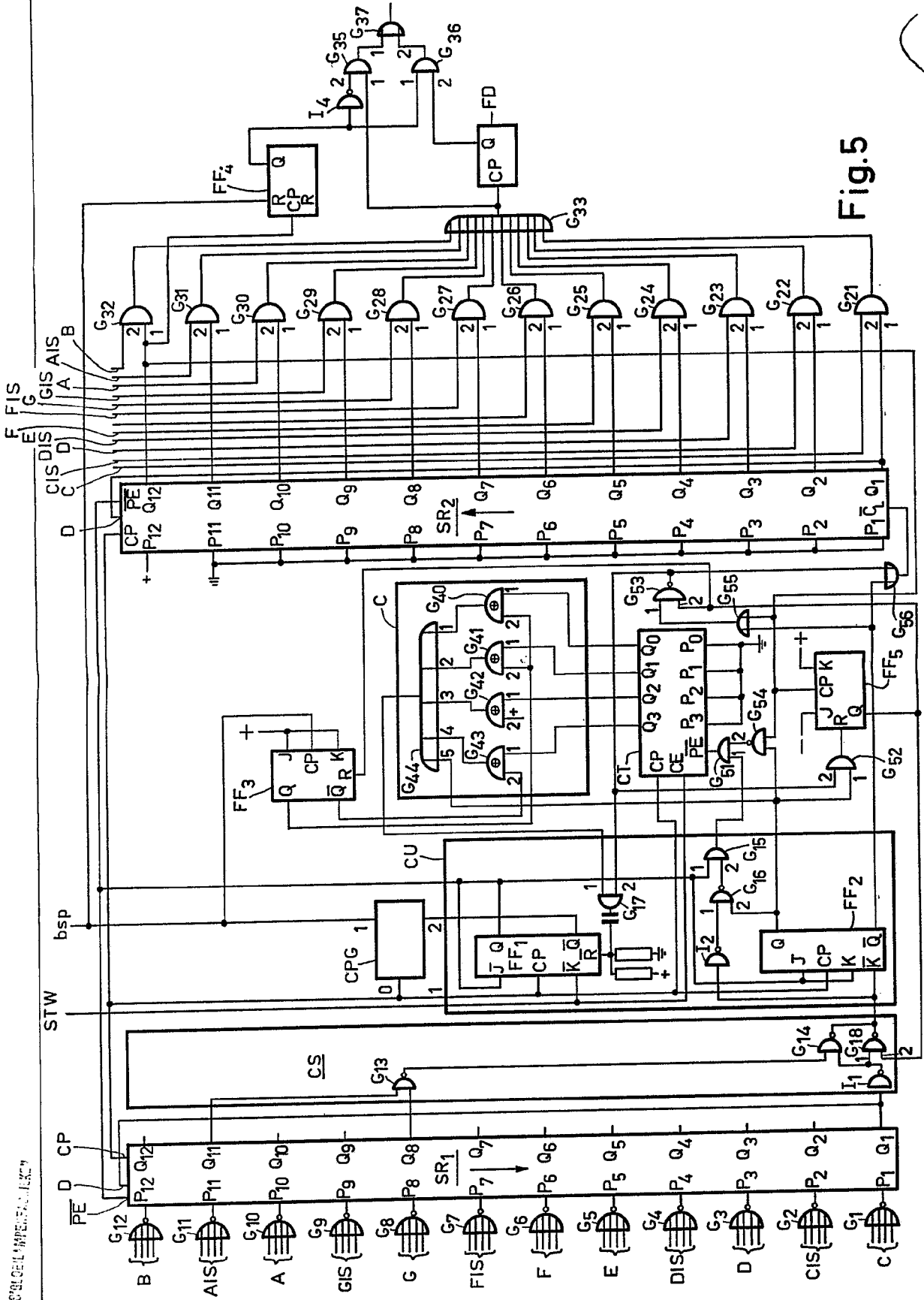
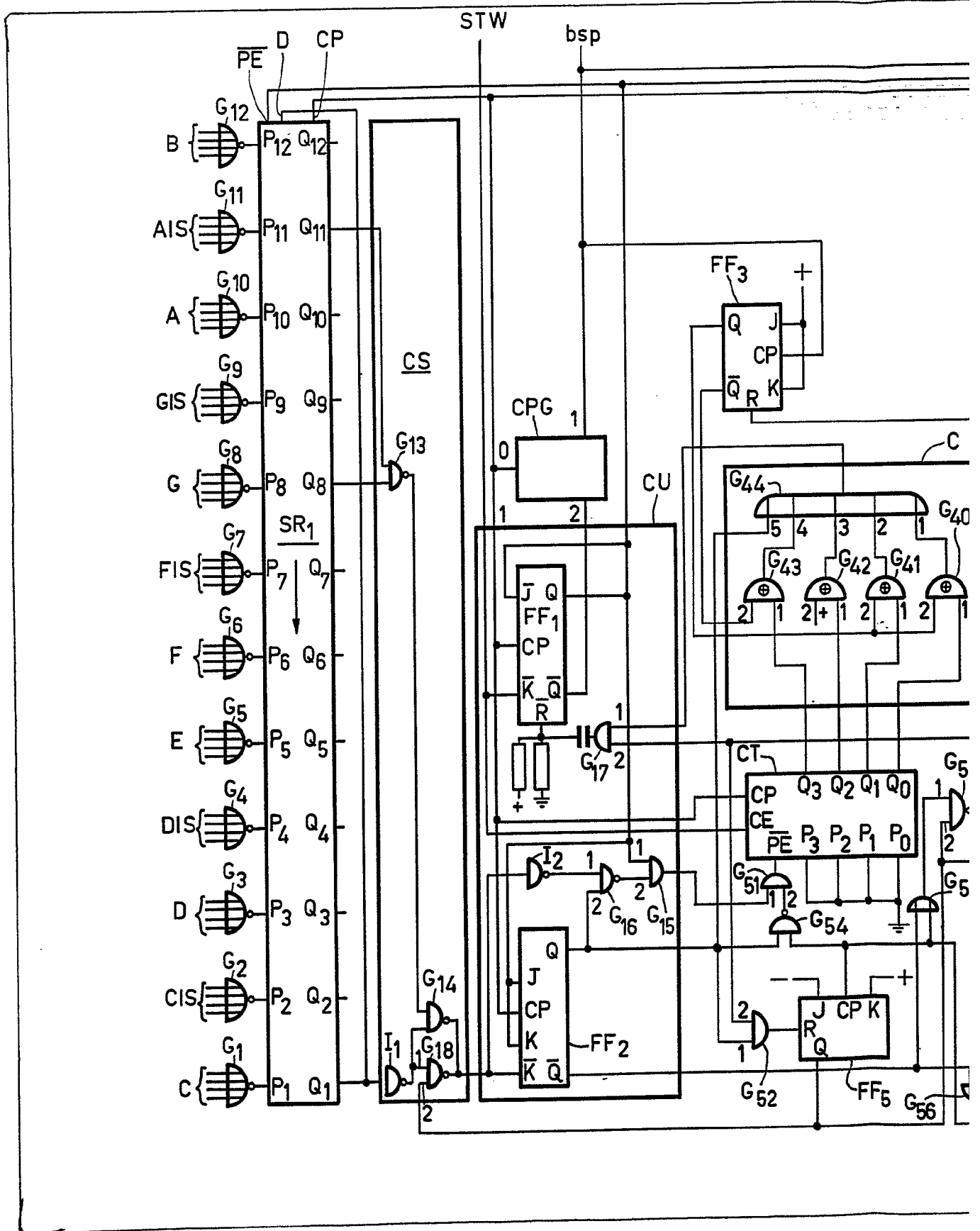


Fig. 5

Albert J. ...  
For Foster,



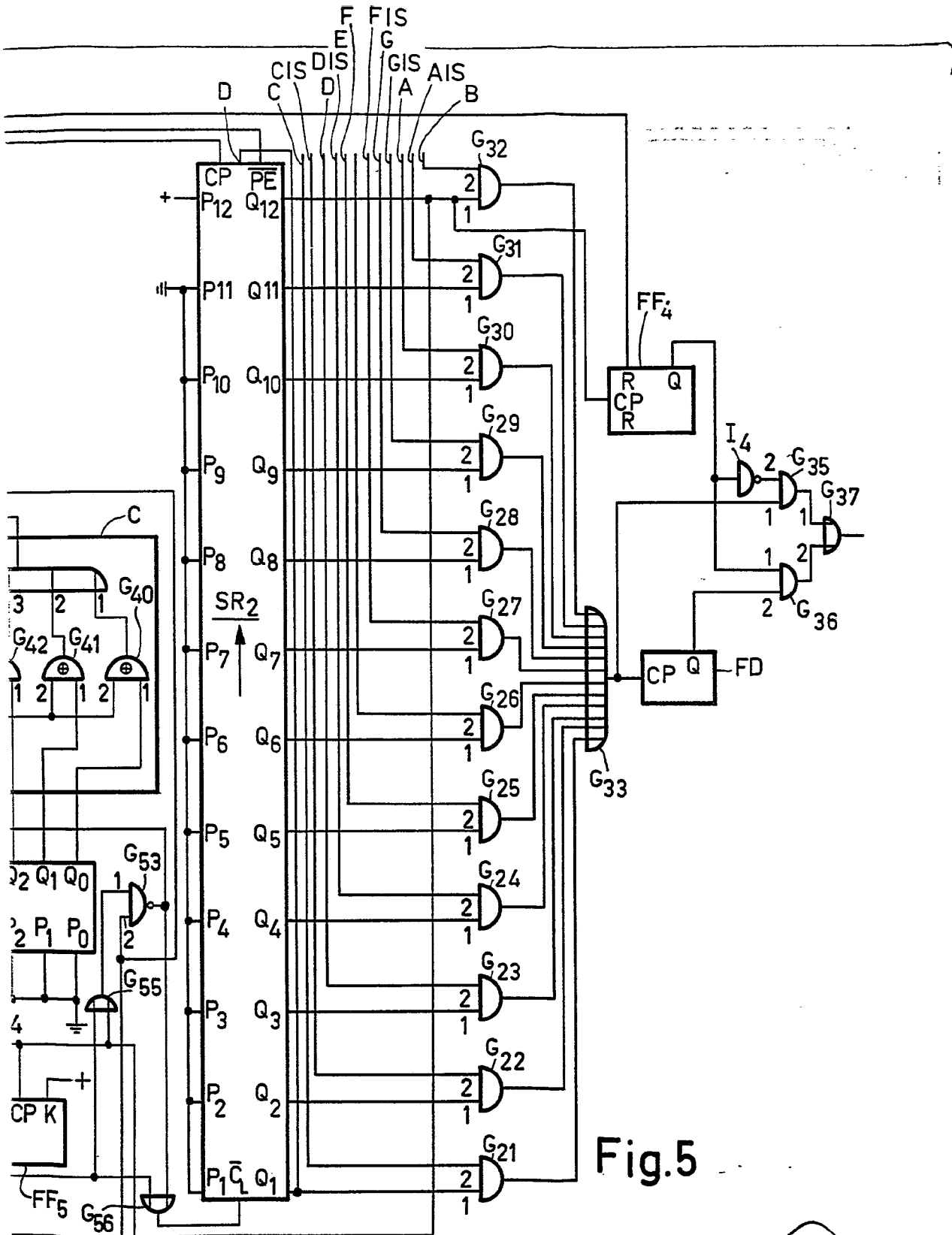


Fig.5

Alberto de Alencastro  
For Foster,  
*[Signature]*

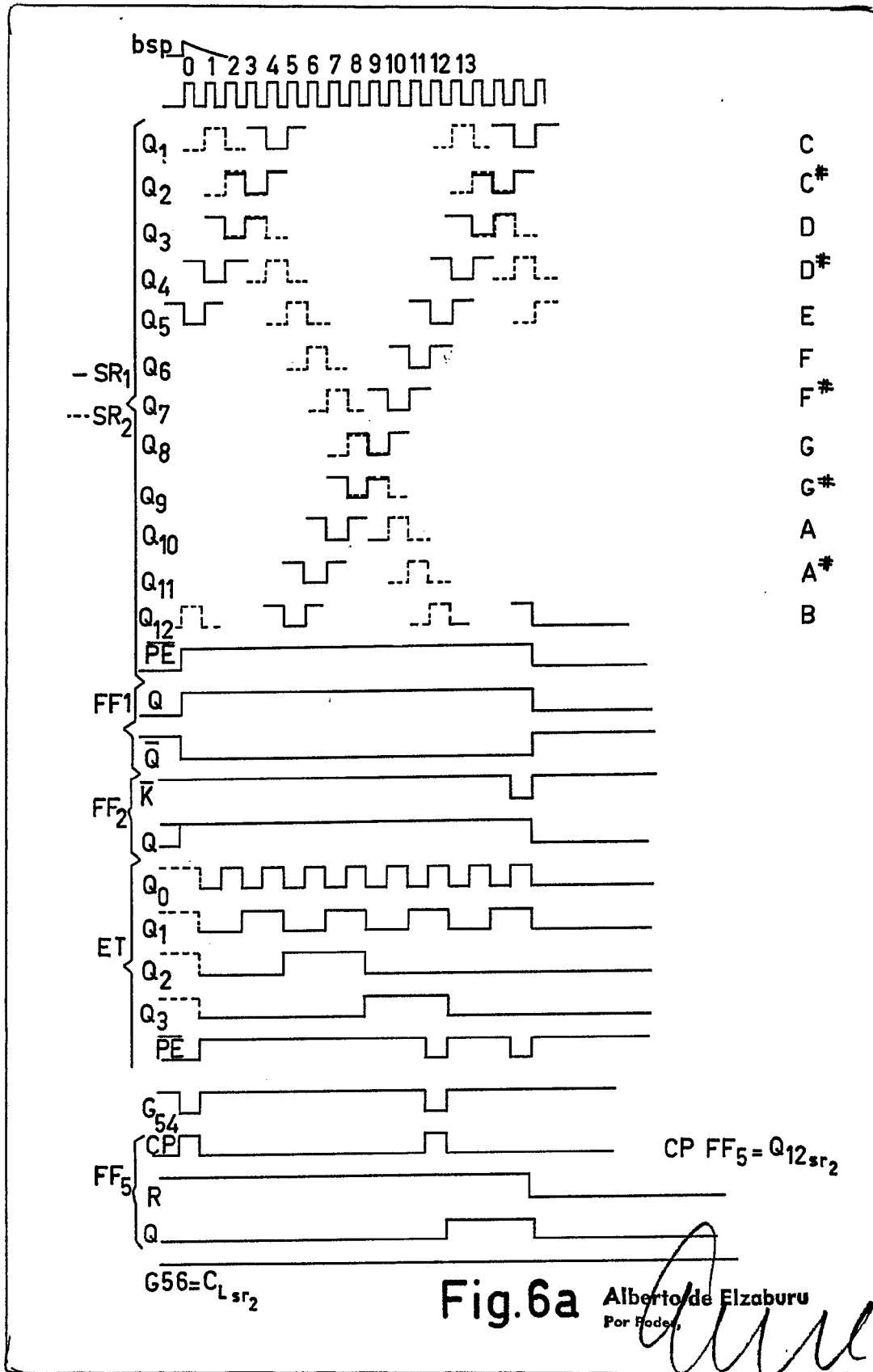


Fig. 6a

Alberto de Elzaburu  
Por Fodex

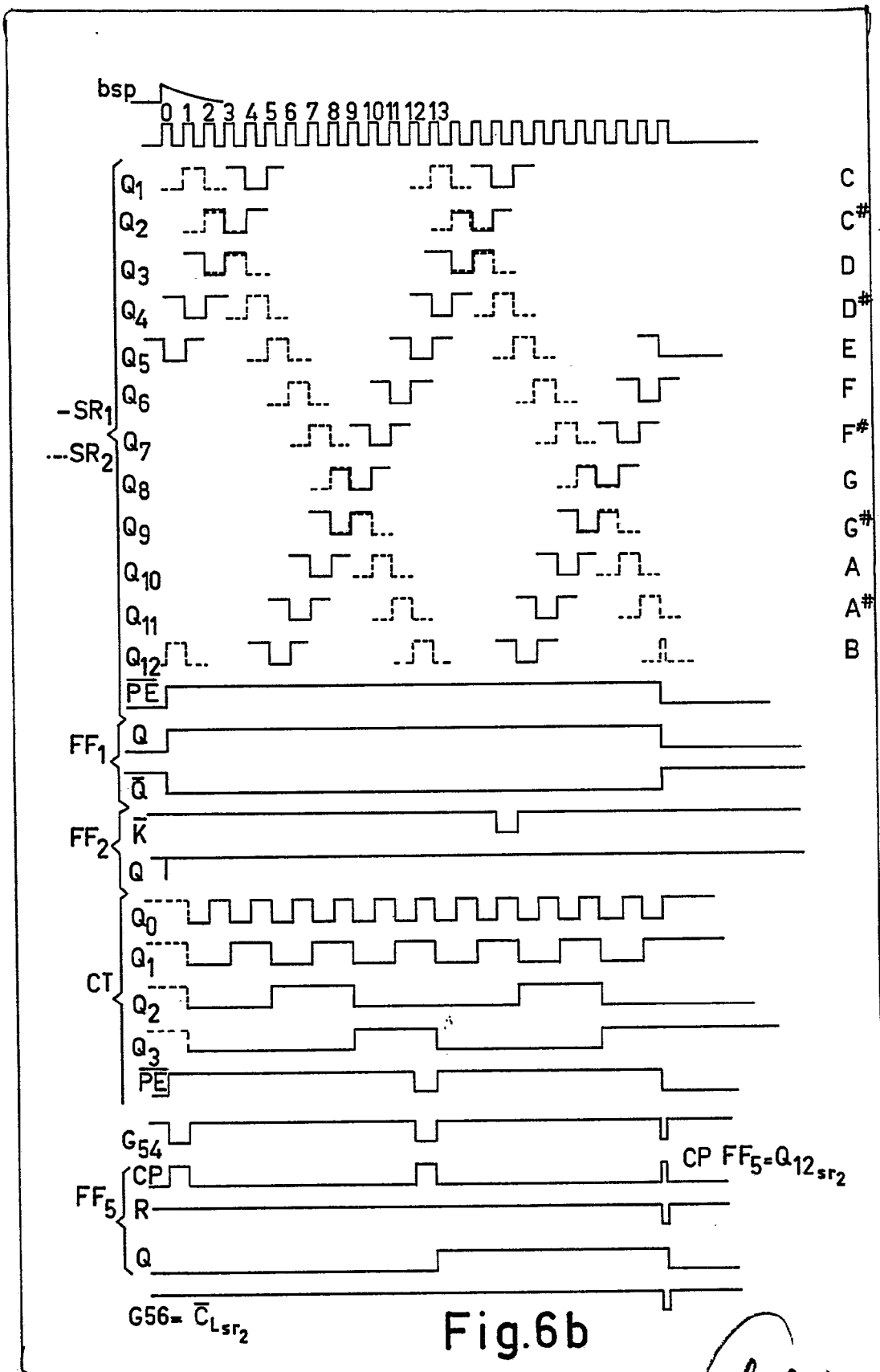


Fig. 6b

Alberto de Fozaruru  
Por Poder