



PATENTE DE INVENCION

(18) ES	(11) NUMERO	(19) A I
	464.794	
	(22) FECHA DE PRESENTACION	
	6-12-77.	

(30) PRIORIDADES:	(32) FECHA	(33) PAIS
(31) NUMERO		
747.900	6 de Diciembre de 1.976	EE.UU. de A.

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL	(62) PATENTE DE LA QUE ES DIVISIONARIA
	H01L	

(64) TITULO DE LA INVENCION

PERFECCIONAMIENTOS EN DISPOSITIVOS SEMICONDUCTORES DE TRANSFERENCIA DE CARGA DE ELECTRODOS DIVIDIDOS.

(71) SOLICITANTE (S)

WESTERN ELECTRIC COMPANY INCORPORATED.

DOMICILIO DEL SOLICITANTE

222 Broadway, New York, New York 10.038 Estados Unidos de América.

(72) INVENTOR (ES)

CARLOS HEINRICH SEQUIN.

(73) TITULAR (ES)

(74) REPRESENTANTE

D. JOSE MIGUEL GOMEZ-ACEBO y POMBO

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

UNE A-4 MOD. 3108

UTILICESE COMO PRIMERA PAGINA DE LA MEMORIA

20 JUL. 1978

POOR QUALITY

Este invento se refiere a un dispositivo de transferencia semiconductor de electrodos divididos que tiene un primer y un segundo - conjuntos de segmentos de electrodos de detección, teniendo el primer - conjunto de electrodos de detección mutuamente conectados a un terminal de salida de un primer dispositivo y el segundo conjunto de electrodos de detección mutuamente conectados a un terminal de salida de un segundo dispositivo, acoplándose los terminales del primer y el segundo dispositivos, respectivamente, a un primer y a un segundo terminales de entrada de un amplificador de diferencia.

Los dispositivos de transferencia de carga semiconductores son en general de dos tipos básicos: Dispositivos acoplados de carga (CCD) y dispositivos de "brigada de cubeta" (BED). Cualquiera de estos tipos se puede utilizar para la transferencia de paquetes de carga y se puede - construir en forma de dispositivo de filtro transversal, ó sea, una configuración de línea de retardo con tomas provistas de salidas apropiadamente compensadas. Dichos dispositivos de filtro contiene muchas etapas, normalmente del orden de 10 ó más, conteniendo cada etapa un electrodo dividido que tiene dos segmentos de electrodo para detectar el paquete de carga en dicha etapa. Normalmente, las longitudes (l_1 y l_2) de los dos segmentos de dicho par de electrodos divididos en una etapa dada se caracterizan por una relación $r = l_1/l_2$, de acuerdo con un parámetro pre determinado conocido como ponderación de tomas para dicha etapa, mientras que la suma de las longitudes ($l_1 + l_2$) de los dos segmentos del par de electrodos divididos es igual para todos los pares de electrodos divididos, correspondiendo a la anchura del canal de transferencia de carga. - La ponderación de toma eficaz r_i de dicha etapa se obtiene entonces por: $r_i = (l_1 - l_2) / (l_1 + l_2)$. Un segmento de electrodo (l_1) de cada electrodo dividido se conecta ohmicamente a un primer terminal de salida común del dispositivo de transferencia de carga y el otro segmento de electrodo (l_2) de cada electrodo dividido se conecta ohmicamente a un segundo -

terminal de salida común del dispositivo de transferencia de carga. Por comodidad de descripción, todos los segmentos de electrodo que se conectan al primera terminal de salida común se denominan como si formaran el "primer conjunto" de electrodos sensores, y todos los segmentos de electrodos que se conectan al segundo terminal de salida común se denominan como si formaran el "segundo conjunto" de electrodos sensores. Durante el funcionamiento de dicho dispositivo de transferencia de carga del tipo de electrodos divididos, existirá una secuencia de intervalo de tiempo periódico (ó segmentos de tiempo) durante los cuales cada uno de estos segmentos de electrodos divididos es sensiblemente al paquete de carga subyacente correspondiente en el semiconductor por razón de las cargas de imágenes eléctricas inducidas, por lo que las señales (S_1 y S_2) se desarrollan periódicamente en los terminales de salida, respectivamente, del primer y segundo conjuntos de electrodos, siendo cada señal proporcional a la suma de los diversos paquetes de carga subyacente a todos los diversos electrodos de dicho conjunto, multiplicándose cada paquete por la ponderación de toma correspondiente. La señal de salida deseada del dispositivo es entonces la secuencia de diferencias instantáneas entre las señales desarrolladas periódicamente durante los segmentos de tiempo mencionados en los dos terminales de salida; ó sea, la señal de salida deseada (modo de diferencia) ($S_1 - S_2$) para un segmento de tiempo dado es proporcional a:

$$\sum Q_i (1 + r_i)/2 - \sum Q_i (1 - r_i)/2 = \sum Q_i r_i \quad (1)$$

donde r_i es la ponderación de toma eficaz del par de electrodos divididos de la etapa i , y Q_i es el paquete de carga en la etapa i durante el segmento de tiempo dado.

Para que un filtro transversal funcione apropiadamente, es importante que exista una relación virtualmente lineal entre la señal de entrada y la señal de salida correspondiente. En el dispositivo de transferencia de carga semiconductor que funciona como filtro transversal, es importante por lo tanto que exista una relación lineal no solamente entre el

paquete de carga y la señal de entrada correspondiente, sinó también entre el paquete de carga y la señal de salida correspondiente. No obstante, el voltaje en un electrodo sensor en un dispositivo de transferencia de carga tiene una influencia importante en la anchura de la capa de agotamiento en el semiconductor subyacente al electrodo; por lo tanto, el voltaje sobre un electrodo de sentido ejerce una influencia importante en la carga de "imágen" inducida en el electrodo sensor por un paquete de carga subyacente en el semiconductor, debido a la tendencia que tiene cada paquete de carga a formar imágen de una parte de su carga en el subtrato semiconductor a través de la capa de agotamiento (en lugar de hacerlo en el electrodo sensor) dependiendo de la anchura de la capa de agotamiento local (y por lo tanto de la capacitancia de la capa de agotamiento). Como el voltaje en un electrodo sensor dado en un conjunto de electrodos sensores depende de la carga inducida por los diversos paquetes de carga subyacentes a todos los electrodos en dicho conjunto, los paquetes de carga subyacentes a todos estos otros electrodos influyen indeseablemente en la carga de "imágen" inducida por cualquier paquete de carga subyacente al electrodo dado. Así, la relación del paquete de carga en una etapa dada con la carga de "imágen" inducida sobre el electrodo subyacente se deforma del valor ideal; ó sea, la señal de salida no es del valor deseado porque la salida no es proporcional a la representación de la ecuación (1). Este fenómeno indeseable se llama "diafonía" y produce deformación de la señal de salida.

Una medida de la deformación general en la señal de salida en un momento dado causada por los efectos de la "diafonía" es la suma total de todas las cargas presentes instantáneamente en todos los paquetes de carga en el dispositivo de filtros transversal. Esta suma total de todas las cargas se refleja en la señal de modo común ($S_1 + S_2$) en los dos conjuntos de electrodos:

$$\sum Q_i (1 + r_i) / 2 + \sum Q_i (1 - r_i) / 2 = \sum Q_i \quad (2)$$

Esta señal de modo común ordinariamente es grande si se compa-

ra con la señal de modo de diferencia deseada y, por lo tanto, el proceso de detección resulta difícil en razón de la necesidad de tener que detectar la señal de diferencia relativamente pequeña (ecuación 1) en presencia de una señal de modo común relativamente grande (ecuación 2). R.D. Baertsch et al, en un documento titulado "The Design and Operation of Practical Charge-Transfer Transversal Filters" (Diseño y Funcionamiento de Filtros Transfere

5 ferencia de Carga Prácticos) publicado en IEEE Transaction on Electron Devices, Volúmen ED - 23, N° 2, página 133 - 141 (Febrero de 1976) han descrito circuitos de detección para un filtro transversal CCD. No obstante,

10 en todos esos circuitos, la señal de modo de diferencia se detecta por un amplificador que debe manejar también la señal de modo común, necesitando por lo tanto elementos y configuraciones costosos y problemáticos de circuito. Por consiguiente, es conveniente suprimir la deformación causada por la señal de modo común en un dispositivo de filtro transversal semiconductor por medios menos costosos que en la tecnología anterior.

15

El problema anterior se resuelve según el invento en un dispositivo de transferencia de carga del tipo descrito anteriormente que se caracteriza porque por lo menos el segundo terminal de salida se conecta al primer terminal de entrada de un amplificador separado que tiene un segundo terminal de entrada de polaridad opuesta para conectarse a una fuente de potencial fijo y que tiene un terminal de salida de amplificador acoplado a través del primer y el segundo capacitores, respectivamente, de capacitancia virtualmente igual al primer y segundo terminales de salida del dispositivo, respectivamente.

20

25 En el dibujo:

La figura 1 es un diagrama esquemático eléctrico de un circuito para detectar la salida de un dispositivo de transferencia de carga semiconductor según una modalidad específica del invento.

La figura 2 es un diagrama eléctrico esquemático de un circuito para detectar la salida de un dispositivo de transferencia de carga se-

30

miconductor según otra modalidad específica del invento.

La figura 3 es un diagrama eléctrico parcialmente esquemático y parcialmente representativo de un dispositivo de transferencia de carga semiconductor junto con un circuito para detectar la salida del dispositivo, de acuerdo con otra modalidad específica del invento.

5 La figura 4 es un diagrama de circuito eléctrico de un amplificador útil en los circuitos ilustrados en las figuras 2 y 3; y

la figura 5 es un diagrama de temporización para diversos voltajes aplicados útiles en el funcionamiento de los circuitos ilustrados en las figuras 2 y 3.

10 La figura 1 ilustra un circuito 100 para detectar la salida de un dispositivo semiconductor acoplado de carga (CCD) 20. Esta salida tiene la forma de voltajes eléctricos en terminales de salida 21.1 y 22.1, cada uno de los cuales se conecta a un conjunto diferente de electrodos sensores (ó "detección") siendo cada electrodo de detección normalmente de la configuración de electrodo dividido de CCD, según es bien sabido. Estos -
15 terminales 21.1 y 22.1 se conectan, respectivamente, a líneas de barras colectoras 21 y 22, respectivamente. La diferencia en las cargas de imagen en las líneas 21 y 22 en los periodos durante los cuales los paquetes de carga en el CCD 20 están presentes por debajo de los electrodos divididos de CCD (v.g., los electrodos sensores, al contrario que otros electrodos -
20 de transferencia de CCD) es la señal de salida deseada. La señal de modo común en las líneas 21 y 22 se suprimen con ayuda de un dispositivo amplificador 30, uno de cuyos terminales de entrada (un terminal adicionador positivo) se conecta a una fuente de voltaje fijo V_1 corriente continua, y el otro terminal de entrada (un terminal adicionador negativo) se conecta a la línea de salida 22. El terminal de salida de este amplificador 30 se conecta a través de capacitores de realimentación 31 y 32, respectivamente, de nuevo a las líneas de salida 21 y 22. Es importante, para eliminar lo más posible la señal de modo común, que las capacitancias de estos
25 capacitores de realimentación 31 y 32 sean lo más igual posible ("virtual
30

mente igual"), normalmente a aproximadamente 0,1 % para aproximadamente -
60 dB de su presión del modo común; ó sea, aunque el valor absoluto de sus
capacitancias no sea crucial es importante que la relación de sus capaci-
tancias sea igual a la unidad hasta un punto dentro del fondo del modo co-
5 mún tolerable en la salida deseada.

Además, estas capacitancias deberán elegirse para equiparar -
la señal máxima en el terminal de salida del amplificador 30 (generada en
respuesta a la señal máxima del CCD) con la capacidad de manejo de la se-
ñal del amplificador 30. Por otro lado, para la detección de la señal de
10 modo de diferencia, un dispositivo amplificador de diferencia 40 tiene uno
de sus terminales de entrada (el terminal adicionador positivo del ampli-
ficador 40) conectado a la línea 22, y el otro de sus terminales de entra-
da (terminal adicionador negativo del amplificador 40) se conecta a la lí-
nea 21. Además, un capacitor de acoplamiento de realimentación 41, que a-
15 copla el terminal de salida del amplificador de diferencia 40 a la línea
de salida 21, sirve como capacitor de integración de la señal de diferencia
detectada por este amplificador de diferencia 40, mientras que el capaci-
tor 42 acopla la línea de salida 22 a una fuente de voltaje fijo V_2 . Los
capacitores 41 y 42 se eligen de modo que el amplificador 40 pueda acom-
20 darse a la señal de diferencia esperada de mayor magnitud. Así, los capa-
citores 41 y 42 son normalmente bastante pequeños si se compara con los
capacitores 31 y 32. Un terminal de salida del amplificador 40 se conecta
a un dispositivo de utilización 70 para detectar y utilizar la salida de
este amplificador.

25 Durante el funcionamiento del circuito ilustrado en la figu-
ra 1, la señal de modo común relativamente grande de los electrodos de
realimentación por el amplificador 30 que actúa a través de los capacito-
res de realimentación 31, y 32. Por lo tanto, el nivel de voltaje de todos
los electrodos detectores en la línea 22 se restablece al nivel fijo de -
30 V_1 . El voltaje de la línea 21, por otro lado, se restablece al voltaje en

la línea 22 en virtud de la salida de señal de realimentación del amplificador de diferencia 40 que actúa a través del capacitor de realimentación 41. De este modo, el voltaje en la línea 21 se restablece también al nivel fijo de V_1 por lo tanto, el proceso de detección de los paquetes de carga en el CCD tienen lugar a un punto fijo de funcionamiento del circuito de detección. La señal de diferencia es integrada eficazmente por el capacitor 41, aparece disponible para utilización en el terminal de salida del amplificador de diferencia 40. Se comprenderá que en el dispositivo de utilización se pueden incorporar medios de muestreo y retención 70, que muestran la señal de salida durante los segmentos de tiempo apropiados e idóneos para detectar la carga bajo los electrodos sensores del CCD, y que retienen el valor de la señal de salida hasta que se toma la muestra siguiente, proporcionando de este modo una señal de salida más uniforme.

Por otro lado, se observará, conjuntamente con el circuito de la figura 1, que debido a ruido térmico u otro ruido del sistema CCD, se pueden acumular diferencias de cambio importantes pero parásitas en los electrodos de detección del CCD (flotantes) en un periodo de tiempo del orden de una hora aproximadamente. Para suprimir la señal de salida parásita correspondiente es conveniente adoptar medidas apropiadas, como cortocircuitar periódicamente la línea de salida 21 a la línea de salida 22. Dichas medidas se toman automáticamente en el circuito sensor 200 ilustrado en la figura 2.

Según se ilustra en la figura 2, el circuito sensor 200 contiene muchos elementos que son virtualmente idénticos a los descritos anteriormente en la descripción anterior de la figura 1 y, por consiguiente estos elementos se indican con los mismos números de referencia. El circuito sensor 200 comprende un dispositivo amplificador 60 que tiene tres terminales de entrada, por lo que la salida de este amplificador es proporcional a $V_1 - 1/2 (V_{22} + V_{21})$, donde V_{21} y V_{22} son los potenciales de las líneas de salida 21 y 22, respectivamente. Así, el dispositivo amplificador 60 proporciona un supresor de modo común más ideal, puesto que tiende

a reponer los electrodos sensores de modo que se restablezca la medida -
aritmética de sus potenciales al nivel fijo V_1 . Un circuito típico para -
dicho dispositivo amplificador se ilustra en la figura 4, que se describe
con mayor detalle a continuación. Un circuito de control 90 proporciona
5 voltajes de funcionamiento (por ejemplo impulsos de cronometración) para
el CCD 20 a través de conductores eléctricos 71 y controla los elementos
de conmutación eléctricos (normalmente IGFETS) 34, 35, 76, 77 y 52 a tra-
vés de conductores eléctricos 72, 73 y 74 (indicados por líneas de rayas).
Los elementos de conmutación 34 y 35 se cierran periódicamente durante los
10 intervalos "reposición" para neutralizar las cargas vagabundas. Los capaci-
tores 43 y 44 tienen la finalidad de efectuar un doble muestreo correla-
cionado que se describirá con más detalle más adelante, para suprimir el
ruido de "reposición" causado por la conmutación de los elementos conmuta-
dores 34 y 35, ó sea, el ruido KTC perfectamente conocido (k = constante
15 de Boltzmann; T = temperatura absoluta; C = a capacitancia principalmente
de los electrodos divididos). Los capacitores 43 y 44 deberán ser suficien-
temente grandes para mantener los voltajes de entrada al amplificador de
diferencia 40 razonablemente constantes aún en presencia de corrientes -
transitorias de conmutación ("crestas") causadas por alimentación capaci-
20 tiva de elementos conmutadores 76 y 77. Los valores normales de los capa-
citores 43 y 44 son del orden de 3 picofaradios, y estos capacitores son
iguales dentro de un pequeño porcentaje. El elemento de conmutación 76 fi-
ja el voltaje (tanto durante el proceso de reposición de los elementos de
conmutación 34 y 35 como durante el corto periodo de tiempo después) en -
25 el nodo 43 a V_0 , como parte del proceso de doble muestreo correlacionado
que se describirá con más detalle más adelante. De un modo similar, el -
elemento de conmutación 77, cuando se cierra, forma un circuito de reali-
mentación alrededor del amplificador de diferencia 40 y, por lo tanto, -
permite el restablecimiento del voltaje en el nodo 46 a V_0 . El elemento de
30 conmutación 52 activa periódicamente el envío de la señal de salida a un

amplificador de salida 50 para enviar la señal de salida deseada al dispositivo de utilización 70. Un capacitor 51 sirve para hacer uniforme esta salida, en una configuración normal de "muestreo y retención".

5 La figura 3 ilustra un circuito sensor 300 para detectar la salida de un CCD que se ilustra con cierto detalle. Por razones de claridad, solamente se indican los electrodos superyacentes a la capa aislante junto con las zonas sombreadas indicativas de regiones semiconductoras difusas subyacentes.

10 Para un CCD de N canales, estas regiones sombreadas son de conductividad eléctrica de tipo N⁺ (fuertemente N) en el semiconductor debido a un exceso de impurezas donantes significativas en el semiconductor de otro modo de tipo P, normalmente un exceso de impurezas de fósforo en el silicio. Se comprenderá que el CCD y el circuito sensor 300 se integran ambos convenientemente en un sustrato de silicio monocristalino simple. Muchos de los elementos de las figuras 2 y 3 son virtualmente idénticos y, por lo tanto, estos elementos se indican con los mismos números de referencia.

15 De un modo más específico, el CCD de la figura 3 comprende varios electrodos superyacentes: Un electrodo puerta de entrada 302; un electrodo puerta protector dividido 303, que tiene un par de segmentos conectados entre sí por un hilo ó electro conductor 303.1; electrodos puerta protectores 307, 311 y 315; primeros electrodos activados en fase de cronometración (P₁) 305, 309 y 313; segundos electrodos activados en fase de cronometración (P₂) 306, 310 y 314; y un electrodo dosificador 304 controlado por la fuente de voltaje fijo (corriente continua) V₁. Los electrodos protectores 303, 307, 311 y 315 se mantienen a un potencial fijo V_{SG}. Según se sabe, cada electrodo se separa de una superficie principal de un medio semiconductor subyacente (no ilustrado solamente por razones de claridad en el dibujo) por una capa de óxido, normalmente dióxido de silicio sobre el medio de sustrato de silicio monocristalino. El CCD

comprende también varias regiones de impurezas (normalmente difundidas ó implantadas): la región de diodo de entrada 301; región de puerta protectora 303.5 situada entre el electrodo puerta protector dividido 303; y una región disipadora del paquete de carga 316. Además, como característica discrecional, junto a uno ó ambos segmentos del electrodo puerta protector dividido 303, una región de impureza N^+ 303.2 conectada a un alto voltaje positivo V_{DD} puede servir (inmediatamente después de la transferencia de carga a la región semiconductor subyacente del electrodo 303) para drenar cualquier posible exceso de carga que de otro modo se acumularía bajo el electrodo puerta protector 303. Las áreas sombreadas que representan zonas semiconductoras difundidas entre electrodos divididos 308.1 308.2 y 312.1, 312.2, están presentes en virtud de la carencia de cualquier máscara contra su formación durante la introducción "autoalíneas" de impurezas para formar las otras regiones N^+ , pero estas regiones N^+ entre los electrodos divididos en el cuerpo del CCD no afectan materialmente al funcionamiento. El amplificador 60 está provisto de un segundo terminal de salida 62 que produce una señal de salida desplazada de corriente continua indicada simbólicamente en la figura 3 por una fuente de voltaje de corriente continua fijo 66. Esta fuente se inserta entre el terminal de salida 61 y los elementos de conmutación 34 y 35 con el fin de poner el punto de funcionamiento de la salida del amplificador en el terminal 61 a un valor menos positivo, para obtener una mayor gama dinámica lineal para este amplificador 60 en respuesta a las señales de dirección negativa en las líneas de salida 21 y 22.

Durante el funcionamiento, una fuente de señal 320 controla el potencial del diodo de entrada 301. El voltaje en el electrodo puerta de entrada 302 permite periódicamente que fluya la carga de acuerdo con esta señal desde la región del diodo de entrada a través de la región puerta protectora 303.5 a la región semiconductor por debajo del electrodo dosificador 304. Específicamente este flujo puede tener lugar duran

te las fases de impulsos de dirección positiva de la puerta de entrada IG (figura 5). La carga se confina entonces bajo el electrodo dosificador, - tan pronto como termina el impulso IG y es precisamente esta carga la que se dosifica por medio del electrodo dosificador 304 para trasladarse el -

5 resto CCD, de acuerdo con la señal muestreada de este modo. Después tan pronto como el impulso de dirección positiva de P_1 se envía al electrodo 305, el paquete de carga dosificado se transfiere a la región semiconductor subyacente al electrodo 305. Después, cuando el impulso de dirección po

10 sitiva siguiente se envía por P_2 al electrodo 306, este paquete de carga se transfiere a la región semiconductor subyacente a este electrodo 306. Después, cuando el impulso positivo en P_2 cesa, el paquete de carga se - transfiere a través de la región semiconductor subyacente al electrodo -

15 puerta protector 307 hasta la región semiconductor subyacente al par de electrodos divididos 308.1 y 308.2 en cuyo instante la señal de salida de seada procedente del paquete de carga comienza a comunicarse, por medio -

de carga de imagen eléctrica sobre los electrodos divididos, a las líneas de salida respectivas 21 y 22. Es precisamente en este instante en el cual se cierra el interruptor 52 (figura 5) para muestrear las salidas. Este -

20 interruptor 52 se abre antes de que el impulso siguiente de dirección positiva P_1 transfiera los paquetes de carga subyacentes a los electrodos divididos 308,1 y 308.2 hasta la región del semiconductor subyacente al -

electrodo 309 (controlado por P_1). Como es lógico, se comprenderá que - mientras que el interruptor 52 permanece cerrado, las líneas de salida 21 y 22 son sensibles también a los otros paquetes de carga (si los hubiera)

25 subyacentes entonces a los electrodos divididos, habiéndose producido estos otros paquetes de carga antes por señales de entrada más tempranas.

Los voltajes típicos (con respecto al sustrato) de las diversas fuentes son, a título de ilustración solamente, aproximadamente como sigue:

30 $V_0 = 0 \text{ a } 8 \text{ voltios}$

- V₁ = 11 voltios
- V₂ = 0 voltios (tierra)
- V₃ = 17 voltios
- V_{DD} = 17 voltios
- V_{SG} = 8 voltios
- V_{IG} = 5 voltios fase pasiva, 13 fase activa
- P₁ = 5 " " " 13 " "
- P₂ = 5 " " " 17 " "
- S = 9 voltios (\pm 2 voltios de señal)

5

10

15

20

25

30

Según se indica de un modo adicional en la figura 5, los elementos de conmutación 64 y 65 se mantienen periódicamente cerrados durante intervalos de "reposición" apropiados, para mantener los electrodos divididos al potencial deseado. Los elementos de conmutación 76 y 77 se cerrarán también durante estos intervalos de reposición más durante un corto intervalo de tiempo después durante la fase activa de P₂, para eliminar el ruido de reposición (del orden de kTC) que se produce en las líneas 21 y 22 cuando los elementos de conmutación 64 y 65 se abren repentinamente al final de cada intervalo de "reposición". En este instante, los elementos de conmutación 76 y 77 están todavía cerrados manteniendo por lo tanto la salida del amplificador de diferencia 40 al potencial deseado V₀. Aún después de haberse abierto los elementos de conmutación 76 y 77, los voltajes de ruido y reposición respectivos se acumulan a través de los capacitores 43 y 44, y la salida del amplificador 40 se encontrará todavía a V₀. Después, las señales de salida del CCD aparecen en la línea 21 y 22, alimentando por lo tanto señales correspondientes en los terminales de entrada del amplificador 40 que son independientes de los voltajes de ruido de kTC anteriores.

Se recordará que convenientemente cada uno de los capacitores 41 y 42 deberá tener la forma de un electrodo de meandro ó de dedo separado del substrato semiconductor por la misma clase de capa de óxido que

los electrodos divididos. Además, estos electrodos para estos capacitores se forman de un modo conveniente simultáneamente por los electrodos divididos y con la misma anchura de electrodo y la misma clase de material de electrodo a dichos electrodos divididos, por lo tanto, ambos electrodos -
 5 capacitores experimentarán aproximadamente las mismas faltas de alineación así como el mismo exceso de mordentado ó defecto de mordentado (y por lo tanto los mismos cambios correspondientes de capacitancia) que los electrodos divididos. De este modo, se obtiene un mejor control sobre la ganancia general del filtro (que depende de las relaciones de capacitancia de los
 10 capacitores 41 y 42 a los sistemas de electrodos divididos del CCD).

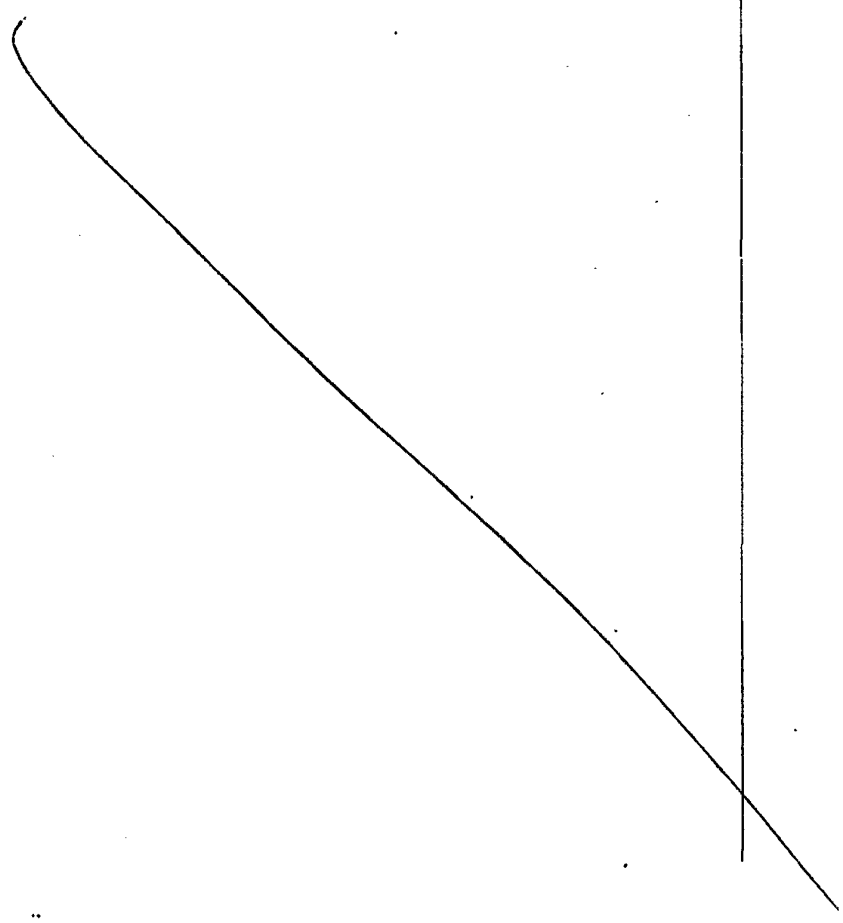
La figura 4 ilustra un diagrama de circuito normal para el amplificador 60. Los transistores puerta aislados con efecto de campo (IGFET) 402, 405 y 406, junto con los IGFET de carga 403 y 404, y la fuente de corriente 401, forman una etapa preamplificadora diferencial que alimenta a
 15 un par de amplificadores operacionales en cascada de tipo normal 407 y 408. Las líneas de salida 21 y 22 del CCD alimentan la señal de los electrodos puerta de los transistores 405 y 406, mientras que la fuente de voltaje de corriente continua fija V_1 se conecta al electrodo puerta del transistor 402. De este modo, la señal de realimentación negativa enviada al nodo 61 es proporcional a $V_1 - 1/2 (V_{21} + V_{22})$, según se desea en el amplificador
 20 60. En virtud de esta realimentación negativa, se restablece el potencial en los mismos electrodos, ó sea: $(V_{21} + V_{22})/2 = V_1$, por lo tanto, la señal de nodo común $(V_{21} + V_{22})$ se elimina.

Aunque el invento se ha descrito con detalle con respecto a -
 25 una modalidad específica, se pueden efectuar diversas modificaciones sin desviarse del alcance del invento. Por ejemplo, en lugar de la configuración de electrodos 302 y 303 de entrada del CCD, el dispositivo de entrada para el CCD puede adoptar la forma del circuito de entrada de antipolarización descrito en la solicitud de patente Estadounidense N° de serie 720.885
 30 presentada el 7 de Septiembre de 1.976. Como es lógico, se comprenderá que

los diversos amplificadores, capacitores y transistores en el circuito -
sensor 300 se pueden integrar convenientemente en el mismo sustrato semi-
conductor que el propio CCD. Debemos mencionar que para conseguir lineali-
dad de respuesta de salida contra la señal de entrada en el CCD de la fi-
gura 3, es importante que el electrodo 304 y su óxido subyacente sea en -
5 esencia geométrica idéntico a cada uno de los electrodos divididos (equi-
parándose los espacios entre cada par de segmentos de electrodo a la re-
gión 303.5, para reducir al mínimo las deformaciones no lineales). Final-
mente, se comprenderá que en lugar del CCD 20, se puede utilizar un dispo-
10 sitivo semiconductor de "brigada de cubetas".

Descrita suficientemente la naturaleza del invento, así como
la manera de realizarlo en la práctica, debe hacerse constar que las dis-
posiciones anteriormente indicadas son susceptibles de modificaciones de
detalle en cuanto no alteren su principio fundamental.

15



REIVINDICACIONES

5 1.- Perfeccionamientos en dispositivos semiconductores de -
transferencia de carga de electrodos divididos, del tipo de dispositivos
que tienen un primer y un segundo conjuntos de segmentos de electrodos
de detección, conectados el primer conjunto de electrodos de detección
mutuamente a un primer terminal de salida de un dispositivo y el segundo
conjunto de electrodos de detección conectados mutuamente a un segundo -
terminal de salida de un dispositivo, acoplándose el primer y segundo ter-
minales del dispositivo respectivamente al primer y segundo terminales de
10 entrada de un amplificador de diferencia, caracterizados porque por lo me-
nos el segundo terminal de salidas se conecta a un primer terminal de en-
trada de un amplificador separado que tiene un segundo terminal de entra-
da de polaridad opuesta para conectarse a una fuente de potencial fijo y
que tiene un terminal de salida del amplificador acoplado a través de un
15 primer y un segundo capacitores, respectivamente, de capacitancia virtual-
mente igual al primer y segundo terminales de salida del dispositivo, res-
pectivamente.

20 2.- Perfeccionamientos según la reivindicación 1, caracteri-
zados porque un terminal de salida del amplificador de diferencia se aco-
pla a través de un tercer dispositivo de acoplamiento eléctrico al primer
terminal de salida del dispositivo.

25 3.- Perfeccionamientos según la reivindicación 2, caracteri-
zados porque el segundo terminal de salida del dispositivo se acopla a -
través de un cuarto dispositivo de acoplamiento eléctrico a un segundo -
terminal de referencia para conectarse a un segundo potencial de referen-
cia.

4.- Perfeccionamientos según la reivindicación 3, caracteri-
zados porque el tercer y cuarto dispositivos de acoplamiento son esencial-
mente el tercer y cuarto capacitores, respectivamente.

5.- Perfeccionamientos según la reivindicación 4, caracteri-

30

zados porque las capacitancias del primer y segundo capacitores son mutuamente iguales dentro de aproximadamente 0,1 % y son del orden de magnitud de la mitad de la suma de las capacitancias del primer más el segundo conjuntos de electrodos.

5 6.- Perfeccionamientos según la reivindicación 1, caracterizados porque las capacitancias del primer y segundo capacitores son iguales dentro de aproximadamente 0,1 %.

10 7.- Perfeccionamientos según la reivindicación 4, caracterizados porque los terminales de entrada del amplificador de diferencia se conectan al primer y segundo terminales del dispositivo por un quinto y un sexto capacitores, utilizándose un primer dispositivo de conmutación para conectar periódicamente el primer terminal de entrada del amplificador de diferencia al terminal de salida de dicho amplificador de diferencia.

15 8.- Perfeccionamientos según la reivindicación 4, caracterizados porque se dispone un segundo dispositivo de conmutación eléctrica para conectar periódicamente el primer terminal de salida del dispositivo al segundo terminal de salida del dispositivo.

20 9.- Perfeccionamientos según la reivindicación 1, caracterizados porque el amplificador separado tiene por lo menos tres terminales de entrada, el tercero de los cuales se conecta al segundo terminal de salida del dispositivo y tiene la misma polaridad de sumas que la del primer terminal de entrada del amplificador separado, y en el cual la fuente de potencial fijo se conecta a un electrodo para la transferencia de carga en una etapa de entrada del dispositivo de transferencia de carga.

25 10.- Perfeccionamientos en dispositivos semiconductores de transferencia de carga de electrodos divididos; tal y como queda sustancialmente descrito en la presente Memoria e ilustrado en los dibujos adjuntos.

Esta Memoria consta de 157 hojas escritas a máquina por una so
la cara.

Madrid, 10 ENE. 1978

WESTERN ELECTRIC COMPANY INCORPORATED

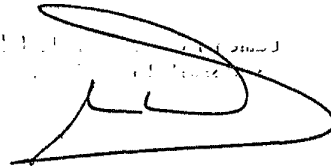
A large, stylized handwritten signature in black ink, consisting of several loops and a long horizontal stroke at the bottom.A small, handwritten mark or signature in the bottom left corner, possibly initials or a small flourish.

FIG. 1

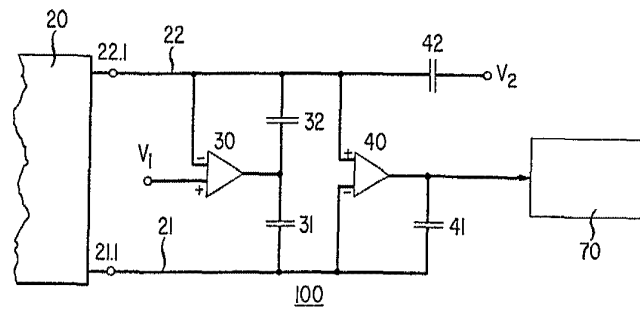
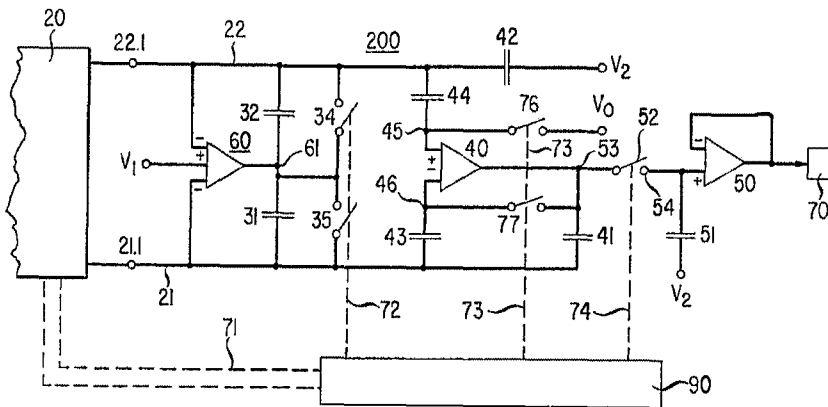


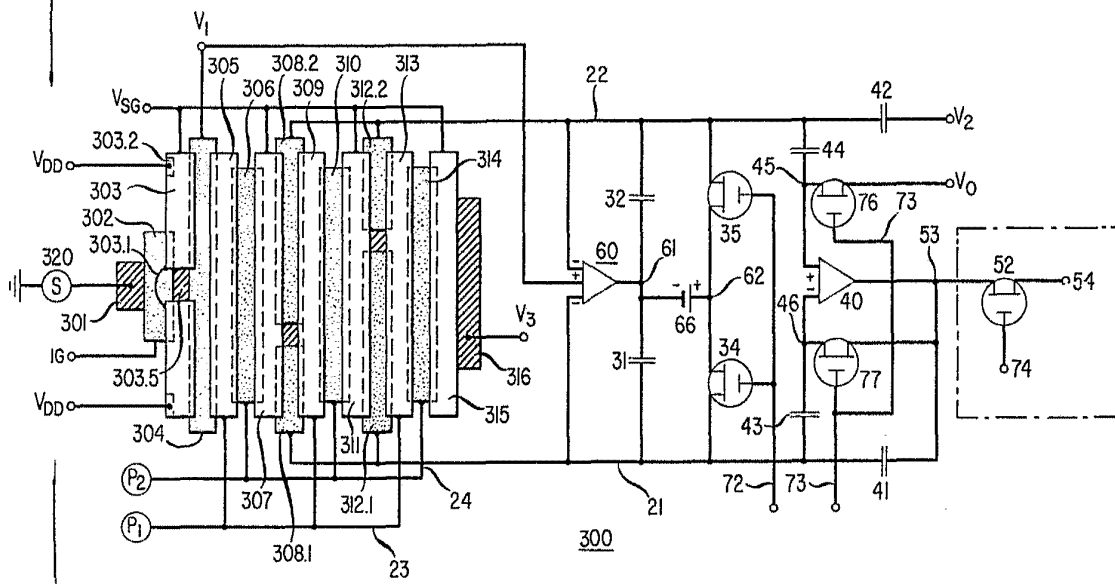
FIG. 2



Madrid, 11 FEB 1978

[Handwritten signature]

FIG. 3



FRO LA
VARIABLE
10 215 072

Made in

FIG. 4

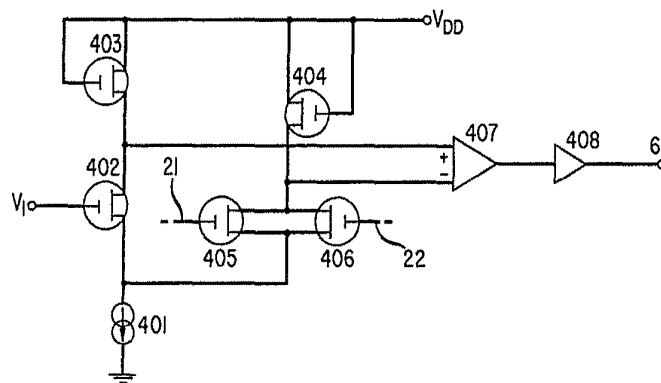
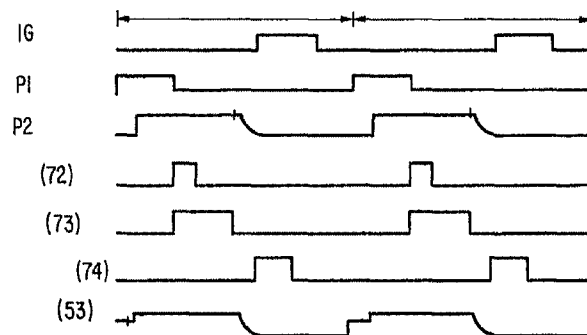


FIG. 5



**ESCALA
VARIABLE**

Madrid 10 SEP 1972
 I. E. S. S.
 S. E. S. S.

[Handwritten signature]