

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

5 DIC. 1977

Concedido el Registro de ASES
con los datos que figuran en la pro-
cedencia y en el con-
tenido.

11) NUMERO	463.651
22) FECHA DE PRESENTACION	28.10.77

10) A1

PATENTE DE INVENCION

30) PRIORIDADES: 31) NUMERO	32) FECHA	33) PAIS
P 26 49 145.2	28 octubre 1976	República Federal Alemana

47) FECHA DE PUBLICIDAD	51) CLASIFICACION INTERNACIONAL	62) PATENTE DE LA QUE ES DIVISIONARIA
	H03K	

54) TITULO DE LA INVENCION

PERFECCIONAMIENTOS EN GENERADORES DE SEÑALES DE PRUEBA

71) SOLICITANTE (S)

SIEMENS AKTIENGESELLSCHAFT, de Berlin y München.

DOMICILIO DEL SOLICITANTE

Wittelsbacherplatz 2, D-8000 München 2, República Federal Alemana.

72) INVENTOR (ES)

Dr. Ing. Reginhard Pospischil.

73) TITULAR (ES)

74) REPRESENTANTE

GOMEZ-ACEBO y POMBO.

La invención se refiere a un generador de señales de prueba para la localización de errores mediante conexión en bucle en los regeneradores intermedios de un sistema para la transmisión de señales digitales, especialmente señales PCM (modulación por impulsos codificados), que en sus aparatos de final de línea contiene dispositivos de cuadriculación de varias etapas con una longitud de periodos de $2^a - j$, donde a representa el número de etapas y j indica una posible variación de la longitud de los periodos de la sucesión pseudoaleatoria producida en el dispositivo de cuadriculación, respecto a la sucesión pseudoaleatoria correspondiente al número de etapas.

Para el ulterior desarrollo de la transmisión de señales digitales se desarrollan sistema PCM de etapas de jerarquía más alta, que son apropiadas para la transmisión de señales de varios sistemas PCM de etapas de jerarquía más baja. Para esta finalidad se combinan las señales del sistema PCM de etapas de jerarquía más baja en un dispositivo multiplexor, formando una nueva señal que luego se lleva a un aparato final de línea dispuesto al comienzo de un tramo de transmisión. En muchos casos se efectúa en este lugar una transformación de código, ya que el código empleado en los sistemas PCM de etapa de jerarquía más baja no coincide con el código empleado para la transmisión de señales del sistema PCM de etapas de jerarquía más alta. Así pues pueden existir por ejemplo las señales del sistema inferior en código HDB 3, mientras que para la transmisión de las señales de etapa de jerarquía más alta se ha elegido por motivos técnicos de transmisión un código alfabeto.

Para la localización de una sección de regenerador defectuosa dentro del tramo de transmisión del sistema PCM superior, debe emplearse un procedimiento de localización de error

5 en el que de modo usual mediante señales emitidas por un lugar final se efectua una conexión en bucle entre los regeneradores para ambas direcciones de conversación en lugar intermedio a verificar. Con el fin de que las correspondientes señales de conexión en bucle puedan transmitirse a través del tramo de transmisión, éstas tienen que entregarse a la entrada del tramo de transmisión en el código alfabeto previsto. Por otra parte en los lugares de intersección digitales entre el aparato multiplex y el aparato final de línea está previsto por las autoridades internacionales de telecomunicación un código que corresponde a la codificación en el sistema interior, de manera que en este lugar las señales transmitidas existen por ejemplo en código HDB 3. Adicionalmente se ha de observar que por motivos técnicos de transmisión a causa de la reducción del número más alto posible de bit cero o bien bit uno sucesivos en la parte emisora del aparato final de línea está previsto adicionalmente un cuadrículador y correspondientemente en la parte receptora está previsto un descuadrículador, mediante los cuales se efectua otra variación de la señal digital tomada en el lugar de intersección digital. El cometido de la invención consiste ahora en crear un generador de señales de prueba de la clase mencionada al principio que entrega al lugar de intersección digital en el aparato final de línea una señal de tal tipo que en el tramo de transmisión o en la entrada de un convertidor alfabético-código la señal de prueba contiene una señal de conexión en bucle en la forma deseada, que consta de grupos de n ceros binarios.

20
25
30 Según la invención el cometido se soluciona porque está previsto de un generador pseudoaleatoria con p etapas y un periodo de bit de una longitud de $2^p - k$ bit, producido por punteado de distintas etapas, porque el número p de etapas se ha

5 elegido de manera que $p + a - 1$ es igual al número g.m de bit
cero sucesivos, necesario en la señal de prueba, porque aquí k
indica el acortamiento de la longitud máxima de la sucesión se-
doaleatoria producida y se ha de elegir de manera que el número
de bit de la sucesión de señales de prueba cuadrículadas, por
periodo, sea divisible en bloques, de número entero de n bit,
porque g es el número anteriormente fijado de grupos de bit
cero y por que m es el número previamente fijado de bit cero por
grupo de señales de prueba cuadrículadas producidas.

10 La ventaja principal de la invención consiste en que
mediante elección apropiada de la señal de prueba es posible ve-
rificar no sólo el funcionamiento del cable de transmisión y de
los regeneradores intermedios, sino también las distintas partes
del aparato final de línea.

15 Resulta una configuración conveniente del generador
de señales de prueba según la invención, porque está previsto
un registro desplazable de p etapas en el que las señales de sa-
lida de $p-1$ etapas se controlan y al aparecer una combinación de
señales prescrita se sigue el registro desplazable en $n - 1$ pa-
sos.

20 Resulta un perfeccionamiento conveniente de este gene-
rador de señales de prueba según la invención, porque la ocupa-
ción ulterior del registro desplazable se efectua al aparecer ce-
ros lógicos en las señales de salida de la última etapa p ll.

25 Resulta una forma de ejecución especial del generador
de señales de prueba según la invención para su utilización en
un sistema PCM 480 que en los aparatos finales de línea contiene
un convertidor de código que convierte cuatro elementos binarios
en tres elementos ternarios y que contiene un cuadrículador de
30 siete etapas con una longitud de periodo de $2^7 - 1$ bit, cuyas

señales de salida se llevan al convertidor de código porque está previsto un registro desplazable de seis etapas con una longitud de periodo de $2^6 - 4$ bit, y en la señal de prueba cuadrada aparecen tres grupos g cada uno con cuatro bit cero m.

5

La invención se aclara seguidamente con detalle a base del dibujo.

La figura 1 muestra la parte emisora de un aparato final de línea de un sistema PCM a controlar y

10

la figura 2 muestra el circuito de un generador de señal de prueba según la invención.

15

La parte emisora de un aparato final de línea representada en la figura, recibe a través de lugares de intersección DS digitales las señales a transmitir que existen en código HDB 3 correspondientemente a las prescripciones de las autoridades internacionales de telecomunicación CITT y presentan una cuota de bit aproximadamente 34 M bit. Al lugar de intersección digital DS se une el primer decodificador Dec 1, que se trata de un decodificador HDB 3 conocido. Las señales decodificadas se llevan a continuación a un cuadrilador Scr que contiene un generador pseudoaleatoria producida se conduce a una de las entradas del gate-0 -exclusivo-, y las señales decodificadas se conducen a su otra entrada y se suman entre sí con módulo 2. Mediante esta cuadrilación de las señales a transmitir pueden eliminarse series de bit difíciles para la transmisión, como por ejemplo

20

25

largas series de bit cero y largas series de bit (uno"). Con esto está asegurada durante la transmisión de todas las sucesiones de señales la sincronización en todas las partes del sistema PCM, especialmente también en el convertidor alfabeto-código.

30

Las señales de salida del cuadrilador Scr se llevan al convertidor alfabeto-código ACW, que efectúa una conversión al código

MMS 43 especialmente favorable para la transmisión a través de cables coaxiales con altas cuotas de bit.

5 En un aparato final de línea construido de este modo no se ha de esperar sin más que una señal de localización alimentada a través del lugar de intersección DS digital y que consta de una serie de bit cero, dé lugar a la entrada de bit ceros ternarios por el convertidor alfabeto-código en el lugar de intersección de línea LS. tampoco es posible un retrocálculo del convertidor alfabeto-código ACW a través del cuadrículador Scr y el decodificador Dec1, ya que las señales entregadas por el convertidor alfabeto-código depende de las señales entregadas anteriormente, a causa de la regla de codificación. Según otra proposición se ha previsto por lo tanto un convertidor alfabeto-código conmutable.

15 Para el gobierno del convertidor alfabeto-código ACW representado en la figura 1, está previsto en caso de localización el generador de señales de prueba representado en la figura 2. Este generador de señales de prueba contiene un registro desplazable con las etapas S1a S6, un gatte e-0 exclusivo-G1 con dos entradas y un gatte-NAND G2 con cinco entradas. Las distintas etapas S1...S6 del registro desplazable están conectadas en serie, las salidas Q de las etapas S2 ... S6 están enlazadas en cada caso con una entrada del gatte-NAND G2, cuya salida está enlazada con la entrada de reposición R inversa de la primera etapa del registro desplazable S1 y con la entrada de posición S inversa de la cuarta etapa del registro desplazable S4 y con una salida para la serie de impulsos de posición T. La entrada D de la primera etapa de registro desplazable S1 está enlazada con la salida del gatte-0-exclusivo G1, cuyas entradas están enlazadas con las salidas-Q de la quinta y la sexta etapa de re-

gistro desplazable S5, S6. Al aplicarse un ritmo con una frecuencia de 34368 khz, elegida en el presente caso, a la entrada de cadencia T se posicionan o bien reposicionan sucesivamente las distintas etapas del registro desplazable, de manera que en la salida de señal S0 se entrega una señal de salida con una longitud de periodos de $(2^6 - 4)$ bit. Despues de la cuadriculación de esta señal de salida en el cuadriculador Sbr, que contiene un generador suedoaleatorio de 7 etapas con una longitud de periodos de $(2^7 - 1)$ bit, se produce una señal de prueba cuadriculada con una longitud de 7620 bit que contiene en cada periodo 12 bit caro sucesivos, correspondientemente a g.n igual 3.4).

En el lado de recepción está prevista en el aparato final de linea una disposición analoga al lado emisor con un decodificador de alfabeto, un descuadriculador y un codificador HDB 3. Mediante la conversión del código en el lado de recepción del aparato final de linea, el aparato de localización recibe después del proceso de descuadriculación y de la codificación HDB 3, nuevamente la sucesión seudoaleatoria con longitud de periodo de $(2^6 - 4)$ bit producida en el generador de señales de prueba, que puede investigarse en lo referente a la frecuencia de errores de bit y de cuyo tiempo de transcurso puede sacarse la conclusión sobre el lugar del error. Para la medición del tiempo de transcurso se emplea la sucesión de impulsos de posición que se toma en la salida T2.

Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.

REIVINDICACIONES

5 1.- Perfeccionamientos en generadores de señales de prueba para la localización de errores mediante conexión en bucle en los regeneradores intermedios de un sistema para la transmisión de señales digitales, especialmente señales PCM (modulación por impulsos codificados), que en sus aparatos de emisión por línea contiene dispositivos de cuadriculación de varias etapas con una longitud de periodos de $(2^a - j)$ representado, a el número de etapas y j una posible variación de la longitud de los periodos de la sucesión pseudoaleatoria producida en el dispositivo de cuadriculación, respecto a la sucesión pseudoaleatoria correspondiente al número de etapas, caracterizados porque está previsto un generador pseudoaleatorio con p etapas y un periodo de bit de una longitud de $(2^p - k)$ bit, producido por punteado de distintas etapas, porque el número p de etapas se ha elegido de manera que $p + a - 1$ es igual al número g . m de bit cero sucesivos, necesario en la señal de prueba, porque k indica el acortamiento de la longitud máxima de la sucesión pseudoaleatoria p producida y se ha de elegir de manera que el número de bit de la sucesión de señales de prueba cuadriculada, por periodo, sea divisible en bloques de número entero de n bit, porque g es el número anteriormente fijado de grupos de bit cero y porque m es el número previamente fijado de bit cero por grupo de señales de prueba cuadriculadas producidas.

25 2.- Perfeccionamientos según la reivindicación 1, caracterizados porque está previsto un registro desplazable de p etapas, en el que las señales de salida de p - 1 etapas se controlan y al aparecer una combinación de señales prescrita se sigue ocupando el registro desplazable en n - 1 pasos.

30 3.- Perfeccionamientos según la reivindicación 2, ca-

racterizados porque la ocupación ulterior del registro desplazable se efectúa al aparecer ceros lógicos en las señales de salida de la última etapa p - 1.

5 4.- Perfeccionamientos según la reivindicación 1, 2 ó 3, caracterizados porque cuando se utiliza en un sistema PCM 480 que en los aparatos finales de línea contiene un convertidor de código que convierte cuatro elementos binarios en tres elementos ternarios y que contiene un cuadriculador de siete etapas con una longitud de periodos de $2^7 - 1$, cuyas señales de salida se 10 llevan al convertidor de código, está previsto un registro desplazable de seis etapas con una longitud de periodos de $(2^6 - 4)$ bit, y en la señal de prueba cuadriculada aparecen tres grupos g cada uno con cuatro bit cero m.

15 5.- Perfeccionamientos en generadores de señales de prueba, tal y como queda sustancialmente descrito en la presente Memoria e ilustrado en los dibujos adjuntos.

Esta Memoria consta de 8 hojas escritas a máquina por una sola cara.

Madrid, 17 AGO 1978

SIEMENS AKTIENGESELLSCHAFT, de
Berlin y München.

J. M. GOMEZ ABEGO Y POMBO

p. p. Firmado: J. Suarez Diaz



ESCALA VARIABLE

Fig.1

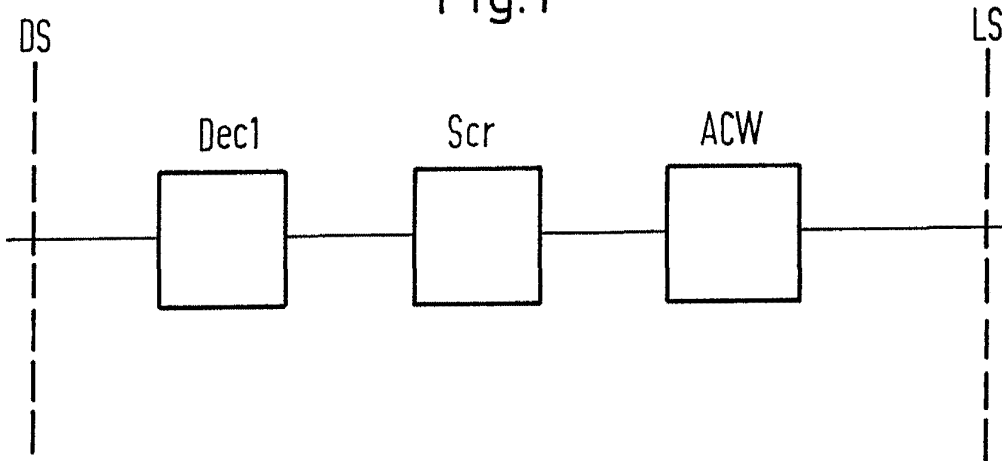
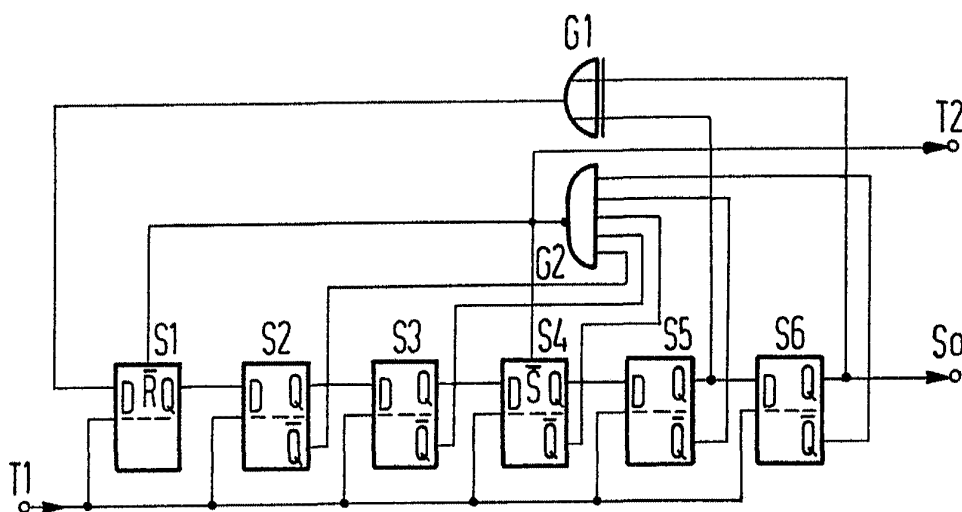


Fig.2



Madrid

GOMEZ ACEBO Y POMBO

Ingenieros de Camión, D.º