

MINISTERIO DE INDUSTRIA Y ENERGIA

Registro de la Propiedad Industrial



ESPAÑA

ES

11

21

22

NUMERO	462.377
FECHA DE PRESENTACION	15.9.77

AI

PATENTE DE INVENCION

Concedido el Registro de ~~Widerlo~~ con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

5 OCT. 1978

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
76/10351	17.9.76	Holanda

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	52 PATENTE DE LA QUE ES DIVISIONARIA
	HOLL	

54 TITULO DE LA INVENCION

"UN DISPOSITIVO ACOPLADO PARA TRANSFERENCIA DE CARGA QUE TIENE UN CUERPO SEMICONDUCTOR PARA EL TRATAMIENTO DE SEÑALES DE FRECUENCIA DE VIDEO"

71 SOLICITANTE (S)

N.V. PHILIPS 'GLOEILAMPENFABRIEKEN

DOMICILIO DEL SOLICITANTE

Emmasingel 29, Eindhoven, Holanda

72 INVENTOR (ES)

Arnoldus Johannes Juliana Boudewijns y Bernardus Henricus Jozef Cornelissen

73 TITULAR (ES)

74 REPRESENTANTE

D. ALBERTO DE ELZABURU MARQUEZ (P.- 66.860)

POOR QUALITY

1 El invento se refiere a un dispositivo de
transferencia de carga o instrucciones que tiene un cuerpo
semiconductor, para el tratamiento de señales de video-fre-
cuencia, que comprende una capa semiconductor de un tipo
5 de conductividad, estando previstos medios para aislar la
capa semiconductor del medio circundante y teniendo dicha
capa un espesor y una concentración de impurificación tales
que permite obtener una zona de empobrecimiento con ayuda
de un campo eléctrico en todo el espesor de la capa semicon-
10 ductora sin que se presente perforación, estando previstos
medios para introducir localmente información en forma de
carga o instrucciones en la capa semiconductor y medios pa-
ra leer dicha información en cualquier lugar de la capa,
mientras que al menos en un lado de la capa está previsto
15 un sistema de electrodos para generar capacitivamente cam-
pos eléctricos en la capa semiconductor, con ayuda de los
cuales se puede transferir la carga a los medios de lectura
a través de la capa semiconductor en una dirección parale-
la a la capa.

20 A este respecto, la expresión sistema de elec-
trodos se ha de interpretar en un sentido amplio, de manera
que también incluya electrodos que están aislados de la ca-
pa semiconductor por una capa de barrera o aislador.

Dicho dispositivo semiconductor se describe
25 en la solicitud de patente holandesa 711477C. En este dispo-
sitivo semiconductor la carga eléctrica es transferida al
menos sustancialmente a través del interior de la capa semi-
conductora. Es a este respecto en lo que un dispositivo se-
miconductor del tipo descrito en la citada solicitud de pa-
30 tente holandesa difiere de los dispositivos generalmente co-

1 nocidos acoplados para carga en los que el almacenamiento
y transporte de la carga eléctrica tiene lugar en la super-
ficie de la capa semiconductor. Como en general la movili-
dad de los portadores de carga eléctrica es menor que en
5 el interior de la capa semiconductor debido a las condicio-
nes superficiales en la superficie de la capa semiconducto-
ra y como en general la distancia entre los elementos y la
carga eléctrica en el interior de la capa semiconductor es
relativamente grande, de manera que ocurren campos transver-
10 sales más fuertes en la dirección de transferencia, la trans-
ferencia de las cargas eléctricas a través del interior de
la capa semiconductor será rápida con relación a la trans-
ferencia de una magnitud correspondiente de carga a lo lar-
go de la superficie de la capa semiconductor.

15 Como consecuencia, un dispositivo semiconduc-
tor del tipo descrito anteriormente puede ser operado con
ayuda de tensiones de sincronismo de una frecuencia relati-
vamente alta. Esto tiene, entre otras, la ventaja de que,
por ejemplo cuando se usa dicho dispositivo semiconductor en
20 líneas de retardo para señales de video-frecuencia, la fre-
cuencia máxima de estas señales de video-frecuencia que se
han de pasar a través del registro de desplazamiento puede
ser relativamente alta.

En la mayoría de los casos la capa semiconduc-
25 tora está formada por una capa superficial que está adyacen-
te a una superficie del cuerpo semiconductor, cuya capa es-
tá cubierta en esta superficie por una capa aislante de,
por ejemplo, óxido de silicio, y, en el lado vuelto hacia
dicha superficie, por una unión pn de bloqueo. El aislamien-
30 to lateral de la capa semiconductor puede estar constitui-

1 do por ejemplo por medios que se usan generalmente en dispositivos semiconductores integrados para el aislamiento de las islas, tal como, por ejemplo, una unión pn bloqueada. Los elementos con ayuda de los cuales se pueden aplicar 5 tensiones de sincronismo en la capa semiconductor consisten generalmente en electrodos que están dispuestos en la capa aislante y que están separados de la capa semiconductor por la capa aislante.

Durante el funcionamiento, se puede almacenar información en forma de un paquete de portadores de carga 10 mayoritarios en una región de la capa semiconductor opuesta a un primer electrodo y se puede aislar de otros paquetes de carga por medio de potenciales eléctricos que encierran dicha región y que se extienden transversalmente sobre la capa semiconductor. Durante la transferencia de carga 15 los portadores de carga de dicho paquete de carga con transferidos desde la región de la capa opuesta al primer electrodo a la siguiente región de la capa semiconductor aplicando una diferencia de tensión entre dicho electrodo y el siguiente electrodo, mientras que a cualquier régimen los 20 últimos portadores de carga fluyen a través del interior de la capa semiconductor desde la región primeramente mencionada a la región siguiente hasta que toda la región de la capa semiconductor opuesta a dicho electrodo está empobrecida. La concentración de impurificación y el espesor de la capa 25 semiconductor deben evidentemente ser tan bajas que la capa semiconductor pueda empobrecerse en todo su espesor sin la aparición de multiplicación en avalancha. Dicha capa de impurificación baja puede estar constituida, como se indica en 30 la citada solicitud de patente holandesa, por una capa epita

1 xial de alta resistencia óhmica, homogéneamente impurifica
da, que se deposita sobre un portador o sustrato del tipo
de conductividad opuesto.

5 Los medios de escritura de los dispositivos
de transferencia de carga comprenden normalmente una difu-
sión de entrada del otro tipo de conductividad y un elec-
trodo de puerta, los cuales, juntamente con la primera eta-
pa del dispositivo de transferencia de carga, operan como
un transistor de efecto de campo con una zona de salida o
10 drenaje virtual. Véase, por ejemplo, "I.E.E.E. Transactions
on Electron Devices", volumen ED-23, nº 2, de febrero de
1976, página 267, Figura 4. En este circuito de escritura
conocido se aplica una señal de entrada entre la difusión
de entrada y el electrodo de puerta. El primer electrodo
15 de puerta está conectado a la salida de un amplificador,
cuya entrada no inversora está conectada a un punto de po-
tencial constante. La entrada inversora está conectada a
la difusión de entrada y, a través de una resistencia, al
manantial de señal. La citada resistencia proporciona rea-
20 limentación de corriente negativa y ésta es adicionalmente
amplificada mediante el uso de un amplificador operacional
A. Esta realimentación de corriente negativa es necesaria
con el fin de reducir el carácter no lineal del manantial
de corriente constituido por la difusión de entrada y el
25 primer electrodo de puerta. Sin embargo, esta reducción es
tá limitada por el hecho de que el amplificador está inclui-
do en un bucle cerrado, en el cual se efectúa conmutación.
El circuito de escritura conocido es en realidad un manan-
tial de corriente conmutado periódicamente. Esto significa
30 que el tiempo de respuesta del amplificador y que la reso-

1 lución de tiempo de la señal de conmutación son considera-
blemente limitados. El régimen de oscilación es el paráme-
tro más importante debido a que añade un error no lineal
al paquete de carga como una función de la señal de entra-
5 da y la característica no lineal de tensión y corriente de
puertamental del transistor de efecto de campo de entra-
da. Los retardos de conexión y desconexión del amplifica-
dor dan lugar también a un error no lineal si estos dos re-
tardos no son exactamente iguales entre sí. La fluctuación
10 de tiempo en la señal de conmutación da lugar a un error
lineal que es proporcional a la magnitud de la fluctuación
en la señal de conmutación. Dicha fluctuación de tiempo es
además dependiente de la frecuencia. Estas desventajas del
dispositivo de transferencia de carga conocido lo hacen me-
15 nos apropiados para utilizar como una línea de retardo va-
riable para las señales de video-frecuencia.

Es un objeto del invento solucionar el pro-
blema últimamente mencionado y el invento está caracteriza-
do porque los medios de escritura están constituidos por
20 una difusión de entrada que está situada en la capa semi-
conductora y que es del mismo tipo de conductividad, pero
más altamente impurificada, un primero y un segundo elec-
trodo de puerta que están constituidos por capas conducto-
ras que están aisladas de la capa semiconductor por una
25 capa aislante, estando la difusión de entrada y el primer
electrodo de puerta conectados a terminales de entrada pa-
ra la aplicación de la tensión a tratar y estando conecta-
do el segundo electrodo de puerta a un punto de potencial
sensiblemente constante.

30 El invento se describirá ahora con más deta

1 lle con referencia a los dibujos.

La figura 1 muestra una realización de un dispositivo según el invento;

5 La figura 2 representa la variación de las tensiones de sincronismo utilizadas como una función del tiempo;

La figura 3 es un diagrama para aclarar el funcionamiento del dispositivo.

10 La figura 4 muestra una posible forma del amplificador operacional.

El dispositivo semiconductor de la figura 1 comprende un cuerpo semiconductor 1 con una capa semiconductor 2 de silicio de tipo n. Sobre la capa semiconductor 2, en al menos el lado 3 de la capa 2, están previstos elementos para la aplicación de tensiones de sincronismo o reloj, cuyos elementos están constituidos por los electrodos 4, 5, 6 y 7. En la presente realización, la capa de barrera 8 está constituida por una capa aislante de óxido de silicio. Los electrodos 4, 5, 6 y 7 están constituidos por pistas metálicas de aluminio y sirven para la aplicación de tensiones de sincronismo mediante las cuales dicha carga es transportada a través de la capa semiconductor 2 en dirección paralela a la capa 2. Durante el funcionamiento del dispositivo, la capa semiconductor 2, excepto para la aplicación y extracción o drenaje de dicha carga, está rodeada de la zona circundante, de manera que los campos eléctricos que se obtienen en la capa semiconductor 2 y que actúan sobre dicha carga eléctrica están determinados principalmente por las tensiones de sincronismo ϕ_1 , ϕ_2 , ϕ_3 y ϕ_4 aplicadas a los electrodos 4, 5, 6 y 7, los cuales es-

15
20
25
30

1 tán mostrados a modo de ejemplo como una función del tiempo en la figura 2. Los electrodos 4, 5, 6 y 7 se extienden en una dirección transversal a la dirección de transferencia de carga, al menos en toda la capa semiconductora 2.

5 El espesor y la concentración de impurificación de la capa semiconductora 2 son, por ejemplo, 5 μm y 10^{15} átomos/ cm^3 . El espesor y la concentración de impurificación son tales que en la capa semiconductora 2 se puede aplicar un campo eléctrico transversalmente a la misma de una intensidad tal

10 que en todo el espesor de la capa 2 se forma una zona de empobrecimiento sin que ocurra multiplicación en avalancha. La región 2 de forma de capa consiste en una capa epitaxial la cual, de la manera usual, está depositada en una segunda región 9 que constituye un sustrato. Las paredes verticales

15 de la parte 2 en forma de isla están limitadas por una zona aislante 11, la cual está parcialmente constituida por una capa de dióxido de silicio que está inserta en la capa epitaxial 2 en parte de su espesor. En la presente realización, la zona de aislamiento está completamente constituida por

20 una capa de óxido de silicio que se extiende desde la superficie 12 de la capa semiconductora 1 en todo el espesor de la capa epitaxial 2 y dentro del sustrato. Sin embargo, la capa de óxido 11 está inserta en el cuerpo semiconductor en virtualmente todo su espesor, de manera que se obtiene una

25 superficie sustancialmente plana. La capa semiconductora 2 queda consiguientemente aislada de los alrededores de una manera eficaz por la capa inserta 11 de óxido de silicio, la unión de bloqueo pn 10 y la capa aislante 8.

El dispositivo acoplado para carga está provisto además de medios para hacer posible leer y drenar una

30

1 magnitud de carga que ha sido transportada a través de la
capa semiconductor 2. Para este fin se prevé un electrodo
adicional 20 que está aislado de la capa semiconductor 2
por la capa aislante 8 y que constituye el electrodo de
5 puerta de un transistor de efecto de campo de puerta aislada.
La región altamente impurificada 25 de tipo n constituye la zona
manantial del transistor de efecto de campo y la región altamente
impurificada 22 de tipo n constituye la zona de salida o drenaje
del transistor de efecto de
10 campo, cuya región está conectada a un conductor 21 para la
conexión a un conductor externo con ayuda del cual se puede
extraer la carga que constituye la información.

El dispositivo acoplado para carga está además
más provisto de medios de escritura que están constituidos
15 por la difusión de entrada 34, el primer electrodo de puerta
35 y el segundo electrodo de puerta 39. El tipo de conductividad
de la difusión de entrada es el mismo que el tipo de conductividad
de la capa semiconductor 2, pero más altamente impurificado. Los
electrodos de puerta primero y segundo 35 y 39 están constituidos
20 por capas conductoras que están aisladas de la capa semiconductor 2
por una capa aislante 8. La difusión de entrada 34 está conectada
al terminal de entrada a través de la capa conductora 33 y el
primer electrodo de puerta 35 está conectado al terminal de
25 entrada c. El terminal de entrada c está conectado a la salida
del amplificador operacional A y el terminal de entrada a está
conectado a la entrada inversora (-) del amplificador operacional
y, además, a través de la resistencia R, al manantial de señal V.
El manantial de señal V está derivado por la conexión en serie
30 de las resistencias R_1 y R_2 .

1 — cuya unión está conectada a la entrada no inversora (+)
del amplificador operacional. El segundo electrodo puerta
39 está conectado a un manantial de tensión continua 60.
El sustrato 9 está conectado a un punto de potencial de
5 masa.

La figura 3 muestra esquemáticamente el modo en que se forma el paquete de carga en el dispositivo de transferencia de carga según la figura 1. Como se muestra en la figura 2, las tensiones de sincronismo varían de 10 0 a 10 voltios. El contacto 33 es llevado a un nivel o valor de corriente continua de + 6 V, el primer electrodo de puerta a un valor de corriente continua de -10 V y el segundo electrodo de puerta 39 a una tensión constante de -7 V, como se indica en la figura 3. En el intervalo de tiempo 15 τ_1 la tensión en los electrodos 4 y 7 es + 10 V y la tensión en los electrodos 5 y 6 es 0 V. Como consecuencia de esto, se formará un pozo de potencial por debajo de los electrodos 4 y 7. En dicho intervalo de tiempo fluirá por lo tanto una carga de señal desde la región 33 al pozo de potencial debajo del electrodo 4 a través de la trayectoria de corriente 1C0. En el intervalo de tiempo 20 τ_2 el potencial en los electrodos 4 y 5 es 0 V y el potencial en los electrodos 6 y 7 es 0 V. Como consecuencia de este potencial se forman pozos de potencial debajo de los electrodos 4 y 5, como se muestra por II en la figura 3. Ahora fluye 25 una carga desde la región situada debajo del electrodo 4 a la región situada debajo del electrodo 5 a través de la trayectoria de corriente 1C1 y fluirá carga de señal directamente desde la región 33 a los dos pozos de potencial 30 situados debajo de los electrodos 4 y 5 a través de la tra-

1 - yectoria de corriente 1C0. En el intervalo de tiempo τ_3
 el potencial en los electrodos 5 y 6 es igual a + 10 V y
 el potencial en los electrodos 4 y 7 es de 0 V. Como con-
 5 secuencia de este potencial se forman pozos de potencial
 debajo de los electrodos 5 y 6, como se muestra por III en
 la figura 3. Ahora será transferida carga desde la región
 situada debajo de los electrodos 4 y 5 a la región situada
 debajo del electrodo 6 a través de la trayectoria 1C1 y
 fluirá una carga de señal desde la región 33 a los dos po-
 10 zos de potencial situados debajo de los electrodos 5 y 6
 a través de la trayectoria de corriente 1C0. En el interva-
 lo de tiempo τ_4 el potencial en los electrodos 6 y 7 es
 + 10 V y el potencial en los electrodos 5 y 6 es 0 V. Como
 consecuencia de esto se forman pozos de potencial debajo
 15 de los electrodos 6 y 7 como se muestra por IV en la figu-
 ra 3. Ahora la transferencia de carga tendrá lugar desde la
 región situada debajo de los electrodos 5 y 6 a la región
 situada debajo del electrodo 7 a través de la trayectoria
 de corriente 1C1 y fluirá una carga de señal directamente
 20 desde la región 33 a los pozos de potencial situados debajo
 de los electrodos 6 y 7 a través de la trayectoria de co-
 rriente 1C0.

De la descripción precedente del funcionamien-
 to del circuito de escritura según el intento se desprende
 25 que en todo el período de sincronismo T se introduce carga
 de señal dentro del dispositivo de transferencia de carga,
 de manera que en cada período de sincronismo T se forma un
 paquete de carga de magnitud Q, que es igual

$$Q(t) = \int_{t-T}^T I(t).dt$$

1 donde $I(t)$ es la corriente de señal que fluye al dispositi
vo de transferencia de carga a través de la trayectoria de
corriente 100. Como ahora fluye continuamente una carga de
señal al dispositivo de transferencia de carga, la magnitud
5 del paquete de carga se ha hecho insensible a las variacio
nes de la amplitud y a la forma de la señal de sincronismo.
Como ya no se efectúa conmutación en el bucle, no se impo
nen límites a la ganancia y al tiempo de respuesta del am
plificador. Además, debido al hecho de que el segundo elec
10 trodo de puerta 39 es mantenido a una tensión constante,
se consigue que durante todo el período de sincronismo T
se reduzca sensiblemente la reacción desde la región situa
da debajo del electrodo 4 y el propio electrodo a la región
situada debajo del electrodo 35, lo que reducirá la distor
15 sión de la señal a tratar.

Mé debate el uso del circuito de escritura se
gún el invento se asegura además que la activación deseada
pueda ser pequeña, por ejemplo de 200 mV. Como consecuencia
de esto, se consigue también que se reduzca drásticamente
20 la diafonía desde la entrada a la salida del dispositivo.
En dispositivos acoplados para carga, activados por tensión,
la tensión de activación requerida es de aproximadamente 2
V. Es evidente que dicha diafonía será varias veces mayor
para esta activación. Las mediciones han revelado que la fre
25 cuencia de sincronismo variable influye todavía sobre la ca
racterística de entrada del dispositivo acoplado para carga.
La citada realimentación de corriente negativa de la corrien
te de entrada proporciona una posibilidad simple de reducir
este efecto. Para esta finalidad, el amplificador operacio
30 nal A y las resistencias R , R_1 y R_2 están incluidas en la ma

1 nera mostrada. El amplificador operacional puede ser reali-
zado, por ejemplo, como se muestra en la figura 4. El mis-
mo comprende una primera etapa diferencial constituida por
5 los transistores 40, 41 y 42. Los emisores de los transis-
tores 40 y 41 están conectados a un punto de potencial
constante. El colector del transistor 41 y la base del tran-
sistor 42 están conectados a un punto de, por ejemplo, el
potencial de masa. El colector del transistor 40 está co-
nectado al emisor del transistor 42. El colector del tran-
10 sistor 42 constituye la salida g del amplificador operacio-
nal A. A través de la resistencia 56 esta salida g está co-
nectada a un punto de potencial negativo. Los transistores
40 y 42 constituyen conjuntamente un circuito en cascodo y
aseguran que se reduzca la reacción desde la salida g a la
15 base de 40. La base del transistor 40 está conectada a un
punto de potencial positivo a través de la resistencia 53
y también al colector del transistor 44, que forma parte
de una segunda etapa diferencial juntamente con el transis-
tor 43. La base del transistor 41 está conectada a un punto
20 de potencial positivo a través de una resistencia 46 y al
colector del transistor 43. Los emisores de los transisto-
res 43 y 44 están conectados a un punto de potencial masa
a través de las resistencias 49 y 51. El punto de unión de
las resistencias 49 y 51 está conectado al manantial de se-
25 ñal V a través del condensador 55. La base del transistor
44 constituye la entrada no inversora del amplificador ope-
racional y está conectada al manantial de tensión continua
61 a través de la resistencia R_2 , el manantial de señal V a
través de la conexión en serie de la resistencia R_1 y el con-
30 densador 54, y al colector del transistor 43 a través del

1 condensador 48. La base del transistor 43 constituye la
entrada inversora del amplificador operacional y está co-
nectada al punto de unión de la resistencia R_1 y la capa-
5 cidad 54 a través de la resistencia 50 y al colector del
transistor 44 a través de la capacidad 47, y está conecta-
da al terminal de entrada a.

La activación entre los electrodos 33 y 35
de la figura 3 se efectúa ahora con ayuda de la tensión
entre los puntos a y c. Los electrodos 33 y 35 están capa-
10 citivamente acoplados a la salida 26 del dispositivo acop-
plado para carga (figura 1). Las tensiones producidas en
puntos a y c están en oposición de fase, de manera que se
reduce sensiblemente la diafonía resultante en la salida
15 26.

15

20

25

30

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1^a.- Un dispositivo acoplado para transferencia de carga que tiene un cuerpo semiconductor para el tratamiento de señales de frecuencia de video, que comprende una capa semiconductor de un tipo de conductividad, estando previstos medios para aislar la capa semiconductor de los alrededores y teniendo dicha capa un espesor y una concentración de impurificación tales que permite obtener una zona de empobrecimiento con ayuda de un campo eléctrico en todo el espesor de la capa semiconductor sin que se presente perforación, estando previstos medios de escritura para introducir localmente información en forma de una carga que consiste en portadores de carga mayoritarios en la capa semiconductor y estando previstos medios de lectura para la lectura de dicha información en cualquier lugar de la capa semiconductor, mientras que al menos en un lado de la capa está previsto una trayectoria de electrodo para la generación capacitiva de campos eléctricos en la capa semiconductor en una dirección paralela a la capa, con ayuda de los cuales puede ser transferida la carga a los medios de lectura a través de la capa semiconductor en una dirección paralela a la capa, caracterizado porque los me-

15

20

25

30

1 — dios de escritura están constituidos por una difusión de
entrada que está situada en la capa semiconductor y que
es del mismo tipo de conductividad pero más altamente impu-
rificada, un primero y un segundo electrodos de puerta que
5 están constituidos por capas conductoras que están aisla-
das de la capa semiconductor por una capa aislante, estan-
do la difusión de entrada y el primer electrodo de puerta
conectados a terminales de entrada para la aplicación de
la tensión a tratar y estando conectado el segundo elec-
10 trodo de puerta a un punto de potencial sensiblemente cons-
tante.

2^a.— Un dispositivo según la reivindicación
1^a, caracterizado porque el primer electrodo de puerta es-
tá conectado a la salida de un amplificador operacional cu-
ya entrada inversora está conectada a la difusión de entra-
15 da y, a través de una resistencia, al manantial de señal,
que está derivado por la conexión en serie de dos resis-
tencias, cuyo punto de unión está conectado a la entrada
no inversora del amplificador operacional.

20 3^a.— Un dispositivo según la reivindicación
2^a, caracterizado porque el amplificador operacional com-
prende una primera etapa diferencial cuya salida está co-
nectada al primer electrodo de puerta y cuyas entradas es-
tán conectadas a las salidas de un segundo amplificador di-
25 ferencial que comprende a dos transistores acoplados por
emisor, estando la base de un transistor conectada a la en-
trada inversora del amplificador y estando la base del otro
transistor conectada a la entrada no inversora del amp'ifi-
cador, mientras que los emisores de los transistores están
30 acoplados por corriente alterna al manantial de señal.

1

4^a.- "UN DISPOSITIVO ACOPLADO PARA TRANSFERENCIA DE CARGA QUE TIENE UN CUERPO SEMICONDUCTOR PARA EL TRATAMIENTO DE SEÑALES DE FRECUENCIA DE VIDEO".

5

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de dieciséis hojas escritas a máquina por una sola cara.

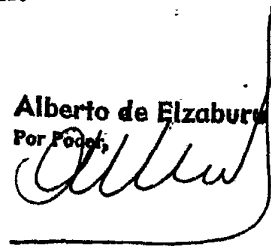
10

Madrid, 21 JUN. 1978

P.A.

15

Alberto de Elizaburu
Por Foco,



07068

ACH/JL.



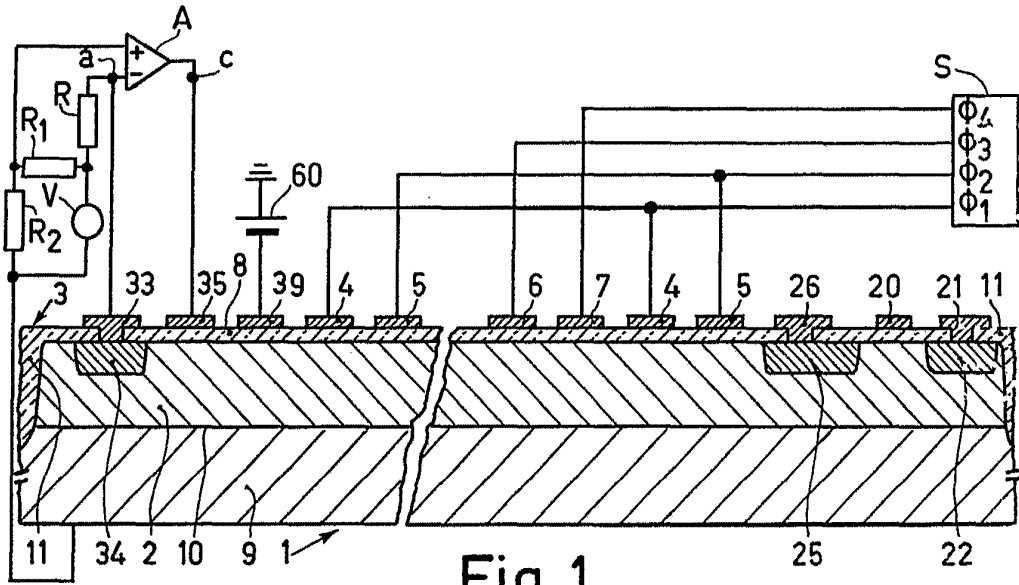


Fig. 1

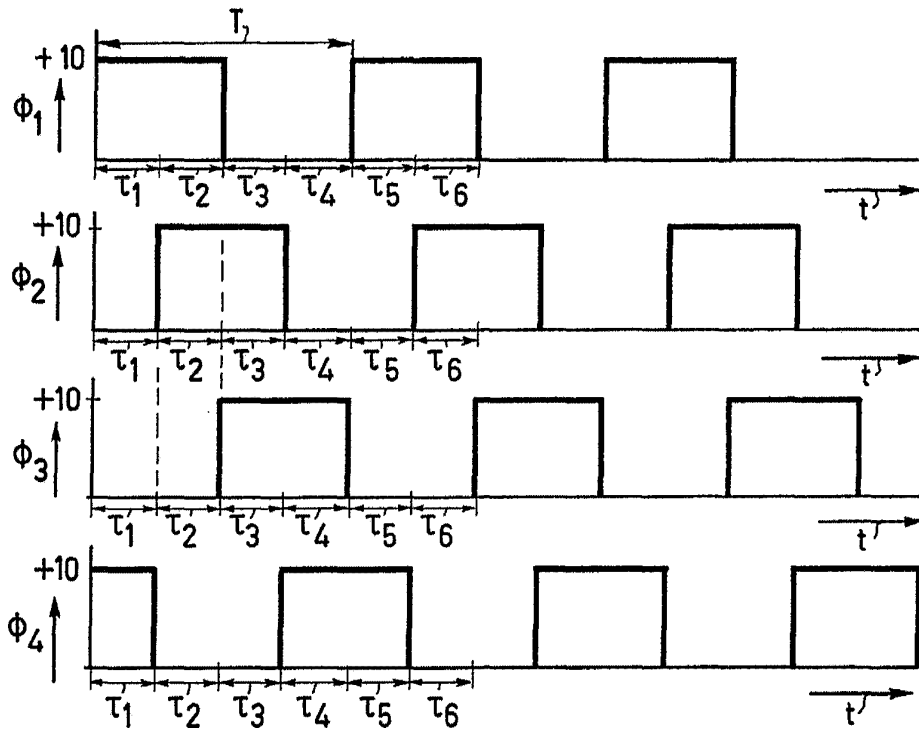


Fig. 2

Alberto de Elzenda
For Patent

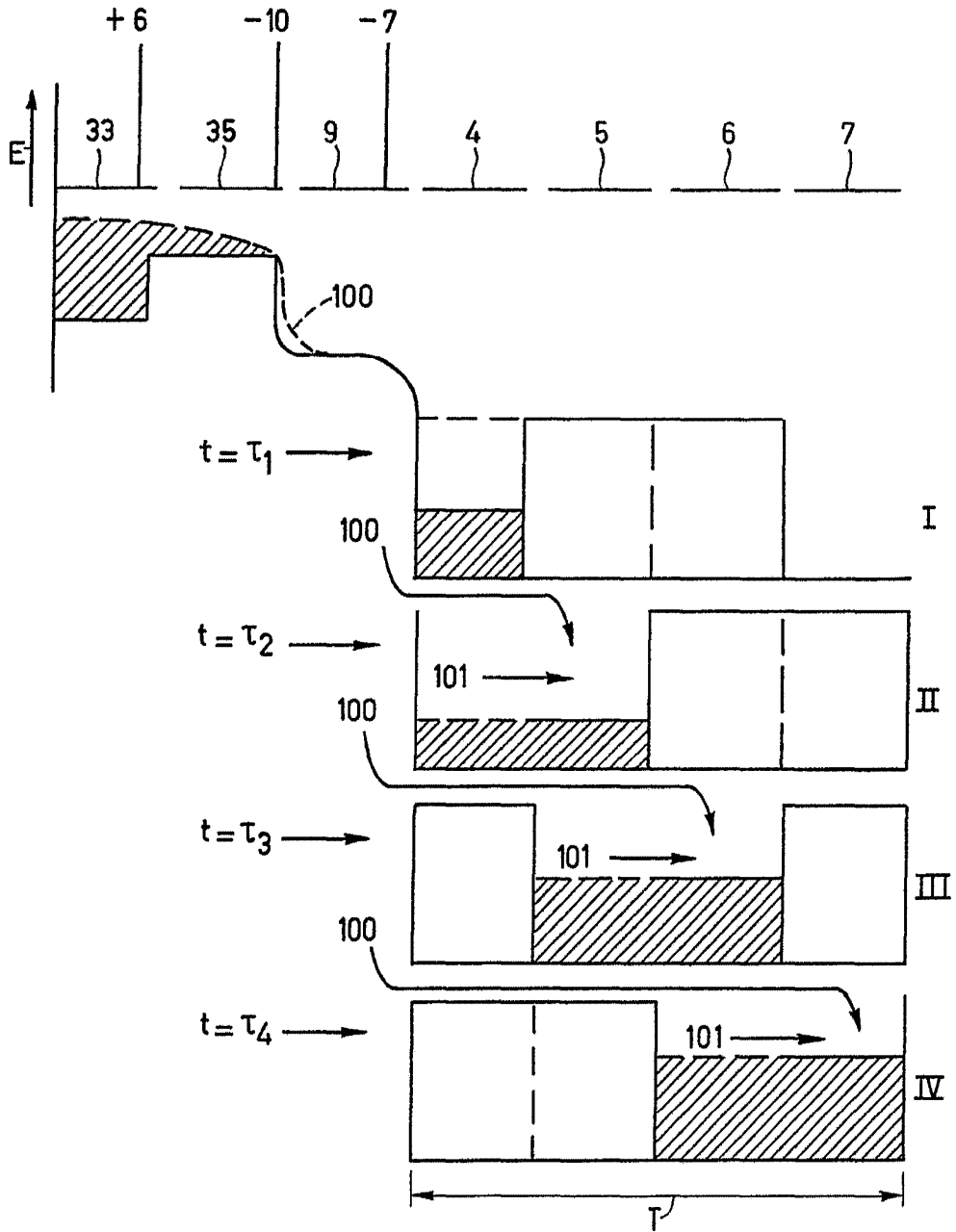


Fig. 3

Alberto de Elzaburo
Per Podor

2-III-PHN 8538

Alberto de Elizaburu
Por Feders

Fig 4

