

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

6 NOV. 1978

Concedido el Registro de acuerdo con los datos que figuran en la presente descripción y según el contenido de la Memoria adjunta.

PATENTE DE INVENCION

10 ES	11 NUMERO	10 A1
21	461.490	
22	FECHA DE PRESENTACION	
	9-AGOSTO-1977	

50 PRIORIDADES:	52 FECHA	53 PAIS
51 NUMERO	10-8-1976	ESTADOS UNIDOS
713.177		

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H02M	

54 TITULO DE LA INVENCION
" APARATO PARA LA CONVERSION DIGITAL DIRECTA DE UNA TENSION DE CORRIENTE CONTINUA "

71 SOLICITANTE (ES)
WESTINGHOUSE ELECTRIC CORPORATION

DOMICILIO DEL SOLICITANTE
Westinghouse Building, Gateway Center, Pittsburgh, Pennsylvania 15222 - Estados Unidos.

72 INVENTOR (ES)
CHARLES HARRISON CULBERTSON, de nacionalidad estadounidense.

73 TITULAR (ES)

74 REPRESENTANTE
DON BERNARDO UNGRIA GOIBURU

CM.-

1 El invento se refiere a un aparato mejorado para la
conversión digital directa de una tensión de corriente contí
nua en una forma de onda de salida de corriente alterna sin em
plear una forma de onda de corriente alterna de referencia:

5 De manera típica, en las aplicaciones que necesitan
la transformación de una tensión de corriente continua en una
forma de onda de tensión sinusoidal o de corriente alterna, se
compara una señal de referencia sinusoidal o de corriente con
tínua con una forma de onda en dientes de sierra de frecuencia
10 más elevada para crear una señal de anchura de impulso propor
cional a la forma de onda de referencia. La señal de anchura
de impulso así desarrollada excita una etapa de conmutación de
potencia que transforma la tensión de corriente continua en la
forma de onda de tensión de corriente alterna o sinusoidal de
15 seada. Sin embargo, en los aparatos de la técnica anterior, la
generación de una onda de referencia sinusoidal pura ha sido
afectada a menudo por los cambios de tensión de la línea de
alimentación o por las variaciones de temperatura.

Por consiguiente, el principal objeto del invento
20 consiste en proporcionar un aparato mejorado para la transfor
mación digital directa de una tensión de corriente continua en
una forma de onda de corriente alterna de salida, sin emplear
una forma de onda de corriente alterna de referencia.

El invento consiste en un aparato para la transfor
25 mación digital directa de una tensión de corriente continua en
una forma de onda de salida de corriente alterna sin emplear
una forma de onda de corriente alterna de referencia, que in
cluye un dispositivo generador de impulsos para producir impul
sos de reloj, un dispositivo contador conectado con dicho dis
30 positivo generador de impulsos y que está activado por dichos

1 impulsos de ritmo produciendo una salida digital indicativa
del valor de recuento producido por dichos impulsos de reloj,
un dispositivo de memoria fija programable que responde a di
5 cha salida digital de dicho dispositivo contador desarrollando
señales lógicas de control que corresponden a las combinacion
nes de unos y ceros lógicos en una secuencia indicativa de una
forma de onda de corriente alterna pre-programada, y un dispo
10 sitivo de circuito lógico que conecta activamente dicho dispo
sitivo de memoria fija programable con una etapa de potencia
de tensión de corriente continua que consiste en una multiplicid
dad de aparatos de conmutación de potencia, respondiendo dicho
dispositivo de circuito lógico a dichas señales lógicas de con
15 trol, controlando la conducción de dichos aparatos de conmuta
ción de potencia para producir una salida de impulsos modulados
en anchura a partir de dicha etapa de potencia de tensión de
corriente continua que corresponde a dicha forma de onda de
corriente alterna pre-programada.

En un modo de realización que se describe, se desarro
20 lla una forma de onda de salida de corriente alterna trifásica
se frecuencia reducida para excitar el mecanismo de control de
barras de una instalación de reactor nuclear. Se utilizan téc
nicas digitales directas para desarrollar una señal de excita
25 ción modulada en anchura de impulsos que se aplica directamen
te a los aparatos de conmutación de potencia de una etapa de
potencia, con el objeto de producir la forma de onda de salida
de corriente alterna deseada. El modo de realización descrito
utiliza circuitos digitales integrados que incluyen un circuito
oscilador de ritmo para excitar un circuito contador sumador-
30 restador. Una memoria fija programable responde al circuito
contador sumador-restador desarrollando una señal de salida di

1 gital proporcional a la señal de excitación de modulación en
anchura de impulsos de la etapa de potencia. La utilización de
una memoria fija programable de tipo convencional y de técnicas
bien conocidas para la programación de estos circuitos, permite
5 la generación de una salida trifásica modulada en anchura de im
pulsos para excitar las etapas de potencia, con el objeto de
desarrollar una forma de onda de tensión de salida de corrien
te alterna trifásica adecuada para excitar un circuito eléctri
co tal como el que está constituido por el mecanismo de acciona
10 miento de barra de control de una instalación de reactor nuclear.

El invento podrá entenderse más fácilmente leyendo
la siguiente descripción de un modo de realización del mismo,
que se da a título de ejemplo, tomado conjuntamente con los di
bujos adjuntos, en los cuales:

15 la figura 1 es una ilustración esquemática constitui
da por un diagrama en forma de bloques de un modo de realización
típico del invento;

la figura 2 es una ilustración esquemática detallada
del modo de realización de la figura 1;

20 las figuras 3A, 3B, 3C y 3D son ilustraciones de for
ma de onda de la señal de salida de corriente alterna trifási
ca desarrollada por el modo de realización de la figura 2, en
respuesta a la señal digital de modulación de anchura de impul
sos;

25 la figura 4 es una tabla de niveles lógicos indicati
va de una memoria fija programable según la figura 1; y

la figura 5 es una ilustración gráfica del control
de la conducción de los aparatos de conmutación de potencia de
la figura 2 por medio de las salidas de la memoria fija progra
30 mable.

1 Haciendo referencia a la figura 1, se ilustra en ella,
en forma de diagrama en bloques, un aparato mejorado para la
transformación digital directa de una tensión de corriente con
tínua en una forma de onda de salida de corriente alterna, en
5 el cual un contador sumador-restador 10 es activado por unos
impulsos procedentes de un circuito oscilador de ritmo C en una
dirección determinada por una señal de entrada que se aplica
al contador sumador-restador 10 a partir de un circuito de di
rección de recuento 20. El contador sumador-restador 10 respon
10 de a los impulsos procedentes del circuito oscilador de ritmo
C desarrollando una salida de 8 bitios que se aplica a las me
morias fijas programables 30 y 32. Las memorias fijas programa
bles 30 y 32 se realizan de manera típica utilizando circuitos
disponibles en el comercio, tales como los Signetics modelo
15 82S29. De manera típica la memoria fija programable proporció
na cuatro salidas y, puesto que la técnica digital directa de
activación-desactivación que se describe aquí necesita solamen
te dos salidas de memoria fija programable por cada una de las
tres fases, la memoria fija programable 30 responde a la sali
20 da del contador sumador-restador 10 proporcionando un primer
par de salidas al circuito lógico 40 asociado con el circuito
de conmutación de potencia 50 de la fase A y un segundo par de
salidas al circuito lógico 60 asociado con el circuito de con
mutación de potencia 70 de la fase B. La memoria fija programa
25 ble 32 responde a la salida del contador sumador-restador 10
desarrollando el par necesario de salidas para el circuito ló
gico 80 asociado con el circuito de conmutación de potencia
90 de la fase C. La forma de onda de salida de corriente alter
na trifásica que se desarrolla en los circuitos de conmutación
30 de potencia 50, 70 y 90, se ilustra en la figura 3A, mientras

1 que en las figuras 3B, 3C y 3D se ilustran las señales de exci-
tación moduladas en anchura de impulsos que se aplica a los
circuitos de conmutación de potencia 50, 70, y 90, respectiva-
mente, en respuesta al funcionamiento combinado del contador
5 sumador-restador 10 y de las memorias fijas programables 30 y
32. Para facilitar la descripción se supondrá que las formas
de onda de salida de corriente alterna desarrolladas por los
circuitos de conmutación de potencia 50, 70 y 90 son ondas si-
nusoidales.

10 El concepto ilustrado en la figura 1 para obtener el
desarrollo directo digital de la forma de onda de salida de
corriente alterna de la figura 3A, sin utilizar una forma de
onda de referencia sinusoidal es esencialmente insensible al
ruido y a las variaciones de tensión, ya que la señal que exci-
15 ta los circuitos de conmutación de potencia 50, 70 y 90 es di-
gital y no se utiliza ninguna señal de referencia sinusoidal.
Se obtiene una importante flexibilidad de aplicación, ya que
el grado de simulación de la onda sinusoidal conseguido a la
salida de los circuitos de conmutación de potencia 50, 70 y 90
20 puede ser alterado programando de nuevo las memorias fijas pro-
gramables 30 y 32 mientras que la frecuencia de la forma de
onda de corriente alterna puede ser variada ajustando la fre-
quencia de los impulsos de salida procedentes del circuito os-
cilador de reloj C.

25 Un esquema de programación típico de la memoria fija
programable 30 para conseguir la forma de onda de salida desea-
da de las fases A y B se ilustra en la tabla de la figura 4.
Los niveles lógicos de la fase A corresponden a Q_1 y Q_2 , mien-
tras que los niveles lógicos de la fase B corresponden a Q_3 y
30 Q_4 . Cada impulso procedente del circuito oscilador de ritmo C

1 aumenta o disminuye el emplazamiento de la pálabra en una uni
dad según la eyección de rotación requerida por el conmutador
S.

5 Un esquema de programación similar puede ser desarro
llado para la memoria fija programable 32, con el objeto de de
sarrollar los niveles lógicos de la fase C.

10 Se ilustra esquemáticamente en la figura 2 un modo;
típico de puesta en práctica de la técnica digital directa que
se ilustra en la figura 1, para controlar la posición de las
barras de un reactor nuclear. Un conmutador S de selección de
accionamiento de barra, cuando está situado en la posición 1,
provoca el funcionamiento del sistema de forma de onda de ten
sión de corriente alterna 100 para producir el movimiento de
extracción (OUT) de las barras de control por medio del meca
nismo de accionamiento de barras R del reactor nuclear N. Aju
stado el conmutador S en la posición 2, se obtiene una forma
de onda de salida de corriente alterna que produce el movimien
to de introducción (IN) de las barras de control por medio del
mecanismo de accionamiento de barras R. La posición del conmu
tador S selector de accionamiento de barras determina la direc
ción de recuento del contador sumador-restador 10 y la salida
de las memorias fijas programables 30 y 32. La salida de las
memorias fijas programables 30 y 32 determina, a su vez, la se
cuencia de conducción de los circuitos de conmutación de poten
cia 50, 70 y 90 producida por los circuitos lógicos 40, 60 y 80
respectivamente.

25 Ya que la estructura y la función de los circuitos
lógicos 40, 60 y 80 y del circuito de conmutación de potencia
de cada una de las tres fases son idénticos, la discusión de
la figura 2 se limitará a la fase A par a mayor claridad.

30

1 La señal de dirección de recuento que corresponde a
la señal desarrollada por el conmutador S de control de accio
namiento de barras, se aplica a través de la puerta NOR 2 a la
entrada de la puerta NAND 4. Una segunda entrada de la puerta
5 NAND 4 corresponde a la salida procedente de la puerta NOR 6,
que recibe a su entrada las señales procedentes de los circui
tos lógicos 40, 60 y 80, respectivamente. Estas señales de en
trada se derivan de los circuitos lógicos que se representan
en ilustración esquemática del circuito lógico 40 y correspon
10 den a un valor de parada-recuento indicativo de un punto de la
forma de onda de corriente alterna procedente del circuito de
conmutación de potencia 60 donde debe mantenerse un nivel de
corriente continua constante indicativo de la ausencia de movi
miento de las barras de control.

15 Cuando se suprime la señal procedente del conmutador
S una salida continúa presente a partir de la puerta NAND 4
hasta que una de las entradas de la puerta NOR 6 obligue su
salida a tomar un nivel alto y en este momento la salida de la
puerta NOR 4 toma un valor bajo y se interrumpe el movimiento
20 de la barra. Las tres entradas de la puerta NOR 6 corresponden
a tres niveles de recuento preseleccionados que representan
los puntos de parada en las formas de onda de salida, La sali
da de la puerta NAND 4 se aplica a una entrada de la puerta
NAND 8. Una segunda entrada de la puerta NAND 8 corresponde a
25 los impulsos de salida procedentes del circuito oscilador de
ritmo C, los cuales a su vez, atraviesan la puerta NAND 8 para
llegar a las etapas 12 y 14 del contador sumador-restador que
constituyen el contador sumador-restador 10.

30 La señal de introducción (IN) o la señal de extrac
ción (OUT) procedente del conmutador S de control de acciona

1 miento de barras activa la etapa 14 del contador sumador-resta
dor a través de la puerta NAND 8 haciendo que la etapa 14 del
contador sumador-restador evolucione en respuesta a los impul
5 sos de ritmo procedentes del circuito oscilador de ritmo C. La
aparición de una señal de introducción (IN) da lugar a la evo
lución de la etapa 14 del contador sumador-restador en una pri
mera dirección, mientras que la presencia de una señal de ex
tracción (OUT) hace que los impulsos de reloj produzcan la evo
lución del contador sumador-restador en la dirección opuesta.
10 El cambio de dirección de la secuencia de recuento de las eta
pas 12 y 14 del contador sumador-restador en respuesta a una
señal de extracción (OUT) se controla por medio del conmutador
S de accionamiento de control de barras.

15 La señal IPO (aplicación inicial de la energía) es
una señal de acoplamiento que permite que los niveles de ten
sión del sistema se estabilicen y que las señales lógicas to
men sus estados precisos antes del funcionamiento del sistema
100.

20 Las etapas 12 y 14 del contador sumador-restador han
sido elegidas típicamente para que sean contadores binarios de
cuatro etapas, de tal modo que cada salida de 16 unidades de
recuento a partir de la etapa 12 de contador sumador-restador
inicie el recuento de una unidad en la etapa de contador suma
dor-restador 14 y, por tanto, la capacidad total de recuento
25 de la combinación de las etapas 12 y 14 de contador sumador-
restador es una salida de ocho etapas capaz de contar hasta
256. Las cuatro salidas de etapa de la etapa 12 del contador
sumador-restador y las cuatro salidas de etapa de la etapa 14
de contador sumador-restador, se transmiten a través de los
30 circuitos convertidores intermedios 22 y 24, respectivamente,

1 tanto a la memoria fija programable 30 como a la memoria fija
programable 32. La incorporación de los circuitos contadores
intermedios 22 y 24, que puede efectuarse de manera típica uti-
lizando el circuito CD4050A de RCA, es opcional. La función de
5 los circuitos convertidores intermedios 22 y 24 consiste en
que un "transformador" haga que los niveles de tensión de sali-
da de las etapas 12 y 14 del contador sumador-restador sean com-
patibles con las características de tensión de entrada de las
memorias fijas programables 30 y 32, en el caso de que los cir-
10 cuitos utilizados no sean directamente compatibles. En el modo
de realización ilustrado, el circuito de memoria fija programa-
ble elegido a título de ilustración es un modelo 82S29, de
Signetics, disponible en el comercio. Es preciso elegir los
componentes disponibles en el comercio que han sido descritos
15 aquí de tal manera que los circuitos 22 y 24 convertidores in-
termedios efectúen una reducción desde los niveles de tensión
de 15V procedentes de las etapas 12 y 14 del contador sumador-
restador hasta un nivel de 5 V compatible con las memorias fi-
jas programables 30 y 32 elegidas. Inversamente, los circuitos
20 convertidores intermedios 26 y 28 que conectan las salidas de
las memorias fijas programables 30 y 32 con los circuitos lógi-
cos 40, 60 y 80 funcionan respectivamente para elevar los nive-
les de salida de 5V procedentes de las memorias fijas programa-
bles 30 y 32 hasta un nivel lógico de 15V compatible con los
25 circuitos lógicos. La tensión de alimentación de los varios cir-
cuitos lógicos y componentes está proporcionada por la fuente
de suministro de tensión V_{SS} .

Como se ha indicado más arriba, cada circuito lógico
está excitado por dos salidas procedentes de una memoria fija
30 programable que corresponden a los niveles lógicos de activa

1 ción (ON) y de desactivación (OFF), para producir la forma de
onda de salida de corriente alterna deseada. Por tanto, las se
ñales de salida de nivel lógico Q_1 y Q_2 de la memoria fija
programable 30 se transmiten a través del circuito convertidor
5 intermedio 28 y se aplican como entradas de control lógico al
circuito lógico 40 de la fase A, mientras que las salidas de
nivel lógico Q_3 y Q_4 de la memoria fija programable 30 se apli
can a través del circuito convertidor intermedio 28 como entra
das de control lógico al circuito lógico 60 de la fase B. Los
10 niveles de salida lógicos Q_5 y Q_6 de la memoria fija programa
ble 32 se aplican como señales de entrada de control lógico al
circuito lógico 80 de la fase C. Como se ha indicado más arriba,
ya que el conexionado y el funcionamiento de los circuitos ló
gicos y de los circuitos de conmutación de potencia de cada una
15 de las fases son idénticos, la siguiente descripción se limita
rá al funcionamiento detallado del circuito lógico 40 y del
circuito de conmutación de potencia 50 de la fase A que está
controlada por las salidas de nivel lógico Q_1 y Q_2 de la memo
ria fija programable 30. Es evidente que si se elige una memo
20 ria fija programable disponible en el comercio que proporciona
seis salidas, la función de las memorias fijas programables
30 y 32 puede ser satisfecha por medio de una sola memoria fi
ja programable que proporciona los tres pares necesarios de
salidas de nivel lógico necesarias para controlar el funciona
25 miento de los circuitos lógicos y de los circuitos de conmuta
ción de potencia de cada una de las tres fases A, B y C de acuer
do con las enseñanzas del presente invento.

El circuito lógico 40 funciona de modo que responda
al par de señales de control lógicas Q_1 y Q_2 desarrollando cua
30 tro salidas de nivel lógico para activar un circuito de excita

1 ción de puerta convencional 52, con el objeto de controlar la
activación y la desactivación (ON/OFF) de los aparatos de con-
mutación de potencia CR_1 , CR_2 , CR_3 y CR_4 que constituyen un
circuito de puente 54 del circuito de conmutación de potencia
5 50.

La secuencia y la duración de la conducción de los
aparatos de conmutación de potencia CR_1 , CR_2 , CR_3 y CR_4 produ-
cida por los circuitos de excitación de puertas 52, están de-
terminadas por el programa de la memoria fija programable 30

10 La memoria fija programable 30 está programada de
acuerdo con técnicas bien conocidas, de modo que responda a
los niveles lógicos de salida del contador sumador-restador 10
proporcionando niveles de salida lógicos que corresponden a
las señales Q_1 y Q_2 para producir una señal digital modulada
15 en anchura de impulso a través del circuito lógico 40, de modo
que se obtenga una forma de onda de corriente alterna a partir
del circuito de conmutación de potencia 50, de acuerdo con las
formas de onda de las figuras 3A y 3B.

Las figuras 3C y 3D ilustran perfiles típicos de con-
20 ducción de activación-desactivación (ON/OFF) de los aparatos
de conmutación de potencia de los circuitos 70 y 90, para de-
sarrollar las salidas sinusoidales que corresponden a las fases
B y C. Una variante de perfil de conducción se ilustra en la
figura 3E. Este perfil mantiene una conexión de tensión cuando
25 la tensión del conductor principal de corriente alterna es po-
sitiva o negativa.

La salida sinusoidal de la fase A se produce de acuer-
do con el siguiente funcionamiento del circuito de conmutación
de potencia 50, compatible con el esquema de programación de
30 la figura 4:

1

Niveles lógicos		Commutación de potencia	Conducción del circuito
Q_1	Q_2	0° a 180°	180° a 360°
0	0	CR3	CR4
1	1	CR1 y CR4	CR2 y CR3
1	0	CR1	CR2
0	1	CR3	CR4

5

10

Las condiciones 0, 0 de Q_1 y Q_2 indican igualmente las condiciones en las cuales la señal lógica se desplaza de una tensión positiva (0°-180°) hasta una tensión negativa (180°-360°). Se obtiene así una utilización eficaz de la memoria fija programable, ya que las mismas 256 palabras se utilizan para ambas porciones positiva y negativa de la salida sinusoidal.

15

20

La relación operacional entre las salidas Q_1 y Q_2 de la memoria fija programable 30 y de los aparatos de conmutación de potencia del circuito de conmutación de potencia 50, se ilustra en la figura 5.

25

Las señales Q_1 y Q_2 de la memoria fija programable 30 se suministran a una red lógica 401 que consiste en inversores 402 y 403, y en unas puertas 410, 412, 414, 416 y en unas puertas OR 420 y 422. El funcionamiento de la red lógica 401 se ilustra en la siguiente tabla de verdad.

30

1

NIVELES DE SALIDA LOGICOS				
Q ₁	Q ₂	Puerta 420	Puerta 412	Puerta 422
1	0	1	0	0
1	1	1	1	0
0	1	0	0	1
0	0	0	0	1

5

La siguiente tabla de la verdad ilustra la respuesta del circuito lógico 40 a las señales de entrada con el fin de producir señales de salida destinadas a controlar la conducción de los aparatos de conmutación de potencia de la etapa 54 de conmutación de potencia.

15

SEÑALES DE ENTRADA						SEÑALES DE SALIDA			
Ritmo	Desde 30		Commutador S		IPO	Inversores			
C	Q ₁	Q ₂	Out	In		460	462	464	466
1	1	0	1	0	0	1	0	0	0
1	1	0	0	1	0	1	0	0	0
1	1	1	1	0	0	1	0	1	0
1	1	1	0	1	0	1	0	1	0
1	0	1	1	0	0	0	1	0	0
1	0	1	0	1	0	0	1	0	0
1	0	0	1	0	0	0	1	0	0
1	0	0	0	1	0	0	1	0	0
1	1	0	1	0	0	0	0	0	1
1	1	0	0	1	0	0	0	0	1
1	1	1	1	0	0	0	1	0	1
1	1	1	0	1	0	0	1	0	1
1	0	1	1	0	0	0	0	1	0
1	0	1	0	1	0	0	0	1	0
1	0	0	1	0	0	0	0	1	0
1	0	0	0	1	0	0	0	1	0

20

0° - 180°

25

180° - 360°

30

1 Nota: 1) Cada vez que la salida del circuito oscilador de
 ritmo C es 0, todas las salidas son 0.

 2) Cada vez que la señal IPO es 1, se activa la con-
 dición de funcionamiento inicial del sistema 100.

5 La tabla de verdad que antecede, que define el fun-
 cionamiento de circuito lógico 40, ha sido obtenida de acuerdo
 con los siguientes requisitos lógicos:

 1) El circuito flip-flop 470 determina si el circuito
 lógico 40 está funcionando en la porción de 0-180° o en la por-
10 ción de 180°- 360° de la salida de onda sinusoidal. Cualquier
 cambio depende del conmutador S. Se produce un cambio cuando
 Q₁ y Q₂ son ambos iguales a 0.

 2) En la porción de 0-180° de la onda sinusoidal, el
 aparato de conmutación de potencia CR1 está activado, pero an-
15 tes de cada activación por medio del aparato de conmutación de
 potencia CR3 el aparato de conmutación de potencia CR4 ha de
 ser activado para cargar el circuito de conmutación.

 3) En la porción de 180°- 360° de la onda sinusoidal
 el aparato de conmutación de potencia CR2 está activado, pero
20 antes de cada desactivación por medio del aparato de conmuta-
 ción de potencia CR4, el aparato de conmutación de potencia
 CR3 ha de ser activado para cargar el circuito de conmutación.

 Cuando las señales Q₁ y Q₂ son ambas unos 1 lógicos,
 el nivel lógico de salida de la puerta AND 412 que se aplica a
25 la puerta OR 420, producirá un nivel lógico de salida que se
 aplicará a la puerta AND 430 para conducir los impulsos del os-
 cilador de ritmo a través de la puerta NAND 450, activando a
 su vez el circuito de excitación de puertas 52A siempre y cuan-
 do un nivel lógico 1 sea transmitido desde el circuito flip-flop
30 470 como entrada de capacitación a la puerta AND 430.

1 El circuito flip-flop 470 sirve para invertir la po
laridad de la onda sinusoidal simulada. Durante la porción po
sitiva ($0-180^\circ$ de la fase A) la salida Q tiene el nivel 1, ca
pacitando así las puertas AND 430, 431 y 433. Durante la porción
5 negativa ($180^\circ-360^\circ$ de la fase A) la salida \bar{Q} tiene el nivel 1,
capacitando así las puertas AND 432, 434 y 435. El circuito
flip-flop 470 es activado cada vez que la salida de la puerta
AND 414 pasa de 1 a 0 estando el conmutador S en la posición 1,
y aplicándose una señal lógica 1 a través de la puerta NAND
10 474. El flip-flop 470 se activa cada vez que la salida de la
puerta AND 414 pasa de 0 a 1 estando el conmutador S en la po
sición 2 y suministrándose una señal lógica 1 a través de la
puerta NAND 472. Aunque el modo de realización de la figura 2
utiliza unos impulsos de oscilador de ritmo procedentes del
15 circuito oscilador de ritmo C para producir una excitación dis
continua de activación-desactivación (ON/OFF) del circuito de
excitación de puertas 52, en lugar de la señal de impulsos de
ritmo podría utilizarse una excitación de puerta continua como
entrada aplicada a las puertas NAND 450, 452, 454 y 456. Cuando
20 Q_1 y Q_2 son respectivamente 1, 1 ó 1, 0, el circuito de excita
ción de puertas 52A responde a la salida de la puerta NAND 450
que se aplica a través de un inversor 460, haciendo que el apa
rato de conmutación de potencia CR1 pase al estado de conducción.
Cuando Q_1 y Q_2 tienen el nivel lógico 1, entonces el aparato de
25 conmutación de potencia CR4 situado en el brazo opuesto del cir
cuito de puente 54 recibe también una señal a través de la puer
ta AND 433, de la puerta OR 437, de la puerta NAND 454, del in
versor 464 y del circuito de excitación de puertas 52C para
cargar el circuito de conmutación que consiste en la inductan
30 cia L y el condensador C1.

1 La condición lógica en la cual las señales lógicas
de control Q_1 y Q_2 son ambas unos ceros lógicos, corresponde
al punto de cruce por el valor cero de la forma de onda de sa-
lida de corriente alterna procedente del circuito de conmuta-
5 ción de potencia 50, y se utiliza al mismo tiempo para inver-
tir el perfil de conmutación de potencia del circuito de puen-
te 54 y para identificar un punto de parada admisible en la
forma de onda de salida de corriente alterna.

 Cuando las señales lógicas de control Q_1 y Q_2 corres-
10 ponden a los niveles lógicos 0, 1 ó 0,0, la red lógica 401 pro-
duce unas salidas de nivel lógico que hacen que el aparato de
conmutación de potencia CR3 pase a ser conductor y que el dis-
positivo de conmutación de potencia CR1 pase a ser no conduc-
tor. La combinación de niveles lógicos de las señales Q_1 y Q_2
15 de 0,0 ó 1, 1 produce unas salidas de nivel lógico a partir de
la red lógica 401, haciendo que el aparato de conmutación de
potencia CR1 pase a ser conductor.

 Las puertas NAND 472, 474 y 476 conectadas con la en-
trada del circuito flip-flop 470 responden a los niveles lógi-
20 cos de 0, 0 para las señales Q_1 y Q_2 haciendo que el flip-flop
470 cambie de estado en respuesta a un cambio de polaridad de
la forma de onda de salida de corriente alterna, dando así lu-
gar a que el rectificador de control CR4 pase a ser conductor
en la porción negativa de la forma de onda de corriente alter-
25 na, en lugar del dispositivo de conmutación de potencia CR1 y
se invierten las funciones de CR3 y CR4.

 Recordando que un nivel lógico 1 dispara el circuito
de excitación de puerta y el dispositivo de conmutación de po-
tencia asociado, los componentes lógicos 430 a 437 y 450, 452,
30 454, 456, 460, 462, 464, 466 de la figura 2, pueden resumirse

1 de manera más perfecta por medio de la tabla de verdad que si
que.

5

ENTRADA				SALIDA				
412	420	422	470		460	462	464	466
			Q	\bar{Q}	Activa CR1	Activa CR3	Acti CR4	Activa CR2
1	0	0	1	0	0	1	0	0
1	0	0	0	1	0	0	1	0
10	0	1	1	0	1	0	0	0
0	1	0	0	1	0	0	0	1
1	1	0	1	0	1	0	1	0
1	1	0	0	1	0	1	0	1
0	0	1	1	0	0	1	0	0
15	0	0	0	1	0	0	1	0

En resumen, la presenta patente de invención que se
solicita deberá recaer en las siguientes

REIVINDICACIONES

20 1.- Aparato para la conversión digital directa
de una tensión de corriente continua en una forma de onda
de salida de corriente alterna sin utilizar una forma de
onda de referencia de corriente alterna, que incluye un
dispositivo generador de impulsos para producir impulsos
25 de ritmo, un dispositivo contador conectado con dicho dis-
positivo generador de impulsos, caracterizado porque inclu-
ye un dispositivo de memoria fija programable conectado a
dicho dispositivo contador desarrollando señales lógicas
de control que corresponden a combinaciones de UNOS y
30 CEROS lógicos en una secuencia de perfiles indicativa de

una forma de onda de corriente alterna pre-programada, ca-
da cambio incremental del valor de la cuenta de dicho
dispositivo contador, produce una salida digital diferen-
te a dicho dispositivo contador que direcciona una pala-
5 bra diferente, almacenada en dicho dispositivo de memo-
ria fija programable, produciendo cada una de las pala-
bras almacenadas un par predeterminado de señales lógicas
de control, un dispositivo de circuito lógico que conecta
activamente dicha memoria fija programable con una etapa
10 de suministro de energía de tensión de corriente continua
que consiste en una multiplicidad de aparatos de conmuta-
ción de energía, respondiendo dicho dispositivo de circuito
lógico a dichas señales lógicas de control, controlando la
conducción de dichos aparatos de conmutación de potencia
15 para producir una salida modulada en anchura de impulsos
a partir de dicha etapa de potencia de tensión de corrien-
te alterna que corresponde a dicha forma de onda de co-
rriente alterna pre-programada.

2.- Aparato según la reivindicación 1, carac-
20 terizado porque se emplea el mismo número predeterminado de
palabras almacenadas para desarrollar la secuencia de per-
files para ambos medios ciclos positivo y negativo de di-
cha forma de onda de corriente alterna pre-programada y
además porque incluye un dispositivo de control de polari-
25 dad conectado activamente con dicho dispositivo de circuito
lógico para iniciar un cambio en la polaridad de la salida modu-
lada en anchura de impulsos, en respuesta a un par predeter-
minado de señales lógicas de control.

3.- Aparato según una cualquiera de las ante-
30 riores reivindicaciones, caracterizado porque dicho dispo-

sitivo contador incluye un contador sumador-restador y porque se ha previsto un dispositivo selector para hacer que dicho dispositivo contador sumador-restador funcione en el modo de suma o en el modo de resta, respondiendo dicho
5 dispositivo de memoria fija programable a la salida de dicho contador sumador-restador desarrollando unos primero, segundo y tercer pares de señales lógicas de control, correspondiendo cada par a combinaciones de UNOS y CEROS lógicos en una secuencia de perfiles indicativas de una forma de onda de corriente alterna pre-programada que corresponde a las formas de onda de corriente alterna de la primera, de la segunda y de la tercera fase, respectivamente, de una salida de corriente alterna trifásica deseada, y
10 conectando dicho dispositivo de circuito lógico de manera activa dicho dispositivo de memoria fija programable con unas primera, segunda y tercera etapas de potencia de tensión de corriente continua, que consisten cada una en una multiplicidad de aparatos de conmutación de potencia, respondiendo dicho dispositivo de circuito lógico a dicho primer par de señales lógicas de control mediante el control de la conducción de los aparatos de conmutación de potencia de dicha primera etapa de potencia de tensión de corriente continua, para producir una salida modulada en anchura de impulsos que corresponde a la forma de onda de corriente
15 alterna pre-programada de dicha primera fase, respondiendo dicho dispositivo de circuito lógico a dicho segundo par de señales lógicas de control mediante el control de la conducción de los aparatos de conmutación de potencia de dicha segunda etapa de potencia de tensión de corriente
20 continua para producir una salida modulada en anchura de
25
30

impulsos que corresponde a la forma de onda de corriente alterna pre-programada de dicha segunda fase, respondiendo dicho dispositivo de circuito lógico a dicho tercer par de señales lógicas de control mediante el control de la conducción de los aparatos de conmutación de energía de dicha
5 tercera etapa de potencia de tensión de corriente continua para producir una salida modulada en anchura de impulsos que corresponde a la forma de onda de corriente alterna pre-programada de dicha tercera fase, un dispositivo
10 de excitación eléctrica bidireccional que está accionado por la salida de corriente alterna trifásica producida por dichas primera, segunda y tercera etapas de potencia de tensión de corriente continua en una primera dirección en respuesta al modo de funcionamiento de suma establecido por dicho dispositivo selector y estando accionado en
15 la dirección opuesta en respuesta al funcionamiento en el modo de recuento de resta.

4.- Aparato según la reivindicación 3, caracterizado porque dicho dispositivo de circuito lógico incluye
20 unos medios para responder a pares predeterminados de señales lógicas de control, desarrollando una tensión de salida de corriente continua constante a partir de dichas etapas de potencia de tensión de corriente continua para interrumpir selectivamente el movimiento del dispositivo
25 de excitación eléctrica bidireccional.

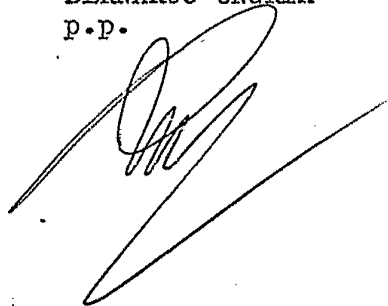
5.- Se reivindica por último como objeto sobre el que ha de recaer la Patente de Invención que se solicita:
" APARATO PARA LA CONVERSION DIGITAL DIRECTA DE UNA TENSION DE CORRIENTE CONTINUA ".

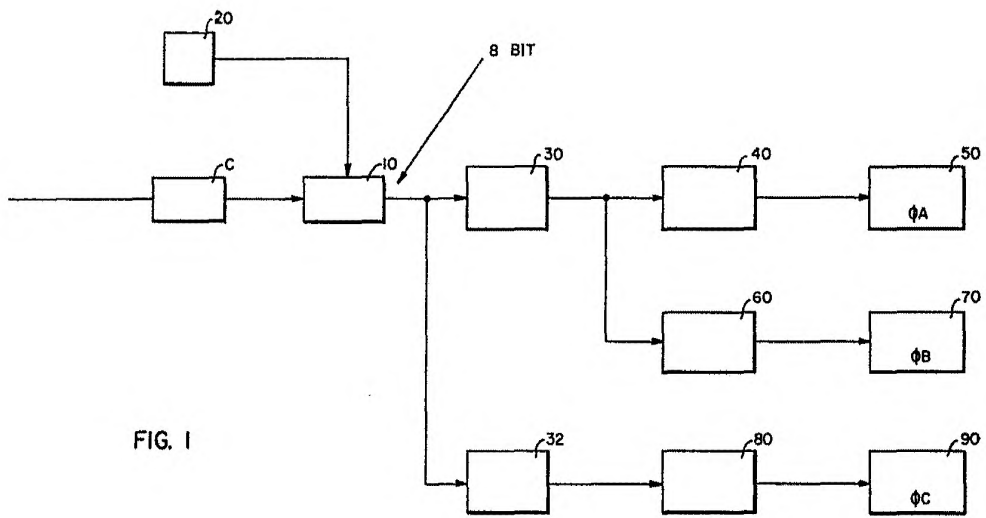
Todo conforme queda descrito y reivindicado en la presente Memoria Descriptiva que consta de veintidos páginas mecanografiadas y dibujos que se acompañan.

Madrid, 9 de Agosto de 1977

5

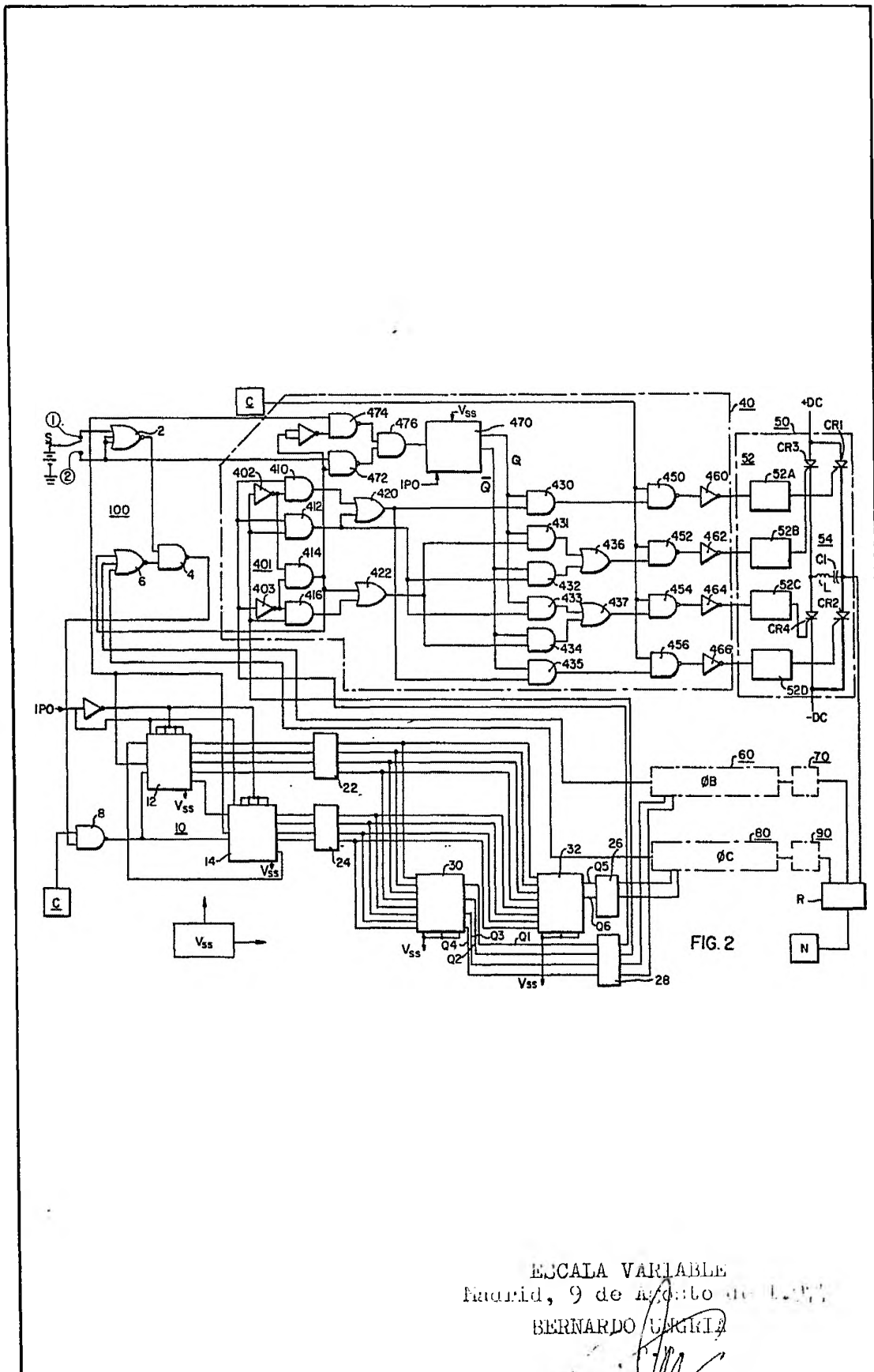
BERNARDO UNGRIA
p.p.

A handwritten signature in black ink, appearing to be 'Bernardo Ungria', written over the typed name and initials.

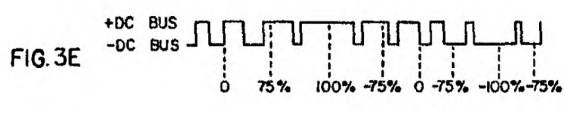
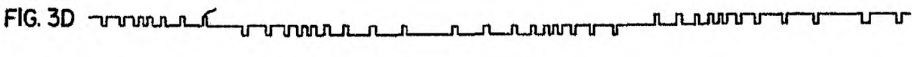
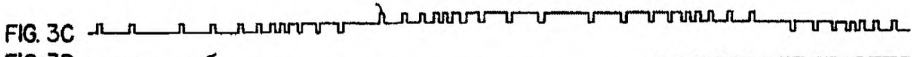
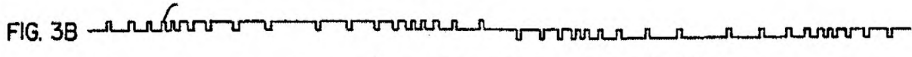
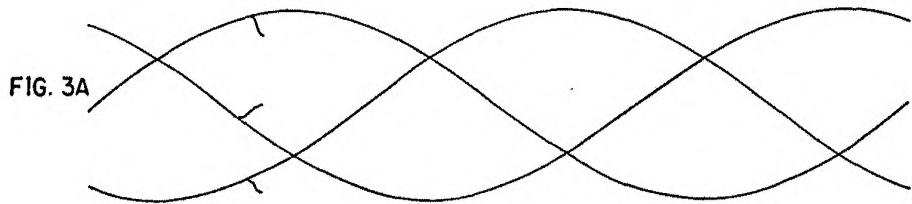


ESCALA VARIABLE
Madrid, 9 de Agosto de 1.977
BERNARDO UNGRIA

D.P.
[Handwritten signature]



ESCALA VARIABLE
Madrid, 9 de Agosto de 1977
BERNARDO UNGRÍA

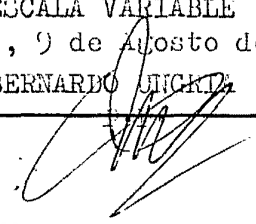


ESCALA VARIABLE
Madrid, 9 de Agosto de 1.977
BERNARDO UNGRIA
P.P.

	Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁
0	0	1	0	0	32	0	1	1	0	64	0	1	1	1	96	0	1	0	1
1	0	1	1	1	33	0	1	1	1	65	0	1	1	0	97	0	1	0	1
2	0	1	1	0	34	0	1	0	1	66	0	1	1	1	98	0	1	0	1
3	0	1	1	1	35	0	1	0	1	67	0	1	0	1	99	0	1	0	1
4	0	1	1	1	36	0	1	1	1	68	0	1	0	1	100	0	1	0	1
5	0	1	1	0	37	0	1	1	0	69	0	1	0	1	101	0	1	0	1
6	0	1	1	1	38	0	1	1	1	70	0	1	0	1	102	0	1	0	1
7	0	1	1	1	39	0	1	0	1	71	0	1	0	1	103	0	1	0	1
8	0	1	1	0	40	0	1	0	1	72	0	1	0	1	104	1	1	0	1
9	0	1	1	1	41	0	1	0	1	73	0	1	0	1	105	1	0	0	1
10	0	1	1	1	42	0	1	1	1	74	0	1	0	1	106	1	1	0	1
11	0	1	1	0	43	0	1	1	0	75	0	1	0	1	107	0	1	0	1
12	0	1	1	1	44	0	1	1	1	76	0	1	0	1	108	0	1	0	1
13	0	1	1	1	45	0	1	0	1	77	0	1	0	1	109	0	1	0	1
14	0	1	1	0	46	0	1	0	1	78	0	1	0	1	110	0	1	0	1
15	0	1	1	1	47	0	1	0	1	79	0	1	0	1	111	0	1	0	1
16	0	1	1	1	48	0	1	0	1	80	0	1	0	1	112	0	1	0	1
17	0	1	1	0	49	0	1	1	1	81	0	1	0	1	113	0	1	0	1
18	0	1	1	1	50	0	1	1	0	82	0	1	0	1	114	0	1	0	1
19	0	1	1	1	51	0	1	1	1	83	0	1	0	1	115	0	1	0	1
20	0	1	1	0	52	0	1	0	1	84	0	1	0	1	116	0	1	0	1
21	0	1	1	1	53	0	1	0	1	85	0	1	0	1	117	0	1	0	1
22	0	1	0	1	54	0	1	0	1	86	0	1	0	1	118	0	1	0	1
23	0	1	1	1	55	0	1	0	1	87	0	1	0	1	119	1	1	0	1
24	0	1	1	0	56	0	1	0	1	88	0	1	0	1	120	1	0	0	1
25	0	1	1	1	57	0	1	0	1	89	0	1	0	1	121	1	1	0	1
26	0	1	0	1	58	0	1	0	1	90	0	1	0	1	122	0	1	0	1
27	0	1	1	1	59	0	1	0	1	91	0	1	0	1	123	0	1	0	1
28	0	1	1	0	60	0	1	0	1	92	0	1	0	1	124	0	1	0	1
29	0	1	1	1	61	0	1	0	1	93	0	1	0	1	125	0	1	0	1
30	0	1	0	1	62	0	1	0	1	94	0	1	0	1	126	1	1	0	1
31	0	1	1	1	63	0	1	0	1	95	0	1	0	1	127	1	0	0	1

FIG. 4A

ESCALA VARIABLE
 En rid, 9 de Agosto de 1.944
 BERNARDO JICKTA



	Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁		Q ₄	Q ₃	Q ₂	Q ₁
128	1	1	0	1	160	1	1	0	1	192	1	1	0	1	224	0	1	1	1
129	0	1	0	1	161	1	1	0	1	193	0	1	0	1	225	0	1	0	1
130	0	1	0	1	162	1	0	0	1	194	1	1	0	1	226	0	1	1	1
131	0	1	0	1	163	1	1	0	1	195	1	0	0	1	227	0	1	1	0
132	1	1	0	1	164	1	1	0	1	196	1	1	0	1	228	0	1	1	1
133	1	0	0	1	165	1	0	0	1	197	0	1	0	1	229	0	1	0	1
134	1	1	0	1	166	1	1	0	1	198	1	1	0	1	230	0	1	1	1
135	0	1	0	1	167	1	1	0	1	199	1	0	0	1	231	0	1	1	0
136	0	1	0	1	168	1	0	0	1	200	1	1	0	1	232	0	1	1	1
137	1	1	0	1	169	1	1	0	1	201	0	1	0	1	233	0	1	0	1
138	1	0	0	1	170	1	0	0	1	202	1	1	0	1	234	0	1	1	1
139	1	1	0	1	171	0	0	0	1	203	1	0	0	1	235	1	1	1	0
140	0	1	0	1	172	1	1	0	1	204	1	1	1	1	236	1	0	1	1
141	1	1	0	1	173	1	0	0	1	205	0	1	1	0	237	1	1	1	1
142	1	0	0	1	174	1	1	0	1	206	0	1	1	1	238	0	1	1	0
143	1	1	0	1	175	1	1	0	1	207	1	1	0	1	239	0	1	1	1
144	0	1	0	1	176	1	0	0	1	208	1	0	0	1	240	0	1	1	1
145	1	1	0	1	177	1	1	0	1	209	1	1	0	1	241	0	1	1	0
146	1	0	0	1	178	1	1	0	1	210	0	1	0	1	242	0	1	1	1
147	1	1	0	1	179	1	0	0	1	211	0	1	1	1	243	0	1	1	1
148	0	1	0	1	180	1	1	0	1	212	0	1	1	0	244	0	1	1	0
149	1	1	0	1	181	1	1	0	1	213	1	1	1	1	245	0	1	1	1
150	1	0	0	1	182	1	0	0	1	214	1	0	0	1	246	0	1	1	1
151	1	1	0	1	183	1	1	0	1	215	1	1	0	1	247	0	1	1	1
152	1	1	0	1	184	1	1	0	1	216	0	1	0	1	248	0	1	1	1
153	1	0	0	1	185	1	0	0	1	217	0	1	1	1	249	0	1	1	1
154	1	1	0	1	186	1	1	0	1	218	0	1	1	0	250	0	1	1	0
155	1	1	0	1	187	1	1	0	1	219	0	1	1	1	251	0	1	1	1
156	1	0	0	1	188	1	0	0	1	220	1	1	0	1	252	0	1	1	1
157	1	1	0	1	189	1	1	1	1	221	1	0	0	1	253	0	1	1	0
158	1	1	0	1	190	1	1	1	0	222	1	1	1	1	254	0	1	1	1
159	1	0	0	1	191	1	0	1	1	223	0	1	1	0	255	0	1	1	0

FIG. 4B

ESCALA VARIABLE
 Madrid, 9 de Agosto de 1.977
 BERNARDO UNGRIA

