

20 JUL. 1978

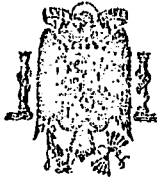
9

MINISTERIO DE INDUSTRIA Y ENERGIA
Registro de la Propiedad Industrial
Consolidado al Registro de acuerdo
a los datos que figuran en la pre-
sente descripción y según el con-
tenido de la Memoria adjunta.

ES

11	NUMERO	460.501
22	FECHA DE PRESENTACION	1-7-77

A1



ESPAÑA

PATENTE DE INVENCION

30 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO		
702.323	2-7-76	EE.UU.

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	52 PATENTE DE LA QUE ES DIVISIARIA
	H01L 6/11 C	

64 TITULO DE LA INVENCION

"PERFECCIONAMIENTOS INTRODUCIDOS EN DISPOSITIVOS SEMICONDUCTORES DE CARGA ACCEPLADA PARA USO EN APLICACIONES DE ALMACENAMIENTO DE IMAGENES Y/C DINAMICAS"

71 SOLICITANTE (S)

INTERNATIONAL BUSINESS MACHINES CORPORATION (Docket: F19-75-061)

DOMICILIO DEL SOLICITANTE

Armonk, N.Y. 10504, Estados Unidos de América.

72 INVENTOR (ES)

Chakrapani G. JAMBOTKAR

73 TITULAR (ES)

74 REPRESENTANTE

DCN OSCAR DE ELZABURU FERNANDEZ (P.- 66.143)

lfg

POOR QUALITY

1

Campo del invento

5

Este invento se refiere a la tecnología de dispositivos de carga acoplada (DCA), y más particularmente a estructuras de semiconductor con carga acoplada para empleo en aplicaciones de almacenamiento de imágenes y/o dinámicas.

10

Descripción de la técnica anterior

15

20

Los dispositivos de carga acoplada han llegado a ser muy conocidos en la técnica anterior. Existe una investigación continuada de dispositivos de carga acoplada para empleo en cámaras de televisión de exploración lenta, lecturas de documentos, y otras aplicaciones de imágenes de alta sensibilidad. Los dispositivos de carga acoplada también han sido investigados y estudiados para empleo en sistemas de memoria y para aplicaciones de registro de cambio. Aunque todavía el concepto del dispositivo de carga acoplada es relativamente nuevo, está en una fase de estudio y desarrollo continuos para aplicación en gran número de campos.

25

30

Los dispositivos de carga acoplada son básicamente dispositivos semiconductores con aislador metálico que pertenecen a la clase general de estructuras que almacenan y transfieren información en forma de carga eléctrica. El dispositivo de carga acoplada ha sido distinguido por la propiedad de que la parte semiconductor de los dispositivos está impurificada sustancialmente de un modo homogéneo, requiriéndose solamente las regiones de diferente conducti-

1 vidad para inyectar o extraer cargas. Un registro de cam-
bio con dispositivo de carga acoplada semiconductor típico
se describe, por ejemplo, en Boyle et al., Bell System Tech-
5 nical Journal, 49, 587, 1970. Básicamente, el dispositivo
de carga acoplada comprende una estructura en la que una
pluralidad de electrodos metálicos están dispuestos en una
fila sobre un aislador (dieléctrico) que a su vez está so-
bre y en posición contigua a la superficie de un cuerpo se-
miconductor. La aplicación secuencial de tensiones a los
10 electrodos metálicos induce pozos de potencial adyacentes
a la superficie del cuerpo semiconductor en los cuales pue-
den almacenarse paquetes de portadores minoritarios en ex-
ceso y entre los cuales pueden transferirse estos paquetes.
Para asegurar la direccionalidad compuesta de la transfe-
15 rencia del paquete de carga, el pozo de potencial de trans-
ferencia debe ser asimétrico al menos durante la operación
de transferencia. Como se ha discutido por W.S. Boyle y
G.S. Smith en un artículo titulado "Charge Coupled Semicon-
ductor Devices" B.S.T.J., Abril de 1970, páginas 587-593
20 se consideró que se requieren al menos tres impulsos crono-
métricos de fase para proporcionar la asimetría requerida
para un espesor dieléctrico uniforme bajo el electrodo de
control y un semiconductor homogéneo.

25 Sin embargo, el sistema de tres fases adolece de
la inconveniencia de longitudes grandes de bitio como se
ha definido por la anchura acumulativa de los electrodos
junto con el espaciamiento entre ellos y un requisito de
cronometramiento complejo.

30 Un dispositivo de carga acoplada de dos fases tie-
ne la ventaja de requisitos de cronometramiento más senc-

1 llos y se fabrica generalmente mediante el empleo de elec-
trodos de control superpuestos y/o espesores dieléctricos
no uniforme bajo los electrodos de control o de transferen-
cia, de modo que puede formarse un potencial apropiadamen-
5 te asimétrico siempre y cuando se aplique una tensión a
cualquier electrodo de control. En cualquier caso, como
en la configuración de tres fases, la longitud de bitio es
definida por la anchura acumulativa de los electrodos y el
espaciamiento entre ellos. Como es evidente, cualquier re-
10 ducción en la longitud de bitio de una estructura de dispo-
sitivo de carga acoplada permitiría mayor densificación de
los dispositivos en una estructura integrada y también me-
joraría la velocidad de transferencia de datos.

También, los dispositivos de carga acoplada, han
15 sido descritos para la adaptación a la fabricación de dis-
positivos de formación de imagen, en donde se hace primera-
mente una lectura en paralelo del dispositivo al registra-
dor de cambio adyacente con lectura en serie del mismo a un
circuito perceptor. Los dispositivos de imagen típicos es-
20 tán divulgados y descritos en las patentes de Estados Uni-
dos 3.781.574 y 3.826.296 que emplea una lectura paralela
de todos los elementos perceptores activos en una fila para
una etapa de registro de cambio con lectura en serie subsi-
guiente al borde del dispositivo, en donde cada paquete de
25 carga se transfiere luego a una línea de transferencia en
columna y un registro de cambio con dispositivo de carga
acoplada en serie acoplado a un circuito de lectura sencii-
llo. También, para aumentar la velocidad de la lectura des-
de el dispositivo de imagen y reducir al mínimo la frota-
30 ción de las imágenes detectadas, M.F. Tompsett y otros des-

1 criben en un artículo titulado "Charge-Coupling Improves
Its Image, Challenging Video Camera Tubes" en las páginas
162-169, de Electronics, 18 de Enero de 1973, otro concep-
to de transferencia de información desde una imagen de área
5 explorada en alguna memoria en bruto. Una de estas aproxi-
maciones es la denominada esquema de línea-dirección y la
otra es el esquema de transferencia de cuadro. En el es-
quema de transferencia de cuadro, la zona de imagen es dis-
tinta de la zona de almacenamiento, mientras que en el es-
10 quema de línea-dirección las zonas de imagen y almacenamien-
to son una y la misma. La aproximación línea-dirección pro-
porciona casi la mitad del tamaño de pastilla y ventajas
resultantes tales como mejores rendimientos y reducciones
en coste. En la aproximación de línea-dirección, en la bi-
15 bliografía citada, una imagen de zona se integra primeramen-
te durante un período de tiempo, T_1 , en la zona de imagen.
Al final del período de integración, comienza el período de
transferencia de datos, T_2 . Durante el período de transfe-
rencia, cada línea de la zona de imagen y de la zona de al-
20 macenamiento se transfiere a un registrador de cambio li-
neal en un extremo de la zona de imagen/almacenamiento y
luego se transfiere al circuito de salida hasta una memoria
en bruto. Para reducir la frotación de imagen a proporci-
ones despreciables, el período de integración de imagen debe
25 ser mucho mayor, prácticamente alrededor de 100 veces, el
del período de transferencia de datos. Una reducción en el
período de transferencia proporciona obviamente una reduc-
ción proporcionada en el tiempo de integración. Por consi-
guiente, cualquier reducción en la transferencia de datos
30 desde el dispositivo de formación de imagen proporcionaría

1 una operación mejorada del mismo.

Resumen del invento

5 Generalmente, el invento comprende la fabricación de un dispositivo de carga acoplada que incorpora en las re-
giones del cuerpo de un sustrato semiconductor regiones de
concentración diferente de la misma conductividad que deter-
minan impureza o agente impurificante en correlación con
10 los electrodos de fase superpuestos, lo que permite la den-
sificación de los electrodos juntamente con un espaciamen-
to sustancialmente cero (por ejemplo 2000 Angstroms) entre
ellos y las regiones de agotamiento asimétrico creadas for-
madas bajo ellos. La operación mejorada de la estructura
15 de este invento es afectada por su segmentación con lectu-
ra individual o independiente de información en cada parte
segmentada del canal del dispositivo de carga acoplada. Es-
to puede efectuarse por segmentación física del canal del
dispositivo de carga acoplada en sub-unidades, o induciendo
20 flujo de información en direcciones opuestas desde un pun-
to predeterminado en el canal del dispositivo de carga aco-
plada con percepción apropiada de información en las célu-
las aguas abajo distales de la unidad.

25 Por consiguiente, es un objeto de este invento proporcionar un dispositivo semiconductor que contiene un
conjunto de carga acoplada.

30 Otro objeto de este invento es proporcionar un conjunto de carga acoplada que emplea un cuerpo semiconduc-
tor que tiene niveles de impurificación diferentes en él
alineados a los electrodos de fase.

1 Un objeto adicional de este invento es proporcionar un conjunto de carga acoplada de alta densidad que tiene, en virtud de su corta longitud de bitio, un régimen elevado de transferencia de datos.

5 Un objeto adicional más de este invento es describir el procedimiento para producir este dispositivo semiconductor mejorado.

10 Los anteriores y otros objetos, aspectos y ventajas de este invento serán evidentes de la siguiente descripción más particular de las realizaciones preferidas del invento como se ilustran en los dibujos que se acompañan.

Descripción de los dibujos

15 Las Figuras 1-8 son vistas en corte esquemáticas que ilustran diversas etapas de la fabricación de un conjunto de dispositivo de carga acoplada de acuerdo con este invento.

20 Las Figuras 8A y 8B representan las formas de onda que ilustran la operación del conjunto de dispositivo de carga acoplada mostrado en la Figura 8.

La Figura 9 es una vista en corte esquemática que ilustra otra realización de acuerdo con este invento.

25 Las Figuras 10-10B son dibujos simplificados de la estructura de electrodo y del funcionamiento de un conjunto de carga acoplada de la técnica anterior.

30 Las Figuras 11-11B son configuraciones de electrodos simplificados y la operación de fase de las mismas de acuerdo con otra realización de este invento.

1 Descripción de las realizaciones preferidas

 Aunque este invento se describirá en relación con
una estructura de dispositivo de carga acoplada fabricada
5 en un sustrato semiconductor, monocristalino de silicio, ha
de entenderse que cualquier material semiconductor puede
ser empleado para la fabricación de dispositivos de carga
acoplada de acuerdo con este invento, que es capaz de sopor-
tar cargas superficiales del tipo requerido en las estruc-
10 turas de carga acoplada. Debe también entenderse que los
dibujos empleados en la presente memoria se emplean simple-
mente para ilustrar el invento por consiguiente no son dibu-
jos a escala, sino que están simplemente diseñados para
ilustrar el principio del invento, representando solamente
15 una pequeña parte de un sustrato semiconductor o pastilla
que puede ser del orden de 5 en 5 mm.

 Como se muestra en los dibujos, la fabricación co-
mienza con un sustrato de silicio monocristalino 1 sobre el
cual se forma secuencialmente una capa delgada y térmica del
20 óxido 2, de aproximadamente 2.000 Angstroms y una capa super-
puesta 3 de una capa de óxido de silicio depositado pirolíticamente
de aproximadamente 8.000 Angstroms.

 Debe advertirse y reconocerse que aunque se mues-
tra un sustrato semiconductor de tipo P y se describe a mo-
do de ejemplo, también son igualmente adaptables a los prin-
25 cipios de este invento un semiconductor de tipo N o medios
semiaislantes. Por consiguiente, ha de entenderse que pue-
den ser también utilizados materiales de tipos de conductivi-
dad opuesta, así como otros aislamientos tales como el ni-
30 truro de silicio solo o en asociación con dióxido de sili-

1 -cio en forma compuesta.

Además, ha de entenderse que en la fabricación de los dispositivos de carga acoplada de acuerdo con este invento se emplean las técnicas de fabricación de semiconductor convencionales que son variadas y bien conocidas en la técnica y por consiguiente no forman parte del presente invento.

Después de la formación de las capas de óxidos térmica y pirolítica 2 y 3, la estructura se recubre por encima por una capa de foto-reserva adecuada que se expone y revela para proporcionar una máscara de reserva 4 que define una abertura adecuada para ataque químico a través de las capas 2 y 3 de óxido térmica y pirolítica para dejar al descubierto una parte 5 de la superficie superior del sustrato semiconductor 1.

En la siguiente operación, se hace crecer una capa térmica delgada de óxido 6, de aproximadamente 300 Angstroms sobre la superficie del sustrato 5 que sirve como pantalla para la implantación de iones. La segunda capa de una foto-reserva 8 se deposita sobre la estructura, inclusive de la capa de óxido delgada 6, con una exposición y revelado adecuados para formar ventanas 7. El sustrato o pastilla 1 es luego implantado con iones con una impureza que determina el ion tal como boro a través de la parte expuesta de la capa de óxido pantalla 6, para formar regiones impurificadas 9, siendo el resto de los iones capturados por la capa de foto-reserva 8. Típicamente, el espesor de la región 9 será de aproximadamente 2.000 Angstroms, con la concentración superficial aproximadamente cinco veces la concentración del sustrato P. Como se ha indicado, una im-

1 -pureza típica para ser implantada con iones es el boro, re-
sultando las regiones 9 que tienen una concentración de im-
pureza de tipo P mayor que la masa del sustrato de silicio
1.

5 La formación de las regiones implantadas con io-
nes 9, es seguida por la separación de la capa de foto-re-
serva 8 y el ataque químico de la capa de óxido pantalla
6. Esto es seguido por el desarrollo de una capa de óxido
10 delgada y térmica 10, de aproximadamente 300 Angstroms so-
bre el sustrato de silicio expuesto. En la siguiente ope-
ración, la capa 10 de óxido de silicio se recubre con una
capa de nitruro de silicio 10A de aproximadamente 300 Angs-
toms de acuerdo con técnicas químicas de deposición median-
te vapor convencionales y bien conocidas. En la siguiente
15 operación, se forma una capa de silicio policristalino 11,
de aproximadamente 7.000 Angstroms altamente impurificada
con impurezas de tipo N, sobre toda la superficie de un mo-
do bien conocido en la técnica de semiconductores.

20 Las ventanas 12 se forman a continuación en la
capa policristalina 11 depositando primeramente una capa
13 de dióxido de silicio pirolítico con un espesor de apro-
ximadamente 1.000 Angstroms sobre la superficie superior
del silicio policristalino 11. Partes seleccionadas de la
capa de dióxido de silicio 13 se eliminan luego de la super-
25 ficie superior del silicio policristalino 11, empleando téc-
nicas fotolitográficas bien conocidas para dejar un dibujo
de la capa de dióxido de silicio 13, que define aberturas
adecuadas para el acceso a las partes de la capa de polisi-
licio que ha de ser separada. La parte expuesta de la capa
30 de silicio policristalino 11, es eliminada luego hasta la

1 capa de nitruro delgada 10A. A continuación, se elimina
la capa de foto-reserva y la capa expuesta de la capa de
nitruro 10A se ataca químicamente, seguido por el ataque
5 químico de la parte expuesta de la capa de óxido térmica
10, y el resto de la capa de óxido 13. Los agentes de ata-
que químico adecuados para atacar químicamente el nitruro
de silicio y el dióxido de silicio son ácido fosfórico ca-
liente y ácido fluorhídrico tamponado, respectivamente. Las
regiones N+ 14 y 15 se forman a continuación en las partes
10 descubiertas del sustrato semiconductor 1 por técnicas tí-
picas de difusión o implantación de iones seguidas por la
etapa de in-difusión motriz usual. Para el cuerpo semicon-
ductor descrito 1, se emplea preferiblemente arsénico como
impurificante para crear las regiones N+ 14 y 15. La con-
15 centración superficial del impurificante N+ es aproximada-
mente 5×10^{20} átomos/centímetro cúbico, siendo la profun-
didad de unión final de las regiones N+ aproximadamente 1
micra. Se entenderá que el polisilicio también se impuri-
fica simultáneamente en este momento con el impurificante
20 N+. Después de la creación de las regiones N+ 14 y 15, las
superficies expuestas del sustrato 1 y el polisilicio 11
se oxidan térmicamente para obtener una capa de dióxido de
silicio 15A de aproximadamente 3.000 Angstroms de espesor.
Como se apreciará, el impurificante es introducido durante
25 la oxidación y puede introducirse más en una atmósfera iner-
te subsiguiente a la reoxidación.

Ha de entenderse que la formación de las regiones
impurificadas 14 y 15 comprende medios para inyectar y de-
tectar portadores minoritarios en el dispositivo de carga
30 acoplada que son bien conocidos en la técnica y no forman

1 parte del presente invento. También ha de entenderse que
otro método de suministrar los portadores minoritarios es
debido a la generación de pares de electrones completos por
absorción fotónica y, por consiguiente, se apreciará que el
5 invento descrito en la presente memoria está diseñado para
empleo como un dispositivo de formación de imagen de línea
o zona.

Empleando foto-reserva, una operación de ataque
químico selectivo se realiza ahora sucesivamente en la ca-
10 pa de óxido superior 15A y la capa de silicio policristali-
no 11 para definir electrodos de silicio policristalino
11A. Esto es seguido por una operación consistente en so-
meter la unidad a oxidación térmica para formar las capas
16 de dióxido de silicio alrededor de los lados y la parte
15 superior de los electrodos de silicio policristalino 11A.
Como se apreciará, no se hace crecer o formar óxido en las
partes expuestas de las capas de nitruro de silicio delga-
das 10A.

Una capa de foto-reserva adicional 19 se forma
20 sobre la estructura y se desarrolla adecuadamente en la con-
figuración mostrada en la Figura 7 por implantación con io-
nes de las regiones 17 en una continuación de las regiones
implantadas con iones 9, con un ligero solapamiento en la
parte 19. La región 17 implantada con iones está suficien-
25 temente impurificada con un ion del tipo que determina la
misma conductividad que la región 9, pero en concentración
mayor, normalmente aproximadamente cinco veces mayor que la
de la región 9 con aproximadamente la misma profundidad que
la región 9.

30 Después de la última etapa de implantación con

1 -iones, se elimina la capa de foto-reserva 19 y se aplica una
nueva capa de foto-reserva 21 para la formación del contac-
to 22. El electrodo 23 de una composición conductora de
5 aluminio/silicio de un espesor de aproximadamente 1 micra
se obtiene depositando la composición de aluminio/silicio
por técnicas de evaporación convencionales utilizadas en la
metalización de circuitos integrados. La configuración o
dibujo específica de electrodo se define sobre el aluminio/
silicio por procedimientos de enmascaramiento fotolitográ-
10 fico y de ataque químico. Como se ha indicado anteriormen-
te, esto implica aplicar una capa de foto-reserva a la su-
perficie, exponer la foto-reserva a luz a través de una más-
cara de la configuración deseada y luego revelar la foto-re-
serva. La parte de la capa de aluminio/silicio no protegi-
15 da por la configuración de foto-reserva se elimina con un
agente de ataque químico adecuado.

Como se apreciará para las aplicaciones de forma-
ción de imagen, el electrodo de campo o transferencia 23 de-
be ser al menos semitransparente (idealmente 100% transpa-
20 rente), y por consiguiente puede fabricarse mediante el em-
pleo de capas muy delgadas de cromo, níquel-cromo y/o oro
de aproximadamente 100 Angstroms de espesor total. También
puede esperarse que el óxido de indio, cuyas capas exhiben
coeficientes de transmisión óptica muy elevados, puedan tam-
25 bién emplearse típicamente en un espesor de aproximadamente
0,5 micras (5.000 Angstroms).

Una parte de la estructura final se muestra en la
Figura 8 con su operación ilustrada por agotamiento o per-
files potencial de las Figuras 8A y 8B.

30 La Figura 9 ilustra otra realización de este in-

1 vvento en la cual las estructuras anteriores del dispositivo
de carga acoplada (así como las estructuras convencionales
hasta ahora) pueden segmentarse en sub-canales en donde los
datos pueden ser hechos entrar en los terminales 22A y 22B
5 y percibidos en cada uno de los terminales de salida 25A y
25B. Como se apreciará, cuando las estructuras del dispositivo de carga acoplada están adaptadas para aplicaciones de formación de imagen, varias partes de la información pueden desplazarse hacia los terminales de salida 25A y 25B
10 reduciendo el tiempo para la transferencia de información. La segmentación en el canal del dispositivo de carga acoplado se forma mediante la formación de una región P+ 26, altamente impurificada por técnicas fotolitográficas convencionales en cualquier momento apropiado en la fabricación
15 del dispositivo. Estas difusiones de tipo P son conocidas como topes de canales que crean barreras de potencial en un punto intermedio del canal del dispositivo de carga acoplada como se ilustra esquemáticamente en la Figura 9. Como se entenderá, el fin de la difusión por tope de canal
20 es impedir el flujo de la carga desde una parte del canal a la parte siguiente del canal. La concentración de impurezas de la difusión por tope del canal de tipo P debe ser suficientemente elevada (por ejemplo 2 o 3 órdenes de magnitud superiores que la concentración de impureza del sustrato hasta una profundidad de aproximadamente 5.000 Angstroms)
25 de modo que la tensión de los electrodos de transferencia 11A y 23 que pasa sobre las difusiones hará que no ocurra sustancialmente ningún agotamiento y por lo tanto se obtendrán, cuando se deseen, barreras de potencial eficaces.
30 Ha de advertirse con respecto a los dispositivos

1 de carga acoplada de acuerdo con este invento que, para un
estado dado de la técnica en la fotolitografía, la anchura
W y el espaciamento S que son la anchura y el espaciamen-
to mínimos permisibles para los dibujos de películas delga-
5 da de polisilicio, el procedimiento anterior proporcionará
una longitud de bitio de aproximadamente $W + S$. Por ejem-
plo, un estado de la técnica proporciona la consecución de
W de aproximadamente 5,08 micras y espaciamentos de apro-
ximadamente 3,81 micras, a continuación el procedimiento an-
10 terior proporciona una longitud de bitio de aproximadamente
8,89 micras.

También, el invento proporciona una estructura
de dispositivo de carga acoplada adaptable a un cronometra-
miento sencillo de dos fases o un cronometramiento unifási-
15 co en donde una fase es corriente continua. Para el crono-
metramiento de dos fases, la fase identificada como fase 1
debe tener amplitudes de tensión superiores a la fase 2,
en tanto que la superficie del sustrato bajo los impulsos
rectangulares de la fase 1 es más pesada en impurificación
20 comparada con las zonas de la fase 2. La direccionalidad
requerida en el cronometramiento de dos fases o de una fa-
se es proporcionada por la estructura propuesta a través
de una impurificación no igual de la superficie del sustra-
to (es decir, las regiones 9 y 17 bajo los electrodos de
25 fase 1 y las regiones 17 y 20 bajo los electrodos de fase
2). También ha de entenderse que aunque el procedimiento
tal como se ha descrito proporcionará operación de canal de
superficie de dispositivos de carga acoplada, puede obte-
nerse fácilmente una operación de canal enterrado, a través
30 de una capa de 1-3 micras de impurificación N sobre el sus-

1 trato P⁻. También las estructuras están caracterizadas con
circuitos de tipo FET autoalineados cuya fabricación simultánea es proporcionada directamente por el procedimiento descrito.

5 La Figura 11 ilustra otra realización de este invento en la cual un flujo de bitio multidireccional puede ser inducido en un canal del dispositivo de carga acoplada, con una comparación operacional ilustrada con respecto a la operación de fase del electrodo convencional ilustrada en
10 la Figura 10. Aunque puede emplearse cualquier configuración de electrodo, el flujo de bitio inducido multidireccional se ilustra con respecto a los electrodos 32X a 32N y 31X a 31N. En la forma específica mostrada, los electrodos de almacenamiento de carga comprenden pares de electrodos,
15 incluyendo cada par un electrodo de polisilicio tal como 31 que está espaciado, de una manera escalonada, relativamente próximo al sustrato semiconductor y a un electrodo metálico 32, como de aluminio, que está también espaciado de una manera escalonada próxima al sustrato. Este par de
20 electrodos es accionado por las mismas fases de tensión tales como la fase 1, y los otros pares adyacentes por la fase 2, que forman un pozo de potencial asimétrico en un sustrato para el almacenamiento y desplazamiento de carga en asociación con la fase de tensión 2. La configuración convencional de los electrodos y su conexión a una fuente de
25 impulsos cronométricos de fases es mostrada en la Figura 10 en asociación con perfiles de potencial o agotamiento de las Figuras 10A y 10B. El invento tal como se ilustra en la Figura 11 comprende o abarca una configuración sustancialmente idéntica de electrodos concéntricamente configu-
30

1 rados alrededor de un punto intermedio 35 del canal del dis-
positivo de carga acoplada en grupos concéntricos 30 y 31
con la utilización de uno de los electrodos 32 como electro-
do de control 3A de modo que se induzca a un flujo de bitio
5 en un canal en direcciones opuestas lejos del punto inter-
medio 35. Los perfiles de agotamiento o potencial de la
operación de la estructura de la Figura 11 se muestran en
las Figuras 11A y 11B.

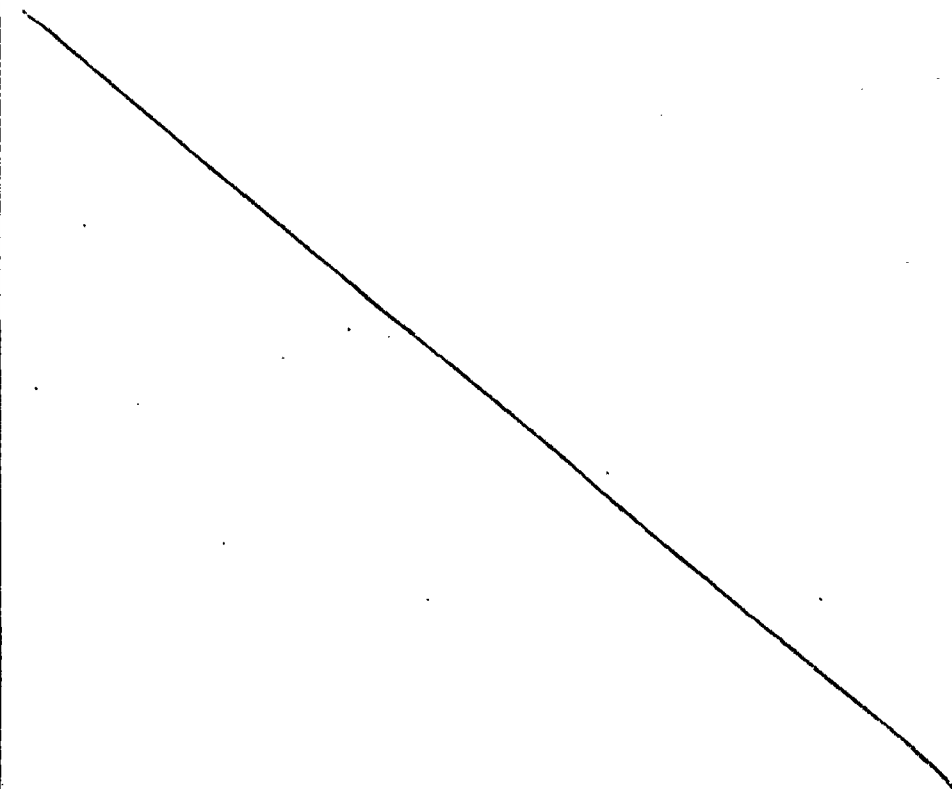
10 Ha de entenderse que aunque el invento ha sido
particularmente mostrado y descrito con referencia a reali-
zaciones específicas se entenderá por los expertos en la
técnica que pueden efectuarse diversos cambios en forma y
detalle sin apartarse por ello del espíritu y alcance del
invento.

15

20

25

30



- REIVINDICACIONES -

1

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

5

10

15

20

25

30

21048

1ª.- Perfeccionamientos introducidos en dispositivos semiconductores de carga acoplada para uso en aplicaciones de almacenamiento de imágenes y/o dinámicas y que comprenden: A) un sustrato semiconductor de un tipo de conductividad seleccionado; B) un aislamiento sobre dicho sustrato; C) una pluralidad de células de almacenamiento secuenciales en dichos sustratos que forman un canal de registro de cambio, y en donde D) cada célula tiene dos electrodos de célula adyacente dispuestos aguas abajo de dicho aislamiento a lo largo de dicho canal, e incluyendo cada célula E) una primera región implantada con iones en dicho sustrato adyacente a dicho aislamiento y extendiéndose desde el extremo distal aguas arriba de dicha célula hasta una parte intermedia de una parte aguas arriba de los electrodos de dicha célula, comprendiendo dicha primera región una distribución sustancialmente uniforme de un impurificante de dicho tipo de conductividad en mayor concentración que en dicho sustrato; y F) una segunda región implantada con iones que forma una extensión de dicha primera región y que continúa aguas abajo en dicho canal hasta una parte intermedia de la parte aguas abajo de dichos electrodos de célula, teniendo dicha segunda región una distribución sustancial uniforme de un impurificante de dicho tipo de con-

1 ductividad en concentración intermedia entre dicho sustrato
y dicha primera región.

5 2ª.- Perfeccionamientos de acuerdo con la reivindi-
cación 1ª, según los cuales dichos electrodos son transpa-
rentes, estando adaptado dicho dispositivo semiconductor
para las aplicaciones de percepción de imágenes.

10 3ª.- Perfeccionamientos de acuerdo con la reivindi-
cación 2ª, según los cuales dichos electrodos aguas arriba
de cada célula comprenden una extensión continua de un me-
tal conductor, y dichos electrodos aguas abajo de cada cé-
lula comprenden un silicio policristalino en una relación
aislada respecto a dichos electrodos aguas arriba.

15 4ª.- Perfeccionamientos de acuerdo con la reivindi-
cación 1ª, según los cuales el dispositivo semiconductor
incluye medios para inyectar una carga en al menos una cé-
lula de dicho dispositivo y medios para percibir el flujo
de carga en una célula aguas abajo de dicho canal.

20 5ª.- Perfeccionamientos de acuerdo con la reivindi-
cación 1ª, según los cuales el dispositivo semiconductor
incluye medios de tope de canal en una parte intermedia de
dicho canal para la subdivisión del mismo en sub-canales,
y medios para percibir cargas de salida en dichos sub-ca-
nales.

25 6ª.- Perfeccionamientos de acuerdo con la reivindi-
cación 1ª, según los cuales el dispositivo semiconductor
incluye una pluralidad de fuentes de impulsos cronométri-
cos para desplazar cargas en dicho dispositivo con dicha
fuente conectada concéntricamente a dichos electrodos al-
rededor de un punto intermedio en dicho canal; y un elec-
trodo de control conectado a dicha fuente y dispuesto por
30

1 encima de dicha célula en dicho punto intermedio para inducir el flujo de carga en direcciones opuestas desde dicho punto intermedio.

5 7ª.- Perfeccionamientos de acuerdo con la reivindicación 1ª, según los cuales dichos electrodos aguas arriba de cada célula comprenden una extensión continua de un metal conductor, y dichos electrodos aguas abajo de cada célula comprenden silicio policristalino en relación aislada respecto a dichos electrodos aguas arriba.

10 8ª.- Perfeccionamientos de acuerdo con la reivindicación 7ª, según los cuales el dispositivo semiconductor incluye una pluralidad de fuentes de impulsos cronométricos para desplazar cargas en dicho dispositivo, con dicha fuente concéntricamente conectada a dichos electrodos
15 alrededor de un punto intermedio en dicho canal; y un electrodo de control conectado a dicha fuente y dispuesto por encima de dicha célula en dicho punto intermedio para inducir flujo de carga en direcciones opuestas desde dicho punto intermedio.

20 9ª.- Perfeccionamientos de acuerdo con la reivindicación 8ª, según los cuales el dispositivo semiconductor incluye medios para inyectar una carga en al menos una célula de dicho dispositivo, y medios para percibir el flujo de carga en una célula aguas abajo de dicho canal.

25 10ª.- Perfeccionamientos de acuerdo con la reivindicación 7ª, según los cuales dichos electrodos son transparentes, estando adaptado dicho dispositivo semiconductor para aplicaciones de percepción de imágenes.

30 11ª.- Perfeccionamientos de acuerdo con la reivindicación 10ª, según los cuales el dispositivo semicon-

1 ductor incluye medios para inyectar una carga en al menos una célula de dicho dispositivo, y medios para percibir el flujo de carga en una célula aguas abajo de dicho canal.

5 12a.- Perfeccionamientos de acuerdo con la reivindicación 7a, según los cuales el dispositivo semiconductor incluye medios de tope de canal en una parte intermedia de dicho canal para la subdivisión del mismo en sub-canales y medios para percibir cargas de salida en dichos sub-canales.

10 13a.- Perfeccionamientos de acuerdo con la reivindicación 12a, según los cuales el dispositivo semiconductor incluye medios para inyectar una carga en al menos una célula de dicho dispositivo, y medios para percibir el flujo de carga en una célula aguas abajo de dicho canal.

15 14a.- Perfeccionamientos de acuerdo con la reivindicación 7a, según los cuales el dispositivo semiconductor incluye medios para inyectar una carga en al menos una célula de dicho dispositivo y medios para percibir flujo de carga en una célula aguas abajo de dicho canal.

20 15a.- PERFECCIONAMIENTOS INTRODUCIDOS EN DISPOSITIVOS SEMICONDUCTORES DE CARGA ACOPLADA PARA USO EN APLICACIONES DE ALMACENAMIENTO DE IMAGENES Y/O. DINAMICAS.

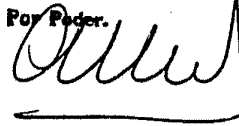
25 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintiuna hojas escritas a máquina por una sola cara.

Madrid, 11. MAY 1978

P.A.

Oscar de Elzaburu
Por Poder.



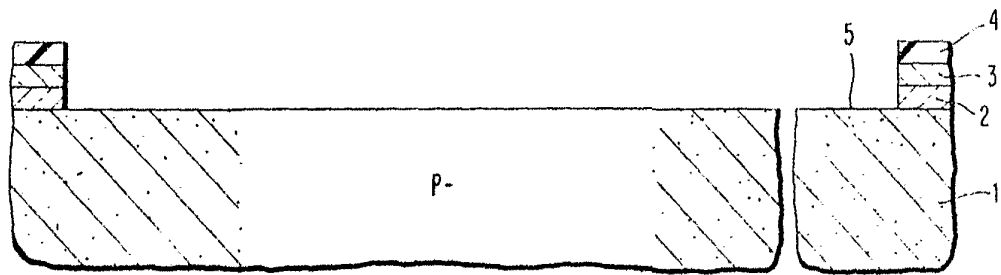


FIG. 1

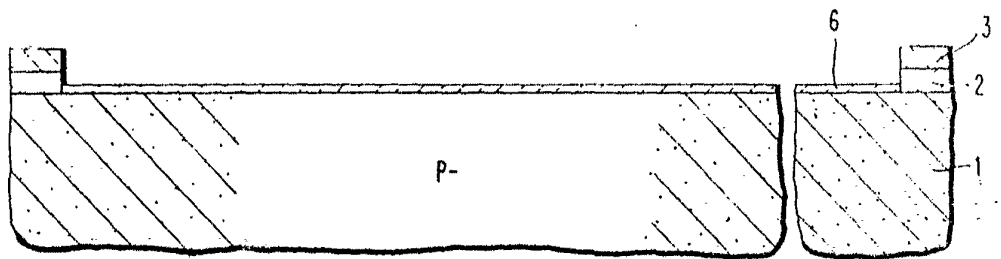


FIG. 2

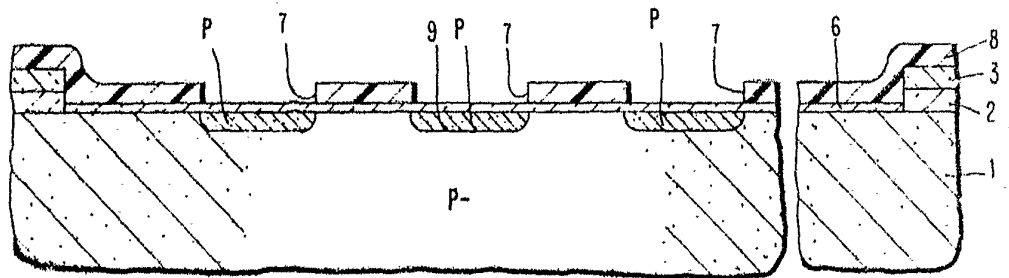


FIG. 3

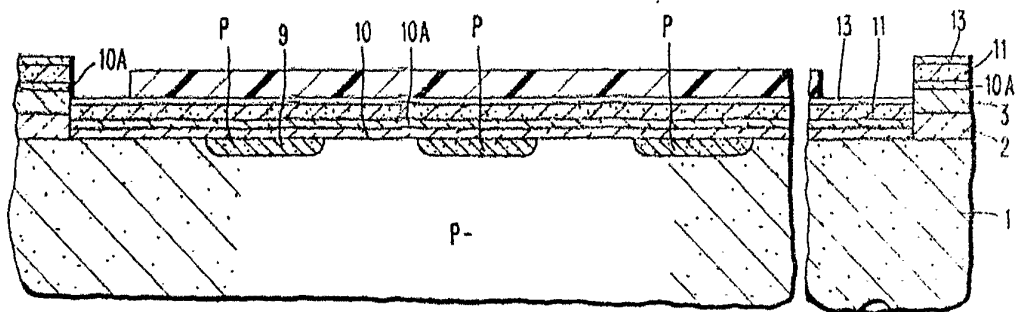


FIG. 4

Oscar E. Elizaburu
Per Poder.

11/70

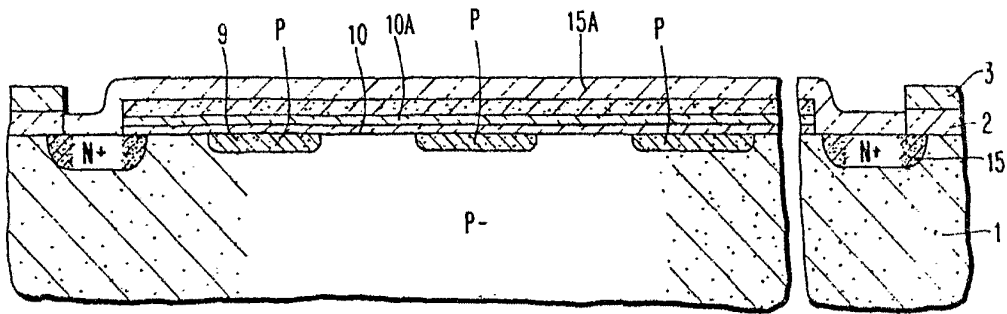


FIG. 5

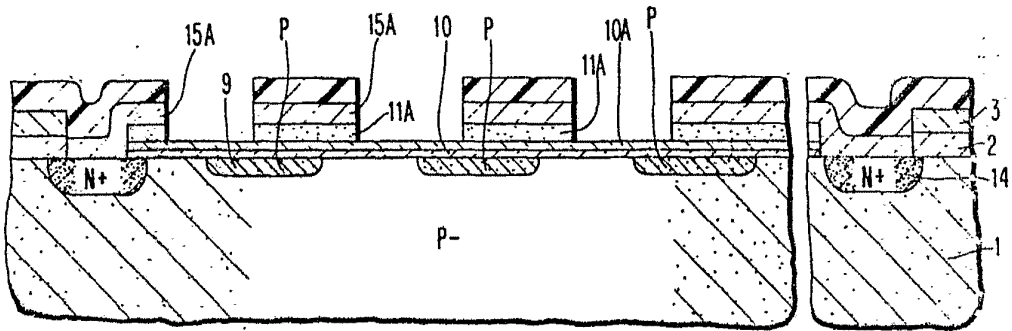


FIG. 6

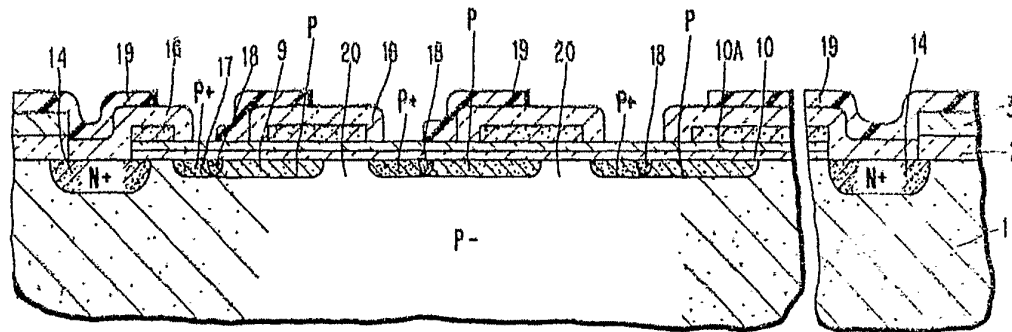


FIG. 7

Oscar de Elizaburu
Per Peder.

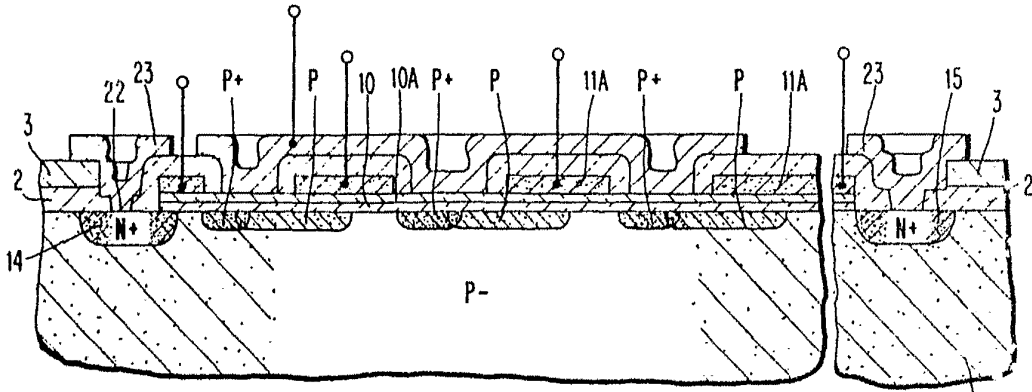


FIG. 8

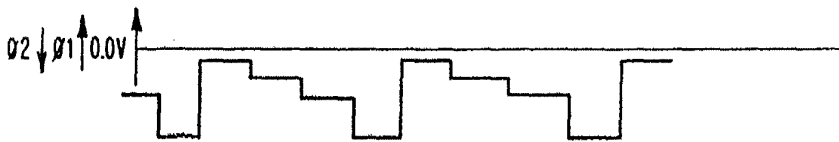


FIG. 8A

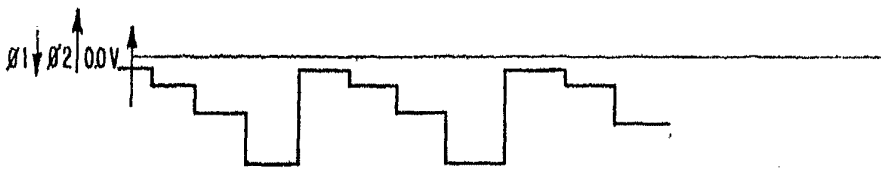


FIG. 8B

Oscar de Elzaburu
For Patent



INTERNATIONAL BUSINESS MACHINES CORPORATION

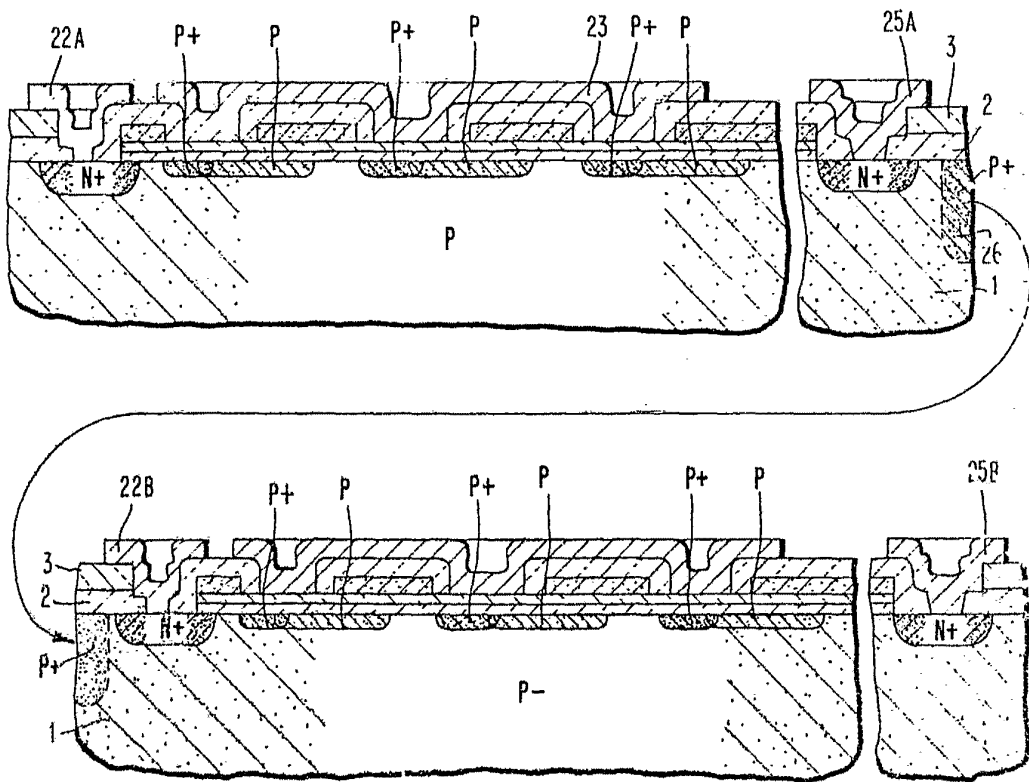
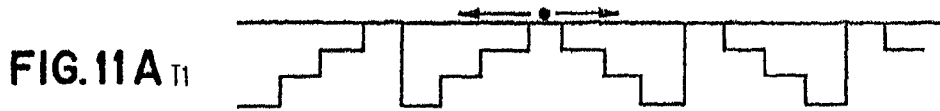
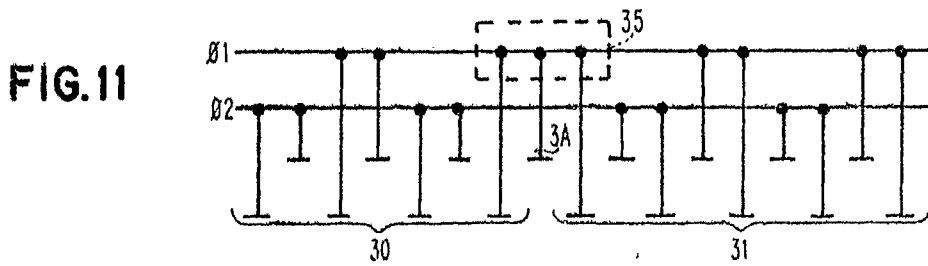
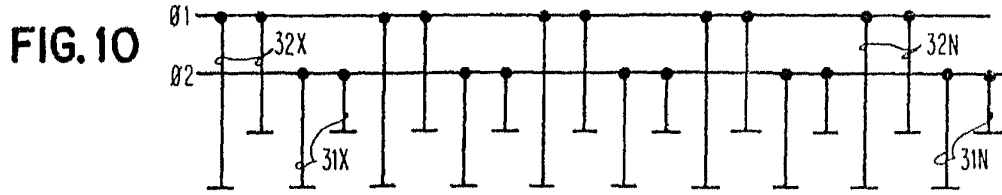


FIG. 9

Oscar de Elizaburu
Por Poderes



Osborn Engineering
For Order.