

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

⑩ ES	⑪ NUMERO	⑩ A1
	21	
	⑫ FECHA DE PRESENTACION	
	22	28-6-1977

PATENTE DE INVENCION

⑨ PRIORIDADES:	③② FECHA	③③ PAIS
③① NUMERO		
701.433	30-6-76	.EE.UU.

④⑦ FECHA DE PUBLICIDAD	⑧① CLASIFICACION INTERNACIONAL	④② PATENTE DE LA QUE ES DIVISIONARI.
	H04N	

④④ TITULO DE LA INVENCION
"PERFECCIONAMIENTOS INTRODUCIDOS EN SISTEMAS DE TRATAMIENTO DE IMAGEN"

⑦① SOLICITANTE (S)	(Docket EN9-76-003)
INTERNATIONAL BUSINESS MACHINES CORPORATION	

DOMICILIO DEL SOLICITANTE
Armonk, N.Y. 10504, Estados Unidos de América

⑦② INVENTOR (ES)
William Frank MICKA y Thomas Scott ROBINSON

⑦③ TITULAR (ES)

⑦④ REPRESENTANTE	(P-66.142)
DON OSCAR DE ELZABURU FERNANDEZ	

25077

1 La presente invención se refiere a sistemas de tratamiento de imagen. Más en particular, se refiere al tratamiento previo de datos de video.

5 Hay métodos de tratamiento de imagen ya existentes, tales como el de reconocimiento óptico de caracteres (OCR), que operan con segmentos verticalmente orientados de una imagen explorada. Los dispositivos o aparatos de exploración de punto móvil proporcionan con facilidad datos de imagen verticalmente orientados. Hay métodos de exploración más modernos que, al tiempo que son menos costosos y
10 más fiables por tener menos problemas de mantenimiento, incluyen unas formaciones o disposiciones regulares horizontales de dispositivos de exploración móviles respecto al documento que se va a explorar. Los datos de imagen de salida de exploración se guardan o almacenan para ulterior acceso.
15 El sentido o dirección en que se produce el movimiento relativo es, a menudo, perpendicular a la orientación de la imagen o los caracteres, necesitándose por ello una rotación de 90° de la orientación de acceso de video almacenada antes
20 de iniciar nuevos pasos en el ciclo operativo.

En la técnica ya conocida se sugiere la acumulación de datos de video desde una pluralidad de líneas de exploración que representan una imagen completa o un renglón de caracteres entero, antes de efectuar la rotación u
25 otras funciones de previo tratamiento.

Uno de estos métodos es el propuesto en el Boletín de Información Técnica de la IBM ("IBM Technical Disclosure Bulletin"), vol. 17, n.º. 10, marzo 1975, en la página 3026. Allí se revela un método y un aparato para, entre
30 otras cosas, transponer una imagen explorada mediante la in-

23077

1 introducción o carga en serie de unos bitios de video, secuen-
cialmente, en una pluralidad de registros de desplazamiento,
cada uno de los cuales tiene capacidad para una línea com-
pleta de exploración. Una vez cargados todos los registros,
5 se pone en salida secuencialmente el contenido de una célu-
la dada de cada registro. El acceso a cualquier posición de
célula sólo es posible al terminarse el número de ciclos de
desplazamiento necesarios para llevar dicha célula al punto
de salida del registro. No se prevé la obtención de acceso,
10 selectivamente, a lugares de célula fuera de la secuencia
normal.

La desventaja de las memorias a base de re-
gistros de desplazamiento, en comparación con las memorias
de acceso aleatorio, reside en el número de ciclos requeri-
15 do para obtener acceso a un lugar dado de la memoria. Además,
los dispositivos de memoria de acceso aleatorio de hoy en
día ofrecen tiempos de acceso rápidos, y son competitivos en
coste con las memorias a base de registros de desplazamien-
to.

20 Otro procedimiento de rotación de la técnica
ya conocida, enseñado en un ambiente de tiempo compartido,
es el que implica el almacenaje en serie de señales de video
en horizontal, partiendo de una línea o renglón completo de
caracteres, en una memoria con tantos vocablos de almacena-
25 je como puntos de exploración. Cada vocablo, a su vez, tiene
por lo menos tantos niveles de almacenaje como número de ex-
ploraciones horizontales se necesita para cubrir o abarcar
por completo un renglón de caracteres impresos. La toma por
lectura en paralelo de la memoria se realiza de manera que
30 dirige a la lógica de reconocimiento una corriente de bitios

23077

1 igual a la que habría sido producida por un explorador óptico que hiciese una serie de barridos verticales recorriendo cada carácter en sucesión.

5 El procedimiento de giro o rotación de la técnica ya conocida no es fácilmente aplicable en un ambiente de tiempo real, en el que es preciso reducir al mínimo los tiempos de acceso y los retardos. El método descrito depende de la velocidad de los datos entrantes, y el retardo correspondiente al almacenaje en serie de un renglón entero
10 de caracteres podría ser apreciable.

Otra desventaja de los métodos de la técnica ya conocida está en la necesidad de costosas memorias de gran capacidad para almacenar la imagen electrónica del documento explorado, durante diversas fases de rotación.

15 Por todo ello, es objeto de la presente invención hacer girar 90° los datos de imagen explorada, para sucesivo uso en el tratamiento de imagen a gran velocidad en un ambiente de tiempo real.

Otro objeto de la presente invención consiste
20 en efectuar una rotación de 90° con menores necesidades de almacenaje y tiempo de retardo.

La presente invención hace girar 90° una imagen explorada, de manera fragmentaria, habilitando para ello un aparato y unos medios de control para obtener acceso verticalmente, por vocablos, a los datos de video previamente
25 almacenados en forma de vocablos horizontales. Con arreglo a la invención, se efectúa una rotación de n.n bits mediante el recurso de almacenar transitoriamente unos vocablos de longitud fija que comprenden o constituyen la video deserializada, por filas, en una memoria de acceso aleatorio, des-
30

23077

1 cargar selectivamente n vocablos tomándolos de una sola co-
lumna de dicha memoria y llevándolos a una formación regu-
lar de registros de desplazamiento de "traducir", de n re-
registros de la longitud de un vocablo, e iniciar luego un
5 ciclo de desplazamiento que dé n vocablos verticales com-
puestos cada uno de n bitios, a partir de una posición de
bitio dada de cada registro. Los vocablos de salida se alma-
cenan luego en una memoria exterior de imagen, para su fá-
cil accesibilidad por parte de la lógica de tratamiento de
10 imagen sucesiva.

El aparato de esta invención reduce la capa-
cidad de almacenaje necesaria para efectuar la rotación y,
con ello, el coste total del equipo de tratamiento de imagen,
y abrevia el tiempo total de tratamiento. La rotación de
15 subgrupos de imagen escuadrados en vocablos permite la ini-
ciación de ciertas etapas de tratamiento más pronto en el ci-
clo total de trabajo.

Los indicados y otros objetos, rasgos carac-
terísticos y ventajas de la invención se irán desprendiendo
20 de la siguiente descripción más particularizada de una forma
preferida de ejecución del invento, ilustrada en los dibujos
adjuntos, en los cuales:

- la figura 1 ilustra conceptualmente la fun-
ción desempeñada por el presente invento;
- 25 - la figura 2 ilustra la disposición de áreas
de almacenaje transitorio;
- la figura 3 es un esquema lógico del bloque
funcional de hacer girar ("ROTATE") de la fig. 1;
- 30 - la figura 4 muestra la lógica de control pa-
ra el aparato de la fig. 2;

23077

1 - la figura 5A presenta un diagrama de tiempos para el funcionamiento del aparato de la fig. 3; y
- la figura 5B muestra una porción de la fig. 5A, a escala ampliada.

5 La matriz de imagen horizontalmente explorada 10 de la fig. 1 representa la salida seriada de un dispositivo explorador que produce, por ejemplo, hasta 2.048 bitios por exploración. La corriente 15 de bitios seriados constituye la entrada al bloque funcional 20 de "girar" o hacer girar ("ROTATE"), que representa al aparato de la presente invención para efectuar en tiempo real y a gran velocidad la transformación de los bitios horizontalmente orientados en unos vocablos 25 verticalmente orientados. Los vocablos verticales 25 almacenados en una memoria exterior se 15 ilustran a modo de matriz vertical de imagen 30.

Es de notar que la fig. 1 es una representación puramente conceptual, pues los datos de video son de hecho una corriente de bitios seriados contiguos, y la matriz vertical 30 es una matriz alta de vocablos que puede 20 tener una extensión, en el presente ejemplo, de 2,048 elementos.

Hay que hacer resaltar, además, que la presente invención efectúa una rotación de imagen efectiva de 90°, permitiendo para ello obtener acceso a los datos de video en una dirección que representa un giro de 90° respecto 25 a la orientación de almacenaje. Así, en las matrices 10 y 30, indicadas en la figura, hay una correspondencia unívoca (de una a una) entre las respectivas posiciones de bitio. En otros términos, el presente aparato desarrolla, partiendo 30 de un documento horizontalmente explorado, unos datos de

23077

1 imagen accesibles como si el documento hubiese sido explora
do verticalmente. La salida de datos de imagen del presente
aparato se somete a ulterior tratamiento de manipulación de
imagen, pudiendo emplearse la tecnología de integración en
5 gran escala (LSI).

Lo que sigue es una descripción general del
presente invento sin referencia a los dibujos. El presente
aparato prevé un plan o procedimiento de rotación de $n.n$ bi
tios. Esta rotación se efectúa usando un par de memorias
10 compensadoras ("buffers") y cargando alternativamente una de
las memorias compensadoras de esta pareja, por filas, con
vocablos de entrada de video procedentes de un deserializa
dor, al tiempo que, simultáneamente, se descarga la otra me
moria compensadora, por columnas, por vocablos. Los vocablos
15 de salida se cargan o introducen en un bloque traductor de
 n registros de desplazamiento. El desplazamiento se inicia
cuando el bloque entero de registros está cargado. Los n vo
cablos verticales de salida de cada ciclo de desplazamiento
comprenden la totalidad de los bitios correspondientes de ca
20 da vocablo de la columna, esto es, el primer vocablo que sa
le desplazado comprende los bitios "0" de cada uno de los vo
cablos de entrada a los registros, y así sucesivamente.

Tal como aquí se usa, el término "batería de
bitios" denota un vocablo de ocho bitios. Aun cuando se ha
25 querido describir una forma de ejecución ilustrativa para
tratar baterías de bitios, es evidente que la presente inven
ción es aplicable a los sistemas basados en otras longitudes
de vocablo de almacenaje. De igual modo, aun cuando el pre
sente aparato se describe aquí como incluyendo registros
30 de desplazamiento, hay que reconocer que podrían emplearse

23077

1 estructuras equivalentes, incluidas las formaciones de alma
cenaje bidireccionalmente accesibles, posibilitadas por la
tecnología de los circuitos integrados en gran escala (LSI).

5 El procedimiento de rotación de acceso del
presente invento puede apreciarse mejor con referencia a la
fig. 2. La disposición de memoria 40 muestra 2.048 lugares
de batería de bitios. Como antes se ha dicho, la forma ilus-
trativa de ejecución del presente aparato hace uso de dos
de tales memorias.

10 Como se indica en la fig. 2, la memoria 40
está dispuesta en ocho filas de 256 columnas. Cada posición
de vocablo o batería de bitios de la memoria 40 es accesi-
ble por medio de un vector de acceso 41 de once bitios, se-
cuencialmente incrementado desde cero hasta 2.047.

15 Para cargar la memoria 40 por vocablos o ba-
terías de bitios dentro de una fila, se incrementa el vector
de acceso 41 por la extremidad de orden inferior de modo que,
para cada valor decimal de 0...7 en los bitios de fila 0...2,
el valor de los bitios de columna 3...10 recorra cíclicamen-
te desde 0 a 255 inclusive.

20 Para descargar la memoria 40 por columnas, se
dispone el vector de acceso 41 de modo que sus bitios 0...2
de fila de orden superior se incrementen recorriendo cíclici-
camente los valores de 0...7, para cada valor de 0...255 en
25 los bitios de columna 3...10.

Los ocho registros de carga superiores 50...57
mostrados en la fig. 2 reciben baterías de bitios transferi-
das desde una columna de la memoria 40. Al descargar la co-
lumna de más a la derecha de la memoria, por ejemplo, la ba-
30 tería de bitios guardada en la posición 0 se traslada o trans

23077

1 fiere al registro 50; la batería de bitios 256 al registro
51, y así sucesivamente hacia arriba, hasta trasladar la
batería de bitios 1792 al registro 57.

Una vez cargados los ocho registros, se ha-
5 cen salir por desplazamiento sus sesenta y cuatro bitios.
La primera batería de bitios vertical 60 que sale desplaza-
da contiene los bitios 0 de cada una de las baterías de bi-
tios o vocablos horizontales que antes se almacenaron en la
columna extrema de la derecha de la memoria 40; el octavo
10 vocablo o batería de bitios vertical 67 que sale desplazado
contiene todos los bitios 7.

Como se apreciará, entre la entrada de las
ocho baterías de bitios a los ocho registros 50...57 y la
salida por desplazamiento de las ocho baterías de bitios ver-
15 ticales 60...67, las posiciones relativas de los bitios que
representan una imagen explorada no varían, pero la direc-
ción o sentido de acceso por cada batería de bitios ha gira-
do 90°.

Un aparato realizado conforme al presente in-
20 vento es el que se representa en la fig. 3. En función de la
circulación de datos, los componentes principales son el de-
serializador 112 para proporcionar baterías de bitios de da-
tos para su almacenaje transitorio en una u otra de la pare-
ja de memorias compensadoras ("buffers") 118, 122 antes de
25 su transferencia al bloque traductor 114 de registros de des-
plazamiento.

Los datos de vídeo seriados que vienen de la
imagen horizontalmente explorada, presentes en la línea 110,
entran en un deserializador 112, que puede ser un registro
30 de desplazamiento de ocho bitios. La salida de vocablo o ba

23077

1 tería de bitios procedente del deserializador 112 por la lí
nea 116 es alternativamente introducida como carga en una
de las memorias compensadoras A (118) o B (122). Cada memo
ria compensadora es una memoria de acceso aleatorio que tie
5 ne las características de la memoria 40 descrita con refe
rencia a la fig. 2. La dirección de acceso de la posición
de batería de bitios apropiada en la memoria compensadora A
para recibir una batería de bitios procedente de la línea
116, está en la línea 120.

10 La dirección de acceso de posición de batería
de bitios de la memoria compensadora B está en la línea 124.
La línea 126 lleva una señal indicativa de una condición de
"inscribir en memoria A, leer memoria B". De igual modo, la
línea 128 lleva la señal de "inscribir en B, leer A". Una ba
15 tería de bitios tomada por lectura de una u otra memoria com
pensadora, A o B, en la línea 134, se carga en paralelo en
aquel de los registros de desplazamiento 150...157 que sea
el apropiado, según lo indicado por las líneas 140...147
de indicador de registro de desplazamiento. La salida por
20 desplazamiento en serie tiene lugar por las líneas 160...167.
El vocablo o batería de bitios de salida de cada ciclo de
desplazamiento está en la línea de barra colectora 170.

La fig. 4 ilustra los controles para el apa
rato de la invención indicado en la fig. 3. Los impulsos
25 presentes en la línea 202, procedentes de un reloj (no re
presentado), incrementan unos contadores 204 y 206 de acce
so a memoria compensadora, cada uno de los cuales es de on
ce bitios de longitud. El contador de acceso 204 es el de
cargar las memorias compensadoras. El contador de acceso 206
30 se usa para descargar una u otra de las memorias compensado

23077

1 ras A o B.

5 Cuando el contador 204 de acceso a memoria compensadora llega a alcanzar su capacidad, o a "llenarse" un bitio o dígito de arrastre presente en la línea 207 pone en acción al circuito de balancín 208 para indicar cuál de las memorias compensadoras está en un modo de inscribir o de recibir. La línea 126 es la señal de "inscribir en A, leer B". La línea 128 es la señal de "inscribir en B, leer A". La dirección de acceso de "cargar memoria", procedente del contador 204, está en la línea 210; la dirección de acceso de "descargar memoria", procedente del contador de acceso 206, está en la línea 212.

15 La puerta de coincidencia 220 tiene como entradas la línea 126 de "inscribir en A" y la línea 210 de acceso de "cargar memoria". La puerta de coincidencia 222 tiene por entradas la línea 212 de acceso de "descargar memoria" y la señal de "inscribir en B, leer A", presente en la línea 128. Las salidas de la puerta de coincidencia 220 y de la puerta de coincidencia 222 entran en una puerta disyuntiva 225 cuya salida, por la línea 120, es la dirección de acceso en la cual se obtendrá acceso a la memoria compensadora A, sea en el modo de "inscribir", sea en el de "leer".

20 De igual modo, la puerta de coincidencia 226 tiene como entradas la señal de "inscribir en A, leer B" en la línea 126 y la dirección de acceso de "descargar memoria" en la línea 212. La puerta de coincidencia 227 tiene como entradas la línea 128 de "inscribir en B, leer A" y la línea 210 de acceso de "cargar memoria". Las salidas de la puerta de coincidencia 226 y la puerta de coincidencia 227 entran en la puerta disyuntiva 230, cuya salida es la dirección de

30

23077

1 acceso de la memoria compensadora B, en la línea 124.

La línea 235 lleva los tres bitios de orden superior desde el contador 206 de acceso de "descargar memoria" al descodificador 240, una de cuyas salidas, por una de las líneas 140...147, indica el registro apropiado, de los de desplazamiento 150...157, para recibir la salida de vocablo o batería de bitios procedente de una u otra de las memorias compensadoras, A o B.

Funcionamiento de la invención

10 El funcionamiento de la presente invención se comprende más fácilmente con referencia a las figs. 3 y 4. Para mayor facilidad de la descripción, se supone que la primera que se va a cargar es la memoria compensadora A. La entrada de video seriada, presente en la línea 110, entra en el deserializador 112. Una vez recibidos ocho bitios de datos de video en el deserializador 112, se produce el desplazamiento, y sale una batería de bitios del deserializador 112, por la línea 116. En la fig. 4, el vector de once bitios de acceso a memoria compensadora, contenido en el contador de acceso 204 de "cargar memoria", no ha alcanzado aún su máximo valor, no habiendo señal de arrastre en la línea 207. Del biestable 208 de balancín está saliendo una señal, por la línea 126, que indica una condición de "inscribir en memoria A, leer memoria B"; y en la línea 128, la señal de "inscribir en memoria B, leer memoria A" está al nivel bajo. El vector de acceso de once bitios, de "cargar memoria", procedente del contador 204 está en la línea 210. La dirección de acceso de "descargar memoria" procedente del contador 206 de acceso a memoria compensadora, está en la línea 212. Por haber una señal de "inscribir en A" en la

23077

1 línea 126, y una dirección de acceso de "cargar memoria"
en la línea 210, existe una salida de la puerta de coinci-
dencia 220. Por estar al nivel bajo la señal de "leer A"
en la línea 128, no hay salida alguna de la puerta de coin-
5 cidencia 222. La salida de la puerta disyuntiva 225 es, en
tonces, la dirección de acceso para la memoria compensado-
ra A, que determina cuál de las 2.048 baterías de bitios
de la memoria A recibirá una batería de bitios procedente
de la línea 116. Este proceso continúa hasta que se ha car-
10 gado la totalidad de las 2.048 baterías de bitios de la me-
moria compensadora A. Al ocurrir esto, el contador 204 de
acceso a memoria alcanza un máximo, y el siguiente impulso
de reloj produce una señal de arrastre que va por la línea
207 al biestable o balancín 208, dando lugar a un cambio o
15 desplazamiento de señal, que pasa de la línea 126 (de "ins-
cribir en A, leer B") a la línea 128 (la de "inscribir en
B, leer A").

La memoria compensadora B recibirá las si-
guientes 2.048 baterías de bitios procedentes del deseria-
20 lizador 112. Como la señal 128 de "inscribir en B" indica
también la condición de lectura en la memoria A, se produ-
cen ciclos de lectura en la memoria compensadora A simultá-
neamente con los ciclos de inscripción en la memoria com-
pensadora B.

25 En cuanto a la salida de lectura, se descri-
birá primero la de la memoria A. Como la señal 126 de "ins-
cribir en A" está a su nivel bajo, no hay salida alguna de
la puerta de coincidencia 220. La señal de "leer A, inscri-
bir en B" presente en la línea 128 y la dirección de acce-
30 so de "descargar memoria" en la línea 212 entran en la puer

23077

1 ta de coincidencia 222, yendo una salida de ésta a la puer
ta disyuntiva 225. Así, la salida de la puerta disyuntiva
225, dirección de acceso a memoria A, presente en la línea
120 es la dirección de acceso de once bitios procedente
5 del contador 206. El contador 206 se incrementa de la mane
ra descrita con referencia a la fig. 2, ocasionando el ac
ceso a la memoria por vocablos o baterías de bitios, den
tro de una columna, para la salida de lectura. Los bitios
0, 1 y 2 que vienen del contador 206 de acceso de "descar
10 gar memoria" por la línea 235 entran en el descodificador
240. La salida del descodificador 240 para la primera fila
de la primera columna de la memoria compensadora A está en
la línea 140, haciendo que la primera batería de bitios to
mada por lectura de la memoria A entre en el registro de
15 desplazamiento 150. La toma por lectura prosigue hasta que
la totalidad de las ocho baterías de bitios procedentes de
la columna 0 de la memoria A se haya introducido o cargado
en los registros de desplazamiento 150...157 como resulta
do de la descodificación del número de fila presente en la
20 línea 235, por parte del descodificador 240, que aparece en
las líneas 140...147. Una vez cargados los ocho registros
de desplazamiento, se inicia un ciclo de desplazamiento, con
giro de las baterías de bitios, que comprende los bitios
desplazados puestos en las líneas 160...167, que salen por
25 la barra colectora 170 para su almacenaje en una memoria ex
terior de imagen (no representada).

Simultáneamente, con la descarga de la memo
ria compensadora A, la memoria E está aceptando 2.048 bate
rías de bitios procedentes de la línea 116 y guardándolas en
30 las direcciones de acceso indicadas por el contador 204. Al

23077

1 no haber señal alguna de "inscribir en A, leer B" en la lí-
nea 126, la puerta de coincidencia 226 no da salida. La se-
ñal de "inscribir en B, leer A" presente en la línea 128
5 y la dirección de acceso de "carga memoria" en la línea
210 entran en la puerta de coincidencia 227. La salida de
la puerta de coincidencia 227 entra en la puerta disyunti-
va 230, poniendo por la línea 124 una dirección de acceso
en la memoria B para recibir baterías de bitios.

10 De igual manera, cuando el contenido del
contador de acceso 204 de "cargar memoria" haya alcanzado
de nuevo el valor 2.047 y llegue el siguiente impulso de
reloj, la señal de arrastre presente en la línea 207 acti-
va el biestable o balancín 208 y el proceso recién descri-
to se invierte, esto es, la memoria compensadora A se vuel-
15 ve a cargar con las 2.048 siguientes baterías de bitios pro-
cedentes del deserializador 112 mientras, al mismo tiempo,
se descarga la memoria compensadora B.

20 Como fácilmente comprenderán las personas
versadas en la materia, los tiempos de cargar y descargar
memoria no son coextensivos. Tal como se indica en la fig.
5A, la salida por lectura de la memoria compensadora tiene
lugar durante un período apreciablemente más breve que la
carga de la memoria. El tiempo T_1 (período de cargar memo-
ria) es, por ejemplo, de unos 6,14 milisegundos, suponien-
do un ciclo de acceso de 3 microsegundos por cada uno de los
25 2.048 lugares de batería de bitios. Este tiempo representa
el retardo al principio de un ciclo de trabajo antes de que
se pueda disponer de ninguna batería de bitios "girada", pa-
ra su almacenaje en una memoria exterior de imagen.

30

El período T_2 es el tiempo necesario para dar

23077

1 salida a 2.048 baterías de bitios verticalmente orientadas.
Su duración es aproximadamente de 3,3 milisegundos, a ra-
zón de 1,6 microsegundos por batería de bitios. El tiempo
de salida por lectura T_2 , como se ilustra con mayor detalle
5 en la fig. 5B y se describe más arriba, incluye alternativa-
mente ocho cargas de registro y ciclos de desplazamiento pa-
ra cada una de las 256 columnas de las memorias compensado-
ras A y B.

Naturalmente, al final de un ciclo de traba-
10 jo, hay un tiempo de retardo T_2 hasta que se dispone de la
batería de bitios final girada, para almacenaje.

Es importante hacer notar de nuevo que el tra-
tamiento de manipulación de imagen, en la mayoría de las
aplicaciones, puede iniciarse en cuanto empiecen a aparecer
15 los datos de imagen girados.

Aun cuando aquí se ha descrito una forma de
ejecución ilustrativa del presente invento, en función de vo-
cablos o baterías de ocho bitios, hay que reconocer que po-
drían acomodarse otras longitudes de vocablo con las modi-
20 ficaciones adecuadas. Igualmente, el uso de memorias de ac-
ceso aleatorio alternativamente para el almacenaje transito-
rio es cuestión de elección, y aquí se usa para reforzar el
rendimiento total o capacidad de tratamiento del sistema.

Si bien la invención se ha ilustrado y des-
25 crito en particular con referencia a una forma preferida de
realización de la misma, se sobrentiende para las personas
versadas en la materia que pueden hacerse en ella los indi-
cados y otros cambios de forma y de detalle sin por ello sa-
lirse del ámbito ni apartarse del espíritu de la invención.

30

23077

1

REIVINDICACIONES

5

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

10

1^a.- Perfeccionamientos introducidos en sistemas de tratamiento de imagen, que comprende un aparato para transformar una formación regular de $n.n$ bitios, de n vocablos horizontalmente orientados en n vocablos verticalmente orientados, a gran velocidad y en tiempo real, cuyo aparato comprende: unos medios de deserializador para deserializar datos de entrada de video y dar como salida vocablos en paralelo; unos medios de almacenaje transitorio para recibir los datos de video deserializados; unos medios de control para cargar dichos medios de almacenaje transitorio con arreglo a una primera secuencia y descargar dichos medios de almacenaje transitorio con arreglo a una segunda secuencia; y una formación regular de almacenaje de $n.n$ bitios, para recibir n vocablos descargados de dichos medios de almacenaje transitorio, con lo cual la lectura produce

15

20

25

n vocablos compuestos de bitios procedentes de posiciones de bitio correspondientes de cada vocablo contenido en dicha formación de almacenaje.

30

2^a.- Perfeccionamientos de acuerdo con la reivindicación 1^a, según los cuales dichos medios de almacenaje transitorio comprenden unos medios de memoria de matriz

23077

1 accesible por vocablos; siendo dicha primera secuencia pa-
 ra cargar los citados medios de almacenaje transitorio por
 vocablos, por filas y por columnas con arreglo a una direc-
 ción de acceso de vocablo contenida en un primer contador
 5 dispuesto de modo que sus posiciones de orden inferior son
 las que se incrementan primero; y siendo dicha segunda se-
 cuencia para descargar dichos medios de almacenaje transi-
 torio por vocablos, por columnas y por filas con arreglo a
 una dirección de acceso de vocablo contenida en un segundo
 10 contador dispuesto de modo que sus posiciones de orden su-
 perior son las que se incrementan primero.

3^a.- Perfeccionamientos de acuerdo con la re-
 vindicación 2^a, según los cuales dichos medios de almace-
 naje transitorio comprenden unas memorias compensadoras pri-
 15 mera y segunda, dispuestas cada una en n filas y m columnas,
 incluyendo dichos medios de control, además: unos medios de
 circuito biestable o de balancín, activados por dicho pri-
 mer contador al alcanzar éste su máximo, para terminar la
 carga de dicha primera memoria compensadora e iniciar la des-
 20 carga de dicha primera memoria compensadora mientras simul-
 táneamente se inicia la carga de dicha segunda memoria com-
 pensadora; unos primeros medios de activación o franqueo de
 paso, capaces de responder a dicho primer contador y a la sa-
 lida de los medios de circuito biestable o de balancín, para
 25 indicar los lugares de almacenaje, en dichas memorias compen-
 sadoras, para recibir vocablos de dichos medios deserializa-
 dores; unos segundos medios de activación o franqueo de pa-
 so, capaces de responder a dicho segundo contador y a la sa-
 lida de los medios de circuito biestable, para indicar los
 30 lugares de almacenaje, en dichas memorias compensadoras, des-

23077

1 de los cuales se carga dicha formación regular de almacena-
je de n.n bitios; y unos medios descodificadores, capaces
de responder a dicho segundo contador, para habilitar selec-
tivamente dicha formación regular de almacenaje de n.n bi-
5 tios para que reciban vocablos de dichas memorias compensa-
doras, y para iniciar la toma o salida por lectura al ter-
minarse la carga.

4^a.- Perfeccionamientos de acuerdo con la
reivindicación 3^a, según los cuales dichas memorias compen-
10 sadoras primera y segunda proporcionan cada una almacenaje
para 2.048 vocablos dispuestos en ocho filas y 256 columnas
manteniendo dichos contadores primero y segundo unos vecto-
res de acceso de once bitios en los cuales los tres bitios
de orden superior indican filas y los ocho bitios de orden
15 inferior indican columnas dentro de dichas memorias compen-
sadoras primera y segunda; y la citada formación regular de
almacenaje de n.n bitios es un bloque de ocho registros de
desplazamiento de carga superior de ocho bitios, con lo cual
se cargan 64 bitios como ocho vocablos horizontales y se sa-
20 can desplzados en serie para obtener ocho vocablos vertica-
les.

5^a.- "PERFECCIONAMIENTOS INTRODUCIDOS EN SIS-
TEMAS DE TRATAMIENTO DE IMAGEN".

Tal y como se ha descrito en la memoria que
25 antecede, representado en los dibujos que se acompañan y
para los fines que se han especificado.

~~X~~
30

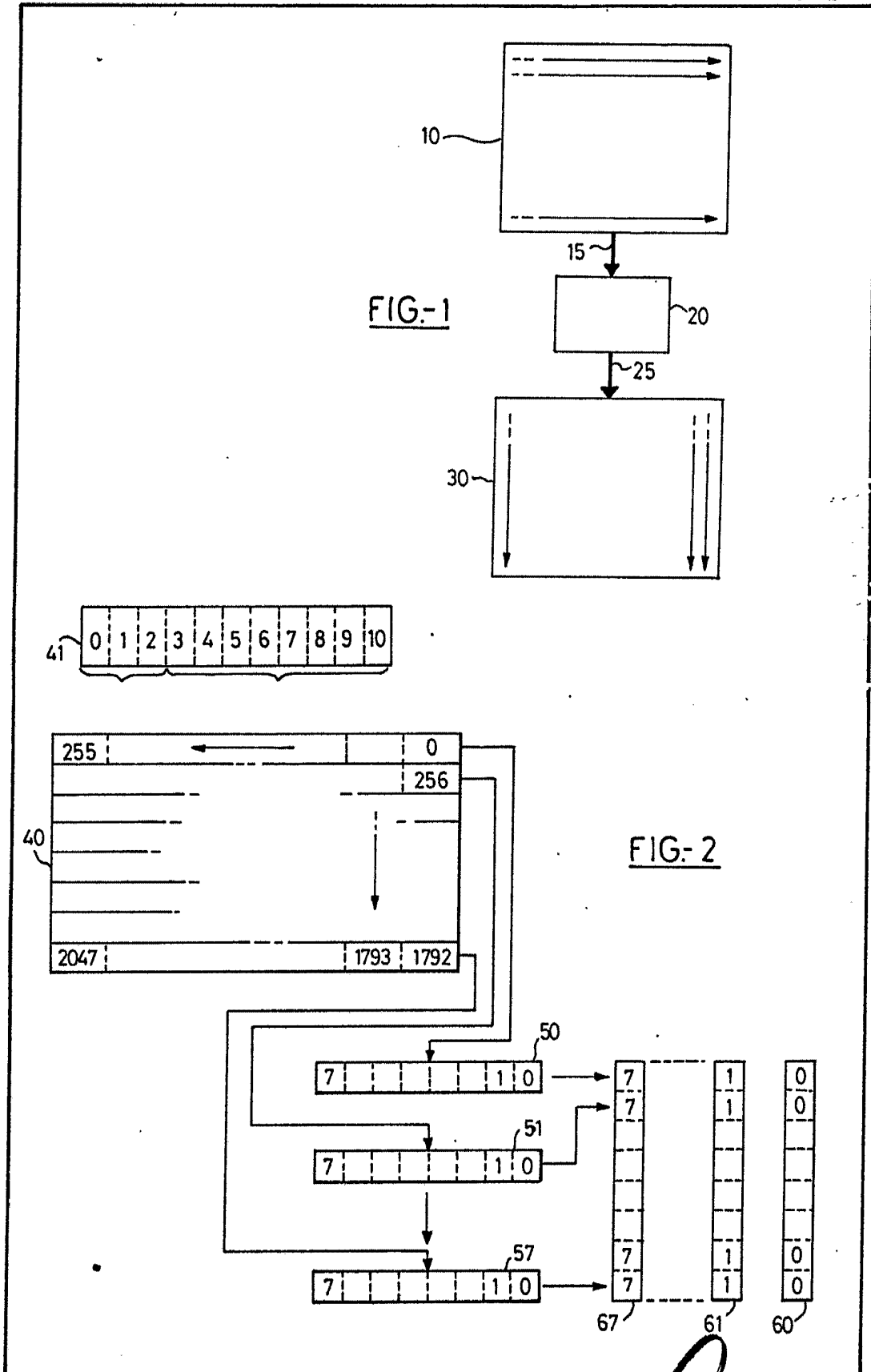


FIG-1

FIG-2

Oscar d'Elabury
Por. Polaris

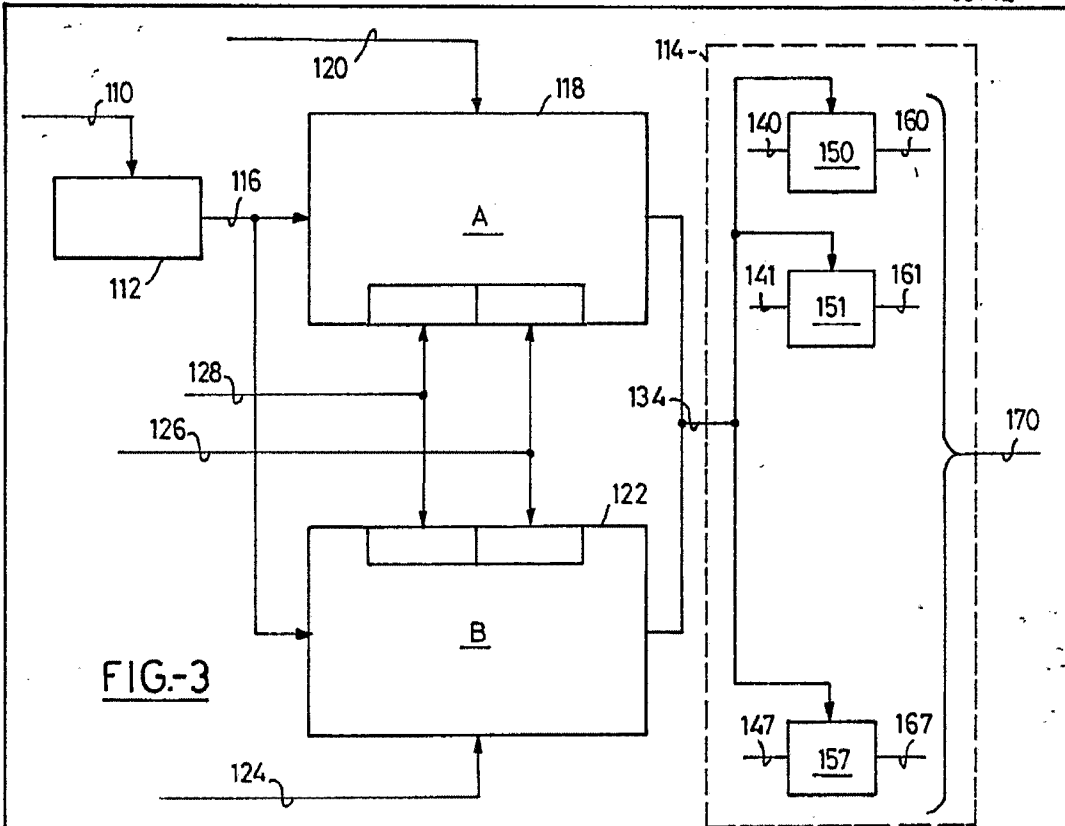


FIG-3

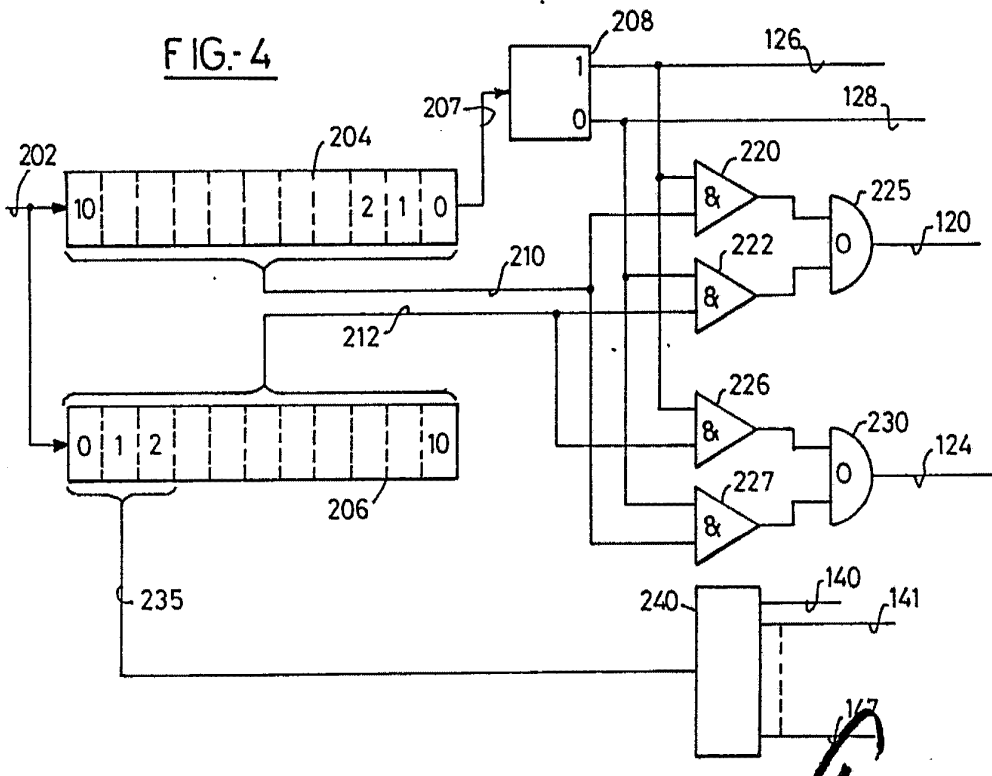


FIG-4

Oscar de Elizabeth
Por Ingen

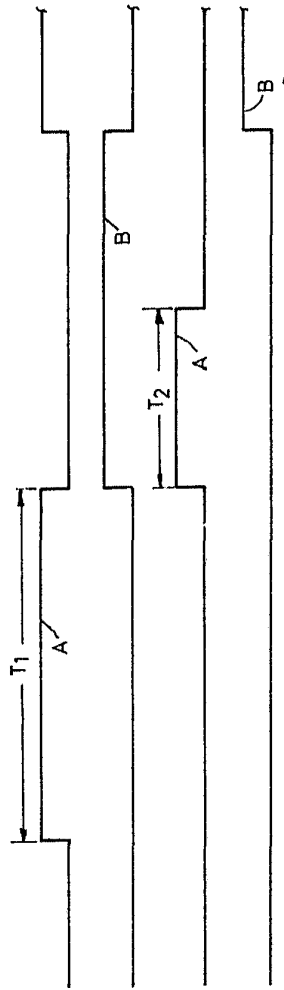


FIG- 5A

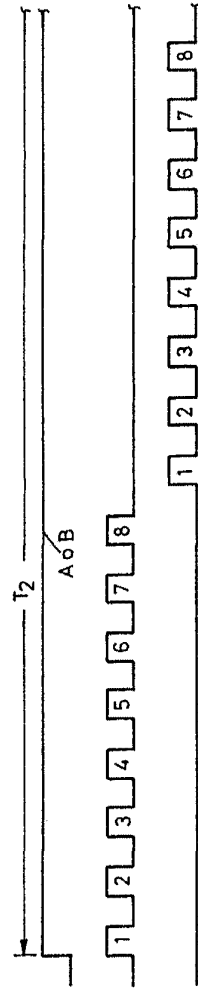


FIG- 5B

A...

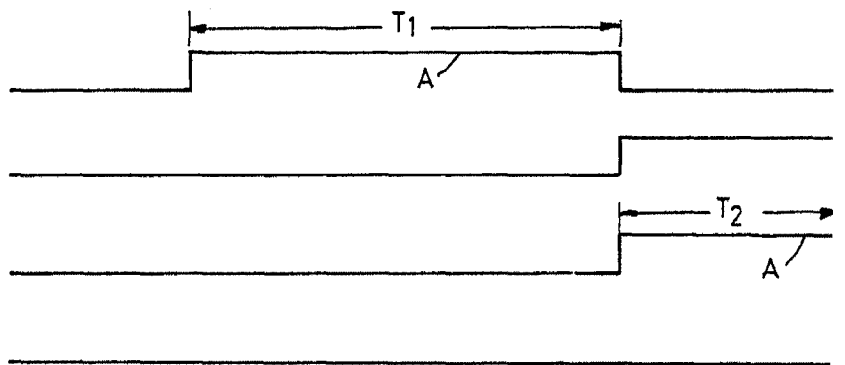


FIG.- 5A

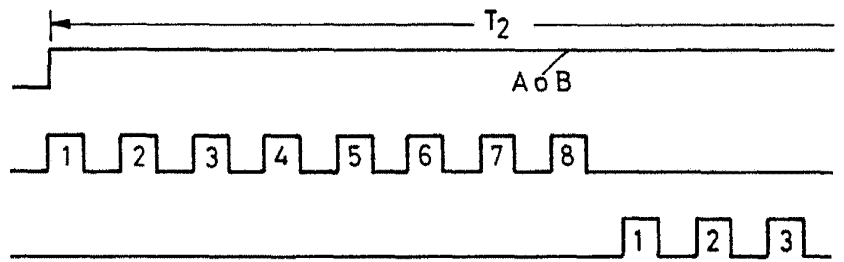
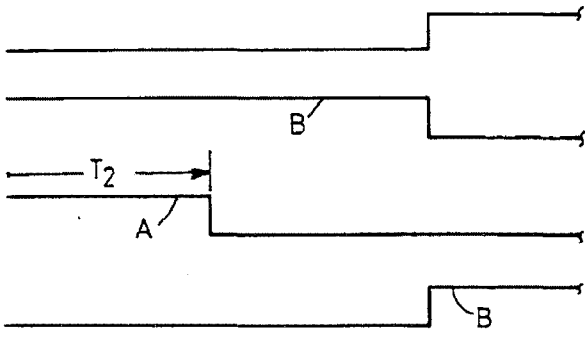
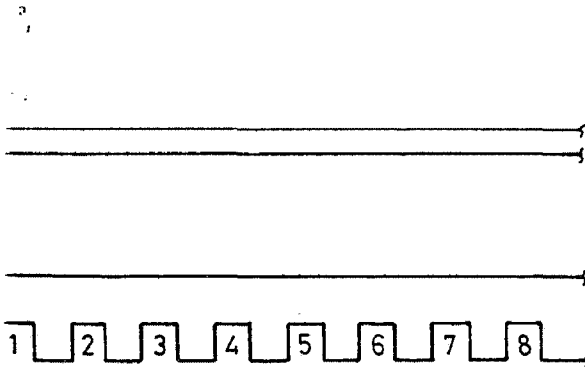


FIG.- 5B



5A



5B

Ann