



ES 11 21 10 A1  
NÚMERO  
**459932**  
FECHA DE PRESENTACION  
20. JUN. 1977

8 FEB. 1978

CO "CEDIDA"

PATENTE DE INVENCION

30 PRIORIDADES: 51 NÚMERO 697.817	52 FECHA 21.6.76	53 PAIS EE. UU.
---	---------------------	--------------------

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL G06F, G11C	62 PATENTE DE LA QUE ES DIVISIONARIA
------------------------	--	--------------------------------------

54 TITULO DE LA INVENCION  
"PERFECCIONAMIENTOS INTRODUCIDOS EN SISTEMAS DE MEMORIA VIRTUAL"  
"

71 SOLICITANTE (S)  
INTERNATIONAL BUSINESS MACHINES CORPORATION (IBM Docket)

DOMICILIO DEL SOLICITANTE  
Armonk, N.Y. 10504, Estados Unidos de América

72 INVENTOR (ES)  
Spurgeon Graves Hogan y Carleton Edward Werve

73 TITULAR (ES)

74 REPRESENTANTE  
D. OSCAR DE ELZABURU FERNANDEZ (P.- 66.140)

El invento concierne a mejoras en un dispositivo de memoria virtual de acuerdo con el enunciado de la reivindicación 1ª.

5. En la técnica de tratamiento de datos se conocen numerosos procedimientos, en los que o bien una unidad de tratamiento central o bien varias de ellas realizan simultáneamente varios programas y utilizan en tal caso un dispositivo de memoria común. Una memoria utilizada de este modo exige un espacio de direcciones o una capacidad de memoria extraordinariamente grande, es decir una capacidad  
10 que con frecuencia supere en un valor múltiplo la capacidad de memoria de la memoria principal de la instalación. Con el fin de terminar con esta situación se utiliza el principio de la "memoria virtual". Cuando, por ejemplo,  
15 se utiliza una dirección de 24 lugares, entonces se pueden controlar  $2^{24}$ , o sea aproximadamente 16 millones de bitios de la memoria virtual. Para facilitar la manipulación o administración de la memoria virtual se utiliza convenientemente un procedimiento de dos etapas, y se divide correspondientemente el espacio de la memoria en tramos, que se denominan segmentos, los cuales son divididos a su vez en otros tramos, que se denominan lados. Cada lado consiste  
20 en un determinado número fijo de bitios. Las direcciones de la memoria virtual, que designan segmentos y lados, son designaciones escogidas al azar del programa de la ordenadora o computadora, y por lo tanto no constituyen lugares reales de memoria en la memoria principal. Por lo tanto, tales segmentos y lados virtuales pueden estar almacenados en cualquier lugar en el dispositivo de memoria. Dependiendo de las necesidades, los lados son llevados dentro  
25  
30

de un bastidor o marco de la memoria principal o son recambiados por intercambio con otros lados.

La colocación al azar de segmentos y lados en la memoria principal exige la conversión de direcciones virtuales en direcciones reales, utilizándose un cierto número de tablas de conversión, las cuales tablas también están colocadas en la memoria principal. Cada tabla de conversiones consiste en una tabla de segmentos y en un cierto número de correspondientes tablas de lados. Cada tabla de lados contiene las direcciones de los lugares de memoria reales de todos los lados de un segmento de la tabla de segmentos. Cada tabla de segmentos especial está ordenada por ejemplo en 16 tramos, por lo cual en tales tablas de conversión se necesitan para la conversión de una dirección entonces una tabla de segmentos y 16 tablas de lados.

Para una conversión, es seleccionado el grupo correspondiente de tablas de conversión, y la tabla de segmentos de este grupo es utilizada para encontrar el lugar de memoria de las tablas de lados en la memoria principal real. La tabla de lados correcta es utilizada entonces para encontrar el lugar de memoria real del lado consignado o direccionado. Los lugares de valor más elevado de la dirección virtual indican el número de segmentos y el número de lados. Los lugares de valor más bajo de la dirección indican la distancia que corresponde a la distancia en la dirección real. Después de la conversión, por lo tanto, esta parte de la dirección es encadenada o enlazada con la dirección real determinada, con el fin de hacer posible el acceso al lugar de memoria definitivo.

Con el fin de evitar que en cada acceso a la

5 memoria siempre tenga que convertirse primero la dirección.  
se almacenan de modo intermedio constantemente las conver-  
siones de direcciones virtuales en direcciones reales en  
otra tabla, que es denominada tabla secundaria de conver-  
siones (DLAT "Directory Look Aside Table"). Allí se pue-  
den obtener mediante una dirección virtual las correspon-  
dientes direcciones reales, sin tener que recorrer primera-  
mente el proceso de conversión descrito. El uso de tal ta-  
bla secundaria de conversiones disminuye por lo tanto apre-  
ciablemente el número de conversiones necesarias y mejora  
10 de este modo de un modo considerable el rendimiento del  
sistema de memoria virtual.

15 Con el fin de generar las conversiones de di-  
recciones almacenadas en la tabla secundaria de conversio-  
nes se necesitan varios grupos de tablas de conversiones.  
Por lo tanto, podría establecerse el caso de que se selec-  
cionase una conversión no pertinente entre la tabla secun-  
daria de conversiones. Con el fin de asegurar que la ta-  
bla de conversiones utilizada para la deducción de las di-  
recciones reales almacenadas en la tabla secundaria de con-  
20 versiones también es la misma que había sido utilizada du-  
rante corto tiempo para la transmisión de los datos de un  
lado, existen distintas soluciones. Una propuesta de solu-  
ción se describe en la memoria de patente de los Estados  
25 Unidos 3.781.808 o en la DAS 2.346.525. Según la misma,  
con cada conversión en la tabla secundaria de conversiones  
se almacena también un indicador. Este indicador es un nú-  
mero de tres cifras, que indica el grupo de tablas de conver-  
siones que había sido utilizado para la conversión. Cuan-  
do se pregunta a la tabla secundaria de conversiones, este  
30

5            indicador almacenado es comparado con un indicador, que es  
generado de acuerdo con determinadas prescripciones para la  
dirección virtual acabada de solicitar. Cuando ambos indica  
dores coinciden, se puede utilizar la conversión almacenada  
en la tabla secundaria de conversiones. En el caso de com-  
probarse una falta de coincidencia, debe realizarse una nue  
va conversión, habiendo de utilizarse las tablas de conver-  
siones que pertenecen a la dirección que se acaba de pregun  
tar. Este indicador puede ser utilizado además para diferen  
10            ciar entre direcciones virtuales, que pertenecen a lados y  
segmentos de diferentes magnitudes. Además de ello el indi  
cador puede ser utilizado para una señal de que en lugar de  
una dirección virtual se utiliza precisamente una dirección  
real.

15            Otro caso, en donde pudiera utilizarse una con  
versión incorrecta, se presenta cuando por cualesquiera ra  
zones son inválidas las inscripciones en la tabla secunda  
ria de conversiones. Entonces mediante una instrucción de  
invalidez se debe anular o vaciar la tabla secundaria de  
20            conversiones. Una solución para anular la tabla secundaria  
de conversiones consiste en almacenar conjuntamente con ca  
da conversión los bitios de invalidez. Cuando aparece una  
instrucción de anulación, entonces se retrotraen estos bi  
tios para indicar que la instrucción es inválida. Esto exi  
ge sin embargo un tiempo apreciable. Cada vez que por el  
25            dispositivo de memoria se recibe una instrucción de invali  
dez, deben leerse sucesivamente todas las inscripciones y  
se deba volver a inscribir de nuevo en la tabla secundaria  
de conversiones para retrotraer los bitios válidos. Esto  
es un procedimiento muy lento.

30            Con el fin de orillar estas desventajas, el

dispositivo de memoria virtual de acuerdo con el invento es mejorado tal como se describe en la parte característica de la reivindicación principal.

5 En el presente caso las instrucciones de invalidez son tratadas ulteriormente de un modo nuevo. Este procedimiento utiliza un dispositivo contador, y cada vez que se almacena una nueva conversión en la tabla secundaria de conversiones, se almacena simultáneamente con la conversión de direcciones el nivel de contador de dicho  
10 contador. Cuando la tabla secundaria de conversiones recibe una instrucción de invalidez, el contador es conmutado en una etapa, de manera que después de haber recibido la instrucción de invalidez se almacena un nuevo número con las otras conversiones. Cuando de la tabla secundaria de  
15 conversiones se lee una conversión, entonces el número simultáneamente almacenado con la conversión, es comparado con el nivel de contador actual del contador. Cuando no existe ninguna coincidencia, se genera una correspondiente señal, de que la conversión almacenada en la tabla se-  
20 cundaria de conversiones es inválida. En el caso de la coincidencia se genera una correspondiente señal de coincidencia de la tabla secundaria de conversiones y la conversión almacenada puede ser utilizada.

25 Por lo tanto, una misión del invento es evitar la aparición de errores de conversión en la conversión de direcciones virtuales en direcciones reales. Además de ello, debe disminuirse la pérdida de tiempo cuando la tabla secundaria de conversiones debe ser anulada a causa de la aparición de una instrucción de invalidez. Tampoco debe  
30 aparecer ningún error, cuando se haya hecho inválida

una conversión.

Un ejemplo de realización del invento es descrito en lo que sigue y explicado con mayor detalle con ayuda de los dibujos.

5                    El diagrama por bloques muestra la memoria de la tabla secundaria de conversiones 46, que contiene pares correspondientes de direcciones virtuales que han sido convertidas hace poco, y que contiene las correspondientes direcciones reales, tal como se describe en la memoria de pa-  
10                    tente arriba mencionada. En su mayor parte, por lo tanto, la figura corresponde a la figura 6b de la memoria de patente antes mencionada. Sin embargo, es nuevo un compartimento adicional 46a, con la anchura W, que es capaz de alojar un número W de bitios adicionales. Las señales de  
15                    entrada para el compartimento adicional 46a son el nivel de un contador de anulación 84, cuya salida 82 está comunicada con la entrada del compartimento 46a. Cuando entonces, para almacenar los datos, se solicita la tabla secundaria de conversiones 46 por una dirección virtual, que ha  
20                    suministrado o abastecido a la unidad central de una instalación de tratamiento de datos a través de una conducción colectora 44, y que es abastecida por una conducción 80 desde un codificador mixto junto al descodificador de direcciones, entonces, simultáneamente con los datos a introducir para la conversión, se lee el nivel del contador  
25                    de anulación 84 y se lleva dentro del compartimento de niveles de contador adicional 46a. De esta manera, cada conversión es acompañada en la tabla secundaria por un compartimento con una anchura de W bitios, de números procedentes del contador de anulación 84.  
30

El contador de anulación es puesto en marcha en el caso de un nivel nulo del contador, y se almacena la primera conversión de direcciones inscrita en la tabla secundaria, juntamente con el nivel de contador cero. Las subsiguientes conversiones son almacenadas también con un nivel de contador cero en el compartimento adicional, hasta que por el dispositivo de tratamiento de datos se suministre una instrucción de invalidez o una orden de anulación. En este caso un generador de impulsos 86 conmuta en una etapa adicional el nivel del contador de anulación 84. Cada siguiente inscripción en la tabla secundaria de conversiones es acompañada luego por el número uno hasta que el nivel de contador es conmutado adicionalmente al aparecer la siguiente orden de anulación. Las inscripciones en la tabla secundaria continúan efectuándose de igual manera, hasta que se haya alcanzado la capacidad del contador y rebose el contador de anulación. Cada orden de anulación recibida da lugar a que todas las conversiones siguientes sean almacenadas en común con un número modificado.

Cuando se lee una conversión a partir de la tabla secundaria 46, también se lee entonces simultáneamente el nivel de contador en el compartimento 46a. El nivel de contador leído es introducido en un circuito comparador 88 y es comparado con el nivel de contador real del contador de anulación 84. Cuando coinciden ambos niveles de contador, entonces se suministra una correspondiente señal de coincidencia y a la puerta Y 90 juntamente con señales de salida de circuitos comparadores 52, que comparan la parte de direcciones de la distancia de la dirección vir-

tual y los bitios de indicador de las conversiones almacenadas en la tabla secundaria 46, con partes correspondientes de la dirección, tal como son suministradas por la instalación de tratamiento de datos o que controlan el dispositivo de memoria. Cuando está presente una señal de comparación a la salida de todos los circuitos comparadores 52, a cada una de las puertas Y 90 se entrega una señal de coincidencia para la tabla secundaria de conversiones. Esta señal de coincidencia de la tabla secundaria es introducida en las puertas del circuito de conmutación 94 y permite de este modo que se utilice la dirección real almacenada con la conversión, para controlar el dispositivo de memoria. Cuando el nivel de contador actual o real del contador de anulación 84 no coincide con el número leído del compartimento 46a, entonces el circuito comparador 88 no proporciona ninguna señal de coincidencia, por lo que ninguna de las puertas Y 90 genera una señal de coincidencia para la tabla secundaria y por lo tanto la dirección real almacenada en esta conversión solicitada tampoco es conmutada adicionalmente por una de las puertas de conmutación 94, para controlar el dispositivo de memoria de la instalación de tratamiento de datos.

Cuando rebosa el contador de anulación, entonces la señal de salida que indica el estado de rebose es invertida en un inversor 98 y es suministrada a las puertas Y 90, para impedir la generación adicional de una señal de coincidencia para la tabla secundaria, independientemente de que coincida o no el nivel del contador de anulación 84 con el número en el compartimento de nivel de contador de la conversión tratada de la dirección virtual

en una dirección real. Después de alcanzarse la capacidad del contador de anulación 84 debe vaciarse la tabla secundaria de conversiones o debe ser anulada totalmente. Esto puede efectuarse de un modo conocido, por ejemplo por establecimiento de un bitio de invalidez. Con este nuevo dispositivo se deben establecer siempre sólo una vez los bitios válidos en la tabla secundaria de conversiones, cuando se alcanza la capacidad del contador de anulación 84, en lugar de hacerlo cada vez que se recibe una orden de anulación, como se hacía antes. Cuando, por ejemplo, el compartimento con una anchura de W bitios tiene una anchura de 8 bitios, esto significa que la tabla secundaria de conversiones 46 debe ser vaciada sólo una vez después de haberse recibido 256 órdenes de anulación, en lugar de hacerlo después de recibir cada instrucción de anulación.

#### REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

1ª.- Perfeccionamientos introducidos en sistemas de memoria virtual en una instalación de tratamiento

de datos, que comprende por lo menos un dispositivo de tratamiento de datos central, una memoria principal y dispositivos de memoria periféricos así como un dispositivo de control de memoria para la manipulación o administración de memorias, con el fin de realizar directamente el acceso a lugares de memoria en un bastidor de memoria de la memoria principal, caso de que esté disponible la conversión de la dirección virtual solicitada en una dirección real correspondiente en la memoria principal, o de realizar indirectamente el acceso después de que primeramente se hubiera intercambiado el contenido de un bastidor de memoria de la memoria principal por retrotracción a memorias periféricas con control del dispositivo mencionado, teniendo el dispositivo de control de memoria, aparte de una memoria de conversiones de direcciones y diferentes tablas de conversiones, una llamada tabla secundaria de conversiones (DLAT "Directory Look Aside Table"), caracterizadas porque está previsto adicionalmente un contador de anulación, cuyo nivel de contador indica el número de ordenes de anulación dadas al dispositivo de memoria, porque la mencionada tabla secundaria de conversiones, además de compartimentos para el almacenamiento intermedio de pares correspondientes, utilizados hace poco, de direcciones virtuales y reales, tienen un compartimento adicional para el almacenamiento intermedio del nivel de contador de anulación, para que con cada par de direcciones también esté disponible para interrogación el nivel de contador en el momento de la conversión de la dirección virtual en la dirección real, porque además está previsto un circuito comparador, con el fin de comparar el nivel de contador real, como señal de



partida del contador de anulación, con el nivel de contador almacenado en una dirección que ha de ser interrogada de la tabla secundaria de conversiones en el momento de su conversión, y emitir una correspondiente señal de la coincidencia o de la falta de coincidencia, y porque están previstas puertas de conmutación que sólo en el caso de la coincidencia cambian de conmutación la dirección tomada de la tabla secundaria de conversiones para el control de la memoria principal.

2ª.- Perfeccionamientos según la reivindicación 1ª, caracterizados porque el contador de anulación está provisto con un dispositivo indicador de rebose, que impide la emisión de una señal de coincidencia después de que rebose el nivel de contador por encima de la capacidad de recuento.

3ª.- Perfeccionamientos según la reivindicación 1ª, caracterizados porque la entrada del contador de anulación está unida con un generador de impulsos, que hace avanzar el contador cada vez en un impulso, cuando el dispositivo de tratamiento de datos emite una instrucción de invalidez.

4ª.- PERFECCIONAMIENTOS INTRODUCIDOS EN SISTEMAS DE MEMORIA VIRTUAL.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan, y para los fines que se han especificado.

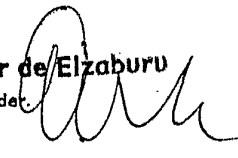
Esta Memoria consta de trece hojas, escritas a máquina por una sola cara.

Madrid, 20. JUN. 1977

5

P. A.

Oscar de Elzaburu  
Por Poder



10

15

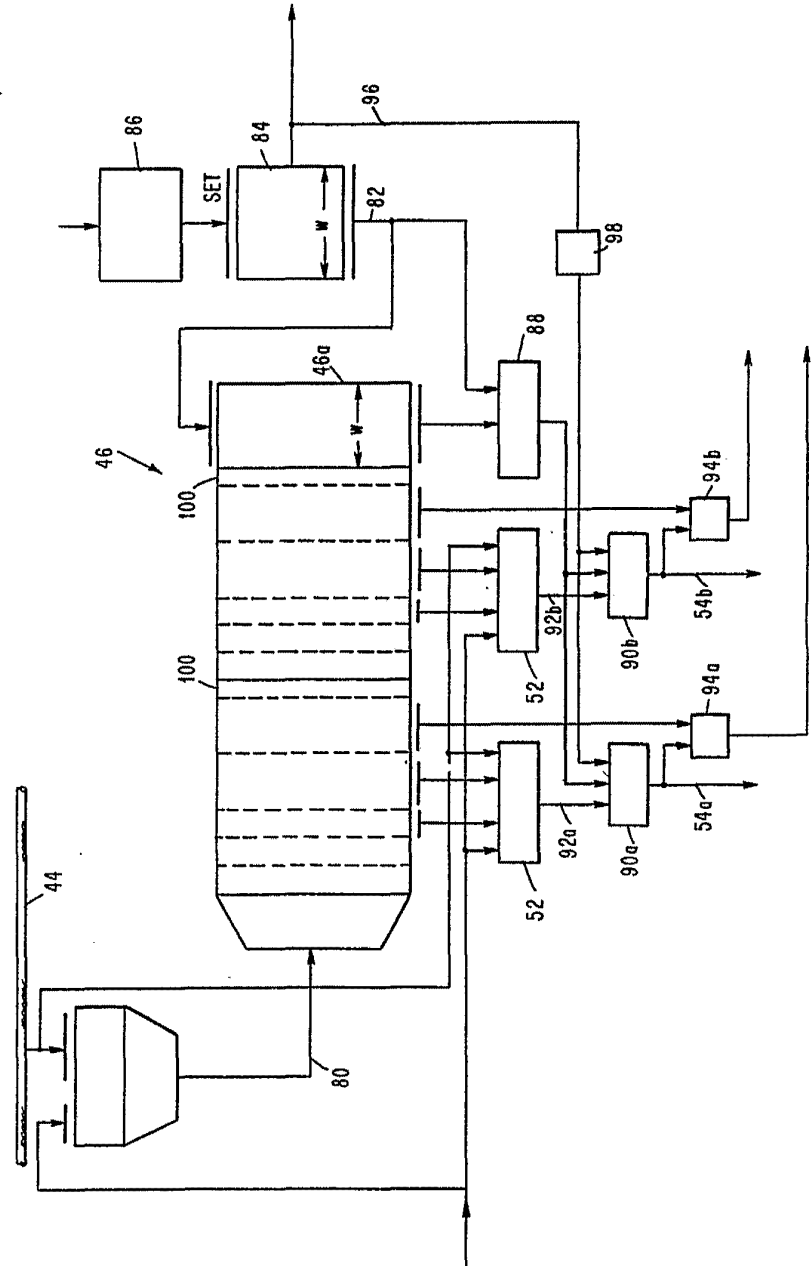
20

25

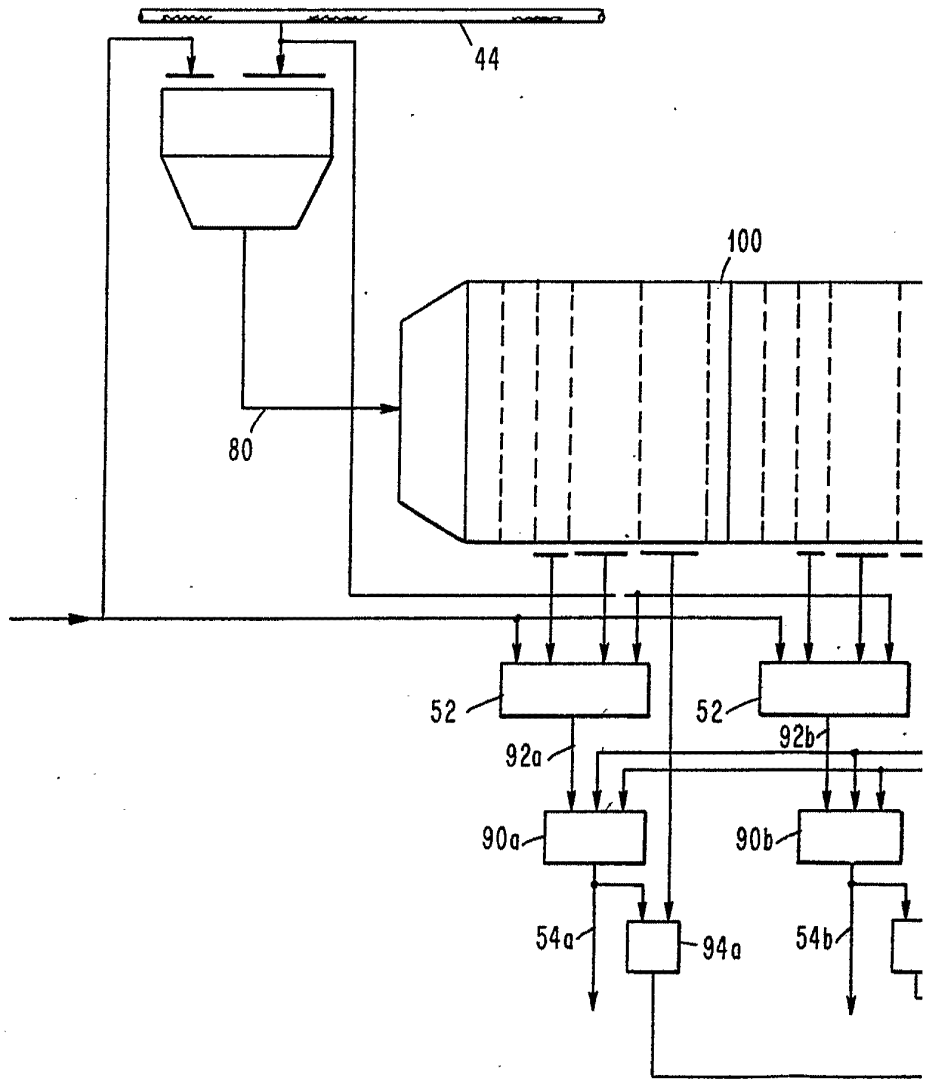
30

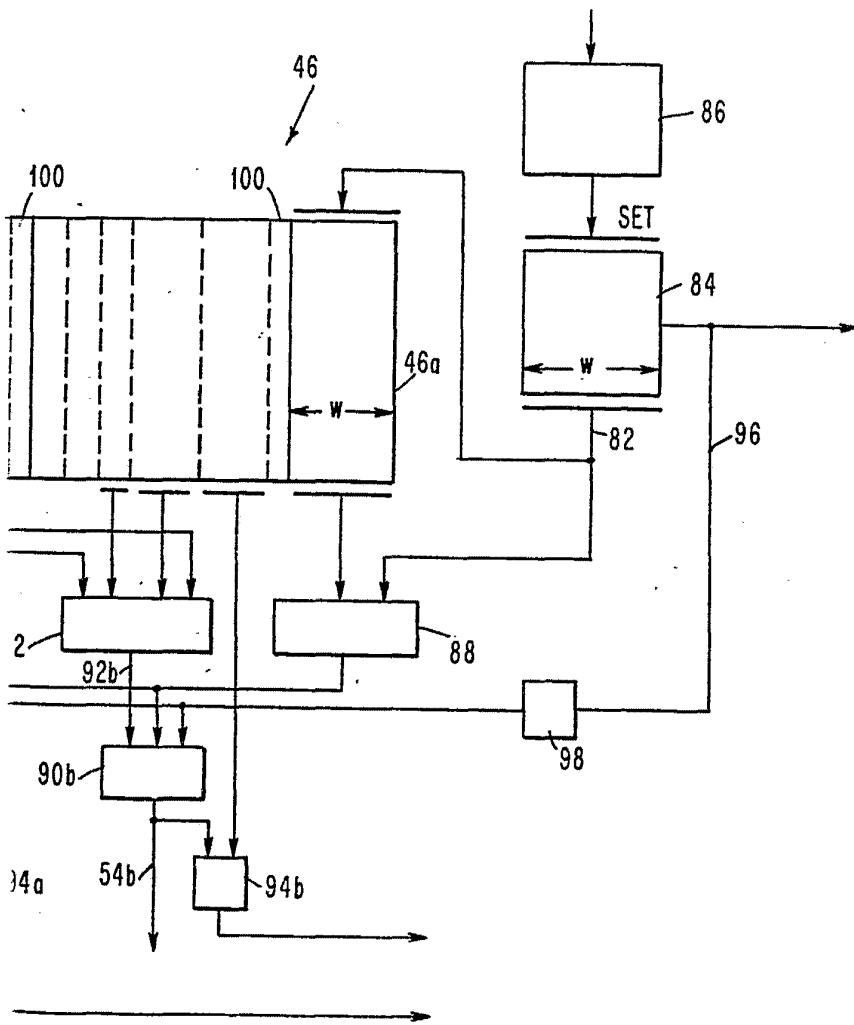
MPB.-





Oscar de Lamuruy  
Por Poder





Oscar de Elizaburu  
Por Favor