



19 ES	11 21	NUMERO 459874	10 A1
22 FECHA DE PRESENTACION			

PATENTE DE INVENCION

30 PRIORIDADES: 31 NUMERO	32 FECHA	33 PAIS
76 06626	18 Junio.76	Holanda

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H04B 3/04	

54 TITULO DE LA INVENCION
"UN IGUALADOR ACTIVO AUTOMATICO PARA UN CABLE DE TRANSMISION DE IMPULSOS DE SEÑAL".

71 SOLICITANTE (S)
STANDARD ELECTRICA, S.A.

DOMICILIO DEL SOLICITANTE
Madrid, calle de Ramirez de Prado, Nº 5.

72 INVENTOR (ES)
Jean Victor Martens

73 TITULAR (ES)

74 REPRESENTANTE
D. Manuel Gómez Santamaria

El presente invento se refiere a un igualador activo automático para un cable de transmisión de impulsos de señal, el cual incluye por lo menos un amplificador con, por lo menos, dos dispositivos amplificadores acoplados por un circuito de realimentación, realizándose una función de frecuencia con respecto a ganancia en bucle cerrado predeterminada de dicho amplificador, controlando una variable de dicha función por medio de una señal de control de ganancia derivada de una salida de control de ganancia del igualador.

Este igualador activo automático es ya conocido por la solicitud de Patente francesa Nº 74 11378 y se destina a compensar la distorsión y atenuación a que están sometidas las señales de PCM (modulación de impulsos codificada) durante su transmisión por cable. En dicho igualador conocido, el circuito de realimentación asegura una regeneración negativa e incluye un circuito resonante en serie en paralelo con una resistencia fija y conectado en serie con una resistencia variable capaz de ser modificada por dicha señal de control de ganancia para variar el valor de la regeneración negativa y conseguir la función de frecuencia con relación a ganancia deseada. Para equilibrar cables con longitudes comprendidas entre límites relativamente grandes, se requiere una variación relativamente grande de la resistencia variable, para conseguir una igualación correcta. Por ejemplo, en el igualador conocido la resistencia variable que es igual $\frac{1}{K}$ de un valor fijo, puede variar-se desde un valor para el que $K = 2$ a un valor en que $K = 22$ para efectuar una variación correspondiente de la ganancia que en la frecuencia pico es proporcional a K . A la frecuen-

cia cero en que la variación de ganancia idealmente debe ser
 cero, esto es, independiente de la longitud del cable, es
 proporcional a $\frac{K}{1+K}$ de modo que la variación relativamen-
 te grande del factor K, requerida para tener buena discrimi-
 5 nación entre las diferentes longitudes de cable a la frecuen-
 cia pico, da lugar a una variación de ganancia apreciable a
 bajas frecuencias. Es más. para el valor de K dado arriba,
 la variación de ganancia de altas a bajas frecuencias es
 entre $\frac{2}{3}$ a $\frac{22}{3}$, esto es, 3,1 db.

10 Un fin del presente invento es proporcionar
 un igualador automático del tipo indicado en el que puede
 obtenerse una variación deseada de la ganancia por medio de
 una variación relativamente pequeña de la variable controla-
 da.

15 De acuerdo con el invento, esto se consigue
 debido a que el circuito de realimentación asegura realimen-
 tación positiva.

De este modo, una variación deseada de la
 ganancia del bucle cerrado del amplificador, puede conseguir-
 20 se por una pequeña variación de la ganancia del bucla del
 mismo.

Otra característica del igualador según el
 invento consiste en que dicha variable que está constituida
 por la ganancia del bucle de dicho amplificador es sustancial-
 25 mente independiente de los parámetros activos de dichos dis-
 positivos amplificadores.

Así, los valores de diseño de la ganancia
 del bucle próximos a la unidad, pueden aceptarse sin riesgo
 de oscilación.

30 Otra característica del igualador según este

invento consiste en que dicha variable está constituida por un factor controlado incluido en el numerador de dicha ganancia del bucle.

5 Así, una variación deseada de la ganancia del bucle cerrado puede obtenerse por medio de una pequeña variación del factor controlado de la ganancia del bucle.

Aún otra característica del igualador según el invento consiste en que dicha ganancia del bucle cerrado es igual a:

$$A = \frac{Z'1 \left(\frac{1}{Z'2} + \frac{1}{Z'4} \right)}{1 - \frac{Z'1}{Z'4}}$$

15 siendo Z'1, Z'2 y Z'4 primera, segunda y tercera funciones de primera, segunda, tercera y cuarta impedancias y dichos parámetros activos, estando constituido dicho factor controlado por dicha primera función y siendo dicha cuarta impedancia la impedancia de dicho circuito de realimentación positiva.

20 Otro fin del presente invento es proporcionar un igualador automático del tipo indicado en el que la variación de ganancia de bucle cerrado en la región de más baja frecuencia y más particularmente en la frecuencia cero, es insignificante y por lo tanto independiente de la longitud del cable.

25 De acuerdo con el invento, esto se consigue porque en la región de más baja frecuencia dicho factor controlado es sustancialmente independiente de dicha señal de control de ganancia y dicha tercera función tiene un valor infinito.

En consecuencia, en la región de frecuencia más baja, la ganancia del bucle cerrado es igual a $\frac{Z'1}{Z'2}$ de modo que debido a que la variación del factor controlado $Z'1$ es pequeña, la variación de ganancia para diferentes longitudes de cables es sustancialmente insignificante en esta
5 región de frecuencia.

De acuerdo con una característica preferida del invento, el igualador activo automático según el mismo incluye un primer transistor a cuya entrada se acopla un
10 cable y que está derivado en configuración de emisor común y un segundo transistor derivado en configuración de colector común, estando el colector de dicho primer transistor acoplado a la base de dicho segundo transistor y estando los emisores de dichos transistores interacoplados a tra-
15 vés de un circuito de realimentación positiva. La carga del colector del primer transistor incluye por lo menos la conexión paralela, considerada desde un punto de vista de c.a., de una primera resistencia, una primera capacitancia parásita y el circuito colector emisor de un tercer transistor
20 cuya base está controlada por una señal de c.c. de control automático de ganancia (AGC) y acoplada a un punto de derivación de una primera resistencia a través de una segunda capacitancia.

El presente invento se refiere también a
25 un circuito de control automático de ganancia para un amplificador con una impedancia de salida y con una entrada a la que se aplica una señal de entrada de c.a.

Este circuito de control automático de ganancia particularmente se caracteriza porque incluye un
30 transistor a cuya base se aplica dicha señal de entrada de

c.a. y dicha señal de control de ganancia de c.c., estando el circuito colector-emisor de dicho transistor acoplado en serie con una impedancia controlada, en paralelo, con por lo menos parte, de dicha impedancia de salida, dicha impedancia controlada estando controlada de tal modo que la impedancia total formada por dicho circuito colector-emisor y dicha impedancia controlada es sustancialmente independiente de la magnitud de dicha señal de entrada de c.a.

Los anteriores y otros fines y características del invento serán más evidentes y el invento mismo quedará mejor entendido por referencia a la siguiente descripción de una forma del mismo dada con relación a los adjuntos dibujos en los que:

La Fig. 1 es un diagrama en bloque esquemático de un igualador activo automático según el presente invento;

La fig. 2 muestra el amplificador de la fig. 1 con más detalle.

El presente igualador activo automático forma parte de un repetidor (no se muestra) cuya entrada y salida están acopladas a través de un primer y segundo transformador respectivamente con una primera y segunda sección de cable. El repetidor incluye la conexión en cascada de dicho igualador y un generador de impulsos y además incluye un circuito de suministro conectado entre tomas de los transformadores mencionados. El cable se utiliza, por ejemplo, para la transmisión de una señal de PCM a 8MHz. El generador de impulsos se utiliza para regenerar los impulsos aplicados a su entrada a fin de permitir reconocer los 0's en 1's.

Un repetidor que incluye un igualador, un regenerador de impulsos, un circuito de suministro de energía y dos transformadores es conocido, por ejemplo, por el artículo "T1C Carrier: The T1 Doubler" por J.F. Graczyk, E.T. Mackey y W.S. Maybach publicado en Bell Laboratories Record, Junio 1975, páginas 257-263.

Con referencia a la Fig. 1, el igualador activo automático que se muestra en la misma comprende los amplificadores 1, 2, 3 y 4 conectados en cascada entre los terminales de entrada 5, 6 y los terminales de salida 7, 8. El amplificador 1 tiene los terminales de entrada 5,6, que constituyen los terminales del devanado primario del mencionado primer transformador y los terminales de salida 9, 10, 11 que constituyen los terminales de entrada del amplificador 2. Este amplificador 2 tiene terminales de salida 12, 13, 14 que constituyen los terminales de entrada del amplificador 3 que tiene los terminales de salida 15, 16, 17. El amplificador 4 tiene terminales de entrada 15, 16, 17 y los terminales de salida 7, 8 y el terminal de salida de control automático de ganancia (AGC) 20 conectado a terminales de AGC 21 y 22 de los amplificadores 2 y 3 respectivamente. Los terminales de salida del mencionado circuito de suministro de energía (no se muestra) están conectados a un conductor 18 que interconecta los terminales 11, 14, 17 y a un conductor 19 que interconecta los terminales 9, 12, 15 respectivamente, estando el conductor 19 a un potencial de 5 voltios sobre el del conductor 18. Los amplificadores 1, 2 y 3 tienen los tres una característica de ganancia con respecto a frecuencia de la forma igual a la de un filtro de paso de banda cuyo pico tiene lugar sustancialmente

a una frecuencia algo más alta de la que corresponde a la mitad del ritmo de bit de la PCM es decir, 4 MHz. Por el contrario, el amplificador 4 tiene una característica de ganancia con respecto a frecuencia plana y está conectado al regenerador.

Con referencia a la fig. 2, el amplificador 2 que se representa en detalle en la misma, incluye los transistores NPN 23 a 26, las resistencias 27 a 39, los condensadores 40 a 46 y el diodo 47. El transistor 23 está conectado en configuración de emisor común estando su base polarizada al potencial del punto de unión, que constituye el terminal de entrada 10, de las resistencias 27 y 28 en paralelo con los conductores 19 y 18 y en serie con el diodo compensador de temperatura 47. El colector del transistor 23 está conectado al conductor 19 a través de la conexión en serie de la resistencia 29 y un circuito en paralelo cuyas dos ranuras están formadas por la resistencia 30 y la conexión en serie del condensador 40 y la resistencia 31 respectivamente. Una capacitancia parásita o espúrea 46 existe entre el colector del transistor 23 y el conductor 19. El emisor del transistor 23 está conectado al conductor 18 a través de un circuito en paralelo que comprende la resistencia 32 de una parte, y la conexión en serie de la resistencia 33 y el condensador 41, de otra parte. El colector del transistor 23 está además conectado a través de la resistencia 34 a la base del transistor 24 que está conectado en configuración de colector común o seguidor de emisor. El colector del transistor 24 está conectado directamente al conductor 19, mientras que su emisor está conectado al conductor 18 a través de la resistencia 35.

Este último emisor también está conectado, de una parte, al emisor del transistor 23 a través de un circuito de realimentación que comprende la conexión en serie de la resistencia 36 y el condensador 42 y, de otra parte, al terminal de salida 13.

El mencionado terminal 21 de entrada de AGC está conectado a las bases de los transistores 25 y 26 respectivamente a través de las resistencias 37 y 38. Estas bases están además conectadas al punto de unión de las resistencias 29 y 30 a través del condensador 43 y al conductor 18 a través del condensador 44 respectivamente. Los emisores de los transistores 25 y 26 están conectados al conductor 18 a través de la resistencia común 39, mientras que sus colectores están conectados directamente al colector del transistor 23 y al conductor 19 respectivamente. Finalmente, un condensador 45 está en paralelo con el conductor 18 y el terminal 21 de entrada de AGC.

Cuando se considera el amplificador controlado 2 de la fig. 2, pueden establecerse las ecuaciones siguientes:

$$v_1 = (i_e - i) \quad (1)$$

$$v_2 = Z_3 [i + (1 + b) i_b] = Z_2(i_e - i) - Z_4 i = -Z_1(a i_e + i_b) \quad (2)$$

en dónde:

v_1 y v_2 son las señales de c.a. de entrada y salida del amplificador 2;

i_e es la corriente de emisor del transistor 23;

i_b es la corriente de base del transistor 24;

a es la relación de transferencia de corriente de base común del transistor 23;

b es la relación de transferencia de corriente de emisor común del transistor 24;

Z1 es la impedancia de la carga del colector del transistor 23;

Z2 es la impedancia de la carga del emisor del transistor 23;

5 Z3 es la impedancia de la carga del colector del transistor 24;

Z4 es la impedancia del circuito de realimentación positiva.

La carga del colector (considerada desde un punto de vista de c.a.) del transistor 23 está formada por un circuito en paralelo con:

- 10 - una primera rama que comprende el condensador 46,
 - una segunda rama que comprende la conexión en serie de la resistencia 29 y otro circuito en paralelo con ramas formadas por los elementos 40, 31, 30 y 43, 37, 45;
 - una tercera rama que comprende la conexión en serie del
 15 circuito colector-emisor del transistor 25 y resistencia 39, que está conectado en paralelo con el circuito colector-emisor del transistor 26.

De las anteriores ecuaciones (1) y (2) se obtienen las ecuaciones siguientes para los valores absolutos de la ganancia del bucle cerrado A:

20

$$A = \frac{v_2}{v_1} = \frac{Z'1}{Z'2} \cdot \frac{Z'4 + Z'2}{Z'4 - Z'1} = \frac{Z'1 \left(\frac{1}{Z'2} + \frac{1}{Z'4} \right)}{1 - \frac{Z'1}{Z'4}} \quad (3)$$

25 con $Z'1 = \frac{(1 + b) Z_3 Z_1}{(1 + b) Z_3 + Z_1}$ (4)

$$Z'2 = \frac{Z_2}{a} \quad (5)$$

30 $Z'4 = \frac{Z_4}{a - \frac{1}{1+b}}$ (6)

Ha de observarse que de hecho v_1 y v_2 son de signo opuesto.

La función de ganancia del bucle cerrado con respecto a la frecuencia tiene una característica de filtro de paso de banda con el pico a la frecuencia para la que $1 - \frac{Z'1}{Z'4}$ es un mínimo. Este pico tiene lugar a una frecuencia superior a 4MHz que es la frecuencia correspondiente a la mitad del ritmo de bit de la señal de PCM y desde este máximo la ganancia decrece rápidamente hacia cero de modo que se rechaza una parte considerable del ruido, tal como se menciona en el artículo "30 Channel Pulse Code Modulation System" por J.V. Martens y E. Brading publicado en la revista Electrical Communications, volumen 4B, números 1 y 2, de 1973 páginas 69-78 y más particularmente en la pág. 75 del mismo.

El valor a que puede reducirse el de diseño de $Z'4 - Z'1$ depende de las posibles variaciones de los parámetros de los transistores. Sin embargo, de la fig. 2 se deduce que la ganancia del bucle, es decir, la ganancia del bucle de realimentación abierto entre la resistencia 36 y el emisor del transistor 24, depende difícilmente de los parámetros del transistor porque el transistor 23 de señal de realimentación funciona en forma de base común y el transistor 24 funciona como seguidor de emisor. Esto se confirma al calcular la ganancia. Es más, pueden entonces establecerse las siguientes ecuaciones aproximadas:

$$v_3 = Z_2 (i_e - i) - Z + \frac{Z_3 \frac{Z_7}{b}}{Z_3 + \frac{Z_7}{b}} i \quad (7)$$

$$I_e = i \quad (8)$$

$$v_2 = \frac{Z_3 \times Z}{Z_3 + Z} (1 + b) i_b = -Z_7 (a i_e + i_b) \quad (9)$$

en dónde:

v_3 es una señal de potencial de c.a. aplicada al bucle de realimentación abierto;

5 v_2 es la señal de potencial de c.a. de salida del amplificador de v_3 , estando v_1 en cortocircuito

$\frac{Z_3 \frac{Z_7}{b}}$ es la impedancia de terminación aproximada
 $Z_3 + \frac{Z_7}{b}$

10 mirando a la izquierda (fig. 2) en el bucle de realimentación abierto.

$\frac{Z_3 Z}{Z_3 + Z}$ es la impedancia de terminación aproximada mirando a la derecha del bucle de realimentación abierto.

Por las ecuaciones (7), (8), (9) se obtiene
 15 el siguiente valor aproximado para la ganancia del bucle:

$$\frac{v_3}{v_1} = \frac{a}{\frac{Z_4}{Z'1} + \frac{2}{b} + \frac{Z'1}{(1+b)bZ_4}}$$

de modo que esta ganancia del bucle es también igual a

20 $\frac{aZ'1}{Z_4} \circ \frac{Z'1}{Z'4} \circ \frac{Z1}{Z_4}$

pues a se aproxima a 1;

b es grande;

y Z_3 se toma mucho mayor que Z_1 y Z_4

25 De lo anterior se deduce que valores de diseño relativamente bajos de $1 - \frac{Z'1}{Z'4}$ o de $1 - \frac{Z1}{Z_4}$ pueden aceptarse sin riesgo de oscilación.

El funcionamiento del igualador descrito
 30 en los que antecede es como sigue:

Cuando una señal de PCM distorsionada y atenuada con un ritmo de bit de 8 MHz. Se suministra a la entrada 5, 6 del amplificador 1 se amplifica y se filtra en el mismo para proporcionar una primera compensación de la atenuación y distorsión a que fue sometida esta señal durante su transmisión sobre el cable conectado entre el repetidor precedente y el amplificador 1. Después, la señal de salida de este amplificador 1 se alimenta a la entrada 10, 11 del amplificador 2 en el que esta señal también se amplifica y filtra. Lo mismo ocurre en el amplificador 3 cuya señal de salida de nuevo se amplifica en el amplificador 4, desde donde se aplica al mencionado generador de impulsos (no se muestra). En éste, se procesa para diferenciar entre 0's y 1's como ya se ha indicado.

Para conseguir una ganancia correcta para todas las longitudes de cable siendo la atenuación dependiente de esta longitud, se modifica la ganancia del amplificador 2 variando dicha ganancia del bucle y más particularmente el factor Z1 del mismo. Esto se hace controlando la carga del colector antes mencionada del transistor 23 por medio de la señal de c.c. de AGC provista a la salida de control del amplificador 4. En tanto que esta señal de c.c. de AGC no se aplique al terminal de entrada de control 21 del amplificador 2, los transistores 25 y 26 del mismo están en condición bloqueada de modo que la fracción del potencial de c.a. del colector del transistor Z3; es decir, la fracción que aparece entre los elementos 46; 40, 31; 30 o entre 43, 47, 45 aplicada entre la base del transistor, 25 y el conductor 18 no produce efecto. Sin embargo, tan pronto como una señal de c.c. de AGC indicativa de una ga-

nancia demasiado alta del igualador, se aplica al terminal de control Z1, ambos transistores 25 y 26 se hacen conductivos. Desde este momento, la impedancia colector-emisor del transistor 25 se modifica en función de la señal de AGC aplicada a su base y en consecuencia se modifica también la mencionada carga del colector con impedancia Z1 de este transistor 23.

Más particularmente el control por la señal de c.c. de AGC de la impedancia Z1 y por lo tanto el valor Z'1 se efectúa de tal modo, que para cada frecuencia la ganancia del bucle $\frac{Z'1}{Z'4}$ varía desde un valor aproximadamente igual a $\frac{1}{1,1}$ (o aproximadamente 0,9) hasta $\frac{1}{1,4}$ (o aproximadamente 0,7). De la relación (3) se deduce que la variación de ganancia del bucle cerrado correspondiente es entonces igual a 4 (12 decibelios). Ha de observarse, que esta variación de ganancia se obtiene por una pequeña variación de Z'1, esto es, desde $0,9Z'4$ a $0,7Z'4$. En vez de controlar el valor de Z'1 está claro que también en el valor Z'4 o de ambas podría ser variado por la señal de AGC.

A la frecuencia cero el valor absoluto de la ganancia indicado en la relación (3) es igual a;

$$A = \frac{v_2}{v_1} = \frac{Z'1}{Z'2} = \frac{R29 + R30}{R32}$$

porque Z'4 es entonces infinita. Este valor es independiente del control de ganancia y por lo tanto de la longitud del cable, de modo que la variación de ganancia a la frecuencia cero, es cero. Esto es correcto toda vez que desde el punto de vista de c.c. la pérdida en el cable es muy pequeña para las longitudes de cable de interconexión de repetidores,

esto es, de 2 a 3 Km.

Como se ha descrito primeramente, el valor de la impedancia Z_1 se varía variando la impedancia de c.a. colector-emisor del transistor 25 en función de la señal de c.c. de AGC aplicada a la base de este transistor. Sin embargo, si no se tomaran precauciones, esta impedancia de c.a. colector-emisor variará también en función de la amplitud de la señal de c.a. aplicada al transistor 25. Para evitar esto, se utiliza el transistor 26 que desde el punto de vista de c.a. está derivado en paralelo con la resistencia 39 y cuya base está acoplada a un extremo de la resistencia 30 a cuyo otro extremo está conectada la base del transistor 25. Es más, la señal de c.a. aplicada al transistor 25 aumenta según aumenta la corriente del emisor del mismo, mientras que la corriente del emisor del transistor 26 disminuye. En consecuencia, la disminución correspondiente de la impedancia interna del emisor del transistor 25 queda sustancialmente compensada por el aumento correspondiente de la impedancia interna del emisor del transistor 26, siendo esta última impedancia mucho menor que el valor de la resistencia 39. Un funcionamiento análogo tiene lugar cuando disminuye la señal de c.a.

Ha de observarse que si la conexión entre el punto de derivación de las resistencias 29, 30 y la base del transistor 25 se abriese de modo que no se pudiese aplicar señal de c.a. al mismo, la impedancia colector-emisor de este transistor constituiría una impedancia de c.a. infinita. Es más, cuando está alimentado por una corriente de base constante, la corriente de colector de este transistor es necesariamente constante.

El condensador 43 de 220 pico-faradios conectado en serie con la resistencia 37 que tiene una resistencia de 5100 ohmios y que se utiliza para aplicar señal de c.a. al transistor 25, se utiliza tambien para disminuir la variación de ganancia en la región del espectro de frecuencias más baja, esto es, en una región a 5% de la frecuencia de 4 MHz correspondiente a la mitad del ritmo de bit. Es más, se ha elegido el valor de este condensador de tal modo que presenta una alta impedancia en esta región de frecuencia. Así, la impedancia de la carga de colector del transistor 23 aumenta mientras que aumenta la ganancia y por lo tanto la variación de ganancia disminuye. El efecto del condensador 43 puede tambien apreciarse, resaltando que cuanto mayor sea su impedancia, menor será la influencia del control de AGC.

Si bien no son absolutamente necesarios, los elementos 31, 40 y 33, 42 se ha utilizado para ampliar la corrección de la característica de ganancia con respecto a frecuencia.

El objeto del condensador 40 de 1200 pico-faradios, conectado serie con la resistencia 31 con una resistencia de 39 ohmios es disminuir la variación de ganancia en la región del espectro de frecuencia más alta disminuyendo la ganancia en esta región. El objeto del condensador 41 de 1500 picofaradios, conectado en serie con una resistencia de 300 ohmios, es aumentar la ganancia en la región de frecuencia más baja.

Con relación a lo anterior ha de observarse que el igualador según el invento es tal que la característica de ganancia total con respecto a la frecuencia

(representada en una escala lineal) media entre el principio de un cable conectado al repetidor precedente al igualador y al regenerador siguiente al igualador, tiene una parte horizontal seguida de una parte decreciente constituida por el designado como coseno elevado con un punto de inflexión el valor de cuya ordenada es igual a la mitad de la ganancia máxima y el valor de la abcisa es igual a la mitad del ritmo de bit, esto es, 4 MHz. Esto significa que la característica de ganancia (en decibelios) con respecto a frecuencia del igualador aumenta en la región de frecuencia que se extiende hacia la región de la mitad del ritmo de bit para compensar la atenuación del cable, pero después disminuye rápidamente más allá de esta mitad de ritmo de bit, y que en la región de frecuencia más baja la característica de ganancia con respecto a frecuencia de varios cables tienen ordenadas proporcionales en la última región mencionada. Tal proporcionalidad no existe en la anteriormente mencionada solicitud de patente francesa 74 11378 como claramente se deduce de la fig. 3 de la misma.

Si bien se ha descrito los principios del invento con relación a aparatos determinados, ha de quedar claramente entendido que esta descripción se hace sólo a modo de ejemplo y no como limitación de su alcance.

Este invento corresponde a una solicitud de patente formulada en Holanda el día 18 de Junio de 1976, señalada con el Nº 76 06626 y se acoge por lo tanto a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

5 1.- Un igualador activo automático para un cable de transmisión de impulsos de señal, incluyendo dicho igualador por lo menos un amplificador con por lo menos, dos dispositivos amplificadores inter-acoplados por un circuito de realimentación, una predeterminada función de la ganancia de bucle cerrado con respecto a la frecuencia de dicho amplificador realizándose controlando una variable de dicha función por medio de una señal de control de ganancia derivada de una salida de control de ganancia del igualador, caracterizado porque dicho circuito de realimentación (36, 10 42) asegura una realimentación positiva.

2.- Un igualador activo automático según el punto 1, caracterizado porque dicha variable constituida por la ganancia del bucle $\frac{Z'1}{Z'4}$ de dicho amplificador es sustancialmente independiente de los parámetros activos (a, b) 20 de dichos dispositivos amplificadores (23, 24).

3.- Un igualador activo automático según el punto 2 caracterizado porque dicha variable está constituida por un factor controlado ($Z'1$) incluido en el numerador de dicha ganancia del bucle.

25 4.- Un igualador activo automático según el punto 3 caracterizado porque dicha ganancia de bucle cerrado es igual a

$$A = \frac{Z'1 \left(\frac{1}{Z'2} + \frac{1}{Z'4} \right)}{1 - \frac{Z'1}{Z'4}}$$

en donde $Z'1$, $Z'2$ y $Z'4$ son primera, segunda y tercera funciones de primera ($Z1$) segunda ($Z2$), tercera ($Z3$) y cuarta ($Z4$) impedancias y dichos parámetros activos (a , b), estando constituido dicho factor controlado por dicha primera función ($Z'1$) y siendo dicha cuarta impedancia ($Z4$) la impedancia de dicho circuito de realimentación.

5
10
15
20
25
30

5.- Un igualador activo automático según el punto 4, caracterizado porque en la región de frecuencia más baja dicho factor controlado es sustancialmente independiente de dicha señal de control de ganancia y dicha tercera función ($Z'4$) tiene un valor infinito.

6.- Un igualador activo automático según el punto 4 caracterizado porque dichas impedancias ($Z1$ a $Z4$) están formadas por resistencias y condensadores.

7.- Un igualador activo automático según el punto 3, caracterizado porque dicho factor controlado está controlado por dicha señal de control de ganancia provista en dicha salida de control de ganancia (20) del igualador cuando la magnitud de dicha señal de salida del igualador excede de un valor predeterminado debido a que la ganancia del igualador excede de un valor predeterminado.

8.- Un igualador activo automático según el punto 4, caracterizado porque dicho amplificador incluye un primer transistor (23) a cuya salida está acoplado dicho cable y que está derivado en configuración de emisor común y un segundo transistor (24) derivado en configuración de colector común, un primer electrodo de salida por ejemplo el colector de dicho primer transistor (23) acoplado a un electrodo de entrada, por ejemplo, la base de dicho segundo transistor (24) y la línea dichos segundos electrodos, por ejem-

6

plo los emisores de dichos primero (23) y segundo (24) transistores estando inter-acoplados a través de dicho circuito de realimentación positiva (36, 42) y porque

$$Z'1 = \frac{(1+b)Z3Z1}{(1+b)Z3+Z1}$$

$$Z'2 = \frac{Z2}{a}$$

$$Z'4 = \frac{Z4}{a - \frac{1}{1+b}}$$

10 en donde Z1 y Z2 son dichas primera y segunda impedancias de las cargas conectadas a dichos electrodos de salida primero y segundo de dicho primer transistor (23), estando dicha primera impedancia controlada por dicha señal de control de ganancia y Z3 es dicha tercera impedancia de la carga
15 conectada al segundo electrodo de dicho segundo transistor (24), siendo a la relación de transferencia de base común de dicho primer transistor (23) y b la relación de transferencia de corriente de emisor común de dicho segundo transistor (24).

20 9.- Un igualador activo automático según el punto 8, caracterizado porque dicha primera impedancia (Z1) incluye por lo menos la conexión en paralelo, considerada desde el punto de vista de c.a., de una primera resistencia (29,30) una primera capacitancia (46) y la conexión
25 en serie del circuito colector-emisor de un tercer transistor (25) y una segunda resistencia (39), estando la base de dicho tercer transistor controlada por dicha señal de control de ganancia y estando acoplada a un punto de derivación de dicha primera resistencia a través de una
30 segunda capacitancia (43).

- 10.- Un igualador activo automático, según el punto 9, caracterizado porque dicha primera capacitancia 46 es una capacitancia parásita.

5 11.- Un igualador activo automático según el punto 9, caracterizado porque dicha segunda resistencia (39) considerada desde un punto de vista de c.a., está derivada en paralelo con el circuito colector-emisor de un cuarto transistor (26) cuya base está también controlada por dicha señal de control de ganancia y está acoplada a
10 través de una tercera capacitancia (44) y a través de parte (30) de dicha primera resistencia a dicho punto de derivación.

12.- Un igualador activo automático según el punto 9, caracterizado porque dichos primero y segundo
15 electrodos de salida de dicho primer transistor (23), están acoplados al primer (19) y segundo ((18) terminal de un suministro de c.c. a través de dichas primera y segunda impedancias y porque la conexión en serie de dicho circuito colector-emisor de dicho tercer transistor (25) y dicha
20 segunda resistencia (39) está acoplada entre dicho primer electrodo de salida de dicho primer transistor (23) y dicho segundo terminal (18).

13.- Un igualador activo automático según los puntos 11 y 12, caracterizado porque la conexión en serie de dicho circuito colector-emisor de dicho cuarto transistor (26) y dicha segunda resistencia (39) está acoplada
25 entre dichos primer (19) y dicho segundo (18) terminales, estando la base de dicho cuarto transistor (26) conectada a dicho segundo terminal (18) a través de dicha tercera
30 capacitancia (44).

6

14.- Un igualador activo automático según los puntos 11 y 12, caracterizado porque dicha salida de control de ganancia (20) de dicho igualador está acoplada a dicho segundo terminal (18) a través de una cuarta capacitancia (45) y las bases de dichos tercero (25) y cuarto (26) transistores a través respectivamente de una tercera (37) y una cuarta (38) resistencias, formando también la conexión en serie de dicha segunda capacitancia (43), dicha tercera resistencia (37) y dicha cuarta capacitancia (45) parte de dicha primera impedancia.

15.- Un igualador activo automático según los puntos 11 y 12, caracterizado porque dicha primera impedancia incluye también la conexión en serie de una primera resistencia (31) y un quinto condensador (40) estando esta conexión en serie derivada entre un punto de derivación y dicho primer terminal (19).

16.- Un igualador activo automático según el punto 1, caracterizado porque dicho circuito de realimentación comprende la conexión en serie de una sexta resistencia (36) y un sexto condensador (42).

17.- Un igualador activo automático según el punto 4, caracterizado porque dicha segunda impedancia conectada a la segunda salida de dicho primer transistor (23) comprende la conexión en serie de una séptima resistencia (33) y un séptimo condensador (41).

18.- Un igualador activo automático según el punto 1, que incluye un circuito de control automático de ganancia para un amplificador de dicho igualador que tiene una impedancia de salida y una entrada a la que se aplica una señal de c.a., caracterizado porque dicho cir-

cuito de control incluye un transistor (25) a cuya base se aplican dicha señal de entrada de c.a. y una señal de c.c. de control de ganancia, estando el circuito colector-emisor de dicho transistor acoplado en serie con una impedancia controlada (39, 26) entre, por lo menos, parte de dicha impedancia de salida (29, 30, 31, 40) estando controlada dicha impedancia (39, 26) de tal modo, que la impedancia total formada por dicho circuito colector-emisor y dicha impedancia controlada es sustancialmente independiente de la magnitud de dicha señal de entrada de c.a.

19.- Un igualador activo automático que incluye un circuito de control automático de ganancia según el punto 18, caracterizado porque, desde un punto de vista de c.a., dicha impedancia controlada incluye la conexión en paralelo del circuito colector-emisor de un segundo transistor (26) y una resistencia (39), y los electrodos base de dichos transistores primero y segundo están inter-acoplados a través de una parte (30) de dicha impedancia de salida y porque los electrodos de salida de la misma denominación de dichos transistores primero y segundo están inter-conectados, aplicándose también dicha señal de c.c. de control de ganancia, a la base de dicho segundo transistor.

20.- Un igualador activo automático para un cable de transmisión de impulsos de señal.



Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

5 Esta memoria consta de veintitrés hojas escritas por una sola cara.

Madrid, 17 JUN. 1976



M. G. SANTAMARIA
VICE-SECRETARIO GENERAL

FIG.1.

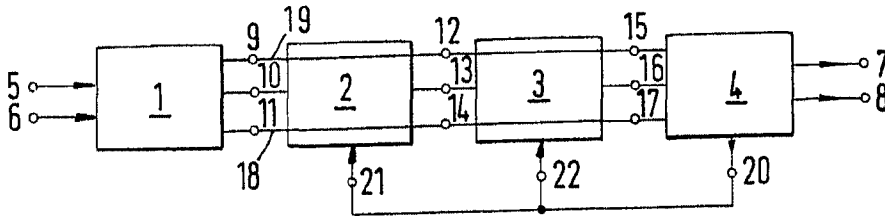
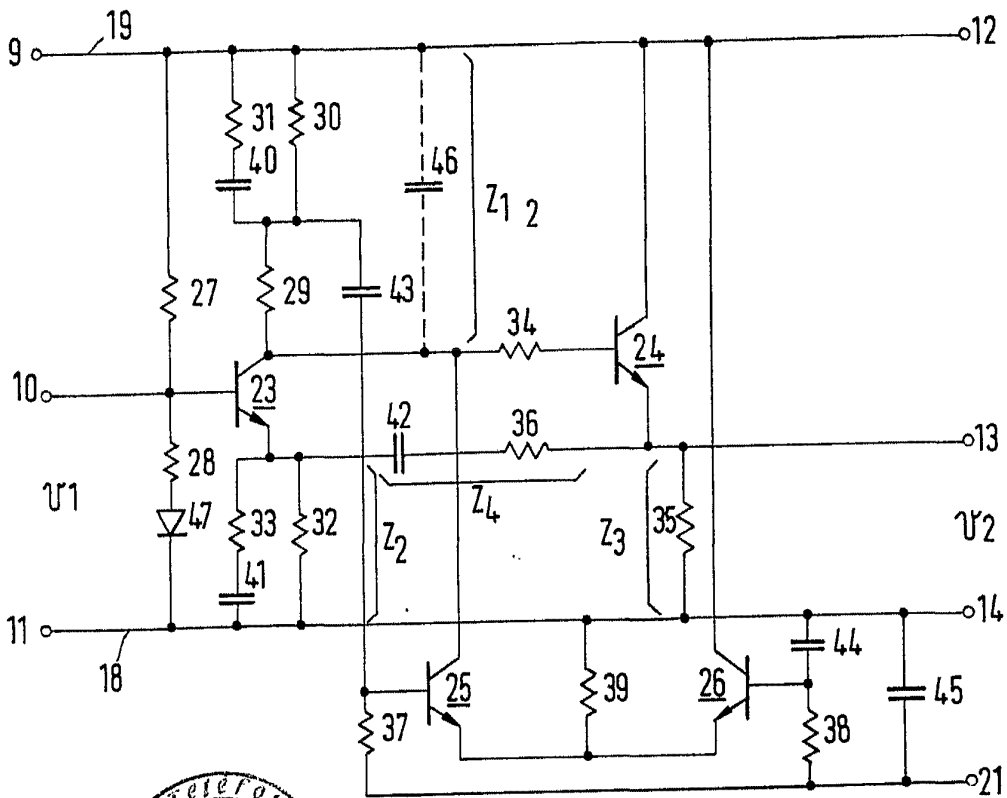


FIG.2.

17 JUN 1966



M. G. Santamaria
M. G. SANTAMARIA
VICE-SECRETARIO GENERAL