

10 FEB. 1978 (19) ES (11) (21)

NÚMERO	458492	(10) A1
FECHA DE PRESENTACION		



ESPAÑA

**CONCEDIDA**

**PATENTE DE INVENCION**

(30) PRIORIDADES: (31) NUMERO	(32) FECHA	(33) PAIS
----------------------------------	------------	-----------

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL G11C, H04M	(62) PATENTE DE LA QUE ES DIVISIONARIA
--------------------------	--	--

(54) TITULO DE LA INVENCION "CIRCUITO DE MEMORIA DE ESTADO SOLIDO"
---

(71) SOLICITANTE (S) STANDARD ELECTRICA, S.A.
--

DOMICILIO DEL SOLICITANTE Madrid, calle de Ramirez de Prado, nº 5.
---

(72) INVENTOR (ES) Manuel Martin Carreira Eugenio Cortes +Rodriguez Manuel Martin Franquelo
--

(73) TITULAR (ES)
-------------------

(74) REPRESENTANTE D. Eugenio Barroso Espinosa de los Monteros.
--

Manuel Martín Carreira  
Eugenio Cortes Rodríguez  
Manuel Martín Franquelo, 1-1-1

1.

El presente invento tiene por objeto proporcionar un circuito de memoria de estado sólido para múltiples aplicaciones, pero de inmediata aplicación en centrales telefónicas, agrupando varias células, para memorizar las cifras de marcado codificados en cualquiera de los códigos usuales en telefonía. Sustituye con ventaja por su mayor protección frente al ruido y fiabilidad, a los circuitos de memoria a base de relés utilizados hasta el presente con idéntico fin.

10                   Estos circuitos de memoria a base de relés son unos dispositivos electromecánicos consistentes en un grupo de relés, bien de tipo convencional o bien formados por un grupo de bobinas con su correspondiente juego de contactos encerrados en ampollas de vidrio.

15                   Por lo general, todo el conjunto está montado sobre una placa de circuito impreso que se fija adecuadamente al resto del equipo y que incluye los terminales de salida. Las exigencias eléctricas más importantes son las derivadas de utilizar los mismos puntos para la entrada y salida de señal. Se actúan por la presencia de un potencial en los puntos de entrada y, en ausencia de este potencial el relé está normalmente en estado de reposo.

20                   Los principales inconvenientes que presentan los circuitos de memoria actuales son debidos más a su fiabilidad que a su constitución.

25                   En primer lugar, son dispositivos muy frágiles desde el punto de vista mecánico, produciéndose fácilmente su desajuste, bien por alteración de las condiciones de trabajo de los relés electromecánicos o por rotura de las ampollas de vidrio en las manipulaciones y operaciones

30

de ensamble, por mucho cuidado que se ponga en su realización, debido a tensiones residuales.

Otro aspecto negativo de la utilización de los actuales circuitos de memoria con relés, son las precauciones que hay que adoptar para su colocación en el resto del equipo, pues son fácilmente influenciados por los campos electromagnéticos externos al dispositivo, sobre todo en caso de contactos bajo ampollas de vidrio, lo que hace necesario un replanteo muy cuidadoso de su situación o bien utilizar pantallas adecuadas.

El nuevo circuito de memoria de estado sólido que se propone, por ser totalmente electrónico, mejora la fiabilidad de los circuitos electromecánicos a los que sustituye, es inmune a las influencias electromagnéticas exteriores, sus costes de fabricación son inferiores y utiliza componentes existentes en el mercado.

El nuevo circuito de memoria de estado sólido funcionando como memorizador de las cifras de marcado codificadas, cumple con los siguientes requisitos:

- 1.- La carga y lectura se efectúa en el mismo punto.
- 2.- Cada elemento de memoria debe tener un punto de salida adicional (E), en el que aparezca un potencial de tierra en el momento en que se quita el de carga.
- 3.- Impulsos positivos o negativos de CC aplicados en la entrada, o ruido en la alimentación, no deben cargar el elemento de memoria, o descargarlo si lo es-

... taba, a menos que tengan una duración mínima prefijada.

La célula básica es la representada en la Fig. 1.

5                    En reposo no conducen ninguno de los dos transistores y el circuito no consume más corriente que la de fugas, que se puede considerar despreciable.

                  Si se aplica tierra en el punto A, la corriente por R2, que atraviesa la unión base-emisor de T1, satura a T1, por lo que circula otra corriente por R3 y la unión base-emisor de T2. Esta última tiende a llevar a T2 a la saturación, pero mientras no desaparezca la tierra del punto A, T2 no puede conducir y no circula corriente por R4 (T2 tiene tierra en emisor y colector).

15                   Cuando se quita la tierra del punto A, T2 mantiene la corriente de base de T1 y éste a su vez, la de T2, por lo que el sistema se queda "enclavado".

                  Al estar T2 saturado, aparece tierra en su colector, que se aplica, a través de R4, al mismo punto A.

20                   De este modo, R3 fija la corriente de colector de T1 al valor adecuado y polariza la base de T2.

                  R2 polariza la base de T1.

                  R4 limita la corriente máxima que se puede extraer de la célula y protege a T2 contra breves cortocircuitos entre el punto A y batería.

25                   Si se desea que aparezca tierra en un punto adicional que sirva de control cuando se quita la de carga, se aprovecha la circunstancia de que T2 no conduce mientras haya tierra en el punto A. Para ello, se añade un tercer transistor T3 y, en algunos casos, un diodo D1 Fig. 2 si,

30

debido al montaje, por este punto (colector de T3) pudieran aparecer señales interferentes procedentes de circuitos exteriores.

5 Mientras permanezca la tierra de carga, T2 no conduce y no circula corriente por la unión base-emisor de T3.

Cuando desaparece la tierra de carga en el punto A, la corriente que circula por T2; unión base-emisor de T3, R4, R2 y unión base-emisor de T1, satura T3 y hace  
10 aparecer la tierra del emisor de T2 en el punto E.

La protección contra el ruido (impulsos positivos o negativos de CC de corta duración aplicados a la entrada del elemento de memoria o breves interrupciones de la alimentación), se logra añadiendo R1, C1 y Z1 con lo que  
15 el circuito queda como se muestra en la Fig. 3.

El diodo Zener Z1 asegura que no circula corriente por la unión base-emisor de T1 excepto cuando la tensión en los extremos del condensador C1 supere cierto valor prefijado.

20 Al aplicar la tierra de carga en el punto A, C1 comienza a cargarse a través de R2 y sólo superará el valor fijado, dando comienzo a la conducción de T1, al cabo de un tiempo preestablecido.

Si antes de este momento, la tierra del punto A desaparece (como ocurre en el caso de que fuera un impulso de ruido) C1 se descarga a través de R1 + R2 en un  
25 tiempo que depende de la constante de tiempo del circuito.

En el caso de que una vez cebado el elemento falle la alimentación durante intervalos muy cortos  
30 (ruido en la alimentación) C1 se encarga de originar de nuevo

el cebado al restaurarse la alimentación debido a la carga residual de C<sub>1</sub> y a la capacidad parásita base-colector de T<sub>1</sub>. (Si el circuito de memoria está descargado, la carga de la capacidad parásita base-colector de T<sub>1</sub> no afecta, al no elevar lo suficiente el potencial de C<sub>1</sub>).

También se ha incorporado un nuevo diodo Zener, el Z<sub>2</sub> de la Fig. 4. Su misión es evitar que conduzca T<sub>2</sub>, aún con tierra puesta en el punto A, cuando ésta tierra sea resistiva. Cuando se vaya a leer la memoria, este diodo se pone en cortocircuito por una tierra que aparece en el punto F.

A partir de la célula básica de la Fig. 1, se ha ido por pasos sucesivos añadiendo nuevos elementos y justificando su misión en el circuito hasta llegar a la Fig. 4 que es la célula más completa, no obstante, dicha Fig. 4 no es limitativa por cuanto en algunas aplicaciones puede no ser necesario la utilización de todas las características que el circuito completo proporciona, pudiéndose entonces acudir a circuitos más simplificados como los que se muestran en las Figs. 5, 6, 7, 8, 9 y 10 que quedan igualmente dentro del alcance del presente invento.

Como antes se ha dicho, una de las aplicaciones inmediatas del presente invento es como circuito de memoria de las cifras de marcado codificadas en centrales telefónicas. En esta utilización, debe cumplir fielmente los requisitos 1, 2 y 3 establecidos anteriormente y, de hecho, los cumple, como veremos a continuación:

La carga y lectura se efectúa siempre por el punto A<sub>5</sub> (requisito del punto 1)

El transistor T<sub>3</sub> y el diodo asociado D<sub>1</sub>

proporcionan el punto de tierra adicional (requisito del punto 2).

5 Los elementos R1, R2, C1 y Z1 proporcionan la protección contra impulsos positivos o negativos de CC de corta duración aplicados a la entrada del elemento de memoria, o breves interrupciones de la alimentación (requisito del punto 3).

10 En la fig. 11 está representada a título de ejemplo, una de las formas preferidas de montaje que se pueden dar al circuito de memoria de estado sólido. En esta disposición el circuito está montado sobre una placa de circuito impreso (a) equipada con un conector macho (b). Sería igualmente válido cualquier otro tipo de montaje p.e. 15 utilizando contactos de borde de placa, terminales atornillados, cableado convencional, conexiones arrolladas etc.

En la práctica el circuito de memoria de estado sólido está formado por el agrupamiento de varias células básicas como la descrita, dispuestas según la fig. 20 12, de tal forma que al llevar una "masa (o tierra) a cualquiera de los puntos de entrada (A), (A'), (A''), ó (A'''), hace que el transistor de entrada (T1), (T1'), (T'') ó (T''') correspondiente se satura, con lo que tiende a saturar al transistor auxiliar (T2), (T2'), (T''), ó (T2''') asociado, pero esto no ocurre hasta que desaparece la tierra 25 del punto de entrada (A), (A'), (A''), ó A''') de que se trate con lo que el transistor T2 correspondiente, mantiene la corriente de base de su T1, y este, a su vez, la del T2 asociado, con lo que el circuito queda "enclavado".

30 Por lo general, en las centrales actualmente

en uso, las cifras de marcado se codifican en uno cualquiera de los códigos "B" ó "C" (fig. 13).

Ambos códigos se caracterizan porque al menos uno de los dos bits reflejados en los dos párrafos siguientes (ver fig. 13) se utilizan en cualquier cifra a memorizar.

Para el código B, siempre se utiliza el bit A' ó el A'''.

Para el código C, siempre se utiliza el bit A ó el A'.

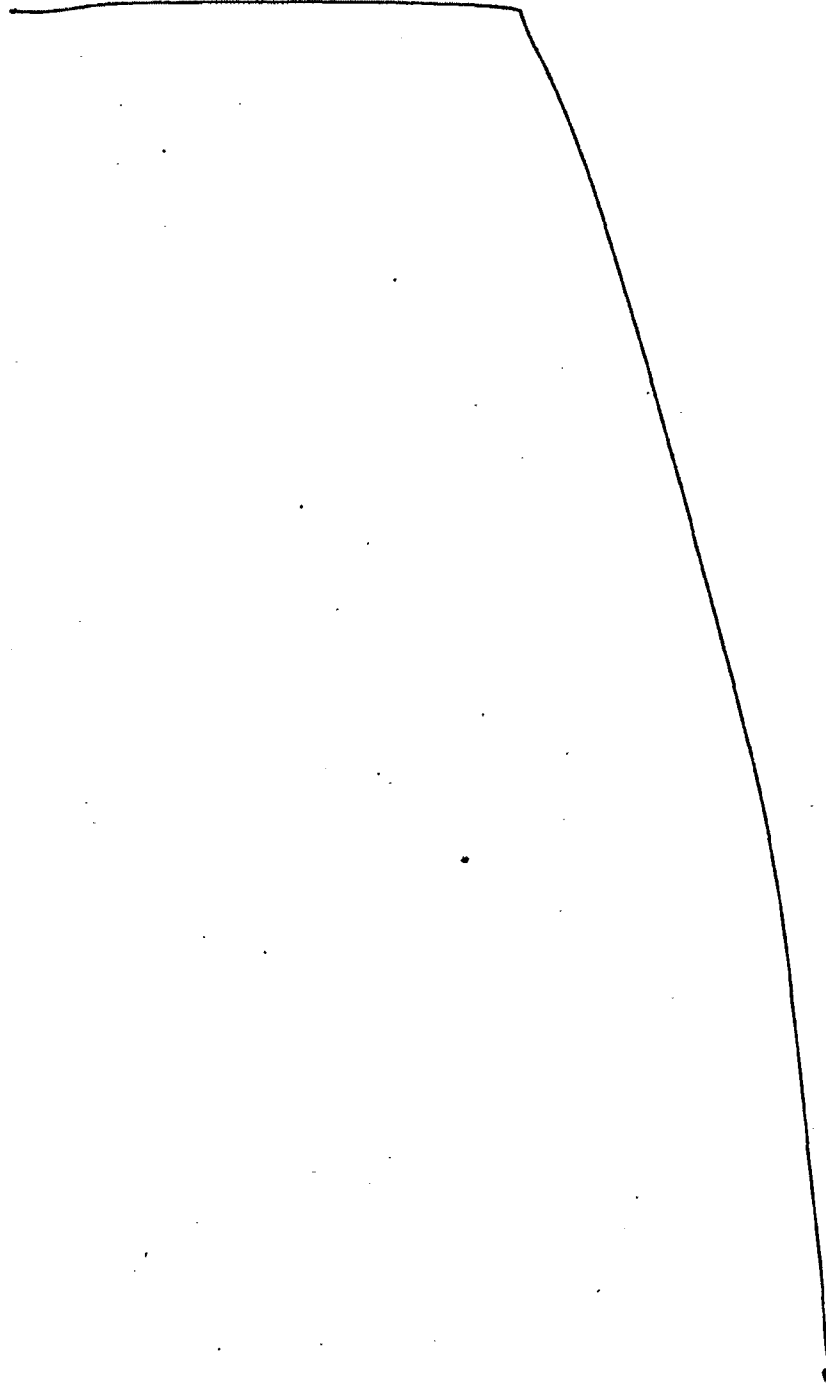
Partiendo de las premisas anteriores, sólo sería necesario para obtener la señal de control en el punto E (tierra cuando se quitan las de carga) utilizar el circuito completo en los bits A, A', A''', dejando el A'' con sólo los transistores T1 y T2.

Por razones de espacio, en la placa de circuito impreso de la realización preferida (Fig. 11 y circuito según Fig. 12), sólo se montan dos células con T1 y T2 y T3, y las otras dos con T1 y T2 solamente. Esto obliga a tener que efectuar unos puentes sobre la placa de circuito impreso, según el tipo de código a utilizar. Las líneas de puntos indican los puentes a realizar cuando se utilice el código B y las líneas llenas entre los puntos 1-2 y 3-4 para el código C.

Asimismo se monta solamente un diodo Zener Z2, común para todas las células, cuya función se ha explicado anteriormente y que solamente está justificado cuando el puesto de operadora esté tan alejado de la central, que la longitud del bucle suponga una tierra resistiva.

Quedan dentro del alcance del presente in-

vento los circuitos similares utilizados con otros tipos de transistores (PNP por NPN o viceversa etc.) y los obligados cambios en diodos y/o condensadores.



9.

-----NOTA-----

Los puntos que se consideran propios y nuevos para que sean objeto de patente en España por 20 años son los siguientes:

5                                   1.- Circuito de memoria de estado sólido, caracterizado porque la escritura y lectura se efectúan en el mismo punto, porque tiene un punto de salida adicional en que aparece un potencial de tierra cuando se quita el de carga, y porque es insensible a impulsos positivos y negativos de CC aplicados a la entrada del elemento de memoria y  
10 a interrupción de la alimentación, a menos que tengan una duración mínima prefijada, siendo inmune a cualquier influencia mecánica o electromagnética exterior.

                                  2.- Circuito de memoria de estado sólido  
15 como en la reivindicación 1, caracterizado porque dicho circuito está constituido por un punto de entrada y salida (A); las resistencias R1, R2, R3 y R4; los transistores T1, T2 y T3; el condensador C1; los diodos Zener Z1 y Z2; el diodo D1 y los puntos de control (E) y (F), conectado todo ello  
20 de la siguiente manera:

R1 está conectada entre el punto A y batería.

R2 está conectada entre el punto A y el punto común a Z1 y C1,

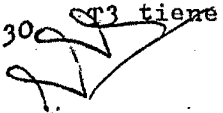
R3 está conectada entre el colector de T1 y la base de T2;

25 R4 está conectada entre el punto A y la base de T3;

T1 tiene su base conectada al otro extremo de Z1, el emisor a batería y el colector a R3;

T2 tiene su base conectada a R3, el emisor a Z2 y al punto de control (F), y el colector al emisor de T3;

30 T3 tiene su base conectada a R4, el emisor al colector de



T2, y el colector a D1;

C1 está conectado entre el punto común de R2 y Z1, y batería,  
Z1 está conectado entre el punto común de R2 y C1, y la base  
de T1;

5 Z2 está conectado entre el emisor de T2 y el punto de control  
(F), y tierra;

D1 está conectado entre el colector de T3 y el punto de control (E),

3.- Circuito de memoria de estado sólido,  
10 como en las reivindicaciones 1 y 2, caracterizado porque R2  
polariza la base del transistor T1; R3 fija la corriente del  
colector de T1 a un valor adecuado y polariza la base de T2,  
R4 limita la corriente máxima que se puede extraer del cir-  
15 cuito de memoria y protege a T2 y T3 contra breves cortocir-  
cuitos entre el punto A y batería; los transistores T1 y T2  
memorizan la condición introducida en el punto A, el tran-  
sistor T3 permite la aparición de una tierra en el punto  
E cuando se quita la tierra del carga (punto A); el con-  
20 junto R1-R2-C1-Z1 es de protección frente al ruido exterior  
y al ruido de alimentación; Z2 previene la aparición de tie-  
rra en el punto E antes de haber sido quitada la tierra del  
punto A si esta es resistiva, y D1 es un elemento de pro-  
tección que evita el retorno de corriente entre distintos  
25 circuitos de memoria cuando el punto E es común a varios  
de ellos.

4.- Circuito de memoria de estado sólido,  
como en las reivindicaciones 2 y 3, caracterizado porque  
se han suprimido los elementos R1, R4, T3, D1 y Z2 y el  
punto F, (Fig. 5).

5.- Circuito de memoria de estado sólido

como en las reivindicaciones 2 y 3, caracterizado porque se han suprimido los elementos R4, R1 y Z2 y el punto F (Fig. 6).

5 6.- Circuito de memoria de estado sólido, como en las reivindicaciones 2 y 3, caracterizado porque se han suprimido los elementos R4, T3, D1 y Z2 y el punto F, (Fig. 7).

10 7.- Circuito de memoria de estado sólido, como en las reivindicaciones 2 y 3, caracterizado porque se han suprimido los elementos R4 y Z2 y el punto F (Fig. 8).

8.- Circuito de memoria de estado sólido como en las reivindicaciones 2 y 3, caracterizado porque se han suprimido los elementos R1, T3, D1 y Z2 y el punto F (Fig. 9).

15 9.- Circuito de memoria de estado sólido, como en las reivindicaciones 2 y 3, caracterizado porque se han suprimido los elementos R1 y Z2 y el punto F (Fig. 10).

20 10.- Circuito de memoria de estado sólido según las reivindicaciones 1, 2 y 3 caracterizado porque formando un agrupamiento de varias células (Fig. 12) almacena y memoriza las cifras de marcado codificadas en centrales telefónicas según códigos B ó C.

25 11.- Circuito de memoria de estado sólido según la reivindicación anterior caracterizado porque para tener la tierra adicional de control basta con que ésta sea proporcionada por una sola de las dos células que conjunta o alternativamente entran obligatoriamente en trabajo en los códigos B ó C.

30 12.- Circuito de memoria de estado sólido

según las reivindicaciones 10 y 11 caracterizado porque mediante puentes adecuados puede trabajar en códigos B ó C no siendo necesario el uso del transistor T3, más que en dos células solamente, obteniéndose siempre al menos una tierra adicional de control.

5

13.- Circuito de memoria de estado sólido.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta memoria consta de doce hojas escritas  
10 por una sola cara.

Madrid, [ 5 MAYO 1977



*Eugenio Barroso*  
**EUGENIO BARROSO**  
Secretario General

*RR*

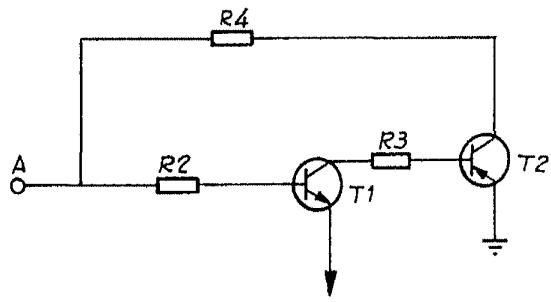


FIG. 1

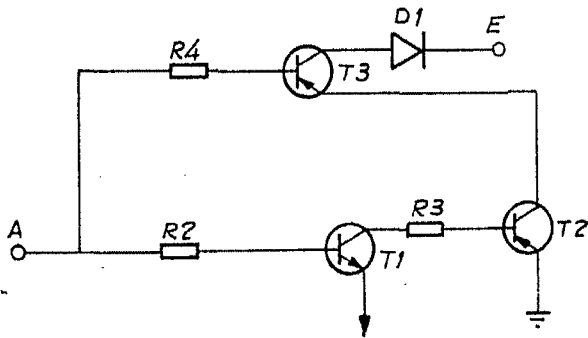


FIG. 2

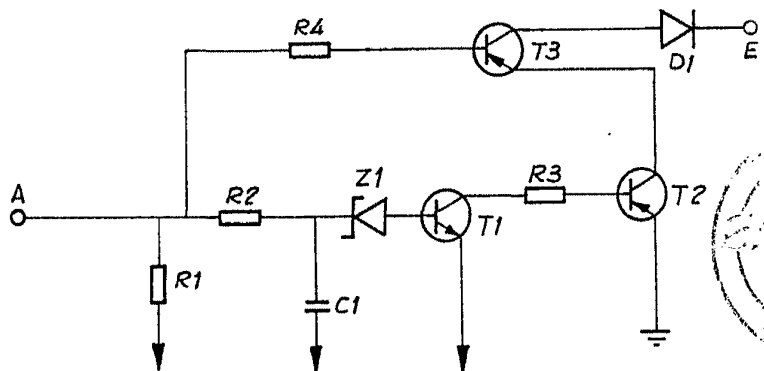


FIG. 3

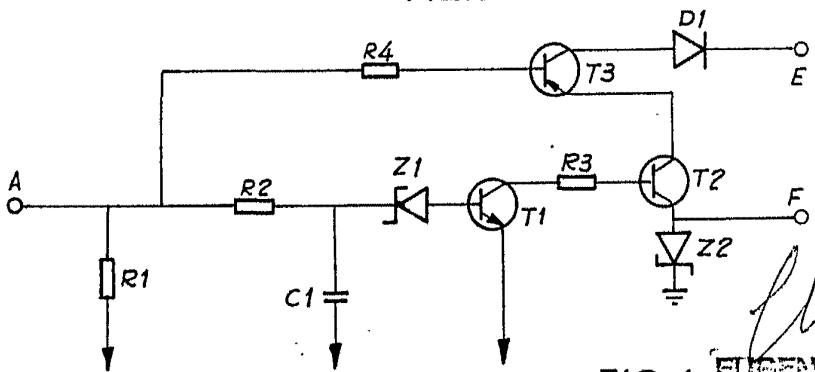


FIG. 4

*Eugenio Barroso*  
EUGENIO BARROSO  
Secretario General

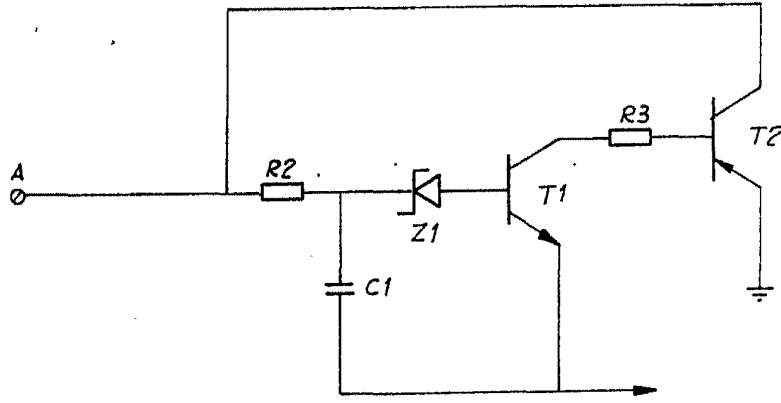


FIG. 5

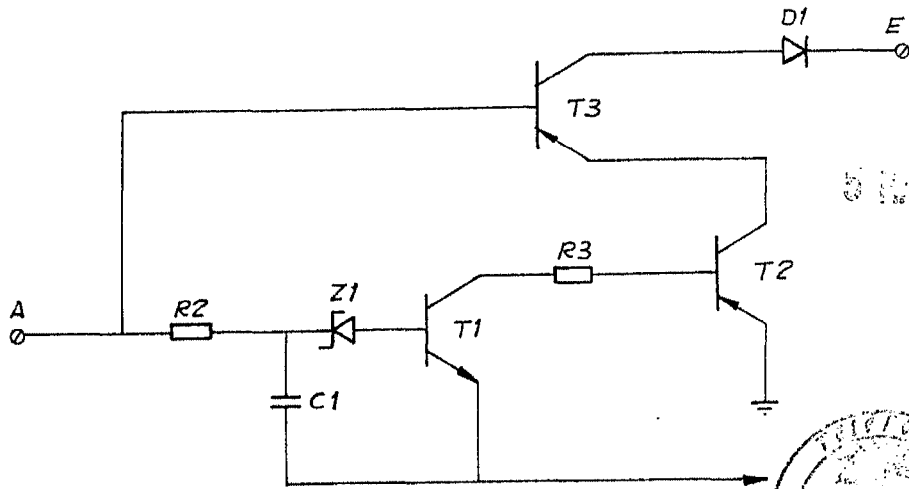


FIG. 6

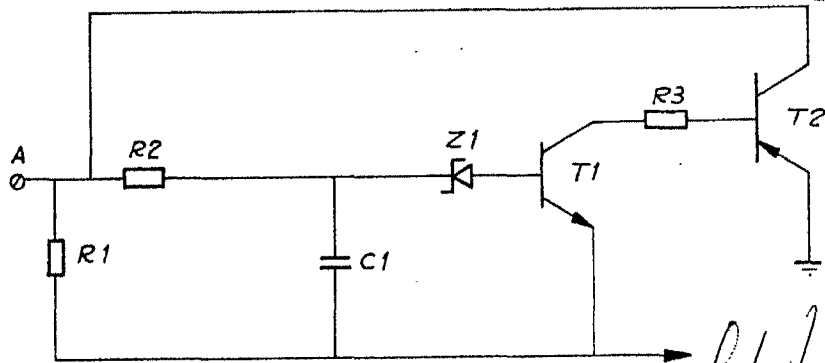


FIG. 7



*Wham*  
EUGENIO BARROSO  
Secretario General

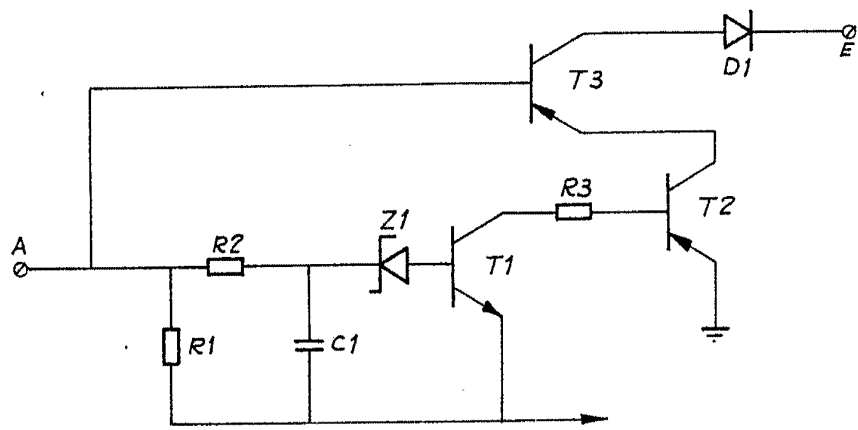


FIG. 8

5 MAYO 1977

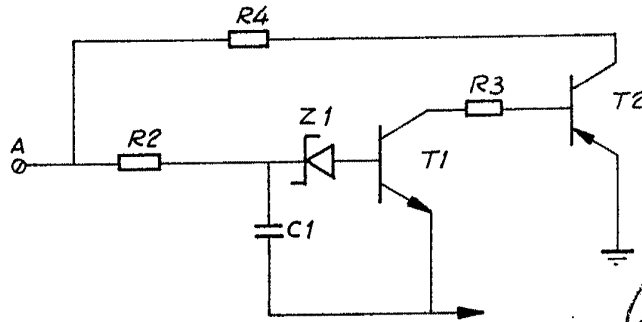


FIG. 9

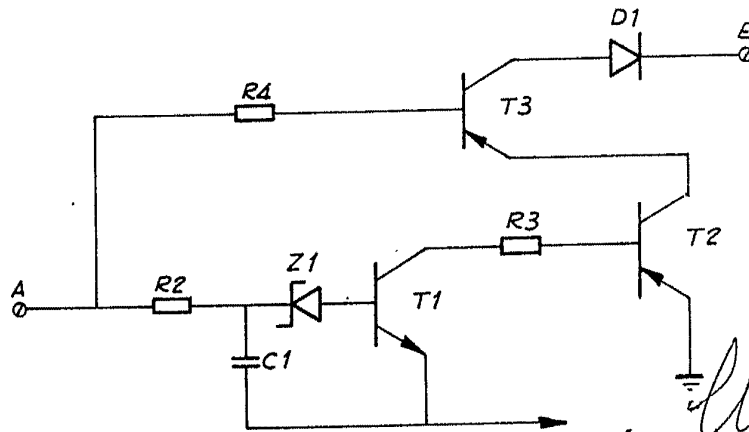
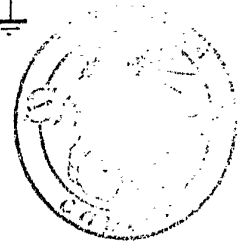


FIG. 10

*E. Barroso*  
EUGENIO BARROSO  
See Note General

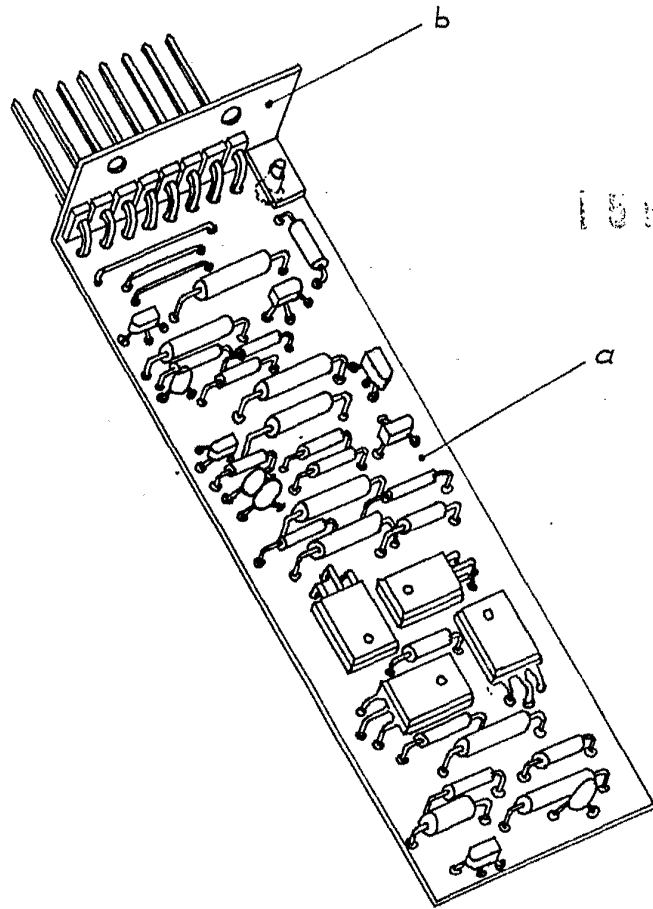
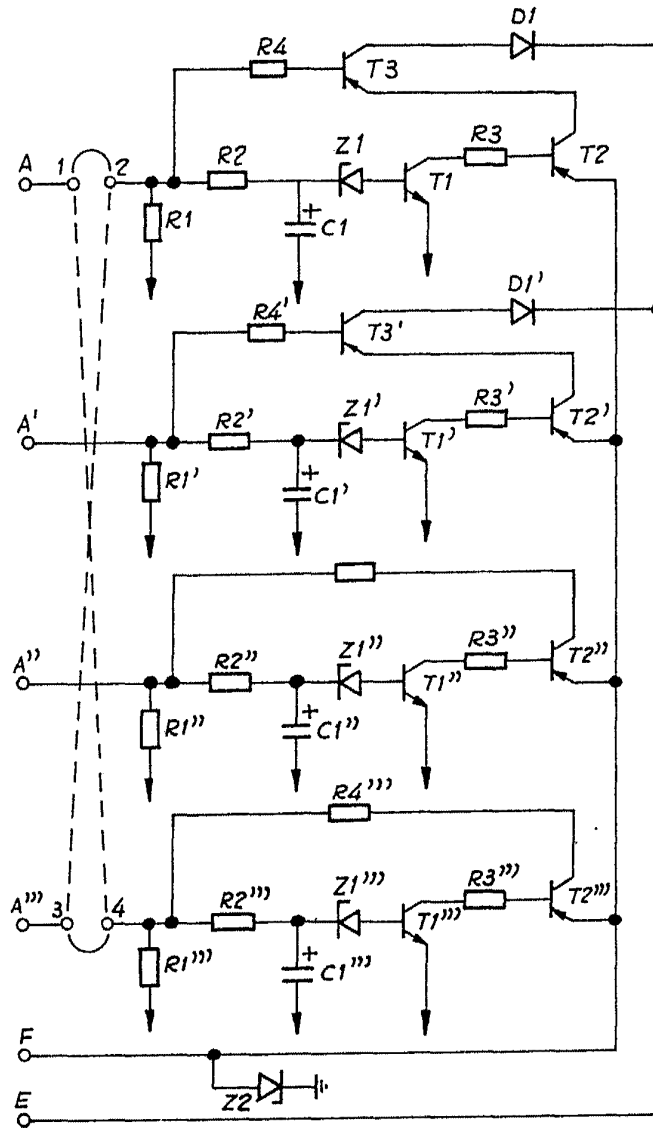


FIG. 11

*E. Barroso*  
**EUSEBIO BARROSO**  
Secretario General



5 MAR 1977



FIG. 12

*E. Barros*  
EUGENIO BARROSO  
Cep. Estado General

	1	2	3	4	5	6	7	8	9	0
A	X		X		X		X		X	
A'	X	X			X	X			X	X
A''	X	X	X	X					X	X
A'''	X	X	X	X	X	X	X	X		

B

	1	2	3	4	5	6	7	8	9	0
A	X		X	X		X	X		X	
A'		X	X		X	X		X	X	X
A''				X	X	X				
A'''							X	X	X	X

C

FIG. 13

5 MAY 1977



*Eugenio Barroso*  
**EUGENIO BARROSO**  
 Secretario General