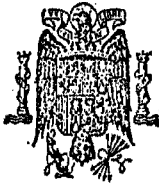


MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

19	ES	11	21	NUMERO	455362	10	A1
		22		FECHA DE PRESENTACION	26-1-1.977		

P.- 64.905
74I58/2036-
P.I-RR

PATENTE DE INVENCION

30	PRIORIDADES:	32	FECHA	33	PAIS
	31	NUMERO			
		76/"2226	28-1-76		Francia

47	FECHA DE PUBLICIDAD	51	CLASIFICACION INTERNACIONAL	52	PATENTE DE LA QUE ES DIVISIONARIA
			GO1D; GO1K		

54	TITULO DE LA INVENCION
	"PERFECCIONAMIENTOS INTRODUCIDOS EN UN CIRCUITO INTEGRADOR ELECTRICO"

71	SOLICITANTE (S)
	COMPTIEURS SCHLUMBERGER

	DOMICILIO DEL SOLICITANTE
	12 Place des Etats-Unis, 92120 MONTROUGE, Francia.

72	INVENTOR (ES)
	JEAN LEFEBVRE

73	TITULAR (ES)

74	REPRESENTANTE
	DON ALBERTO DE ELZABURU MARQUEZ

LFG

El presente invento se refiere a un circuito integrador eléctrico que permite obtener la integral de las diferencias de valores de una primera magnitud en función de una segunda magnitud y en el cual un ciclo de integración es disparado a cada impulso que traduce esta segunda magnitud.

Tales circuitos integradores son aplicables a la integración de magnitudes eléctricas, por ejemplo para la medida de energía, tomando como magnitudes la tensión y la corriente; a la integración de magnitudes físicas, por ejemplo la medida de un trabajo tomando como magnitudes un desplazamiento y una fuerza, o incluso, ventajosamente, a la medida de cantidades de calor, tomando por magnitudes la temperatura y un caudal de fluido, una temperatura y el tiempo, etc. ...

Los circuitos, para efectuar la integral de una diferencia de dos variables que se presentan en forma de señales analógicas, comprenden generalmente un circuito de medida diferencial, sobre el cual son aplicadas las dos señales de entrada y que suministra una primera señal analógica diferencial proporcional a su diferencia, otro circuito de conversión analógico-numérico que convierte esta señal diferencial en un número de impulsos proporcional, y un totalizador de impulsos, siendo disparado el circuito convertidor a cada impulso de mando representativo de la segunda magnitud.

El circuito diferencial, por una parte, y el circuito convertidor, por otra parte, presentan, respectivamente, una tensión de desplazamiento de cero que necesita regulaciones particulares.

El invento tiene por objeto un circuito integrador en el cual la compensación de desplazamiento de cero se realiza de manera más sencilla que en los circuitos de tipo conocido, pudiendo ser realizada una compensación global del cero automáticamente antes de cada ciclo de integración.

El circuito integrador según el invento comprende:

- un comparador de tensión que tiene sus entradas unidas, respectivamente, a dos bornes de entrada, sobre los cuales son aplicadas señales eléctricas representativas de los valores de la primera magnitud,

- un generador de impulsos de reloj mandado por la salida de dicho comparador, y

- un totalizador de impulsos unido a dicho generador,

y está caracterizado porque comprende, además, un generador de rampa unido a una primera entrada de dicho comparador y disparado en el curso de cada ciclo de integración, de tal manera que la señal de salida del comparador tiene una duración directamente representativa de la diferencia de los valores de la primera magnitud.

La superposición directa de la señal del generador de rampa a la señal representativa de uno de los valores de la primera magnitud, permite así suprimir el amplificador diferencial de medida y evitar la regulación de cero, muy molesta, de este amplificador.

Según una disposición complementaria del invento está previsto un circuito de alimentación secuencial que comprende dos monoestables con duraciones de basculación

diferentes, disparados a cada impulso de mando,

- el primero, que manda un primer interruptor conectado entre una fuente de alimentación continua y dichos circuitos generador y comparador, y que puede ser puesto de nuevo en su estado inicial por la señal de basculación del comparador al final del ciclo de integración,

- el segundo, que manda un conjunto de interruptores que sirven para la comparación automática de desplazamiento de cero del comparador.

El primer monoestable permite así, alimentando los circuitos de potencia solamente durante el tiempo necesario para la medida, una reducción notable de la capacidad de la pila de alimentación, si el circuito está equipado con una alimentación autónoma, como es deseable en el caso de un contador de calorías o de un repartidor de gastos de caldeo para evitar el fraude. El segundo monoestable permite la compensación automática del desplazamiento de cero del comparador sin incorporación de un condensador de memorización, utilizando el condensador del generador de rampa para que desempeñe esta misión.

Otras características y ventajas del invento resaltarán de la descripción que sigue, en relación con el dibujo anejo, que representa, a título de ejemplo no limitativo, un modo de realización preferido de un circuito conforme al invento.

En este dibujo, 10 y 11 designan dos sondas de temperatura con semiconductor, por ejemplo del tipo de transistor montado en diodo, del que se utiliza la característica directa de la tensión de unión base-emisor, en función de la temperatura. Estas sondas están unidas a

bornes de entrada 10A, 11A del circuito integrador y están alimentadas de corriente constante por un circuito de alimentación estabilizada 12 y unidas, respectivamente, a las entradas 13 y 14 de un comparador lógico de tensión 15 constituido por un amplificador diferencial, la sonda caliente 10 en serie con un condensador 16, la sonda fría 11 por medio de un interruptor mandado 17. La sonda caliente 10 está unida, además, a la entrada 14, por otro interruptor mandado 18.

El condensador 16 es alimentado de corriente constante a partir del circuito 12 para constituir un generador de rampa lineal, cuya señal se superpone a la señal de la sonda caliente 10.

La salida 19 del comparador 15 está unida a un generador de señales de reloj 20 que es desbloqueado cuando esta salida está al nivel lógico 1. Este generador tiene su salida unida, por medio de un divisor de impulsos 21 tal como un contador binario, y un circuito de bloqueo 22 precedido de una memoria temporal en su entrada, a un totalizador de impulsos 23, por ejemplo de tipo electromecánico.

Estos diferentes circuitos, con excepción de los circuitos 22 y 23 alimentados de modo permanente por un enlace 24, son alimentados de modo secuencial a cada impulso de mando que traduce la segunda magnitud de la manera siguiente: un dispositivo 25, por ejemplo un contador de agua caliente, en el caso de un contador de calorías, o un reloj, en el caso de un repartidor de gastos de caldeo, emite impulsos de mando espaciados para cada volumen de agua unitario o para cada unidad de tiempo transcurrida.

Estos impulsos son aplicados sobre un interruptor mandado 26, conectado entre uno de los bornes de una fuente de alimentación continua 27, tal como una pila de larga duración, y dos monoestables 28 y 29. Estos monoestables tienen duraciones de basculación diferentes: el primero, 28, tiene una duración de basculación superior a la duración de conversión de la diferencia máxima admisible de las temperaturas de las sondas en el comparador 15, y además, está concebido para poder ser puesto de nuevo eventualmente en su estado inicial, antes del transcurso de su temporización, por la señal de salida del comparador 15 transmitida sobre un enlace 30 a una entrada RAZ. El segundo monoestable 29 tiene una duración de basculación, por ejemplo, del orden de 20 ms. necesaria para las operaciones de compensación de desplazamiento de cero del comparador 25, como se explicará en lo que sigue.

El monoestable 28 tiene una salida Q unida a un interruptor mandado 31 conectado entre un borne de la pila 27 y el borne de alimentación del circuito 12, y la salida complementaria \bar{Q} unida a otro interruptor mandado 32 y a una entrada de desbloqueo 22a del circuito 22. El monoestable 29 tiene una salida Q unida al interruptor 18 y a otro interruptor mandado 33, conectado a un enlace entre la salida 19 y la entrada 13 del comparador 15, y la salida complementaria \bar{Q} unida al interruptor 17.

Los interruptores 17, 18, 31, 32, 33 están constituidos, por ejemplo, por transistores con efecto de campo.

Se describirá ahora un ciclo de integración de este circuito en el curso de su disparo por un impulso de

mando emitido por el dispositivo 25 sobre el interruptor 26. Este impulso, al cerrar temporalmente el interruptor 26, tiene por efecto disparar los dos monoestables 28 y 29, lo que da lugar a una secuencia de alimentación de la manera siguiente: el monoestable 28, por su salida Q puesta en el estado 1, cierra el interruptor 31, poniendo bajo tensión el circuito de alimentación estabilizado 12 durante el período de su basculación. El condensador 16 es puesto así en servicio. Simultáneamente, su salida \bar{Q} abre el interruptor 32 cerrado al final del ciclo precedente para descargar el condensador 16 y bloquea el circuito 22. El monoestable 29, por su parte, cierra por su salida Q puesta en el estado 1 los interruptores 18 y 33, y por su salida \bar{Q} en el estado U abre el interruptor 17. En estas condiciones, durante el breve instante de basculación del monoestable 29, el comparador 15 funciona como amplificador cerrado con ganancia de unidad y el condensador 16 se carga a su tensión de desplazamiento de cero.

A partir del retorno del monoestable 29 a su estado inicial al final de su temporización, los interruptores 33 y 18 son abiertos y el interruptor 17 cerrado de nuevo. El comparador 15, ahora en posición de "medida", recibe en su entrada 13 la tensión V_1 de la sonda caliente 10, a la cual es superpuesta la tensión de rama lineal de pendiente a, que tiene su origen en los bornes del condensador 16 cargado de corriente constante, y en su entrada 14 la tensión V_2 de la sonda fría 11 a través del interruptor 17 cerrado. La salida 19 del comparador pasa al estado 1 (porque $V_2 > V_1$ en la entrada 14 no-inversora) y desbloquea el generador 20, que envía entonces las señales de

reloj al divisor 21.

El comparador bascula al cabo de un tiempo t cuando $V_1 + a t = V_2$, es decir, al cabo de un tiempo $t = \frac{V_2 - V_1}{a}$, volviendo a pasar su salida 19 al estado 0, bloqueando nuevamente al generador 20 y llevando el monoestable 28 a su estado inicial. Este tiempo t es convertido en un valor numérico N por recuento de dos impulsos de reloj a la frecuencia f , o sea $N = \frac{t}{\frac{1}{af}} = \frac{V_2 - V_1}{a}$.

El monoestable 28, por su salida \bar{Q} en el estado 1, permite el desbloqueo del circuito 22 y el mando del totalizador 23. Los N impulsos de conversión, después de la división en el contador 21, suministran en su salida, cuando está lleno, un impulso que es temporalmente puesto en la memoria temporal que precede al circuito 22. El totalizador 23 no puede así avanzar un paso más que cuando existe coincidencia entre el estado 1 de la salida del divisor 21 y la presencia de la señal de permiso en la entrada 22a, al volver a bascular el comparador, es decir, una vez terminada la medida.

Gracias a este mando diferido, se evita perturbar la medida por los parásitos de conmutación del contador electromecánico 23, y se prescinde durante la medida de la caída de tensión de la pila 27 ligada al fuerte consumo de este contador.

La emisión de un nuevo impulso de mando del dispositivo 25 provoca el disparo de un ciclo de integración análogo al que acaba de ser descrito, y así sucesivamente. El totalizador 23 indica el valor de la integral acumulada en el curso de los ciclos de integración sucesivos.

La puesta a escala del conjunto se puede conse-

5 guir, para la regulación general, por la elección del coeficiente de división del contador 21, y para la regulación fina, por acción sobre la frecuencia f del generador 20. Los otros parámetros, tales como la pendiente de la rampa y la duración de basculación del monoestable 28, se eligen al principio en función de la gama de diferencias de temperatura a medir y de la frecuencia máxima de repetición de los impulsos de mando.

10

15

REIVINDICACIONES

20

Los puntos de Invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

25

1ª.- Perfeccionamientos introducidos en un circuito integrador eléctrico que permite obtener la integral de las diferencias de valores de una primera magnitud en función de una segunda magnitud, en el cual un ciclo de integración es disparado a cada impulso de mando que traduce esta segunda magnitud y que comprende: un comparador de tensión que tiene sus entradas unidas, respectivamente, a dos bornes de entrada, sobre los cuales se aplican señales eléc

30

5 tricas representativas de los valores de la primera magnitud; un generador de impulsos de reloj mandado por la salida de dicho comparador, y un totalizador de impulsos unido a dicho generador, caracterizados porque comprende, además, un generador de rampa unido a una primera entrada de dicho comparador y disparado en el curso de cada ciclo de integración, de tal modo que la señal de salida del comparador tiene una duración directamente representativa de la diferencia de los valores de la primera magnitud.

10 2ª.- Perfeccionamientos según la reivindicación 1ª, caracterizados porque dicho generador de rampa comprende un condensador alimentado de corriente constante y conectado entre uno de dichos bornes de entrada y la primera entrada del comparador.

15 3ª.- Perfeccionamientos según las reivindicaciones 1ª o 2ª, caracterizados porque el circuito tiene un circuito de alimentación secuencial que comprende dos monoestables con duraciones de basculación diferentes, disparados a cada impulso de mando, el primero, que manda un primer interruptor, conectado entre una fuente de alimentación continua y dichos circuitos generador y comparador, y que puede ser puesto de nuevo en su estado inicial por la señal de basculación del comparador al final de ciclo de integración, el segundo, que manda un conjunto de interruptores que sirven para la compensación automática de desplazamiento de cero del comparador.

20

25

30 4ª.- Perfeccionamientos según la reivindicación 3ª, caracterizados porque dicho conjunto de interruptores comprende un segundo y un tercero interruptores, que unen, respectivamente, los dos bornes de entrada a la segunda en-

trada del comparador, y un cuarto interruptor conectado en contra-reacción entre la salida del comparador y su primera entrada, siendo mandados dichos segundo y cuarto interruptores en oposición de fase con el tercero.

5 5ª.- Perfeccionamientos según una de las reivindicaciones precedentes, caracterizados porque el circuito comprende un quinto interruptor conectado a los bornes del condensador y mandado en oposición de fase con el primer interruptor.

10 6ª.- Perfeccionamientos según una de las reivindicaciones precedentes, caracterizados porque entre dicho generador y totalizador, está conectado un circuito de puerta desbloqueado solamente cuando el comparador ha emitido su señal de basculación al final de ciclo de integración.

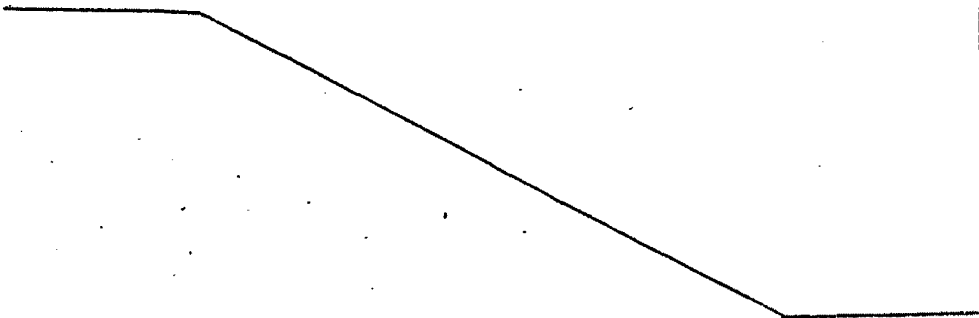
15 7ª.- Perfeccionamientos según la reivindicación 6ª, caracterizados porque dicho circuito de puerta es desbloqueado por la señal del primer monoestable que vuelve a pasar a posición de reposo.

20 8ª.- "PERFECCIONAMIENTOS INTRODUCIDOS EN UN CIRCUITO INTEGRADOR ELECTRICICO".

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan, y para los fines que se han especificado.

25

30



Esta Memoria consta de doce hojas escritas a máquina por una sola cara.

Madrid, 26. ENE. 1977

5

P.A.

10

Alberto de Elzaburu
Por Poder
Alta

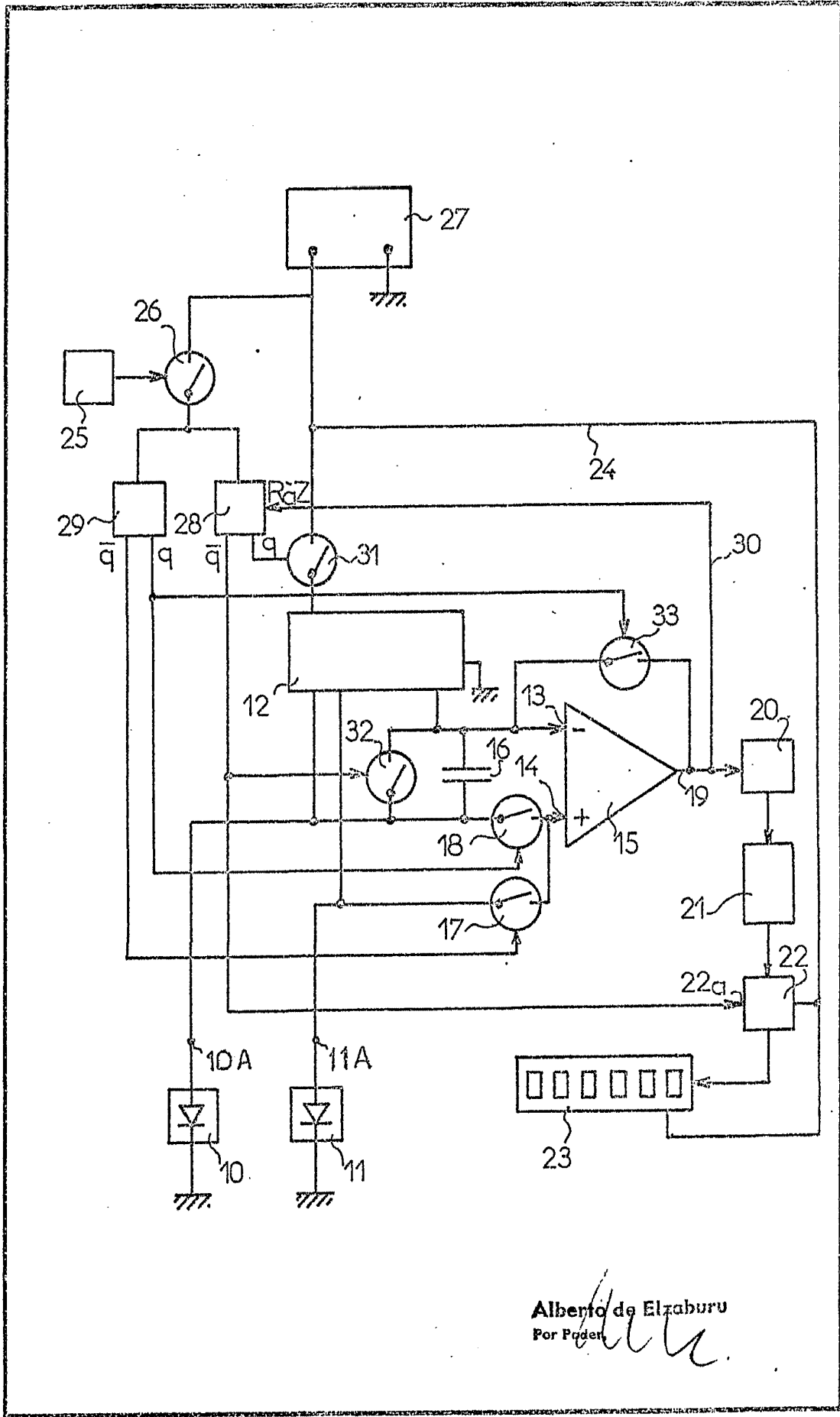
15

20

25

30

MPB.-



Alberto de Elzaburu
Por Poder