



ESPAÑA

19 ES	11	455 129	10 A1
	21		
	22	FECHA DE PRESENTACION	

PATENTE DE INVENCION

30 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO		
P 26 01 863.3	20.Enero.76	Alemania

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H03 G-1/00, H03K 1/100	

64 TITULO DE LA INVENCION
"DISPOSICION DE CIRCUITO PARA AJUSTAR LA AMPLIFICACION DE LAS SEÑALES DE VARIOS CANALES AL MISMO VALOR".

71 SOLICITANTE (S)
STANDARD ELEECTRICA, S.A.

DOMICILIO DEL SOLICITANTE
Madrid, calle de Ramirez de Prado, N 5.

72 INVENTOR (ES)
Helmut Ubel

73 TITULAR (ES)
STANDARD ELECTRICA, S.A.

74 REPRESENTANTE
D. Eugenio Barroso Espinosa de los Monteros.

El presente invento se refiere a una disposición de circuito para ajustar la amplificación de las señales de varios canales al mismo valor.

Para amplificar señales se utilizan componentes activos, tales como transistores. Sin embargo, los valores de estos componentes varían relativamente ampliamente, lo cual presentará dificultades si han de amplificarse varios canales al mismo valor, separadamente uno de otro.

El fin del invento es conseguir la misma amplificación en varios canales, utilizando componentes no seleccionados. El invento se caracteriza porque un conmutador controlado y un filtro de paso de banda, se introducen en cada canal, para el control común de los conmutadores, un generador de onda cuadrada se conecta a los conmutadores a través de un integrador, la primera entrada de un circuito sumador y un circuito umbral, y porque se aplica un potencial de control a la segunda entrada del circuito sumador, con el margen del potencial de control, la amplitud de salida del integrador, y el valor del potencial umbral del circuito umbral, equilibrados de tal modo que los conmutadores puedan ser accionados con un ciclo de trabajo arbitrario.

Se describirá ahora el invento con referencia a los adjuntos dibujos, en los que:

La fig. 1 muestra la disposición de circuito de acuerdo con el invento; y

La fig. 2 muestra formas de onda de potencial para explicar el funcionamiento de la disposición de circuito de la fig. 1.

La fig. 1 muestra la disposición de circuito de acuerdo con el invento. Para ajustar los canales 1...n,

se proveen n conmutadores $S_1 \dots S_n$, los cuales pueden conseguirse utilizando semiconductores del tipo biestable "en" y "fuera" de circuito. Los conmutadores $S_1 \dots S_n$, están seguidos por filtros de paso de banda $BP_1 \dots BP_n$ que eliminan las frecuencias no deseadas producidas por la conmutación.

Los conmutadores $S_1 \dots S_n$ se controlan por medio de un circuito umbral SCH, un circuito sumador ADD, un generador de onda cuadrada OSZ y un integrador IG. La función de estos dispositivos es, en principio, variar los ciclos de trabajo de los conmutadores $S_1 \dots S_n$ en función de un potencial de control UR, y así controlar la amplitud de la señal de salida que tenga la frecuencia de la señal de entrada.

Se explicará ahora el funcionamiento de la disposición, con referencia y ayuda de la fig. 2.

La fig. 2 muestra las formas de onda del potencial de salida de los dispositivos de la fig. 1.

Estas formas de onda representan, de arriba a abajo:

- el potencial de salida U (OSZ) del generador de onda cuadrada OSZ;
- el potencial de salida U (IG) del integrador IG;
- el potencial de control UR;
- el potencial de salida del circuito sumador
 $ADD = U(OSZ) + UR$;
- el potencial de salida $U(SCH)$ del circuito umbral SCH
- un potencial de entrada sinusoidal $U_E(n)$ del canal n, y el potencial de salida $U_A(n)$ del canal n, amplificado de acuerdo con el invento.

En el ejemplo se ha tomado un potencial linealmente decreciente, como potencial de control UR.

El circuito umbral SCH se ajusta a un valor umbral SW adaptado a los potenciales de control posibles UR.

El potencial de control decreciente UR hace que el potencial superpuesto $U(OSZ) + UR$ exceda del umbral SW durante períodos de tiempo incrementadamente más cortos, produciendo así un potencial de salida $U(SCH)$.

Si se considera T como un ciclo del potencial $U(IG)$, t_1 el período durante el cual está presente un potencial de salida y $t_2 = T - t_1$ el período durante el cual no hay potencial de salida $U(SCH)$, puede verse por la fig. 2 que el potencial de control decreciente UR produce una disminución en el factor de trabajo del impulso t_1/t_2 y, en consecuencia, una reducción de la señal de salida de la frecuencia del potencial de entrada $UE(n)$ porque los conmutadores $S_1 \dots S_2$ son abiertos y cerrados por el potencial $U(SCH)$. Es, así, posible controlar la amplitud de la señal de salida que tenga la frecuencia de la señal de entrada variando el potencial de control UR; el potencial eficaz de salida $U(n)$ es:

$$U(n) = UE \cdot t_2/T$$

Como el factor t_2/T es el mismo para todos los canales, se obtiene el mismo control para todos los canales, lo cual depende solamente del potencial de control (común) UR.

Una posibilidad de generar un potencial de control UR adecuado es formar la suma de potencial de todos los canales detrás de los filtros de paso de banda $BP_1 \dots BP_n$

rectificarla, y utilizarla para activar el circuito sumador.

Este invento corresponde a una solicitud de patente formulada en Alemania el día 20 de Enero de 1976 señalada con el no. P 26 01 863.3 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de veinte años son los siguientes:

1.- Una disposición de circuito para ajustar la amplificación de las señales de varios canales, al mismo valor caracterizada porque: un conmutador controlado (S1...Sn) y un filtro de paso de banda (BP1....BPn) se introducen en cada canal (1...n) para el control común de los conmutadores (S1...Sn) se conecta un generador de onda cuadrada a los conmutadores (S1...Sn) a través de un integrador (IG), la primera entrada de un circuito sumador (ADD) y un circuito umbral (SCH); un potencial de control (UR) se aplica a la segunda entrada del circuito sumador (ADD), con el margen del potencial de control (UR), la amplitud de salida del integrador (IG) y el valor del potencial umbral (SW) del circuito umbral (SCH) estando equilibrados de tal modo que los conmutadores (S1...Sn) pueden ser accionados con un ciclo de trabajo arbitrario.

2.- Una disposición de circuito según el punto 1, caracterizada porque los conmutadores (S1...Sn) se realizan utilizando dispositivos semiconductores bies- tables de estado "en" y "fuera" de circuito, cuyos electrodos de control se alimentan con los impulsos de salida del

circuito umbral (SCH).

3.- Disposición de circuito para ajustar la
amplificación de las señales de varios canales, al mismo
valor.

5

Tal y como se ha descrito en la memoria que
antecede, representado en los dibujos que se acompañan y
a los fines especificados.

Esta memoria consta de seis hojas escritas
por una sola cara.

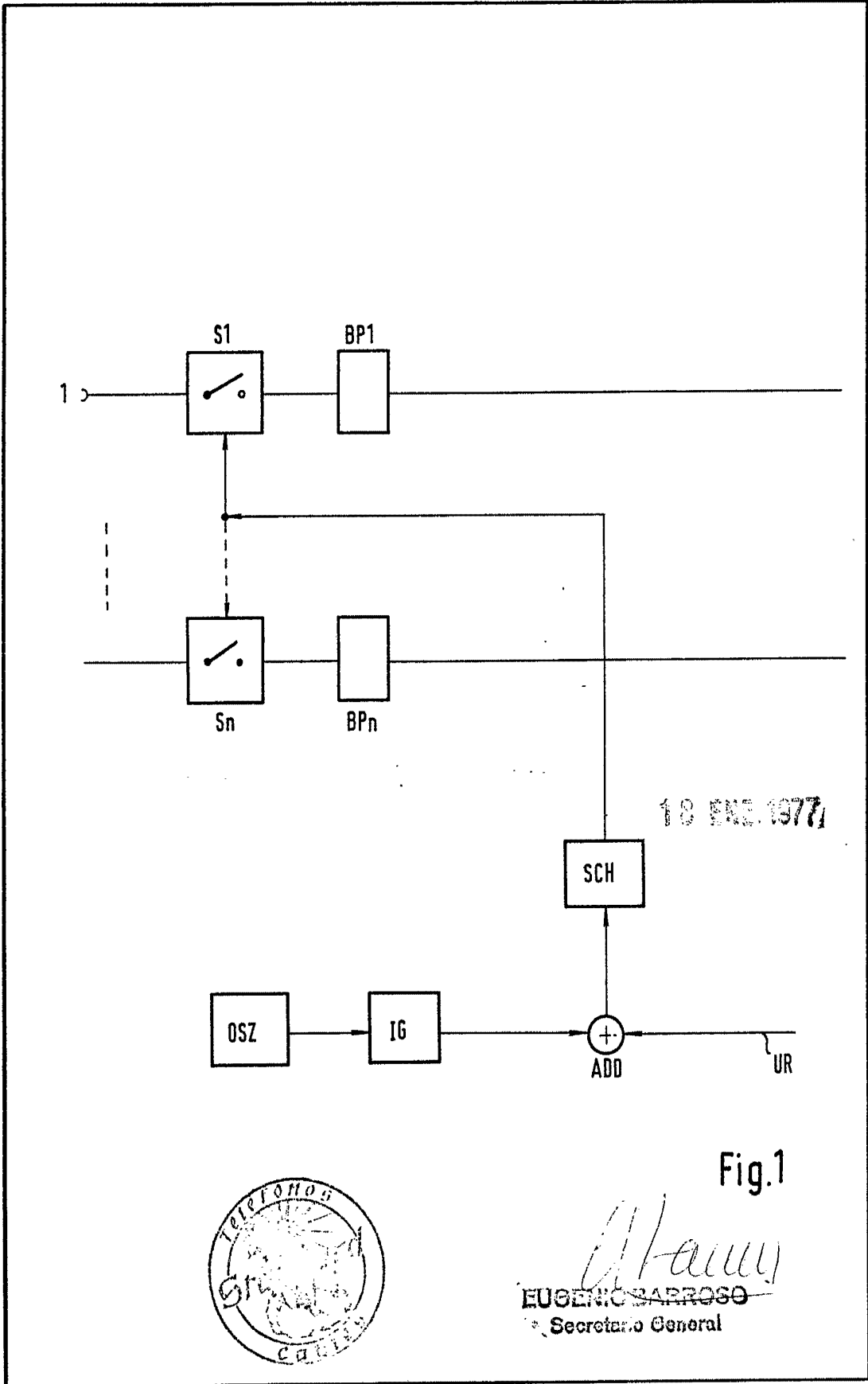
Madrid, 18 ENE. 1977



Eugenio Barroso
EUGENIO BARROSO
Secretario General

[Handwritten mark]

2/1

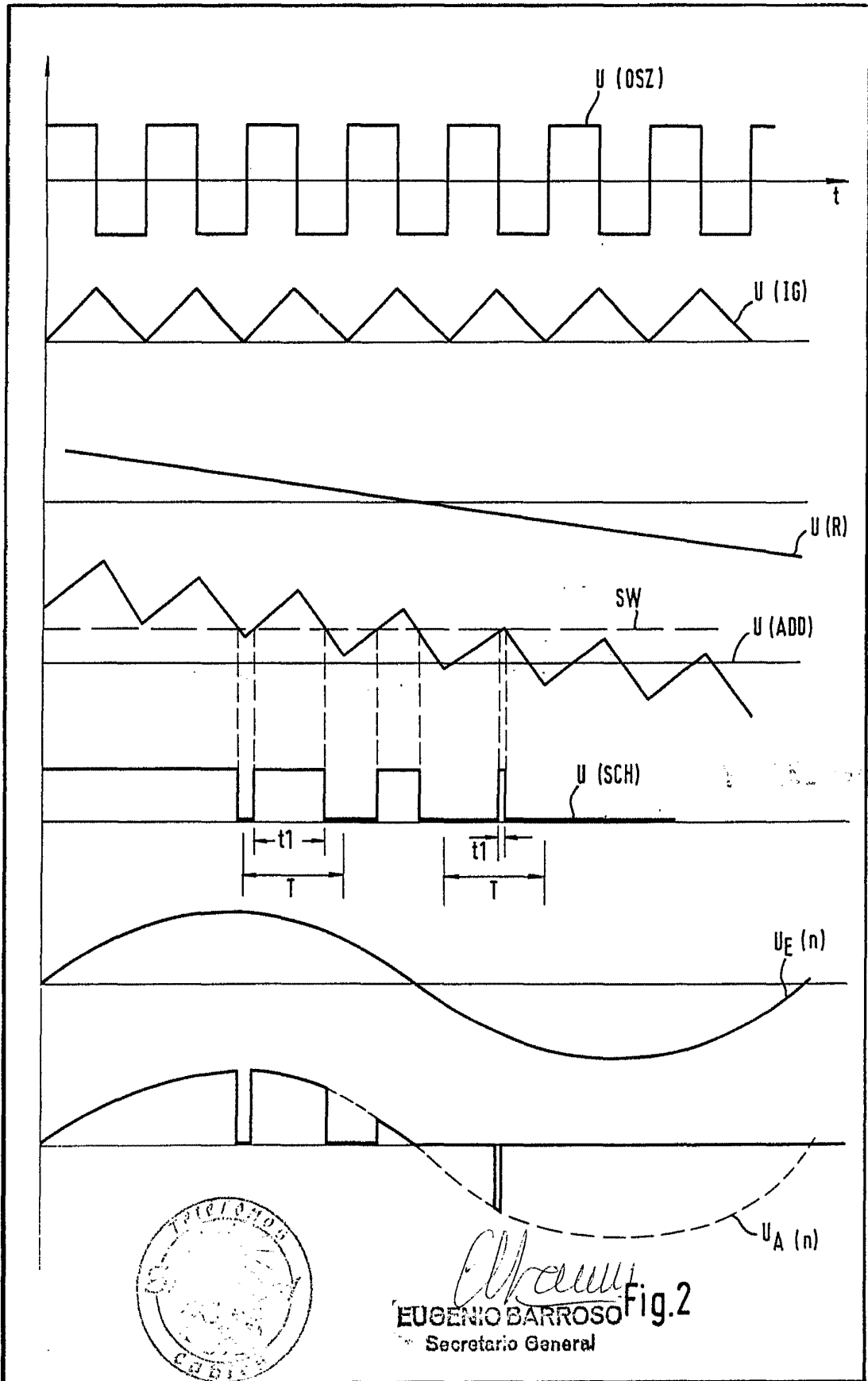


18 ENO. 1977

Fig.1



Eugenio Barroso
EUGENIO BARROSO
Secretario General



Alvarez
EUGENIO BARROSO Fig.2
Secretario General