



ESPAÑA

ES	11	NUMERO	454648	10	AT
	21	FECHA DE PRESENTACION	29 DIC. 1976		
	22				

PATENTE DE INVENCION

30 PRIORIDADES:		32 FECHA		33 PAIS	
31 NUMERO		76.01613		20 DE ENERO 1.976.	
76.01613		20 DE ENERO 1.976.		FRANCIA.	
47 FECHA DE PUBLICIDAD		51 CLASIFICACION INTERNACIONAL		62 PATENTE DE LA QUE ES DIVISIONARIA	
		H04J; H04Q			
64 TITULO DE LA INVENCION					
MEDIO DE CONEXION PARA AUTOCOMUTADOR TELEFONICO TEMPORAL DE "MODULACION POR IMPULSOS CODIFICADOS".					
71 SOLICITANTE (ES)					
JEUMONT-SCHNEIDER,					
DOMICILIO DEL SOLICITANTE					
PUTEAUX (Hauts de Seine) Francia, 31-32, Quai National.					
72 INVENTOR (ES)					
Don Gilbert LANEAU.					
73 TITULAR (ES)					
74 REPRESENTANTE					
JULIO DE PABLOS ARRIBAS.				(P. 3.676, A-R). (J 210/76 - 2296').	

454648

El presente invento se refiere a una red de conexión para autoconmutador telefónico temporal, es decir, con multiplexaje por división de tiempo y modulación por impulsos codificados (MIC), que permite transferir sin bloqueo el

5.- octeto de una vía temporal de un canal multiplex entrante, de entre treinta y dos canales, a una vía temporal de un canal multiplex que sale de entre treinta y dos canales. Tal red de conexión, que se refiere a mil veinticuatro vías temporales, puede aplicarse, naturalmente, a un número ilimitado de vías temporales, yuxtaponiendo redes idénticas

10.- en cantidad suficiente.

Se conocen ya redes de conexión como la descrita en la solicitud de Patente francesa 73 24.841 presentada el 6 de Julio de 1.973 por la solicitante y que tiene un primer

15.- conjunto de registros de desplazamiento por circulación para almacenar los octetos de las diferentes vías temporales, un segundo conjunto de multiplexadores mandados por un tercer conjunto de circuitos que elaboran códigos de direcciones en unión con la unidad central de mando del autoconmutador temporal. Esta red presenta el inconveniente de

20.- necesitar el uso de un gran número de componentes y de tener un importante consumo de energía.

El presente invento ofrece, por el contrario, la ventaja de utilizar un número mucho más reducido de componentes y, por consiguiente, de tener un menor consumo de ener-

25.-

gía, así como de ocupar menos espacio.

La red de conexión según el invento está prevista para ser intercalada entre, de una parte, las salidas de un codificador MIC cuyas entradas están unidas a treinta y dos mues-

- 5.- treadores y, de otra parte, las entradas de treinta y dos descodificadores MIC. Está caracterizada porque comprende:
 - un dispositivo de conversión serie-paralelo de los elementos binarios de cada octeto de una vía temporal entrante, teniendo dicho dispositivo treinta y dos entradas unidas
 - 10.- respectivamente a cada canal multiplex entrante y teniendo ocho salidas;
 - un dispositivo de orientación con memoria, que tiene ocho entradas conectadas respectivamente a las salidas del dispositivo de conversión serie-paralelo para orientar una vía
 - 15.- temporal entrante hacia una vía temporal saliente, y teniendo ocho salidas;
 - un dispositivo de conversión paralelo-serie de los elementos binarios de cada octeto de una vía temporal saliente procedente de dicho dispositivo de orientación con memoria;
 - 20.- - una base de tiempos para sincronizar la transferencia de los octetos en los tres dispositivos citados, que genera, por una parte, impulsos de diez mil doscientos cuarenta kilohertzios y, por otra parte, un impulso de resincronización de una duración de cien nanosegundos cada cuatro milisegundos.
 - 25.- dos.

Los impulsos codificados sufren cierto número de transferencias en el curso de su paso por el dispositivo de conversión serie-paralelo, luego en el dispositivo de orientación con memoria y, finalmente, en el dispositivo de conversión paralelo-serie.

30.-

Experimentan, pues, cierto retardo cuando salen de la red de conexión para entrar en los descodificadores. Este retardo, necesariamente, debe corresponder a un múltiplo exacto de la duración de una vía temporal para evitar cualquier diafonía. Esta condición se realiza con ayuda de la base de tiempos.

Por lo demás, se utilizan los impulsos de 10.240 kHz de esta base de tiempos para validar (cada 100 ns) registros intermedios dispuestos en diferentes puntos del circuito del dispositivo de orientación con memoria, y ello a fin de reducir la dispersión en los tiempos de transferencia de las señales a través de los diferentes circuitos.

El invento se comprenderá mejor con ayuda de la descripción que sigue y de los dibujos adjuntos, en los cuales:

La figura 1 representa el esquema de principio de la red de conexión según el invento.

La figura 2 muestra el diagrama de los tiempos en relación con dos vías temporales consecutivas.

En la parte superior de la figura 1 se ha representado la entrada E de la red de conexión, constituida por treinta y dos canales multiplex que transitan cada uno treinta y dos vías temporales, procediendo los treinta y dos hilos de entrada correspondientes de un grupo de muestreadores-codificadores no representados en el esquema. Estos treinta y dos canales son orientados por un desmultiplexador A, ya en la duración de una vía temporal, hacia un grupo de ocho registros de desplazamiento R 11, R 12, ..., R 18, ya en la duración de la vía temporal siguiente, hacia un grupo de otros ocho registros idénticos R 21, R 22, ..., R 28, y así sucesivamente, a fin de convertir cada octeto que constituye

toda vía temporal, y que contiene ocho elementos binarios transferidos en serie, en un grupo de ocho elementos binarios transferidos en paralelo a la salida del grupo de registros hacia el cual han sido orientados estos elementos

5.- binarios.

Para ello, cada uno de los registros citados, que son de tipo conocido, tiene treinta y dos entradas paralelas, respectivamente conectadas a los treinta y dos hilos de la entrada E por mediación de A, y una sola salida serie. Las

10.- ocho salidas de cada grupo de registros están conectadas, ya para un grupo, ya para el otro, a un dispositivo de orientación con memoria D por mediación de un multiplexador A1 que funciona en sincronismo con el demultiplexador A de manera que los dos grupos de registros funcionen
15.- alternadamente: es decir, que no sirve para la escritura mientras el otro sirve para la lectura de los octetos.

Los registros citados, así como los órganos A y A1, son mandados por un secuenciador S 1, tributario a su vez de una base de tiempos B, de manera que el primer elemento
20.- binario de cada vía temporal de cada canal sea inscrito en R 11 (o R 21), el segundo en R 12 (o R 22, etc.... y el octavo en R 18 (o R 28). Así, se pueden recoger a la salida de un grupo de registros los ocho elementos binarios de un mismo octeto simultáneamente, siendo entregados los octetos
25.- de los treinta y dos canales multiplex unos tras otros en la duración de una vía temporal. Los registros reciben pues de S 1 un impulso de carga cada dos vías temporales y, en la duración de su funcionamiento en lectura, los ocho registros reciben simultáneamente un impulso de desplazamiento
30.- cada 100 ns, de modo que reciben en total treinta y dos im-

pulsos. Los treinta y dos elementos binarios escritos simultáneamente en cada registro en el curso de un ciclo de escritura son así leídos en serie en el curso del ciclo de lectura consecutivo.

5.- Los órganos A y A1 están constituidos cada uno por ocho contactos de conmutación bidireccionales de tipo electrónico. Esta es la razón por la cual en la figura 1, establecida en representación unifilar, A y A1 se han esquematizado por un simple contacto bidireccional.

10.- La base de tiempos proporciona al secuenciador S1 dos tipos de señales: una señal B1 formada por impulsos con factor de duración de 50% a una frecuencia de 10.240 kHz, y una señal B2 constituida por un impulso cuya duración es de 100 ns cada 4 ms.

15.- El secuenciador S1 tiene diecinueve hilos de salida: uno sirve para el mando de A y A1, otros dieciseis van respectivamente hacia cada uno de los registros R 11 a R 18, R 21 a R 28, para mandar la escritura del elemento binario correspondiente, el décimoctavo sirve para los impulsos de desplazamiento de los registros R 11 a R 18 y, finalmente, el décimonoveno hilo sirve para los impulsos de desplazamiento de los registros R 21 a R 28.

25.- La figura 2 muestra la señal B1 mientras duran dos vías temporales consecutivas, X_n y X_{n+1} , es decir, durante ocho microsegundos aproximadamente.

30.- No se ha representado en esta figura, por razones de escala, la señal B2, ni por razones de simplificación, la señal de mando de A y A1 que cambian de dirección simultáneamente cada 3900 ns (duración de una vía temporal), pero se han representado las señales de carga de los registros

- R 11, R 21, R 12, R 22 y R 18, R 28. Se ve, según la escala C 1 que indica las posiciones en el tiempo de los diferentes elementos binarios de dos octetos consecutivos, que R 11 inscribirá el primer elemento binario (llamado de signo) del primer octeto, que R 12 inscribirá luego el segundo elemento binario del primer octeto, etc... y finalmente que R 28 inscribirá el octavo elemento binario del segundo octeto. Los diagramas C 2 y C 3 indican, respectivamente, las señales de validación de la carga en paralelo de cada grupo de registros.

- El dispositivo de orientación con memoria D (representado en un cuadro de trazos mixtos en la figura 1) utilizado para transferir el octeto de una vía temporal determinada de un multiplex entrante hacia otra viatemporal determinada de un multiplex saliente, está constituido esencialmente por tres memorias de acceso aleatorio cuyo tiempo de acceso es, a lo sumo, igual a 50 ns, memorias realizadas en circuitos integrados y que están en la actualidad disponibles en el comercio. Dos de estas memorias M1 y M2 son memorias de muestras codificadas M10 y pueden contener 1024 octetos cada una.

- Sus ocho entradas están unidas, respectivamente, a las ocho salidas de A1. La tercera memoria M3 es la memoria de mando de las dos precedentes que funcionan alternadamente; contiene 1024 direcciones de 11 elementos binarios, siendo necesarios diez elementos binarios para el acceso a los 1.024 octetos, siendo el 11º un elemento binario de validación para M1 y M2. Mientras dura una trama de treinta y dos vías temporales, una de las memorias M1 o M2 funciona en escritura mientras que la otra funciona en lectura, y

- así sucesivamente. Para ello, cada una de las memorias M1, M2, es mandada tanto por la memoria M3 cuando se trata de la lectura, tanto por un secuenciador S2 cuando se trata de la escritura, gracias a la mediación de multiplexadores A2 y A3: A2 en lo que se refiere a M 1, a 3 en lo que se refiere a M 2. Estos multiplexadores están constituidos cada uno por once contactos de conmutación bidireccionales de tipo electrónico y son mandados por un secuenciador S3, de modo que se cambie de dirección cada 125 microsegundos.
- 5.-
- 10.- El secuenciador S2 está realizado por un contador de impulsos incrementado en una unidad cada 100 ns, partiendo del comienzo de cada vía temporal e invalidado a consecuencia de un cómputo de treinta y dos unidades durante el resto del tiempo que dura esta vía temporal, es decir a partir del 3.200^{ns} hasta el 3.900^{ns}.
- 15.- La ordenación de los octetos en M1 o M2 puede hacerse en un orden cualquiera, pero una vez que se ha definido un orden de clasificación, tal como el determinado más arriba por las secuencias de las salidas adaptadas para los registros R 11 a R 28, no es preciso modificarlo nunca.
- 20.- En efecto, la unidad central de mando L hace corresponder a una vía temporal de entrada en una de las memoria M1 o M2 una vía temporal de salida determinada, y ello para cada uno de los dos sentidos de conversación entre dos comunicantes.
- 25.- La unidad central L proporciona, pues, dos palabras de correspondencia para cada comunicación telefónica, teniendo cada palabra 10 elementos binarios + un elemento binario de validación que tomaría, por ejemplo, el valor cero en el caso en que no hubiera comunicación a establecer. Es-
- 30.-

tas palabras de correspondencia son proporcionadas en el momento del establecimiento de una comunicación por una línea con once hilos que une directamente a L con M3.

5.- El acceso de la memoria de mando M3, que no necesita más que 10 elementos binarios, se realiza, ya sea por medio de un secuenciador S4 semejante a S2, pero con diez salidas en lugar de once, en lo que se refiere al acceso en lectura, ya sea por la unidad central L, en lo que se refiere al acceso en escritura.

10.- La orientación de S4 o de L hacia la entrada de acceso de M3 se efectúa por medio de un multiplexador A4 constituido por diez contactos de conmutación bidireccionales de tipo electrónico.

15.- El mando de A4 queda asegurado por una línea particular de salida del secuenciador S3, de manera que S4 pueda entregar a M3 una dirección de lectura cada 100ns durante el primer período de tiempo de 0 a 3.200 ns de una vía temporal, es decir, treinta y dos direcciones en total, y luego de manera que, durante el período de tiempo restantes de esta vía temporal, es decir, de 3.200 a 3.900 ns, M3 pueda recibir eventualmente de la unidad central L la dirección de escritura de un nuevo comunicante.

25.- En las salidas de A1, A2, A3 y A5 están dispuestos respectivos registros intermedios F1, F2, F3 y F4, teniendo los registros F1 y F4 ocho entradas y ocho salidas, teniendo los registros F2 y F3 once entradas y once salidas. Estos registros están constituidos por básculas biestables, tipo D, de entrada dinámica G, de tipo conocido. Las cargas en estos registros son validadas cada 100 ns con ayuda de los

30.- impulsos B1.

El diagrama C4 de la figura 2 muestra cómo están distribuidas en el tiempo, en las salidas del registro F3, las direcciones de escritura en M1 o M2 de una vía temporal Xp y de la vía temporal consecutiva Xp + 1 para los diferentes canales multiplex entrantes Y1, Y2,.....e Y32.

5.-

El diagrama C5 indica la señal de validación para la escritura de los octetos en una de las memorias M1 o M2.

El diagrama C6 muestra la ordenación en el tiempo, en las salidas del registro F2, de las direcciones de los comunicantes para las vías temporales salientes Xn y Xn + 1 y para los canales multiplex salientes Y1 a Y32.

10.-

El diagrama C7 indica la sucesión en el tiempo, en las salidas de F4, de los octetos correspondientes a las direcciones de C6.

15.-

El dispositivo de conversión serie-paralelo de los elementos binarios de cada octeto de una vía temporal saliente del dispositivo D, está constituido por una parte por un grupo de treinta y dos registros intermedios T1 a T32, siendo cada registro intermedio del tipo paralelo-paralelo, con ocho entradas unidas respectivamente a las ocho salidas del registro F4 y con ocho salidas, de otra parte, por un grupo de treinta y dos registros de desplazamiento V1 a V32, siendo cada uno de entre ellos de tipo paralelo-serie, con ocho entradas unidas respectivamente a las ocho salidas de uno de los registros intermedios T1 a T32 y con una salida unida a un descodificador (no representado en la figura 1).

20.-

25.-

30.-

El grupo de registros intermedios T1 y T32 es mandado por un secuenciador S5 con treinta y dos salidas, sincronizado por la base de tiempo B, de manera que cada uno de los treinta y dos octetos que aparecen unos tras otros en

las salidas de F⁴ (mientras dura una vía temporal) sean memorizados en uno de los registros T1 a T32. Para ello, cada uno de estos registros está unido a una de las salidas de S5 por la cual recibe un impulso de carga cada 3.900 ns, sucediéndose tales impulsos respectivamente sobre cada una de las salidas de S5 cada 100 ns mientras dure una vía temporal, con una interrupción de 700 ns después de cada tres de treinta y dos impulsos.

Es durante esta interrupción cuando los registros V1 a V32 reciben simultáneamente un impulso de carga que permite la transferencia de cada uno de los registros T1 a T32 hacia aquél de los registros V1 a V32 que le sigue.

Los registros T1 a T32 quedan entonces de nuevo listos para recibir los treinta y dos octetos de la vía temporal siguiente.

Los registros de salida V1 a V32 reciben simultáneamente de un secuenciador S6 mientras dura una vía temporal, un impulso de desplazamiento cada 400 ns, pero con una interrupción al cabo de 7 impulsos de desplazamiento, según el mismo ritmo de transmisión que en la entrada E.

Así, cada uno de los treinta y dos registros V1 a V32 entrega simultáneamente a un descodificador, mientras dura una vía temporal, todos los elementos binarios en serie de un mismo octeto.

En la figura 2 se han indicado las señales de carga de los registros T1, T2, T31 y T32, así como la señal C8 de la transferencia de los 32 octetos procedentes respectivamente de los registros T1 a T32 hacia los registros de salida V1 a V32 correspondientes.

N O T A.-

Los puntos de invención propia y nueva que se presenten para que sean objeto de esta Patente de Invención en España, por veinte años, son los siguientes:

- 5.- 1º.- Red de conexión para autoconmutador telefónico temporal de modulación por impulsos codificados que permite transferir sin bloqueo el octeto de una vía temporal de un canal multiplex entrante, de entre treinta y dos canales, a una vía temporal de un canal multiplex saliente, de entre
- 10.- treinta y dos canales, caracterizada porque incluye: un dispositivo de conversión serie-paralelo de los elementos binarios de cada octeto de una vía temporal entrante, teniendo dicho dispositivo treinta y dos entradas unidas respectivamente a cada canal multiplex entrante y teniendo ocho
- 15.- salidas; un dispositivo de orientación con memoria, con ocho entradas conectadas respectivamente a las salidas del dispositivo de conversión serie-paralelo para orientar una vía temporal entrante hacia una vía temporal saliente, y teniendo ocho salidas; un dispositivo de conversión paralelo-
- 20.- serie de los elementos binarios de cada octeto de una vía temporal saliente procedente de dicho dispositivo de orientación con memoria; una base de tiempo para sincronizar la transferencia de los octetos en los tres dispositivos citados, que genera, de una parte, impulsos a 10.240 kHz, de
- 25.- otra, un impulso de resincronización de una duración de 100 ns cada 4 ms.
- 30.- 2º.- Red de conexión según el punto 1º, caracterizada porque el dispositivo de conversión serie-paralelo incluye: un desmultiplexador que orienta alternativamente los treinta y dos canales multiplex entrantes hacia dos direcciones,

- quedando conectado a una dirección mientras dura un octeto; dos grupos de ocho registros de desplazamiento con treinta y dos posiciones, teniendo cada registro treinta y dos entradas paralelas y una salida serie, teniendo cada grupo de
- 5.- ocho registros sus entradas unidas a una de las dos direcciones de dicho desmultiplexador; un primer multiplexador que conmuta alternativamente las ocho salidas de cada grupo de registros hacia el dispositivo de orientación con memoria; un primer secuenciador, sincronizado por la base de
- 10.- tiempo, para mandar al desmultiplexador y al primer multiplexador de modo que se hagan funcionar alternadamente los dos grupos de registros y para mandar los registros de modo que cada uno de ellos inscriba para cada canal multiplex entrante uno de los elementos binarios de un octeto.
- 15.- 32.- Red de conexión según uno de los puntos precedentes, caracterizada porque el dispositivo de orientación con memoria incluye: dos memorias de muestreo de acceso aleatorio conteniendo cada una 1024 octetos, funcionando alternadamente para la escritura y la lectura de dichos octetos y
- 20.- cuyo tiempo de acceso máximo es de 50 ns; un segundo secuenciador sincronizado por la base de tiempo para mandar la escritura de los octetos de una de dichas memorias; una memoria de mando de acceso aleatorio que contiene 1.024 direcciones de once elementos binarios y cuyo tiempo de acceso
- 25.- máximo es de 50 ns, para mandar la lectura de una de las memorias de muestras, siendo gobernada dicha memoria de mando por la unidad central de mando del autoconmutador temporal; un segundo y un tercer multiplexadores para orientar
- 30.- alternadamente, mientras dura una trama, al segundo secuenciador hacia una de las memorias de muestras y la memoria

de mando hacia la otra memoria de muestras; un tercer secuenciador, sincronizado por la base de tiempo, para proporcionar el acceso de la memoria de mando para la lectura de los octetos; un cuarto multiplexador para orientar alter-

5.- nativamente las direcciones proporcionadas por el tercer secuenciador y por la unidad central del autoconmutador temporal hacia la memoria de mando; un quinto multiplexador para orientar alternativamente, mientras dura una trama, las salidas de cada una de las memorias de muestras hacia

10.- las salidas de dicho dispositivo de orientación con memoria; un cuarto secuenciador, sincronizado por la base de tiempo, para mandar los multiplexadores segundo, tercero, cuarto y quinto, cuatro registros intermedios intercalados respectivamente sobre las salidas de los multiplexadores

15.- segundo, tercero y quinto y sobre las entradas del dispositivo de orientación de memoria, estando constituido cada registro intermedio por básculas biestables del tipo D con entrada dinámica G, siendo válidas las cargas en estos registros cada 10 ns con ayuda del impulso de 10.240 kHz

20.- de la base de tiempo.

42.- Red de conexión según cualquiera de los puntos precedentes, caracterizada porque el dispositivo de conversión paralelo-serie incluye: un grupo de treinta y dos registros intermedios con ocho entradas y ocho salidas, del

25.- tipo paralelo-paralelo, mandados por un quinto secuenciador sincronizado por la base de tiempo, estando las entradas de cada uno de dichos registros unidas a las salidas del dispositivo de orientación con memoria; y en grupo de treinta y dos registros de desplazamiento con ocho entradas

30.- y una salida, del tipo- paralelo-serie, mandados por un

sexto secuenciador sincronizado por la base de tiempo, estando las entradas de uno de dichos registros de desplazamiento conectadas a las salidas de uno de dichos registros intermedios.

- 5.- 5a.- "RED DE CONEXION PARA AUTOCONMUTADOR TELEFONICO TEMPORAL DE MODULACION POR IMPULSOS CODIFICADOS", todo tal y conforme se describe en la presente Memoria, la cual consta de quince hojas mecanografiadas por una sola cara.

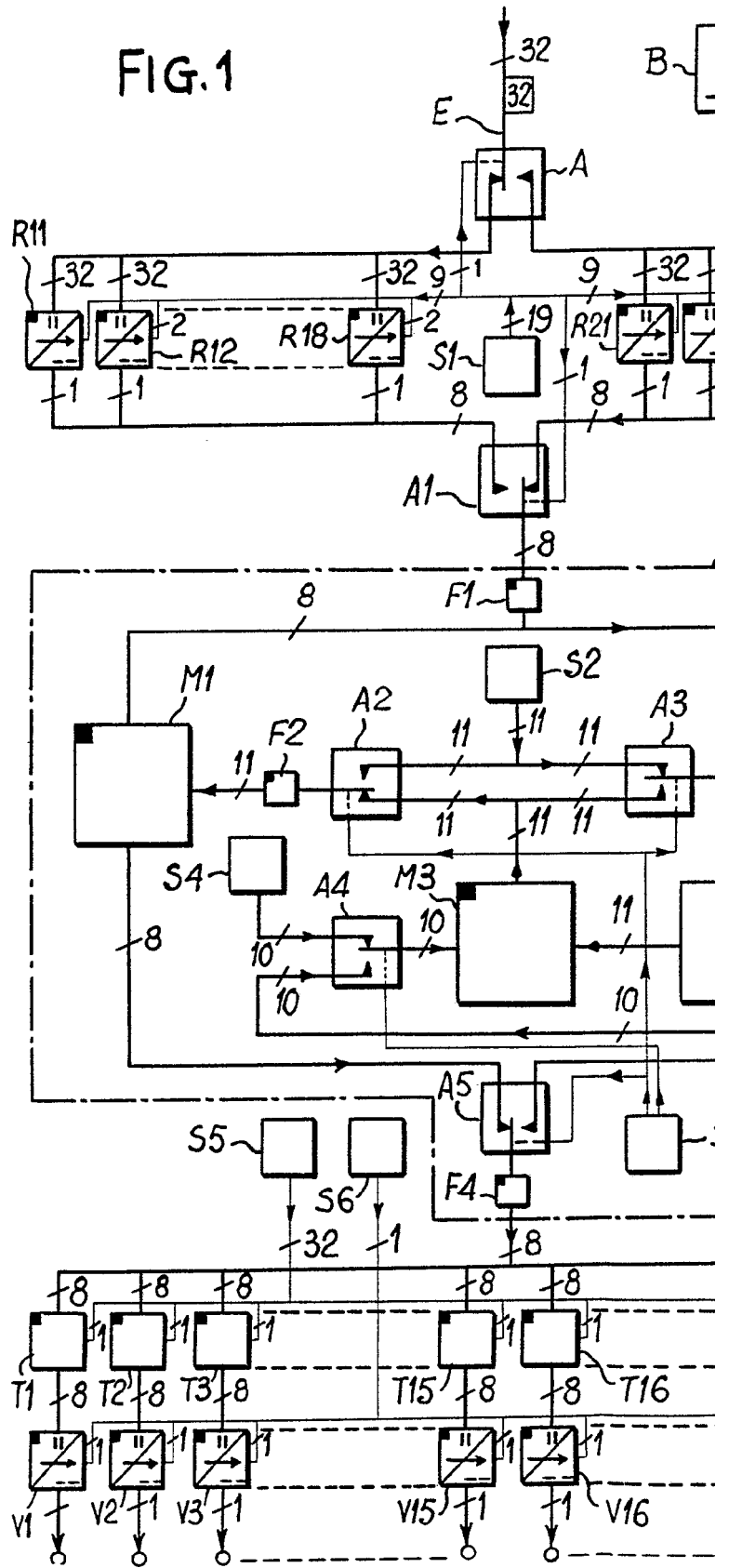
Madrid, 29 Dic. 1976

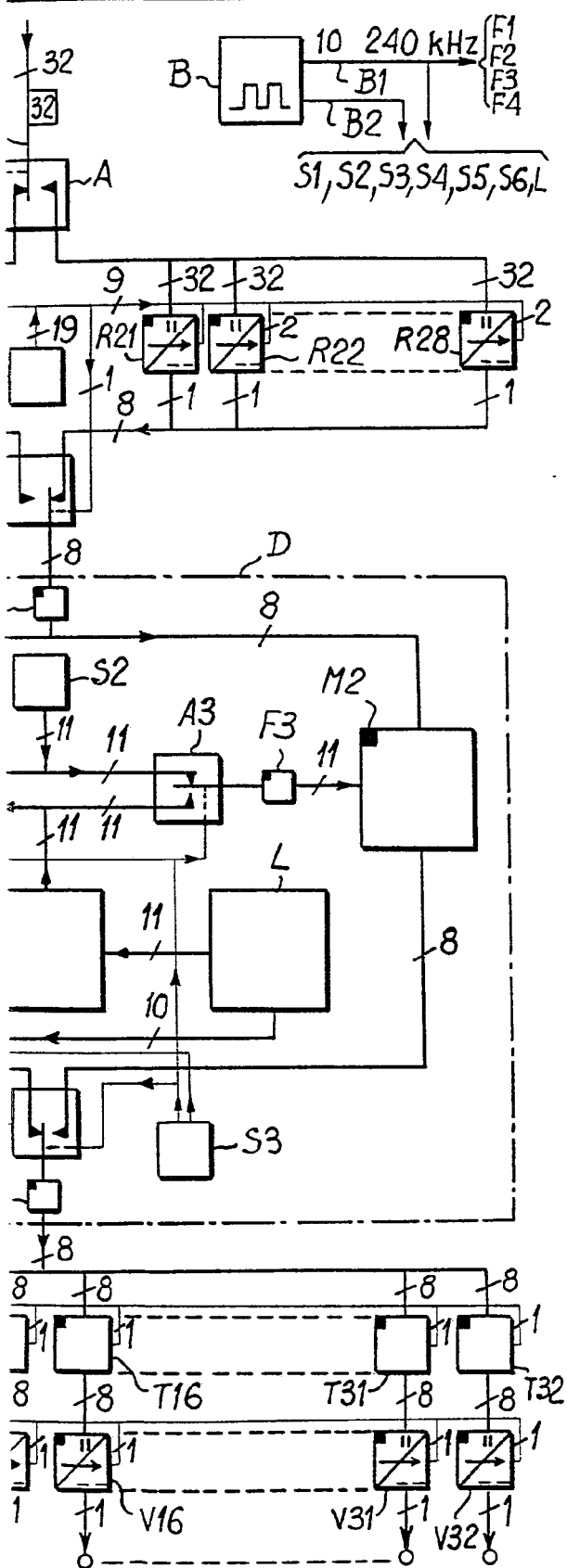


JEUMONT-SCHNEIDER.

ESCALA VARIABLE.

FIG. 1





Madrid, 29 DIC. 1978

[Handwritten signature]

ESCALA VARIABLE.

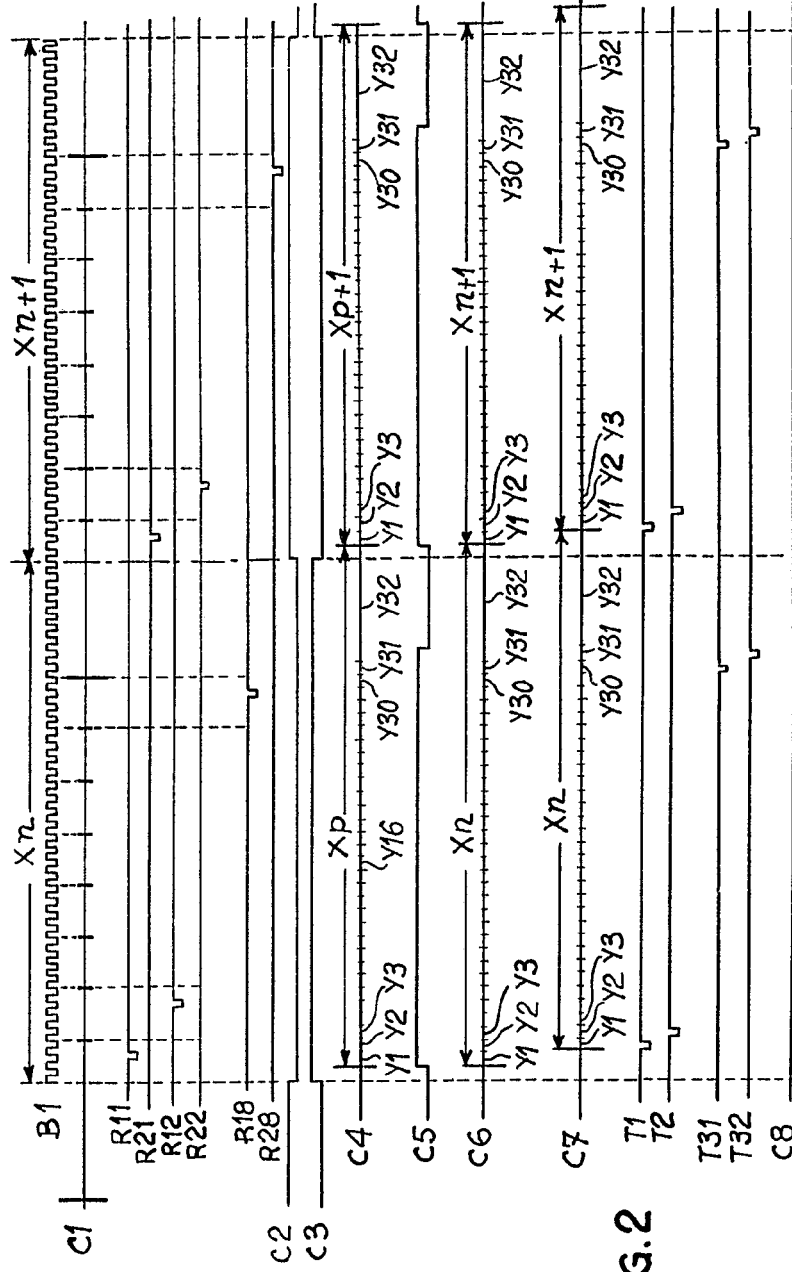


FIG. 2

Madrid, 29 DIC. 1978

16

ESCALA VARIABLE.

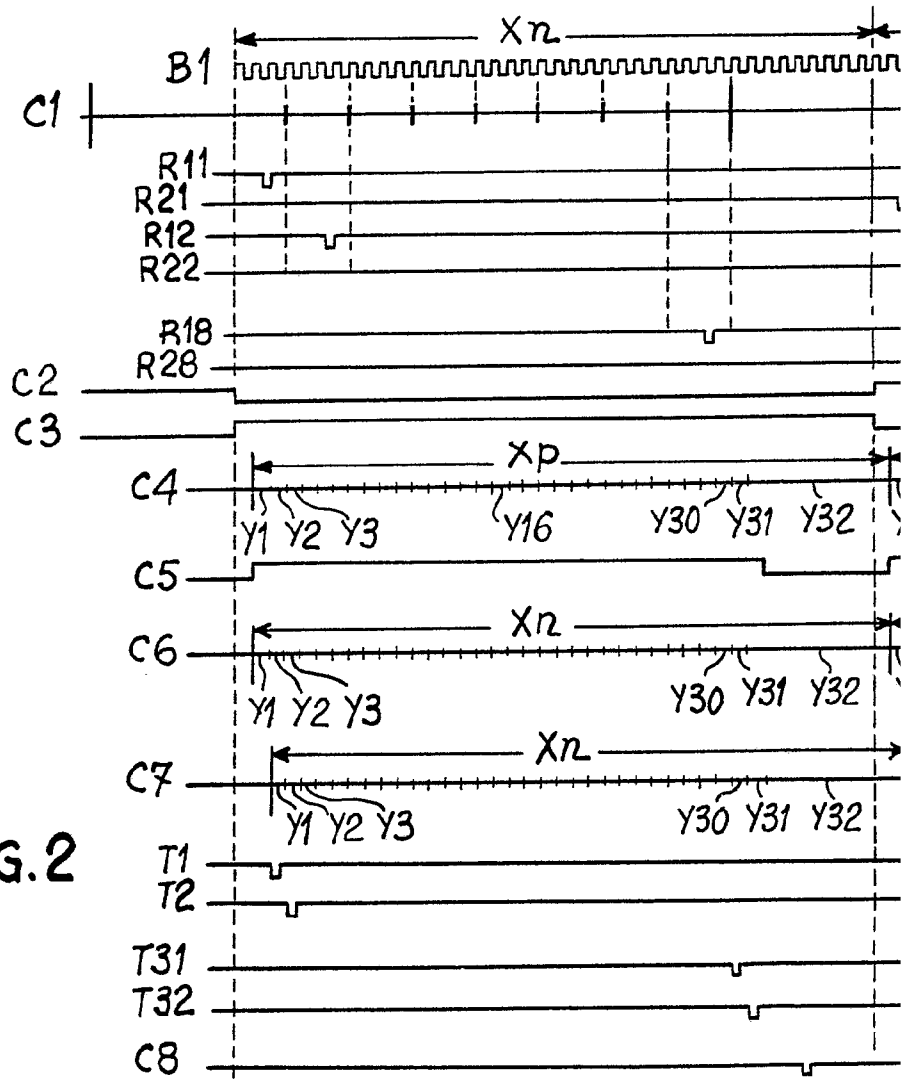
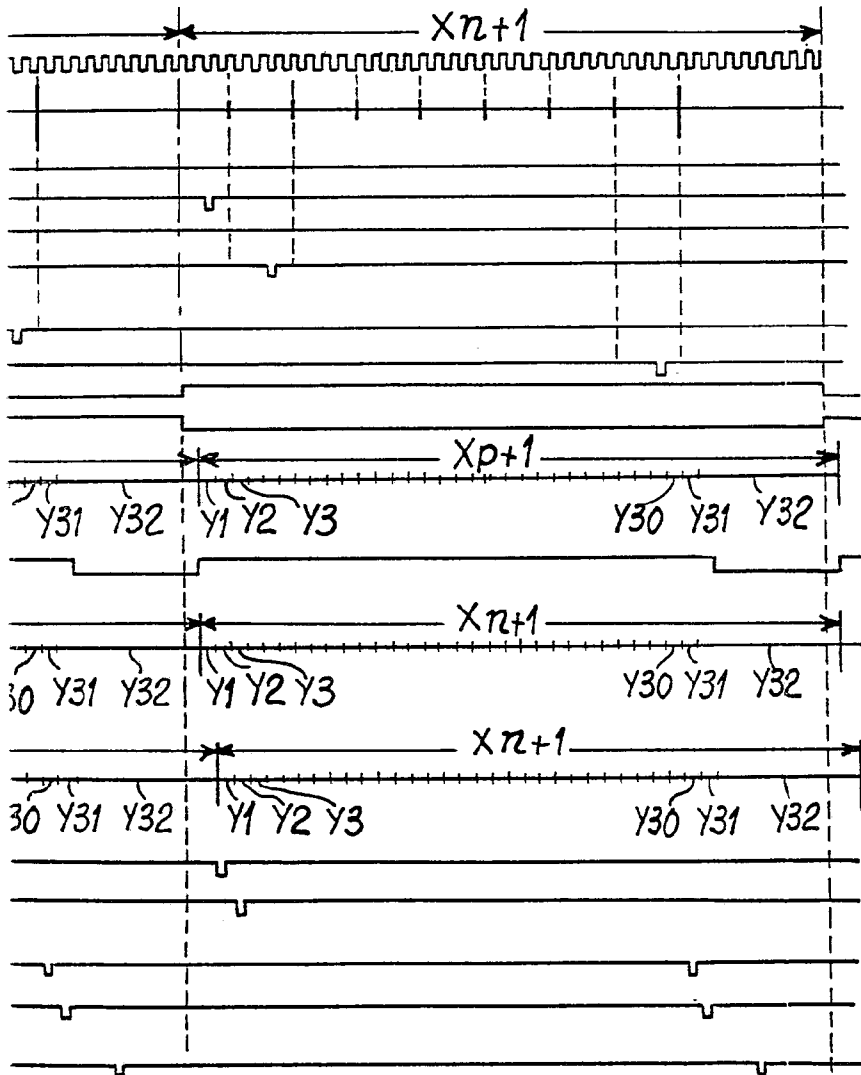


FIG. 2



Madrid, 29 DIC. 1976