



ESPAÑA

(19) ES	(21) 453471	(20) A1
(22)	FECHA DE PRESENTACION 19 NOV. 1976	

PATENTE DE INVENCION

(31) PRIORIDADES: (31) NUMERO Ser. 633.602	(32) FECHA 20 de Noviembre de 1.975	(33) PAIS Norteamerica.
--	--	----------------------------

(47) FECHA DE PUBLICIDAD	(51) CLASIFICACION INTERNACIONAL H01L	(62) PATENTE DE LA QUE ES DIVISIONARIA
--------------------------	--	--

(54) TITULO DE LA INVENCION Procedimiento para fabricar un dispositivo semiconductor de una sola pieza.
--

(71) SOLICITANTE (S) WESTERN ELECTRIC COMPANY, INCORPORATED, entidad norteamericana,
---

DOMICILIO DEL SOLICITANTE residente en 195 Broadway, New York 10007, EE.UU. de A.
--

(72) INVENTOR (ES) LEOPOLDO DY YAU.
--

(73) TITULAR (ES)
-------------------

(74) REPRESENTANTE D. Jaime Gomez-Acebo y Modet.
---

Este invento se refiere a la fabricación de dispositivos semiconductores y, de un modo más particular, a una técnica para conseguir control subsicrométrico de perfiles laterales de adulteración en tales dispositivos.

5. Ya se conoce la fabricación de transistores bipolares de microondas utilizando el proceso llamado de emisor autoalineado, según se describe, por ejemplo, en "Low-Noise Implanted-Base Microwave Transistors" (Transistores de microondas de Base Implantada y Ruido Bajo), de J.A. Archer, Solid State Electronics, volumen 17, páginas 387-393, 1.974. Para aumentar al máximo la relación de señal a ruido de dicho transistor, se debe reducir la resistencia total de la base de la unidad a un mínimo, pero manteniendo al mismo tiempo una ganancia de corrimiento suficiente. En dicho dispositivo, la base comprende normalmente
10. regiones inactivas y activas. La resistencia total de la base es la suma de la resistencia de éstas dos regiones de la base. Para mantener la ganancia de la corriente constante, la resistencia de la región de la base activa se puede reducir solamente reduciendo la anchura de la franja del emisor del dispositivo. La
15. resistencia de la región de la base inactiva se reduce estableciendo una concentración de adulteración relativamente elevada en dicha región.

20. En un transistor normal, con emisor autoalineado, según se ha propuesto originalmente, las regiones del emisor y base inactiva están directamente adyacentes. Si la región de base
25. inactiva está relativamente muy adulterada su adyacencia con el emisor, que también está muy adulterado, dá lugar a la llamada unión de emisor a base blanda que, para muchas aplicaciones de interés práctico, es una característica indeseable. (Una unión
30. blanda es aquella que exhibe una fuga de corriente relativamente

elevada y un voltaje de perforación relativamente bajo).

5. Una proposición para mejorar las características de la unión emisor a base de un transistor de emisor autoalineado consiste en incluir en el dispositivo la llamada región de base compensadora. (Vease, por ejemplo, "A New Submicron Emitter Formation with Reduced Base Resistance for Ultra High Speed Devices" (Nueva Formación Submicrométrica de Emisor con Resistencia Reducida en la Base para Dispositivos de Velocidad Ultra Alta) de H. Kamioka et al, IEDM Technical Digest, páginas 279-282, 1.974).
10. Esta parte de compensación se empareda entre la región de base activa adulterada de una forma relativamente ligera y la región de base inactiva relativamente muy adulterada. La concentración de impurezas en la parte de compensación es normalmente intermedia a las regiones de base activa e inactiva. Como
15. la anchura de la parte de compensación es normalmente muy pequeña (por ejemplo, menos de 0,3 micrones su inclusión en el dispositivo no contribuye notablemente a la resistencia total.

20. La técnica descrita en el artículo de Kamioka et al mencionado, para conseguir una región de base de compensación en un transistor de emisor autoalineado tiene el inconveniente de que exige el ataque químico controlado de cuatro capas depositadas. Además, una etapa de rebaje del tipo especificado por Kamioka et al ha demostrado ser difícil de controlar de una manera pronosticable y reproducible.

25. Por consiguiente, ha surgido la necesidad de disponer de una técnica que pueda permitir la formación de una región de base con compensación en un transistor de emisor autoalineado de una manera simple pero fácilmente reproducible. Además, se ha reconocido que dicha técnica, si se encontrara disponible,
30. sería también útil para controlar los perfiles laterales de

adulteración en otra variedad de dispositivos semiconductores.

Por consiguiente, el presente invento tiene por objeto específico proporcionar un método perfeccionado para formar una región de base de compensación en un transistor bipolar de microondas del tipo de emisor autoalineado.

5.

De un modo más general, este invento tiene por objeto proporcionar una técnica para controlar el perfil lateral de adulteración en una variedad de dispositivos semiconductores de una manera simple y reproducible.

10.

Expuesto brevemente, estos y otros objetos del presente invento se consiguen en un método ilustrativo específico para fabricar un transistor bipolar de emisor autoalineado del tipo que comprende una región de base de compensación amplia submicrométrica interpuesta entre regiones de base inactiva y

15.

activa. Según este método, se forma una capa de nitruro de silicio sobre un elemento de silicio de un tipo de conductividad. Sobre el nitruro de silicio se forma un modelo de material protector. Entonces, por una implantación iónica de dosificación relativamente elevada, se establece una región de base inactiva del tipo de conductividad opuesta en el elemento de silicio en regiones no enmascarado por el modelo de capa protectora.

20.

Después, de acuerdo con una característica principal del presente invento, se desbasta el material de capa protectora una cantidad predeterminada en un plasma oxidante. Aquellas partes de la capa de nitruro de silicio que no están enmascaradas por la capa protectora desbastada se eliminan entonces por ataque químico. Entonces mediante una implantación iónica de dosificación relativamente baja, se establece una región del tipo de conductividad opuesta en el elemento de silicio en regiones que

25.

no están enmascaradas por el modelo de capa protectora desbas

30.

tada para formar de éste modo una región de base de compensación cuya extensión lateral corresponde a la cantidad predeterminada desbastada de la capa protectora. En una serie de etapas ulteriores, se forman en el elemento de silicio regiones de base activas y emisor.

5.

Las figuras 1 a 5 con vistas de costado en sección transversal de una parte de un dispositivo semiconductor específico ilustrativo del tipo que se puede fabricar según los principios del invento.

10.

A título de ejemplo específico, el invento se describe en la presente memoria en el contexto de la fabricación de un transistor bipolar de microondas particulares del tipo de emisor autoalineado. No obstante, según resultará evidente más adelante, el invento tiene también aplicación a la fabricación de

15.

otros dispositivos prácticos. Además, se comprenderá que las dimensiones, materiales, concentraciones, etc, específicos indicados a continuación sirven solamente de ejemplo.

20.

En la figura 1 se representa una capa epitaxial de tipo normal 10 formada sobre un substrato de silicio de tipo N 12. A título ilustrativo, la capa 10 tiene un espesor de 2,5 a 3,5 micrones (en la dirección  $y$ ) y se adultera con arsénico hasta una concentración de aproximadamente  $5 \times 10^{15}$  átomos de arsénico por cc. Sobre la capa 10 se deposita una capa pasivadora 14, por ejemplo de dióxido de silicio que tiene un espesor de aproximadamente 250 Angstroms. Sobre el dióxido de silicio hay una capa 16 de nitruro de silicio que tiene un espesor de aproximadamente 1.000 Angstroms.

25.

30.

Por métodos clásicos bien conocidos por el experto en la materia, se deposita una capa de material fotoresistente o resistente a los electrones de tipo positivo o negativo, sobre

la capa 16 de la figura 1 y después se irradia de una forma selectiva y se elabora para formar un modelo prescrito. Dicho modelo se ilustra en la figura 1 en forma de una barra 18 cuyas dimensiones  $x$ ,  $y$  y  $z$  son aproximadamente: 1,5 micrones, 1 micrón y 37 micrones, respectivamente.

5.

La barra de capa protectora o modelo 18 sirve como máscara para evitar que los átomos cargados (iones) dirigidos sobre la parte superior de la superficie de la estructura de la figura 1, se inyectan en la parte de la capa epitaxial 10 que queda bajo el modelo de capa protectora 18. Dicha inyección o implantación iónica, que es una técnica bien conocida (véase por ejemplo, "Ion Implantation" ( Implantación iónica) de W.L. Brown y A.U. Mac Rae Bell Laboratories Record, paginas 389,394, Noviembre de 1.975) se puede diseñar fácilmente para que penetre en la capa 10. Como variante, aquellas partes de la capa 16 no cubiertas por el modelo de capa protectora 18 se pueden eliminar antes de realizar la fase de implantación iónica.

10.

15.

20.

25.

De un modo más específico, según se ilustra en la figura 2, se forma P<sup>+</sup> regiones de base inactivas 20 y 22 en la capa epitaxial 10 empleando técnicas clásicas de implantación iónica. A título ilustrativo, la implantación de las regiones 20 y 22 se puede realizar dirigiendo una dosis de  $5 \times 10^{15}$  iones de boro por centímetro cuadrado con una energía de 60.000 voltios electrónicos en la superficie superior de la estructura de la figura 2. Como variante, eliminando primero aquellas partes de la capa 16 que no están cubiertas por el modelo de capa protectora 18, se pueden formar las regiones 20 y 22 por implantación iónica con la dosis especificada anteriormente pero a una energía reducida de tan solo 20.000 voltios electrónicos.

30.

En uno u otro caso, esta fase de implantación iónica de dosificación relativamente elevada establece en la capa 10 regiones de base inactivas 20 y 22 que muestran una característica de resistencia relativamente baja.

5. Según los principios del presente invento, la fase siguiente en el proceso de fabricación que se describe en la presente memoria es desbastar la anchura de la capa protectora 18 de la figura 2 en una cantidad predeterminada. Esta operación se realiza convenientemente empleando la técnica conocida como
10. ataque con plasma que es un procedimiento simple en seco por medio del cual se puede conseguir el desbaste deseado de la capa protectora en cuestión de tan solo unos minutos. El ataque con plasmas, que es un procedimiento normal conocido se describe, por ejemplo, en "A Plasma Oxidation Process For Removing Photoresist Films" (Procedimiento de Oxidación Con Plasma para Eliminar Películas Fotorresistentes), de S.M. Irving, Solid-State Technology Volumen 14 (6), páginas 47-51, Junio 1.971.
- 15.

20. A título ilustrativo, el método de invención del solicitante comprende desbastar el módulo de capa protectora 18 de la figura 2, en un plasma oxidante. La gase de desbaste se puede realizar, por ejemplo, utilizando un aparato de ataque con plasma International Plasma Corporation Model 2005 u otro aparato equivalente. Colocando la muestra que se mordenta en plasma de oxígeno bajo una presión de aproximadamente un torr, se consigue el
25. desbaste submicrométrico controlado por precisión del material protector. A 40°C y con un ajuste de potencia de 300 watios, se determinó en 0, 1 micrones por minuto el régimen normal de ataque establecido en el aparato para un material protector negativo como es el poliglicidilmetacrilato-coetilacrilato (COP).
30. Así, para conseguir una región de base de compensación inactiva

con una anchura de 0,2 a 0,5 micrones, se necesita un tiempo de ataque total del orden de tan solo 2 a 5 minutos.

5. El ataque isotrópico con plasma del material protector se lleva a cabo en la forma descrita anteriormente. Después de haberse desbastado, por ejemplo 0,25 micrones de anchura y altura, el modelo de capa protectora tiene la forma ilustrada en la figura 3. El modelo de capa protectora original 18 se ilustra con líneas de puntos y el modelo desbastado está indicado por el número de referencia 24.

10. Antes de proceder a la implantación iónica de las regiones de base de compensación 26 y 28 ilustradas en la figura 3, es conveniente, aún que no absolutamente necesario, eliminar aquellas partes de la capa de nitruro de silicio 16 que no están enmascaradas por el modelo de capa protectora desbastada 24.

15. Esto se puede realizar, por ejemplo, de un modo normal en el aparato de ataque con plasma mencionado en una etapa de ataque diferencial en cual las partes sin enmascarar de la capa 16 son atacadas, pero en la cual el modelo 24 queda virtualmente intacto. Por ejemplo, colocando la estructura de la figura 3 dentro del campo de radiofrecuencia del aparato de ataque con plasma descrito en una atmósfera de 0,5 torr de fluoruro de carbono al 96% y 4% de oxígeno, a un ajuste de potencia de 100

20. wátios, se eliminan las partes sin enmascarar de la capa de nitruro de silicio 16. Normalmente, se necesitan tan solo de 1

25. a 2 minutos para dicha eliminación. (La superficie superior original de las partes eliminadas de la capa 16 se indica en la figura 3 con líneas de puntos y rayas). En dicho punto en el proceso de fabricación, solamente permanecen sobre la capa 14 el modelo de capa de protección 24 y una parte de nitruro de

30. silicio 30 directamente subyacente al modelo 24.

- Después se forman las regiones de base de compensación de tipo P 26 y 28 de la figura 3 con una implantación de boro a una dosificación de  $1 \times 10^{14}$  iones por centímetro cuadrado, por ejemplo, con una energía de 10.000 voltios electrónicos. Como variante, antes de formar las regiones de compensación 26 y 28 el material protector 24 se puede eliminar de la región de nitruro de silicio 30, por ejemplo, por ataque con plasma o por medios químicos húmedos clásicos. En dicho caso, se pueden formar en una sola fase de implantación iónica las regiones de compensación 26 y 28 y la región de base activa. Esta región de base activa, que no se ilustra en las figura 3, pero que se especifica de una forma adicional más adelante y se representa en la figura 5, se forma bajo la región 30 en la capa 10 entre las regiones 26 y 28. Supongamos, no obstante, a título de ejemplo ilustrativo específico, que la capa protectora 24 de la figura 3 permanece sobre la estructura como modelo de máscara, y que por lo tanto, solamente se forman las regiones de compensación 26 y 28 por la etapa de implantación iónica descrita. Después, el modelo 24 se elimina en la forma especificada y se desarrolla una capa relativamente gruesa de óxido de silicio de un modo normal sobre aquellas partes de la capa de dióxido de silicio originales 14 que no están enmascaradas por la parte de nitruro de silicio 30. La estructura resultante se ilustra en la figura 4, donde la capa de dióxido de silicio 32 tiene su espesor original de aproximadamente 250 Angstroms directamente bajo la parte de nitruro de silicio 30 y un espesor  $d$  de aproximadamente 1.500 Angstroms en otras partes.

Durante todo el ciclo de elaboración descrito anteriormente, en particular durante la fase de desarrollo de óxido, tiene lugar una cierta difusión lateral de las regiones P implanta-

das. Esto se representa en la figura 4 que ilustra que el espacio de separación  $g$  entre las regiones de base de compensación 26 y 28 es ligeramente menor que la anchura de la parte 30. Además, el espacio  $h$  ilustrado en la figura 4 es ligeramente menor que el espacio de separación idealizado indicado en la figura 2, como se ha establecido originalmente entre las regiones 20 y 22.

En algunos procedimientos de fabricación, el movimiento lateral de los límites encarados de las regiones formadas originalmente 20 y 22 de la figura 2 es exactamente pronosticable y reproducible. En tales casos, las fases de implantación descrita anteriormente, que forma las regiones de base de compensación 26 y 28 (véase la figura 3) se pueden eliminar realmente. El movimiento lateral de algunas de las impurezas implantadas originalmente en las regiones 20 y 22 formarán, de hecho, las regiones de compensación adulteradas de una forma relativamente ligera. Cualquiera que sea el modo en que se forman las regiones de base de compensación, la reducción mencionada en el tamaño de la capa protectora, según el invento, se controla para conseguir un modelo de capa protectora desbastada cuya anchura se aproxima al espacio de separación final que existe entre los límites encarados de las regiones de compensación. Por consiguiente en uno u otro caso, la anchura de la parte de nitruro de silicio 30 ilustrada en la figura 4 se aproximará también a dichos espacios.

De un modo directo, la parte de nitruro de silicio 30 de la figura 4 y la capa relativamente gruesa de dióxido de silicio situada directamente debajo se eliminan por ataque. Una cierta parte de la capa relativamente gruesa 32 de dióxido de silicio se ataca también, pero una parte sustancial de la capa

- 32 permanece sobre la estructura. Esta parte restante se ilustra en la figura 5 y está indicada por el número de referencia 34. Una ventanilla de abertura de anchura  $w$  en la capa restante 34 queda disponible para implantar sucesivamente la capa 10 regiones autoalineadas de base activa y visor de una forma bien conocida en esta rama de la industria. A título ilustrativo, una región de base de tipo P activa 36 se implanta en la capa 10 dirigiendo  $5 \times 10^{13}$  iones de boro centímetro cuadrado con una energía de 3.000 voltios electrónicos a través de la abertura en la capa 34. Ulteriormente, para formar una región emisora de tipo  $N^+$  38, se dirigen  $2 \times 10^{15}$  iones de arsénico por centímetro cuadrado con una energía de 50.000 electrónicos a través de la abertura especificada. Además, según es bien sabido, se puede efectuar una fase de reconido después de las fases de implantación de la base y el emisor para eliminar desordenes de cristales en la capa 10 resultante del bombardeo iónico y, al mismo tiempo, para impulsar (hacia abajo en la figura 5) las impurezas de las regiones 36 y 38.

- En la figura 5, una parte de las regiones de compensación 26 y 28 se interponen entre la región del emisor 38 y las regiones de base inactiva 20 y 22. Por las razones expuestas anteriormente, dicha estructura, donde las regiones de base inactiva y emisor adulteradas notablemente quedan separadas por las regiones de compensación de adulteración relativamente ligera, tiene características convenientes para el dispositivo.

- Los contactos eléctricos a las regiones de base y emisor de la estructura ilustrada en la figura 5 se realizan de una forma normal. Así, por ejemplo, se pueden hacer aberturas (representadas por líneas de puntos) en la capa 34 y aplicarse un material conductor apropiado (representado por líneas de

puntos y rayas) al dispositivo para hacer contacto con las regiones de base inactivas 20 y 22. Estos elementos conductores en contacto con las regiones 20 y 22 están indicados por los números de referencia 40 y 42. De un modo similar, se forma un elemento conductor 44 sobre la estructura, para establecer con +  
5. contacto eléctrico con la región del emisor 38. Se puede hacer al sustrato 12 una conexión apropiada del electrodo del colector.

Aunque anteriormente se ha puesto de relieve la aplicación del método de invención del solicitante de la fabricación de un transistor bipolar de emisor autoalineado, se comprenderá que el método tiene también aplicación en la fabricación de otros tipos de dispositivos.  
10.

En la fabricación de un dispositivo de transistor con efecto de campo de puerta aislada (IGFET), se puede utilizar una capa modelada de polisilicio cubierta por una capa correspondientemente modelada de material protector como máscara para implantar regiones de fuente y drenaje en un cuerpo semiconductor. Durante las fases posteriores de elaboración normal, los cantos verticales encarados de las regiones implantadas tienden en la práctica, a desplazarse lateralmente una hacia la otra.  
15. Por consiguiente, la etapa de polisilicio que tiene por finalidad servir como electrodo puerta del dispositivo, se superpone a partes de las regiones de fuente y drenaje. Esto da lugar a efectos parásitos indeseables de capacitancia que limitan las características de alta frecuencia del dispositivo y, además, pueden producir perforación con bajo voltaje en dispositivos IGFET de canal corto.  
20.  
25.

Según los principios del presente invento, la capa protectora sobre la capa de polisilicio de una estructura que se ha de elaborar para formar un dispositivo IGFET se hace ini-  
30.

- cialmente más ancha que la anchura final deseada del electrodo puerta. Después del etague con plasma del polisilicio que no está enmascarado por la capa protectora, se implanta por iones las regiones fuente y drenaje en el dispositivo de un modo normal utilizando el modelo de capa protectora y el polisilicio remanente como elemento de máscaras compuesta. Entonces se desbasta el modelo de capa protectora en la forma controlada con precisión citada anteriormente para compensar el desplazamiento lateral esperado de las regiones implantadas de fuente y drenaje. En otras palabras, la capa protectora se desbasta de forma que su anchura corresponda casi exactamente a la separación final que existirá, después de la elaboración, entre los cantos encarados de las regiones de fuente y drenaje. Después, utilizando el material de capa protectora desbastada como máscara, se mordenta el polisilicio expuesto de modo que su anchura corresponda a la de la capa protectora desbastada, por lo que la anchura del polisilicio será entonces menor que la distancia inicial establecida entre las regiones implantadas de fuente y drenaje. Entonces el material de capa protectora se elimina y se lleva a cabo la elaboración ulterior de modo que los cantos finales encarados de las regiones de fuente y drenaje queden prácticamente en alineación exacta con la puerta de polisilicio. De éste modo se consigue un dispositivo IGFET con características convenientes de una forma fácil y reproducible. Además, se pueden construir empleando etapas similares, otros dispositivos como, por ejemplo, dispositivos FET de barra Schottky y dispositivos EET de puerta de unión. En los dispositivos FET con barra Schottky con puerta de unión, donde las regiones de fuente y drenaje se implantan normalmente en gran magnitud para reducir la resistencia, una región de compensación similar a la establecida en el procedi-
- 5.
  - 10.
  - 15.
  - 20.
  - 25.
  - 30.

miento de fabricación de transistores bipolar descrito anteriormente, evitará la perforación con bajo voltaje entre la puerta y las regiones de fuente y drenaje implantadas en gran magnitud.

Finalmente, se comprenderá que los procedimientos

5. descritos anteriormente sirven solamente de ilustración de la aplicación de los principios del invento. Según estos principios del invento. Según estos principios, los expertos en la materia pueden idear numerosas modificaciones de los métodos expuestos sin desviarse del espíritu y alcance del invento. Por ejemplo,
10. aunque se ha puesto principalmente de relieve el desbaste de un material protector por la técnica conveniente de ataque con plasma en atmósfera oxidante, se comprenderá que existen disponibles otras técnicas, por ejemplo ataque químico húmedo, como variante para llevar a cabo la gase de desbaste.

15.

Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.

20.

REIVINDICACIONES

5. 1.- Procedimiento para fabricar un dispositivo semicon-  
ductor de una pieza, que comprende las fases, de formar un modelo  
prescrito de material protector sobre una superficie del cuerpo,  
establecer regiones de tipo de conductividad especifica en par-  
tes del cuerpo enmascaradas por el modelo, por lo que las regio-  
nes quedan separadas lateralmente en el cuerpo en una distancia  
10. de aproximadamente igual a la anchura del modelo; caracterizado  
dicho procedimiento porque se desbasta el modelo de capa protec-  
tora una cantidad predeterminada para reducir su anchura y propor-  
cionar un elemento de máscara para la ulterior elaboración del  
15. dispositivo.
- 2.- Procedimiento según la reivindicación 1, caracte-  
rizado porque se desbasta el modelo de capa protectora en un plag-  
ma oxidante.
20. 3.- Procedimiento según la reivindicación 2, caracte-  
rizado porque cuando dicho dispositivo comprende formar el mo-  
delo de material protector prescrito sobre una primera capa de  
un tipo de conductividad, se eliminan aquellas partes de la pri-  
mera capa que no están enmascaradas por el modelo de capa protec-  
tora desbastada y se elimina el modelo de capa protectora, dejan-  
do por lo tanto sobre el cuerpo una parte de la primera capa  
25. cuya anchura corresponde con la anchura de la capa protectora  
desbastada.
30. 4.- Procedimiento según cualquiera de las reivindica-  
ciones anteriores, caracterizado porque la anchura del modelo  
de capa protectora se desbasta en una cantidad que corresponde  
al desplazamiento lateral de las regiones establecidas una en

dirección a la otra y, que tiene lugar durante la fabricación del dispositivo.

5. 5.- Procedimiento según cualquiera de las reivindicaciones anteriores, caracterizado porque se establecen además regiones de compensación en partes del cuerpo no enmascaradas por el modelo de capa protectora desbastada.

10. 6.- Procedimiento según cualquiera de las reivindicaciones anteriores, caracterizado porque dicha etapa de establecimiento comprende regiones de implantación iónica del tipo de conductividad al del cuerpo de la pieza en dicho cuerpo.

7.- Procedimiento según la reivindicación 3, caracterizado porque la primera capa comprende una capa de nitruro de silicio.

15. 8.- Procedimiento según la reivindicación 3, caracterizado porque la primera capa comprende una capa de polisilicio.

9.- Procedimiento según la reivindicación 7, caracterizado porque se desarrolla una capa de dióxido de silicio sobre las partes superficiales del dispositivo que no están cubiertas por la parte remanente de nitruro de silicio.

20. 10.- Procedimiento según la reivindicación 9, caracterizado porque se elimina la parte remanente de nitruro de silicio para formar de éste modo una abertura en el dióxido de silicio con el fin de tener acceso al cuerpo semiconductor y después formar sucesivamente por implantación iónica, a través de la

25. abertura, las regiones de base y emisor en el cuerpo.

30. 11.- Procedimiento según la reivindicación 4, caracterizado porque las fases de establecimiento citadas comprenden una primera formación de una región de base inactiva por una implantación iónica de dosificación relativamente alta, y una segunda formación de una región de base de compensación por una implanta

ción iónica de dosificación relativamente baja.

12.-Procedimiento para fabricar un dispositivo semicondutor de una sola pieza, tal y como queda sustancialmente descrito en la presente Memoria, y en los dibujos adjuntos.

5.

Esta Memoria consta de dieciseis hojas, escritas a máquina por una sola cara.

Madrid, 19 NOV. 1976

WESTERN ELECTRIC COMPANY, INCORPORATED

J. GOMEZ ACEBO Y CENED  
a. p. Elanador L. Genta Ferrández

FIG. 1

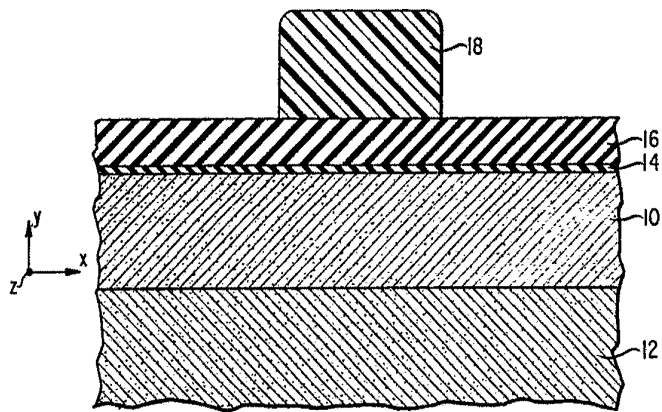
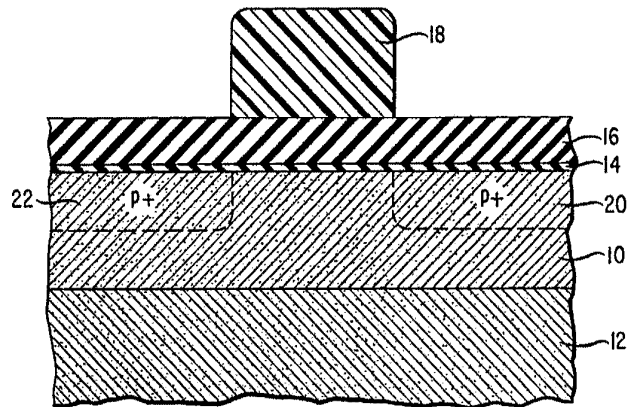


FIG. 2



18 NOV 1976

*Morgan*

FIG. 3

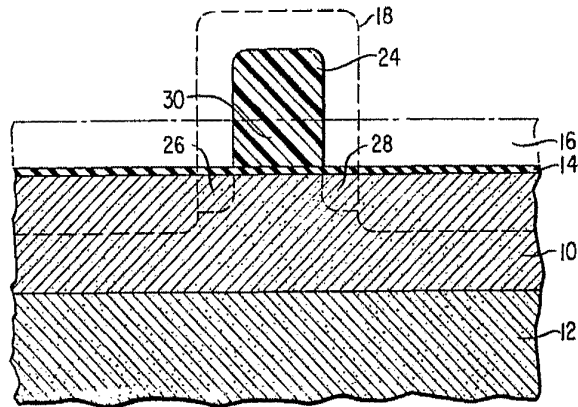


FIG. 4

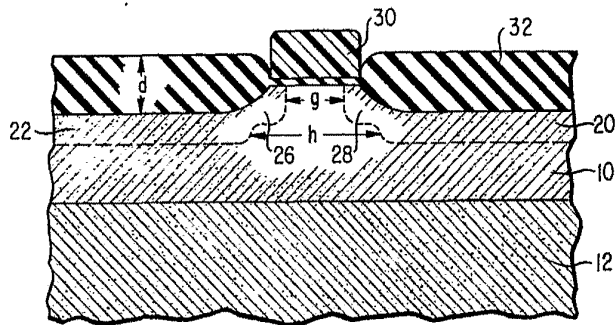
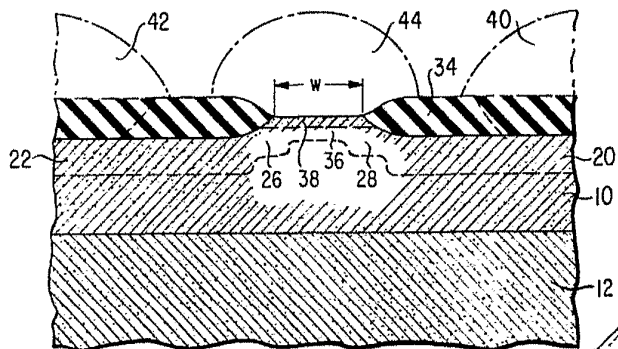


FIG. 5



1926 NOV 15