



ESPAÑA

10 ES	11 NUMERO	12 A1
21	45307	
22	FECHA DE PRESENTACION	
	5-11-76	

P.- 64.221  
Case No. 29679  
Div.

PATENTE DE INVENCION

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
577.366	14-5-75	EE.UU.
47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	52 PATENTE DE LA QUE ES DIVISIONARIA
	H03K	Nº 447.842
54 TITULO DE LA INVENCION		
"PERFECCIONAMIENTOS INTRODUCIDOS EN UNA COMBINACION UTILIZABLE PARA MUESTREAR GEOMETRICAMENTE UNA SEÑAL DE ENERGIA RADIANTE"		
71 SOLICITANTE (S)		
RAYTHEON COMPANY		
DOMICILIO DEL SOLICITANTE		
141 Spring Street, Lexington, Massachusetts, Estados Unidos de América.		
72 INVENTOR (ES)		
Robert Emmett Kirkland.		
73 TITULAR (ES)		
74 REPRESENTANTE		
DON ALBERTO DE ELZABURU MARQUEZ		

LFG/

P.-64.221

1                    Para recibir energía radiante se utilizan forma-  
ciones o agrupaciones ordenadas de elementos, tales como  
una formación de antena para radar o una formación ordena-  
da de transductores para "sonar", en unión de circuitos eléc-  
5                    tricos, para localizar las fuentes de dicha energía radian-  
te. Las señales de energía radiante que se propagan hacia  
la formación ordenada de elementos receptores experimentan  
amplias variaciones en la gama dinámica de sus amplitudes,  
según la intensidad de las fuentes y la distancia a que és-  
10                    tas se hallen de los elementos receptores. Entre los circui-  
tos eléctricos utilizados para formar el haz receptor se in-  
cluyen con frecuencia circuitos de muestreo numéricos (por  
dígitos) que tienen que ser sensibles o capaces de responder  
a las amplias variaciones de amplitud, así como circuitos  
15                    multiplicadores para multiplicar las señales de los elemen-  
tos receptores respectivos por unos coeficientes de correc-  
ción de directividad con el fin de generar con más precisión  
una forma prescrita de diseño de directividad del haz que  
se recibe.

20                    Se plantea el problema de que la generación de  
una pluralidad de haces receptores hace necesario el alma-  
cenaje de historiales pasados de muestreo de datos, partien-  
do de las señales de los elementos receptores respectivos.  
En el caso de señales de una amplia gama dinámica, es nece-  
25                    sario almacenar muchos más bitios de muestreo numérico que  
para una señal de amplitud fija. Si bien, para reducir la  
gama dinámica, se utiliza frecuentemente un control automá-  
tico de ganancia en la amplificación de las señales recibi-  
das, este control puede ser difícil o imposible de realizar  
30                    en situaciones que impliquen un rápido desvanecimiento de

1 la señal a lo largo del trayecto de su propagación, y cam-  
bios súbitos de ecos múltiples tales como los que pueden  
producirse en el caso del "sonar" por reverberaciones sónicas.  
5 Además, la multiplicación numérica para conseguir la  
corrección de directividad antes citada puede ser indebidamente  
engorrosa o complicada en aquellas situaciones en las  
que el número de bitios de cada muestra numérica presentada  
al multiplicador exceda con mucho del de los necesarios para  
10 formar un haz en circunstancias de intensidad de señal esencialmente constante.

Los problemas mencionados se superan, obteniéndose  
se otras ventajas además, por medio de un sistema formador  
de haz que, con arreglo a la presente invención, utiliza el  
muestreo geométrico de los datos de las señales proporcionadas  
15 por los respectivos elementos receptores. Si bien las enseñanzas  
de esta invención son aplicables a señales tanto de energía  
electromagnética como de energía sónica, la invención, según  
se ha visto, resulta particularmente útil en aplicaciones de  
"sonar" y, por consiguiente, se enseñará la invención  
20 haciendo referencia a una formación o agrupación ordenada  
de transductores de "sonar" y a los circuitos eléctricos  
acoplados a los mismos, en la que se hace uso del muestreo  
geométrico para formar haces de energía sónica. Con el muestreo  
geométrico, cada número expresado en dígitos que representa  
25 la magnitud de una muestra de la señal de "sonar" está en la  
forma de exponente o logaritmo de base dos de la magnitud real  
y efectiva de la muestra de datos. De esta manera, una señal  
numérica compuesta de un número de bitios relativamente pequeño  
es capaz de representar una amplia gama de amplitudes de señal  
30 de "sonar". Esto

1 reduce en grado sumo los requisitos de almacenaje o memo-  
ria para uso en la operación de formar los haces. También  
facilita la corrección de directividad de las señales pro-  
cedentes de cada uno de los transductores, puesto que el  
5 procedimiento de multiplicación puede ahora efectuarse me-  
diante la adición del logaritmo de un factor de recuento al  
logaritmo de la amplitud de la señal de "sonar". La combina-  
ción de las señales corregidas en directividad o ponderadas  
se efectúa extrayendo primero el antilogaritmo de las seña-  
10 les, para obtener sus amplitudes verdaderas ponderadas, des-  
pués de lo cual se suman unas con otras las amplitudes pon-  
deradas hasta obtener el haz receptor.

El muestreo geométrico se obtiene por medio de un  
bucle de realimentación o retroacción que hace uso de un  
15 comparador acoplado entre una señal de referencia y la se-  
ñal recibida por un transductor. La señal de referencia se  
obtiene de un convertidor de numérico en analógico acoplado  
por medio de un descodificador a un registro de aproximacio-  
nes sucesivas, el cual, a su vez, está excitado por la sali-  
20 da del comparador. El descodificador, en respuesta a un nú-  
mero expresado en dígitos, que viene del registro de aproxi-  
maciones sucesivas, excita sólo un bitio cada vez, de la en-  
trada numérica que va al convertidor de numérico en analógi-  
co, obteniéndose de ese modo, para la señal de referencia,  
25 unas salidas analógicas relacionadas entre sí por factores  
de dos. Como consecuencia de esta relación de factores de  
dos, el número expresado en dígitos que hay a la salida del  
registro de aproximaciones sucesivas es, por lo tanto, el  
logaritmo de base dos de la señal de transductor aplicada al  
30 comparador.

1                   En una determinada forma de realización del inven-  
to, entre el descodificador y el convertidor de numérico en  
analógico hay un conmutador selector para conmutar selecti-  
vamente un juego o grupo de líneas que viene del descodifi-  
5                   cador llevándolas a uno de entre una pluralidad de juegos  
correspondientes de terminales de entrada del convertidor  
de numérico en analógico. Uno de estos juegos de termina-  
les de entrada representa señales de amplitud relativamente  
baja, en tanto que un segundo juego de terminales de entra-  
10                   da de los citados representa una señal de una amplitud rela-  
tivamente grande. Esto da una gama múltiple de señales loga-  
rítmicas que permite el uso de un logaritmo de relativamen-  
te pocos dígitos para representar una señal de amplia gama  
dinámica. En una segunda forma de realización del invento,  
15                   hay un descodificador acoplado a una pareja de convertido-  
res de numérico en analógico, donde uno de los convertido-  
res representa señales de amplitud grande mientras el otro  
convertidor representa señales de pequeña amplitud, estando  
las salidas de los dos convertidores conectadas a un sumador  
20                   que suma las salidas, unas con otras, dando la referencia  
para el comparador. El convertidor de numérico en analógico  
que opera con la señal de mayor amplitud se desacopla del  
sumador cuando hay presente una señal de amplitud pequeña,  
con el fin de mejorar la exactitud de la referencia.

25                   Los aspectos arriba citados y otros rasgos carac-  
terísticos de la invención se explican en la descripción que  
sigue, tomada en relación con los dibujos adjuntos, en los  
cuales:

30                   - la figura 1 es un esquema funcional de un forma-  
dor de haces de "sonar" que lleva incorporado el muestreo geo

1 métrico con arreglo a la presente invención;

5 - la figura 2 es un esquema funcional de una determinada forma de ejecución del muestreador geométrico de la fig. 1, e ilustra el uso de un conmutador selector entre el descodificador y el convertidor de numérico en analógico; y

10 - la figura 3 es un esquema funcional de una variante de ejecución del muestreador geométrico de la fig. 1, en el que hay dos convertidores de numérico en analógico acoplados entre el descodificador y el comparador.

15 Con referencia ahora a la fig. 1, se ve en ella un esquema funcional o por bloques de un sistema 20 que incluye una formación ordenada 22 de transductores 24 para recibir la energía sónica que incide en ellos. En la formación 22 se representan cinco de los transductores 24, a título de ejemplo para enseñar la invención, sobrentendiéndose que la formación 22 puede comprender transductores adicionales en formación o agrupación lineal o bien, por ejemplo, a lo largo de una superficie curva, como en una formación cilíndrica. Con arreglo a la invención, cada uno de los transductores 24 va acoplado a un canal de recepción 26 que comprende un preamplificador 28, un muestreador geométrico 30, un registro 32 para almacenar un historial de muestras proporcionadas por el muestreador geométrico 30, un conmutador 34 para seleccionar unas muestras concretas y específicas, de las almacenadas, un sumador 36 para compensar o corregir en directividad las muestras seleccionadas, por sumación de los logaritmos, y una unidad de antilogaritmos 38 dotada de circuitos eléctricos para convertir la representación logarítmica de los datos tomados como muestra en el valor real y ver-

20

25

30

1 dadero de los mismos.

5 Cada uno de los canales 26 está además designado con los números 1 a 5, y representado con unos terminales A, C y D que van acoplados a unos terminales, designados de modo correspondiente, del muestreador geométrico 30, teniendo cada canal 26 también un terminal F acoplado al registro 32, un terminal G acoplado al conmutador 34 y un terminal W acoplado al sumador 36. Los terminales A, C, D y F están acoplados a un tamponizador 40 para proporcionar unas señales de regulación de tiempo que hagan funcionar el muestreador geométrico 30 y el registro 32. Los terminales G de los canales 26 se hallan acoplados a unos terminales respectivamente numerados de un conmutador 42 que tiene sus terminales numerados G1 ... G5 de modo correspondiente, seleccionando el conmutador 42 las señales de mando, para los conmutadores 34, de una memoria 44. La memoria 44 almacena unas señales que representan magnitudes de retardo en el historial pasado de las señales procedentes de cada uno de los transductores 24, estando las magnitudes de retardo de acuerdo con el ángulo de incidencia sobre la formación o agrupación ordenada 22, de un haz incidente de energía sónica. El sistema 20 comprende también una memoria 46 que almacena los logaritmos de unos coeficientes de ponderación, acoplados por medio de un conmutador 48 a los terminales W de los respectivos canales 26, para efectuar la corrección de directividad del haz respectivo.

20 Las salidas de los canales 26 van acopladas, por medio de un conmutador 50 que elige las señales de unos canales concretos y específicos de los canales 26, para ser sumadas unas con otras por medio de un sumador 52. Un selec

1 tor de haz 54, capaz de responder a las señales de regula-  
ción de tiempo procedentes del temporizador 40, proporciona  
unas señales de control de conmutador a los conmutadores 42  
y 48, y también una señal de control de conmutación, por  
5 medio del terminal H, al conmutador 50. Cada señal de las  
que aparecen en la salida del sumador 52 es una muestra de  
un haz de recepción, viniendo el haz específico determinado  
por el conmutador 50 y los conmutadores 34. Las muestras  
procedentes de cada uno de los haces se almacenan luego en  
10 unos lugares concretos y específicos dentro de una memoria  
56, estando estos lugares designados por un generador 58 de  
direcciones de acceso excitado por unas señales que, por  
las líneas 60 y 62, vienen respectivamente del temporiza-  
dor 40 y del selector de haz 54. En respuesta a las señales  
15 de tiempo que llegan del temporizador 40 por la línea 64,  
y de las señales de acceso que llegan del generador 58 de  
direcciones de acceso por la línea 66, las muestras almace-  
nadas para cada uno de los haces salen acopladas de la memo-  
ria 56 pasando a un filtro 68, que mezcla las muestras de  
20 cada haz convirtiéndolas en una señal analógica para su pre-  
sentación en un dispositivo 70 de presentación visual. Las  
señales de regulación de tiempo que vienen del temporizador  
40 por la línea 72, así como la señal que viene del selec-  
tor de haz 54 por la línea 62, se hallan acopladas a la pre-  
25 sentación 70 para sincronizar la presentación de datos en  
ella, para el funcionamiento de la memoria 56.

Un sistema semejante al sistema 20 es el que se  
describe con mayor detalle en una solicitud de patente afín  
de EE.UU. titulada "Un sistema formador de haces electróni-  
camente estabilizado", que tiene el número de serie 546.373,  
30

1 presentada a nombre de A.H. Kits van Heyningen el 3 de fe-  
brero de 1975, solicitud que revela una formación ordenada  
cilíndrica con un registro de desplazamiento y conmutador  
5 selector acoplados a cada elemento transductor de la forma-  
ción, de manera análoga a la revelada por el registro 32 y  
el conmutador 34 de la fig. 1 de la presente solicitud. La  
mencionada solicitud de patente de Kits van Heyningen mues-  
tra también, en su fig. 6, la combinación de señales proce-  
dentes de transductores seleccionados de una fila de la for-  
10 mación y la combinación de señales procedentes de una plura-  
lidad de filas para proporcionar el gobierno de directivi-  
dad de un haz tanto en azimut como en elevación. Para faci-  
litar la explicación del muestreo geométrico de la presente  
invención en un sistema formante de haces, el sistema 20 de  
15 la fig. 1 muestra una formación ordenada 22 capaz de dirigir  
un haz sólo en un sector azimutal, sobrentendiéndose que las  
enseñanzas de la mencionada solicitud de Kits van Heyningen  
pueden utilizarse en la construcción de un sistema que lleve  
incorporada la presente invención, para dirigir un haz tanto  
20 en elevación como en azimut.

En funcionamiento, por lo tanto, la señal de cada  
transductor 24 es tratada por su canal 26 correspondiente  
hasta presentarla en forma adecuada para la sumación, por par-  
te del sumador 52, con las señales de otros de los transduc-  
25 tores 24. En cada canal 26, el preamplificador 28 amplifica  
la potencia de la señal del transductor hasta una magnitud  
adecuada para ser tomada como muestra por el muestreador 30.  
El muestreador 30 viene regulado en el tiempo por el tempori-  
zador 40 para tomar muestras con una frecuencia por lo menos  
30 tan rápida como la frecuencia de Nyquist para los datos trans

1 portados por la señal del transductor. Las muestras se ha-  
cen luego pasar, sincronizadas por el temporizador 40, des-  
de el muestreador 30 al registro 32, que tiene una capaci-  
dad de almacenaje suficiente para almacenar el número de  
5 muestras que aparecen durante el intervalo de tiempo nece-  
sario para que una onda de energía sónica se propague pa-  
sando por la formación ordenada 22. En cada uno de los ca-  
nales 26, los conmutadores 34 respectivos extraen muestras  
contenidas en los correspondientes registros 32, de distin-  
10 to retardos, con arreglo a las enseñanzas de formación de  
haz de la patente de EE.UU. número 3.370.267 titulada "Un  
sistema de formar haces", concedida a nombre de H.J. Barry  
el 20 de febrero de 1968. Las señales de selección apropia-  
das se aplican al terminal G de cada uno de los canales 26  
15 con arreglo al haz específico seleccionado por el selector  
de haz 54, viniendo el juego de señales de mando, para los  
terminales G1 ... G5, acoplado desde la memoria 54 por el  
conmutador 42. Un juego como éste, de señales de control de  
conmutador para seleccionar muestras de los retardos apropia-  
20 dos, se revela también en la mencionada solicitud de patente  
de Kits van Heyningen.

La ponderación de las señales de muestra de los  
transductores se efectúa en cada canal 26 por medio del su-  
mador 36. La ponderación de señales en un sistema analógico  
25 se explica en el libro titulado "Radar Handbook" ("Manual  
de radar"), de M. I. Skolnik, editado por McGraw-Hill Book  
Company en 1970, en la Fig. 39 del capítulo 11. En el caso  
de un sistema analógico, la ponderación puede efectuarse me-  
diante el uso de unas resistencias variables que introducen  
30 un factor multiplicativo para cada señal. En un sistema nu-

1 mérico se efectúa la ponderación multiplicando un número,  
expresado en dígitos, que represente la magnitud de la se-  
ñal de muestra por un segundo número expresado en dígitos  
que represente un factor de recuento o de ponderación. En  
5 el sistema de la fig. 1, el muestreador geométrico 30 pro-  
porciona un número en dígitos que representa el logaritmo  
de base dos de la amplitud de una muestra de señal y, por  
consiguiente, la ponderación se efectúa sencillamente suman-  
do entre sí la representación logarítmica de la muestra de  
10 señal con el logaritmo del factor de ponderación. Estos lo-  
garitmos o exponentes se almacenan en la memoria 46 y son  
selectivamente acoplados por el conmutador 48, en respuesta  
a unas órdenes que vienen desde el selector de haz 54 a los  
terminales W1 ... W5, a los sumadores 36 de los respectivos  
15 canales 26. Las salidas de los respectivos sumadores 36,  
pues, como puede verse, son las magnitudes de las muestras  
de señal ponderadas en notación numérica logarítmica o ex-  
ponencial. Debido al hecho de que estos logaritmos son de  
base dos, los números expresados en binario que aparecen a  
20 la salida del sumador 36 son fácilmente convertidos, por la  
unidad antilogarítmica 38, en números que representan la ver-  
dadera amplitud de cada muestra de señal. Como ejemplo de  
la sencillez de la conversión logarítmica inversa, el núme-  
ro binario 100 representa el número 2 elevado a la cuarta po-  
25 tencia, que es igual a 16. La operación logarítmica inversa  
de obtener la representación binaria para el número 16 se  
efectúa sencillamente desplazando el 1 dos lugares a la iz-  
quierda. Así, como puede verse, las señales de transductor  
individuales se ponderan fácilmente para dar la forma desea-  
30 da al haz de recepción y reducir el nivel de los lóbulos la-

1 terales.

5 Para facilitar la explicación del sistema 20, se supone que la presentación 70 incluye un osciloscopio de larga persistencia en el cual es posible presentar secuencialmente datos analógicos para las señales de cada uno de los haces, siendo la persistencia de la presentación lo bastante larga para poder obtener en ésta una imagen completa de la región del espacio explorado por los haces de recepción. Por consiguiente, los juegos de muestras numéricas de los diversos haces, almacenados en la memoria 56, son uniformizados por el filtro 68 con el fin de eliminar la frecuencia de muestreo, y son luego presentados en secuencia, en el dispositivo de presentación visual 70, en respuesta a las señales de regulación de tiempo presentes en las líneas 72 y 62. La anchura de banda del filtro 68 es lo bastante amplia para dejar pasar el espectro de los datos de las señales de transductor, si bien es suficientemente estrecha para excluir toda perturbación o ruido no deseado. Se sobrentiende que pueden emplearse otras formas de filtros y presentaciones: por ejemplo, un filtro numérico en lugar del filtro analógico 68 para reforzar la relación de señal a ruido.

20 Es de notar también que el uso de la representación logarítmica de las muestras de señal de transductor reduce grandemente los requisitos o necesidades de almacenaje del registro 32. Por ejemplo, si el registro 32 es un registro de desplazamiento regulado en el tiempo por unos impulsos presentes en el terminal F, siendo cada célula del registro de desplazamiento una célula de varios pasos o etapas y almacenando cada paso un solo dígito del número bina

25

30

1 rio guardado en cada célula, puede entonces, por ejemplo,  
almacenarse un número binario de tres dígitos 111, que re-  
presenta el logaritmo del número decimal 128, en una célu-  
la de tres pasos, y no el número binario de 8 dígitos -  
5 10000000 que representa el número decimal 128. El número  
binario de 3 dígitos se aproxima a la amplitud de la mues-  
tra de señal de transductor en ocho estados posibles de  
cuantificación de la muestra de señal de transductor; tal  
muestreo tiene una exactitud mucho mayor que la del mues-  
10 treo de un solo bitio proporcionado por la rigurosa limita-  
ción que frecuentemente se hace en el muestreo de señales  
de "sonar".

Con referencia ahora a la fig. 2, se ve en ella  
un esquema funcional o por bloques del muestreador geométri-  
15 co 30, que comprende un comparador 74, un registro de apro-  
ximaciones sucesivas 76, un descodificador 78 y un converti-  
dor de numérico en analógico designado en lo que sigue D/A  
80, que está acoplado al descodificador 78 por un conmutador  
82. El muestreador 30 comprende además un detector 84, un  
20 filtro 86 de paso bajo y un convertidor de analógico en numé-  
rico designado en lo que sigue A/D 88, que va acoplado por  
un terminal D al temporizador 40 y proporciona, por la línea  
90, una señal para controlar al conmutador 82. También se ven  
en la figura los terminales A, B, C y E, que se representa-  
25 ron antes en la fig. 1. El comparador 74 va acoplado al ter-  
minal B para recibir señales del preamplificador 28 de la  
fig. 1, y está también acoplado por la línea 92 al D/A 80,  
que proporciona una tensión analógica de referencia por la  
línea 92 para ser comparada con la señal de transductor que  
30 hay en el terminal B. La salida del registro 76 es un número

1 binario de varios dígitos, con líneas individuales 94 que  
representan dígitos individuales, estando las líneas 94 in-  
dicadas como confundiéndose en un cable 96 acoplado a la  
entrada del descodificador 78 y un segundo cable 98, que  
5 contiene también la línea 90 y va acoplado al terminal E.  
El descodificador 78 se representa dotado de ocho líneas de  
salida 100, por medio de las cuales va acoplado al conmuta-  
dor 82, habiendo doce líneas 102 que acoplan el conmutador  
82 a la entrada del D/A 80.

10 En funcionamiento, por lo tanto, el comparador 74  
aplica un nivel lógico de 1 o de 0 al registro 76, según  
las amplitudes relativas de las señales presentes en el ter-  
minal B y en la línea 92. El registro 76 de aproximaciones  
sucesivas es un dispositivo obtenible en el mercado, y un  
15 registro de éstos es el fabricado por Advanced Micro Devi-  
ces, con el número de pieza o tipo Am2502. El registro 76  
es capaz de responder a la señal presente en la línea 104,  
que viene del comparador 74, dando por las líneas 94 un nú-  
mero en dígitos, cuyos dígitos individuales vienen dados se-  
20 cuencialmente en respuesta a unos impulsos individuales de  
reloj, de los presentes en el terminal C. El primer dígito  
que aparece en una línea 94 es el bitio más significativo,  
que activa al descodificador 78, excitando una línea 100  
que activa al D/A 80 con el fin de poner en la línea 92 una  
25 señal de referencia que tenga una amplitud situada hacia el  
centro del intervalo o gama total de magnitudes de la señal  
de referencia disponible del D/A 80. La señal presente en  
la línea 104, pues, significa la relación de amplitudes en-  
tre la señal del terminal B y la señal presente en la línea  
30 92, siendo esta información utilizada por los circuitos 16-

1 gicos contenidos en el registro 76, para alterar el valor  
del bitio más significativo, si es necesario. Por ejemplo,  
en el caso de que la señal presente en el terminal B sea  
mayor que la señal de referencia presente en la línea 92, el  
5 bitio más significativo en la línea 94 está entonces al ni-  
vel alto, y una tensión de nivel alto en la línea 92 indica  
un estado lógico de 1, en tanto que una tensión de nivel ba-  
jo representa un estado lógico de 0. Suponiendo, por ejemplo,  
que la amplitud de la señal en el terminal B es mayor que  
10 la mitad de la máxima señal de referencia posible pero menor  
que las tres cuartas partes de la máxima señal de referen-  
cia posible, el segundo dígito que aparezca en una línea 94  
está también a nivel alto, de modo que, en el caso de una sa-  
lida de tres dígitos del registro 76, el bitio más significa-  
15 tivo y el de enmedio están ambos a 1. Por consiguiente, se  
activa la sexta línea, de las líneas de salida 100 que par-  
ten del descodificador 78. La sexta línea va acoplada, por  
medio del conmutador 82, a la sexta de las líneas 102 que  
van al D/A 80, lo que hace que la señal de referencia en la  
20 línea 92 tenga una magnitud igual a las tres cuartas partes  
de la máxima magnitud posible. El comparador 74 señala enton-  
ces al registro 76 que la señal de referencia es mayor que  
la señal presente en el terminal B, con el resultado de que  
la salida del registro 76 cambia, pasando a ser el número bi-  
25 nario 101, y esto activa la quinta línea, de las líneas 100.  
Una vez proporcionados por el registro 76 todos los dígitos  
por las líneas 94, el registro 76 da automáticamente por ter-  
minada su operación y retiene el número final en dígitos en  
las líneas 94, hasta que el registro 76 vuelve a ser interro-  
30 gado por la señal presente en el terminal A.

1                   La señal presente en el terminal A viene marcada  
o sincronizada por el temporizador 40 a la frecuencia de  
muestreo del sistema, viniendo los impulsos de reloj del  
terminal C proporcionados a una frecuencia mucho mayor, pa-  
5                   ra completar el funcionamiento del registro 76 en un inter-  
valo de tiempo menor que el intervalo entre muestras sucesi-  
vas de la señal procedente del preamplificador 28 de la fig.  
1. Los impulsos de regulación de tiempo presentes en el ter-  
minal F de la fig. 1 son sincronizados a la misma frecuen-  
10                   cia que las señales de interrogación del terminal A pero re-  
trasados respecto a éstas en una magnitud de tiempo suficien-  
te para asegurar que se termina la operación del registro 76.  
Asimismo, las señales presentes en los terminales G y W de  
la fig. 1 se actualizan a la frecuencia de muestreo del sis-  
15                   tema, y están sincronizadas con el mismo cuadro de tiempos  
que las señales presentes en los terminales A, C y F, por  
medio del temporizador 40.

                  El conmutador 82 de la fig. 2 acopla las líneas  
100 a las ocho primeras líneas del grupo de líneas 102 o  
20                   bien, como alternativa, acopla las líneas 100 a las líneas  
5 ... 12 del grupo de líneas 102, dependiendo este funciona-  
miento del conmutador 82 de que la señal presente en la lí-  
nea 90 esté a nivel alto o bajo. Cuando se utilizan las líneas  
1 a 8 del grupo de líneas 102, la amplitud máxima de la se-  
25                   ñal de referencia presente en la línea 92 tiene lugar al ac-  
tivarse la octava línea del grupo de líneas 102. Cuando se  
utilizan las líneas 5 ... 12 del grupo de líneas 102, la am-  
plitud máxima de la señal de referencia presente en la línea  
92 se aumenta en un factor de dos elevado a la cuarta poten-  
30                   cia, o sea de dieciséis. Así, como puede verse, el uso del

1 conmutador 82 permite al muestreador 30 funcionar en un in-  
tervalo pequeño (reducido) o un intervalo grande (elevado)  
de la señal de referencia presente en la línea 92, para  
dar acomodo a las señales de transductor del terminal B  
5 en un intervalo reducido de valores (por ejemplo, de un  
milivoltio a 128 milivoltios) o en un intervalo elevado  
(de 16 milivoltios a 2048 milivoltios). El intervalo ele-  
vado o el reducido viene indicado por la tensión de nivel  
alto o bajo presente en la línea 90, línea ésta que se une  
10 al cable 98 para servir como un bitio más del número bina-  
rio almacenado en el registro 32 de la fig. 1, pasándose  
este bitio al sumador 36 y la unidad antilogarítmica 38  
con el fin de indicar el intervalo elevado o reducido, pa-  
ra posibilitar los cálculos matemáticos del sumador 36 y  
15 la unidad antilogarítmica 38.

Es de notar que cada línea 100 acopla un dígito,  
por separado, del número binario aplicado a la entrada del  
D/A 80. Como en un momento dado cualquiera sólo hay una de  
las líneas 100 al nivel alto, existen solamente ocho núme-  
ros distintos posibles expresados en dígitos, uno de los  
20 cuales es el que se presenta al D/A 80. En el intervalo ba-  
jo o reducido, estos números son 1, 10, 100, siendo el oc-  
tavo número el 1 seguido de siete ceros. En el intervalo  
alto o elevado, los ocho números posibles son el 1 seguido  
25 de cuatro ceros, el 1 seguido de cinco ceros y así sucesi-  
vamente, hasta el 1 seguido de once ceros. Cada número es  
doble del precedente y, por consiguiente, el muestreador  
30 recibe el nombre de muestreador geométrico. El número  
dígito que aparece en las líneas 94 indica el número de ce-  
30 ros que siguen al 1 en las líneas 100 y, como puede verse,

1 es el logaritmo de base dos del número representado por las líneas 100.

5 El detector 84 percibe la amplitud de la señal del transductor presente en el terminal B, para hacer funcionar el conmutador 82 en el sentido de pasar del intervalo reducido al intervalo elevado. Las fluctuaciones de amplitud percibidas por el detector 84 se uniformizan por medio del filtro 86 de paso bajo, obteniéndose un valor medio de la amplitud de la señal del transductor, valor medio que se presenta al A/D 88. El A/D 88 es un convertidor de analógico en numérico de un solo bitio que, por ejemplo, puede ser un comparador de desconexión periódica que tiene una referencia de tensión, a comparar con la salida del filtro 86. Cuando la salida del filtro 86 excede de la referencia, la señal en la línea 90 está a nivel alto. El A/D 88 está activado por una señal de regulación de tiempo proporcionada por el temporizador 40, por medio del terminal D. La señal de regulación de tiempo en el terminal D puede venir proporcionada a la misma frecuencia, o a menor frecuencia, que la señal de muestreo del sistema, del terminal A; no obstante, cada señal de regulación de tiempo presente en el terminal D precede inmediatamente a la interrogación del registro 76 por parte de la señal presente en el terminal A. De esta manera, la conmutación del conmutador 82 se efectúa antes de la operación del registro 76.

25 Con referencia ahora a la fig. 3, se ve en ella una variante de realización del muestreador geométrico, designada en su conjunto por la referencia 30A. El muestreador 30A comprende el comparador 74, visto anteriormente en la fig. 2, un registro 76A similar al registro 76 de la fig. 2

1 pero que tiene una salida de cuatro líneas, un descodifica-  
dor 106 semejante al descodificador 78 de la fig. 2 pero que  
tiene una entrada de cuatro líneas y una salida de dieciséis  
líneas, dos convertidores de numérico en analógico, designa-  
5 dos en lo que sigue con las referencias D/A 108 y D/A 110,  
un conmutador 112, una carga 114 que tiene una impedancia  
igual a la impedancia de salida del D/A 110, y un sumador  
116. El muestreador 30A pone de manifiesto el uso de dos con-  
vertidores de numérico en analógico: uno de ellos, el D/A  
10 108, que se utiliza para dar una referencia al comparador 74,  
para pequeños valores de la señal de transductor presente en  
el terminal B, en tanto que el segundo convertidor, el D/A  
110, se utiliza para valores grandes de la señal de transduc-  
tor en el terminal B. Una de las dieciséis líneas 118 adopta  
15 un valor de nivel alto, designado por el número de cuatro dí-  
gitos presente en las líneas 120 que salen del registro 76A.  
El registro 76A da también, por la línea 122, una salida que  
es el complemento del bitio más significativo del número, ex-  
presado en dígitos, que aparece en las líneas 120. La señal  
20 presente en la línea 122 hace funcionar el conmutador 112 en  
el sentido de desacoplar el D/A 110 del sumador 116 cuando  
hay presentes valores pequeños de la señal de transductor en  
el terminal B, acrecentándose así la exactitud de la señal  
de referencia proporcionada, en la línea 124, al comparador  
25 74.

El funcionamiento del muestreador geométrico 30A  
es similar al del muestreador 30 de la fig. 2 cuando el conmu-  
tador selector 82 está puesto en el intervalo bajo o reducido.  
Las señales presentes en los terminales A, B y C proporcionan  
30 en el muestreador 30A las mismas funciones que en el muestrea

1 dor 30. La señal presente en el terminal E del muestreador  
30A se utiliza de igual manera que la señal presente en el  
terminal E del muestreador 30, salvo en el hecho de que el  
muestreador 30A utiliza en el terminal E un número, expre-  
5 sado en dígitos, de cuatro bitios, en tanto que el muestrea-  
dor 30 da por el terminal E un número de tres bitios numé-  
ricos más un cuarto dígito que representa la posición del  
conmutador 82. Para señales de gran amplitud, las salidas  
analógicas del D/A 110 y del D/A 108 se suman entre sí, por  
10 medio del sumador 116, para dar la referencia 124. Para va-  
lores bajos o reducidos de la señal de transductor, cuando  
el D/A 110 se desacopla del sumador 116 por la acción del  
conmutador 112, el conmutador 112 acopla la carga 114 al su-  
mador 116 con el fin de poner, en sustitución, el mismo va-  
15 lor de impedancia presentado por el D/A 110, de modo que el  
funcionamiento del conmutador 112 no altere el valor de la  
señal analógica proporcionada por el D/A 108. Por ello, el  
D/A 108 puede utilizar circuitos destinados a señales peque-  
ñas dando una referencia de alta precisión que no es afecta-  
20 da por las señales de salida del D/A 110 cuando este último  
es puesto fuera de circuito por el conmutador.

Se sobrentiende que las formas de realización arri-  
ba descritas son meramente ilustrativas, y que a las perso-  
nas versadas en la materia se les pueden ocurrir muchas va-  
25 riantes de las mismas. Por consiguiente se desea que esta  
invención no se considere limitada a la forma de ejecución  
aquí descrita, sino tan sólo en lo definido por las reivin-  
dicaciones finales.

1

REIVINDICACIONES

Los puntos de invención propia y nueva, que se  
presentan para que sean objeto de la presente solicitud  
de Patente de Invención en España, por VEINTE años, son  
los que se recogen en las reivindicaciones siguientes:

1ª.- Perfeccionamientos introducidos en una combinación utilizable para muestrear geométricamente una señal de energía radiante, cuya combinación comprende: unos medios para comparar una señal de referencia con una señal de entrada; unos medios, acoplados a dichos medios comparadores, para designar una secuencia de números expresados en dígitos, con arreglo a una secuencia de señales de salida procedentes de los medios comparadores; unos medios descodificadores que tienen una pluralidad de líneas de salida y tienen su entrada acoplada a dichos medios de designar números, siendo los citados medios descodificadores capaces de responder al citado número expresado en dígitos activando sólo una de sus líneas de salida; y unos medios, acoplados entre las citadas líneas de salida de dichos medios descodificadores y los citados medios comparadores, para convertir un número expresado en dígitos, representado por dichas líneas de salida de dichos medios descodificadores, en la citada señal de referencia, siendo dicha señal de referencia una señal de tipo analógico.

2ª.- Perfeccionamientos de acuerdo con la reivindicación 1ª, según los cuales dichos medios de designar números están constituidos por un registro de aproximaciones sucesivas, siendo el citado número, expresado en dígitos, de dichos medios de designar números, una representación lo

1 garítmica de la amplitud de una muestra de dicha señal de  
energía radiante.

3ª.- Perfeccionamientos de acuerdo con la reivin-  
dicación 2ª, según los cuales la combinación comprende ade-  
5 más un conmutador selector acoplado entre dichos medios des-  
codificadores y los citados medios convertidores, teniendo  
dichos medios convertidores una pluralidad de terminales de  
entrada, en número mayor que el de dichas líneas de salida  
de los citados medios descodificadores, acoplando selecti-  
10 vamente dicho conmutador selector la citada pluralidad de  
líneas de salida de dichos medios descodificadores a un nú-  
mero igual de dichos terminales de entrada de los citados  
medios convertidores, con el fin de hacer variar la gama lo  
garítmica de valores de dicha referencia.

4ª.- Perfeccionamientos de acuerdo con la reivin-  
dicación 2ª, según los cuales dichos medios convertidores  
comprenden una pluralidad de convertidores de numérico en  
analógico y unos medios para sumar unas con otras las seña-  
les de salida de dicha pluralidad de convertidores de numé-  
15 rico en analógico, siendo la señal de salida de los citados  
medios sumadores dicha señal de referencia.

5ª.- Perfeccionamientos de acuerdo con la reivin-  
dicación 4ª, según los cuales la combinación comprende ade-  
más una carga, de una impedancia igual a la impedancia de  
25 salida de uno de dichos convertidores de numérico en analó-  
gico, y unos medios, acoplados entre dichos medios sumado-  
res y uno de los citados convertidores de numérico en ana-  
lógico, para desacoplar dicho convertidor de numérico en  
analógico separándolo de los citados medios sumadores y aco-  
30 plar dicha carga a los citados medios sumadores, en lugar

1 de dicho convertidor de numérico en analógico.

6ª.- Perfeccionamientos introducidos en una combinación utilizable para muestrear geométricamente una señal de energía radiante.

5 Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

Esta Memoria consta de ventitrés hojas escritas a máquina por una sola cara.

Madrid, 05.NOV.1976

P.A.

**Alberto de Elizaburu**

Por Poder.



PBG.



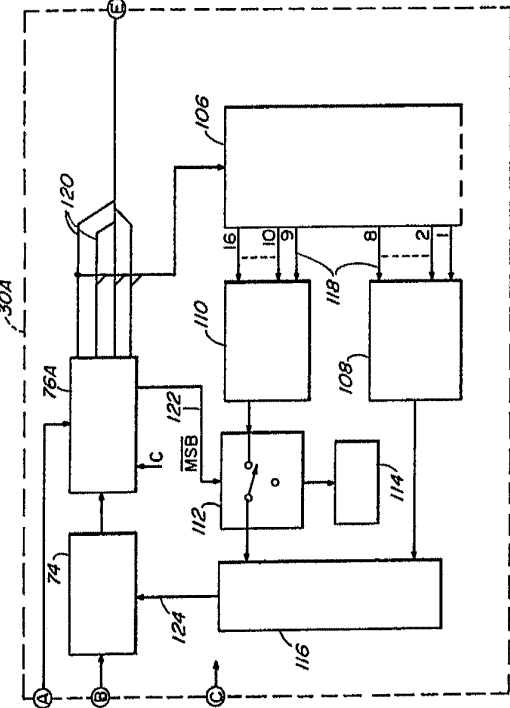


FIG. 3

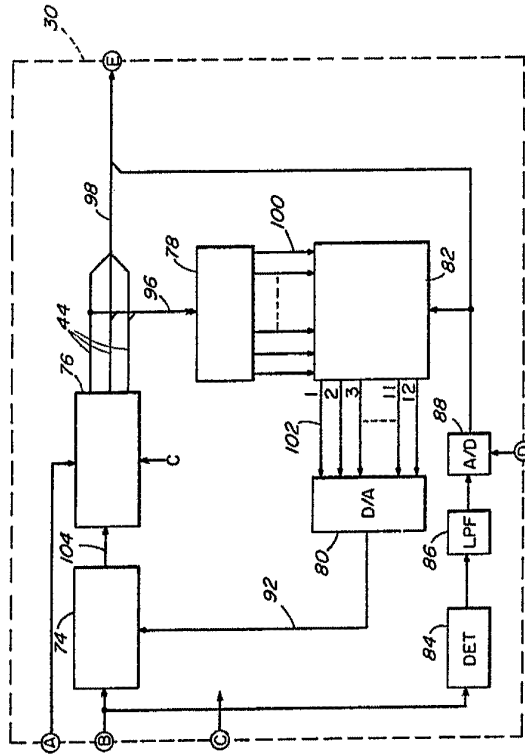


FIG. 2

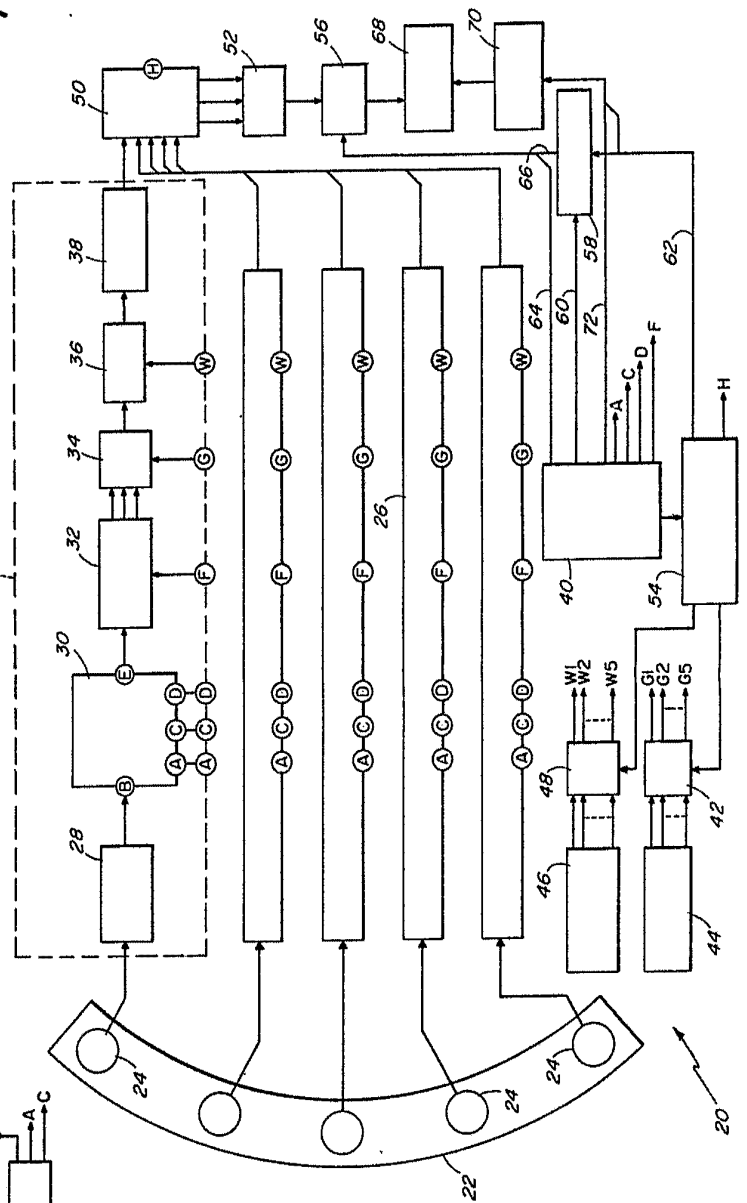


FIG. 1

Alberto de Elizaburu  
Pat. Phy.

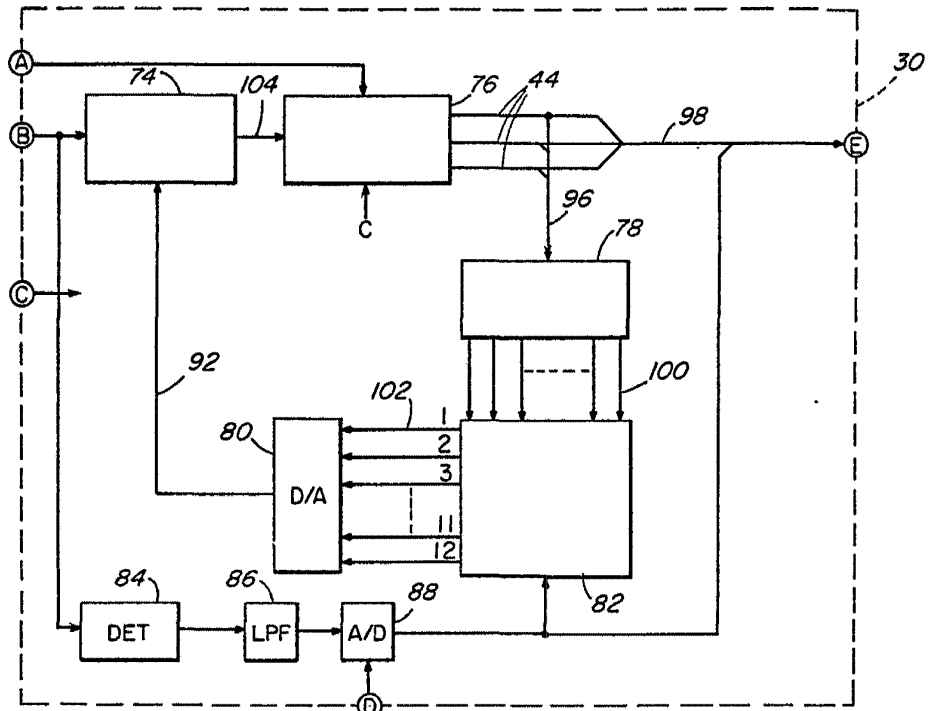
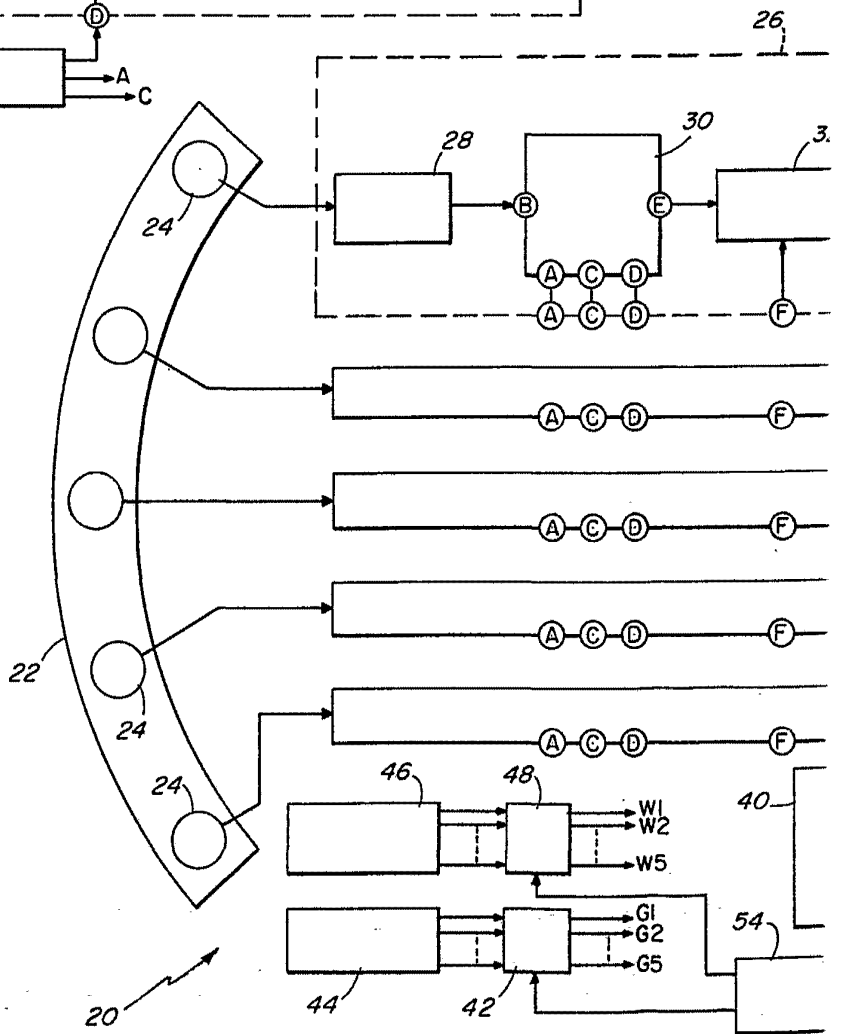


FIG. 2

FIG. 1



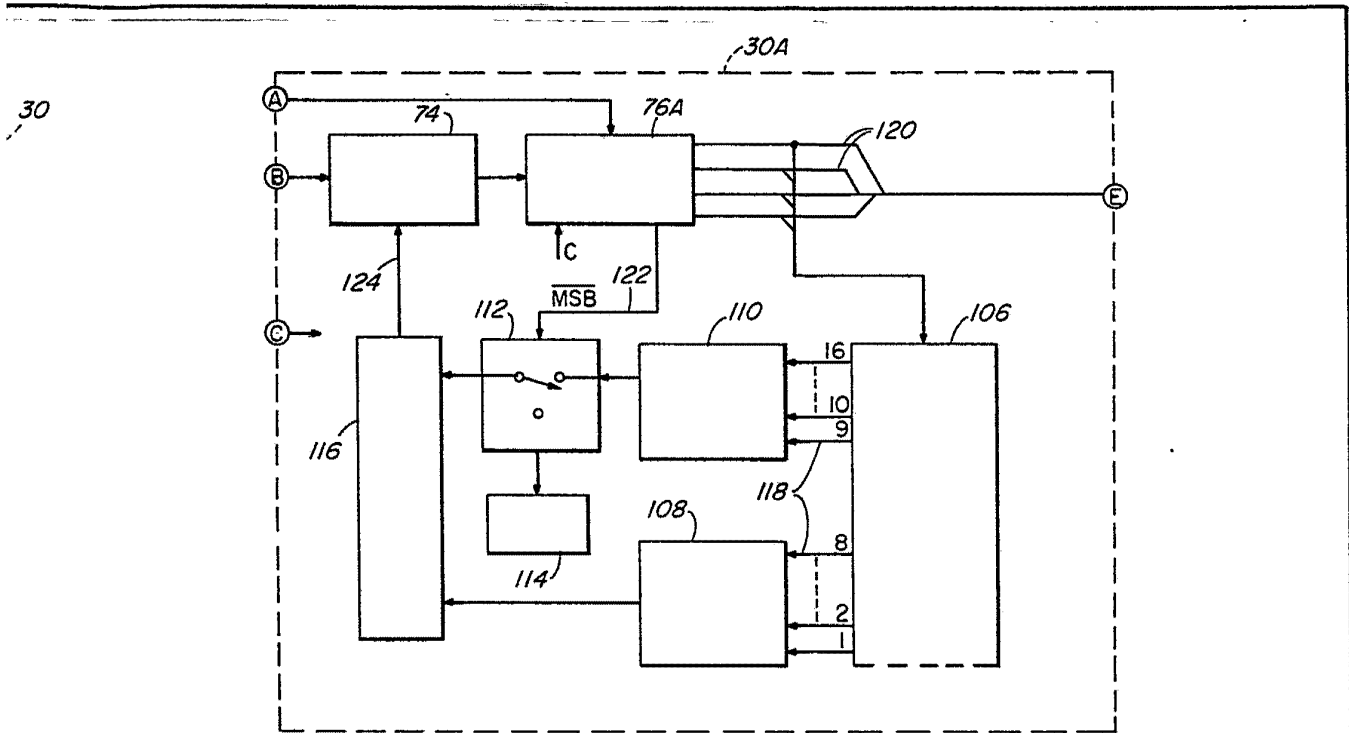
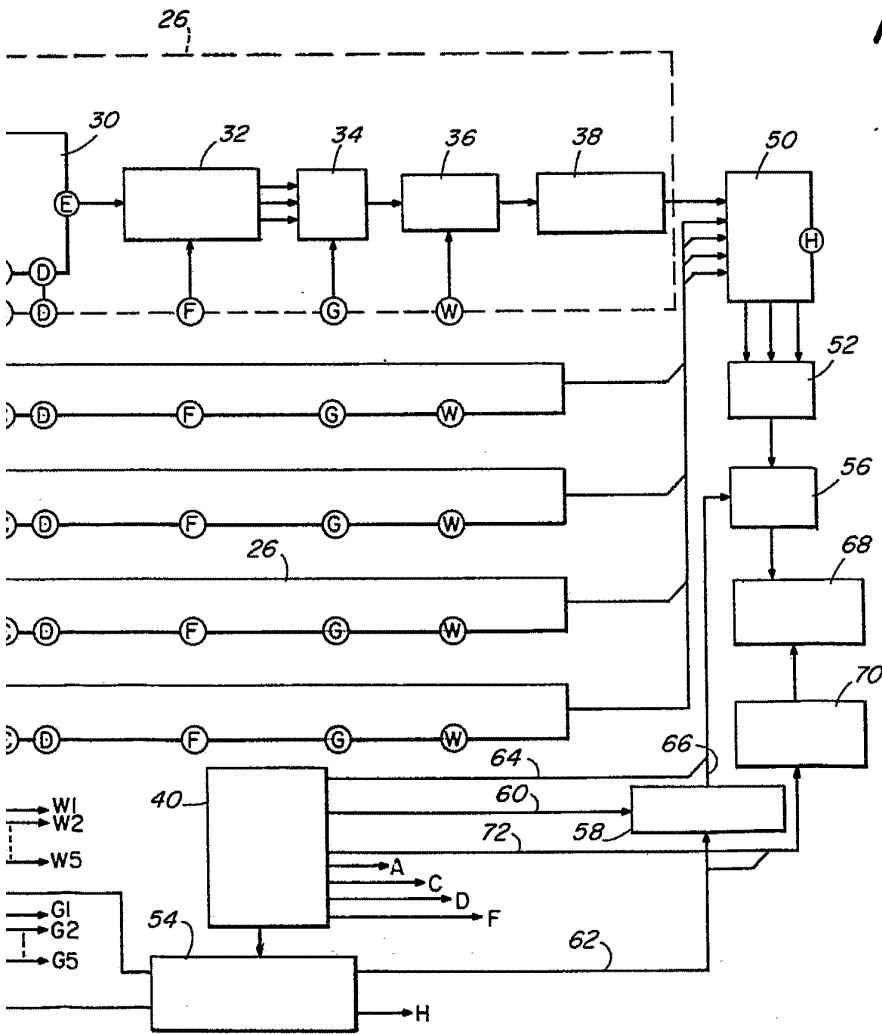


FIG. 3



Alberto de Elizaburu  
Por Poder.