



ESPAÑA

19 ES	21	NUMERO	451.922	10 A1
	22	FECHA DE PRESENTACION	28-9-1976	

PATENTE DE INVENCION

P.- 64.029

LM 3836

30 PRIORIDADES:	32 FECHA	33 PAIS
31 NUMERO		
PC 3364	29-9-75	Australia

47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	52 PATENTE DE LA QUE ES DIVISIONARIA
	G01R, G06F	

64 TITULO DE LA INVENCION
"UN METODO DE SUPERVISION DE SEÑALES DE RELOJ EN UN SISTEMA DE DATOS DIGITALES"

71 SOLICITANTE (ES)
TELEFONAKTIEBOLAGET L M ERICSSON

DOMICILIO DEL SOLICITANTE
S-126 25 Estocolmo, Suecia

72 INVENTOR (ES)
Jens Erland Pehrson, Sture Gösta Roos y Bartolo Valastro

73 TITULAR (ES)

74 REPRESENTANTE
DON ALBERTO DE ELZABURU MARQUEZ

P.- 64.029

1 La presente invención se refiere a un método
de supervisión de señales de reloj en un sistema de datos
digitales que tiene uno o más registros, a través de los
cuales los datos son manipulados progresivamente en sincro
5 nismo por dichas señales de reloj.

En sistemas digitales tales como conmutadores
de datos digitales existen ciertos problemas concernientes
a la supervisión de impulsos de reloj distribuídos del sis
tema. Por ejemplo, los datos que son transferidos a través
10 de registros de desplazamiento para remanipulación en sin-
cronismo del sistema pueden tener un bitio de paridad acom-
pañante. Los verificadores de paridad entre los registros
detectarán ciertamente los fallos de equipo físico siempre
que estos fallos produzcan errores de paridad. Sin embargo,
15 los verificadores de paridad no detectarán la avería de re-
lojes que alimentan señales a los diversos registros, es de
cir, si se para cualquiera de los relojes, no será manipula
do en sincronismo ningún dato nuevo a través del registro
controlado por el reloj averiado. Sin embargo, esto no dará
20 por resultado errores de paridad, ya que los datos primiti-
vos que permanecen en el registro tendrán una paridad correc
ta.

Con el fin de supervisar este tipo de avería,
existe y se ha utilizado en el pasado una pluralidad de posi
25 bilidades. Estas se estudian seguidamente junto con sus li-
mitaciones.

a) Supervisión mediante prueba de conexión pa-
sante

30 La prueba de conexión pasante es una prueba muy
general que se realiza en conmutadores de datos digitales.

1 La prueba se realiza al comienzo de una conexión y entraña
el envío de una disposición específica, o cualquier disposi
ción de datos con paridad incorrecta a través del conmutador.
Se hace una verificación en la salida apropiada del conmuta
5 dor para ver que se recibe la disposición de palabras espera
da de la prueba de conexión pasante o disposición violada de
paridad. El fallo de una prueba de conexión pasante signifi
ca normalmente que no se ha establecido correctamente un cir
cuito a través del conmutador.

10 Un gran número de tipos de fallo, incluida la
avería del reloj, podrían hacer que fallara la prueba de cone
xión pasante.

Los problemas intrínsecos con este tipo de
prueba son:

15 (i) Es difícil especificar el tipo de fallo y el lugar del
fallo.

(ii) Puede transcurrir mucho tiempo antes que se detecte un
fallo, ya que la frecuencia de la prueba de conexión pasante
depende del tráfico. Naturalmente, esta prueba podría reali
zarse a una velocidad independiente de la carga de tráfico,
20 pero esto puede producir una sobrecarga de los ordenadores.

b) Supervisión con "perros de vigilancia" en
los relojes

25 Este sistema de supervisión de reloj se basa
en tener circuitos monoestables asociados con cada salida
de memoria intermedia de reloj en cada lámina de circuito
impreso dentro del sistema digital. En otras palabras, ca
da uno de los relojes que alimentan un registro en una lám
ina a través de una memoria intermedia alimenta también un -
30 circuito monoestable. El circuito monoestable funciona de

1 tal manera que, si deja de recibir señales de reloj dentro
de un tiempo especificado, volverá a su estado estable y
generará una marca de fallo. Estas marcas pueden ser en-
5 entonces exploradas de una manera rutinaria por un ordenador
regional. Por tanto, hay una indicación rápida del tipo de
fallo y de su localización. Este sistema es bastante bueno
por cuanto que es posible diagnosticar rápidamente las ave-
rías de reloj y señalar el lugar específico del fallo. Sin
embargo, tiene la desventaja de requerir una cantidad consi-
10 derable de material lógico para hacer posible una supervi-
sión eficaz y no supervisa las memorias intermedias de reloj
interiores al registro de remanipulación en sincronismo.

c) Supervisión indirecta a través de la paridad

15 Todavía otro método conocido de supervisar fallos de reloj consiste en disponer los circuitos de tal manera que aseguren que cualquier fallo de reloj genere errores de paridad. Usualmente un registro de remanipulación en sincronismo está físicamente formado por más de un circuito integrado; por ejemplo, utilizarían dos circuitos integrados biestables hex D para formar un registro de remanipulación en sincronismo de 11 bits de anchura. La disposición sirve entonces para alimentar estos dos circuitos integrados desde relojes provistos de memorias intermedias
20 separadas. Por tanto, en caso de avería de una de las memorias intermedias de reloj, se producirían errores de paridad, a causa de que una de las mitades del registro de remanipulación en sincronismo no transmitiría nuevos datos, mientras que la otra mitad sí lo haría. La marca de paridad es
25 rutinariamente explorada por un ordenador regional; por tan-
30

1 to, se obtiene una indicación rápida del fallo.

Las desventajas de esta disposición son:

(i). La indicación de fallo no señala directamente un fallo de reloj y habrían de realizarse más análisis a fin de establecer el tipo de fallo.

(ii) Sería necesario aumentar en gran medida el número de memorias intermedias de reloj requeridas a fin de suministrar dos impulsos de reloj independientes a un registro.

Por consiguiente, un objeto de la presente invención es proporcionar un método y un aparato mejorados - para supervisión de señales de reloj en sistemas digitales, que evitan las desventajas anteriormente mencionadas.

En la invención esto se consigue de tal manera que un bitio de supervisión de reloj es manipulado en sincronismo a través de biestables de supervisión, cada uno asociado con un registro y que forman conjuntamente una cadena de supervisión bajo el control de los relojes supervisados, de tal modo que la ausencia de una o más de dichas señales de reloj impide que dicho bitio de supervisión de reloj se propague hasta el final de dicha cadena de supervisión, y vigilar a dicho bitio de supervisión de reloj después de la propagación a través de dicha cadena de supervisión para determinar si se ha propagado o no a través de dicha cadena de supervisión.

Con el fin de que pueda entenderse más fácilmente la invención, se describirá ahora una realización particular con referencia a los dibujos que se acompañan, en los que:

La figura 1 es una representación diagramática de las partes pertinentes de una lámina de circuito impre

1 so de un sistema digital que incorpora la realización de la
invención, y

La figura 2 es una representación diagramática que muestra una pluralidad de láminas de circuito impreso de acuerdo con la figura 1 que forman juntas el bloque.

Haciendo referencia a la figura 1, se muestra que la lámina de circuito 10 incluye una serie de registros de remanipulación en sincronismo 11 que manipulan en sincronismo datos de las líneas de entrada hasta las líneas de salida. Está previsto un reloj separado para cada registro 11 en las entradas de reloj respectivas 14 a 17. Cada señal de reloj es alimentada a su registro respectivo 11 a través de una memoria intermedia de reloj individual 18.

En la mayoría de los casos, los registros comercialmente disponibles que forman los registros de remanipulación en sincronismo 11 no proporcionan el número exacto de bitios que se desea para remanipular en sincronismo, y existen bitios de reserva en los registros de remanipulación en sincronismo. La presente invención se aprovecha de este hecho, aunque debe comprenderse que no pueden encontrarse siempre disponibles bitios de reserva y en algunos casos - puede resultar necesario diseñar los registros 11 con redundancia a fin de proporcionar un bitio adicional para incorporación de la invención. Es, desde luego, posible realizar la invención por medio de un biestable dispuesto separadamente del registro y controlado por el reloj supervisado.

Esta realización de la invención consiste esencialmente en la inclusión de un cerrojo de bitio de supervisión de reloj 19 en la lámina 10 para proporcionar un bitio de supervisión de reloj en una conexión 20. El cerrojo de

1 bitio de supervisión de reloj 19 está controlado por una se
ñal de control en una conexión 21 desde un ordenador regio-
nal (no mostrado). El bitio de supervisión de reloj en la
conexión 20 está destinado a su conexión a través de todos
5 los registros 11 como se muestra y puede aparecer en la sa
lida de la lámina en una conexión 22. Cada registro 11 in-
cluye un biestable de supervisión que puede consistir en una
de las etapas de registro y a una entrada del cual es sumi-
nistrado el bitio de supervisión. Al recibirse una señal
10 desde el reloj conectado al registro, el biestable de super
visión se ajusta y envía el bitio de supervisión al subsi-
guiente registro. Esto se lleva a cabo continuamente a tra
vés de todo el grupo de registros.

15 La figura 2 muestra un bloque de sistema digi
tal 23, que comprende una pluralidad de láminas 10 que están
ilustradas como lámina 1 ... lámina n. El bloque 23 se en-
cuentra bajo el control de un ordenador regional 24 y la lá
mina 1 tiene un cerrojo de bitio de supervisión de reloj 19
como se ha descrito anteriormente. El bitio de supervisión
20 de reloj que aparece en la salida 22 desde la lámina 1 es
alimentado a la lámina 2, donde es conectado a través de to
dos los registros de remanipulación en sincronismo como se
ha descrito anteriormente con referencia a la figura 1. De
manera similar, el bitio de supervisión de reloj es alimen-
25 tado en serie a todas las otras láminas del bloque 23 y la
salida de la última lámina (lámina n) es devuelta al ordena
dor regional 24.

30 El método de trabajo consiste en que el ordena
dor regional 24 controla el cerrojo de bitio de supervisión
de reloj 19 de tal manera que ajusta su salida a uno lógico.

1 Siempre que no haya ningún fallo de reloj, este bitio se
propagará a través de la lámina 1 y de todas las otras lá-
minas del bloque 23. El ordenador regional, que tiene asig-
nado un tiempo suficiente para que el bitio de supervisión
5 de reloj se propague a través del bloque, examina entonces
este bitio en la salida de la última etapa de remanipula-
ción en sincronismo de la última lámina (lámina n). Si el
bitio es uno lógico, el ordenador regional sabe que todas
las fases de reloj estuvieron presentes. El ordenador re-
10 gional ajusta entonces la salida del cerrojo de bitio de
supervisión de reloj a cero y hace una verificación para
ver si el cero se propaga correctamente a través del bloque
23. Este proceso se repite continuamente. Si el bitio de
supervisión de reloj no se propaga a través del bloque, el
15 ordenador regional puede vigilar entonces el estado del bi-
tio en la salida de cada lámina del bloque permitiendo así
la localización del fallo en una lámina. Esta localización
en una lámina se considera suficiente. Sin embargo, deberá
resultar evidente que es posible con este método de super-
20 visión una localización adicional que permita localizar una
fase de reloj particular en una placa particular. Deberá
observarse que el flujo normal de datos que pasa a través
de los registros es supervisado de manera convencional, por
ejemplo mediante verificación de paridad independientemente
25 del método anteriormente descrito para la supervisión de
señales de reloj.

La ventaja que este método de supervisión tie-
ne sobre el método de "perros de vigilancia" previamente
descrito, es que permite una considerable reducción en equi-
30 po físico. Una razón para esto es que cuando se tiene un

1 registro de remanipulación en sincronismo ocurre a menudo
que hay uno o más bitios de reserva en el registro que pue
den utilizarse para la remanipulación en sincronismo del
bitio de supervisión de reloj. Si se utilizara el método
5 de "perros de vigilancia", tendría que utilizarse un circui
to monoestable a pesar de haber bitios de reserva en los re
gistros. Sería también necesario realizar una función 0 ló
gica en las salidas del monoestable a fin de proporcionar
una marca de error maestra para evitar la exploración indi
10 vidual de cada marca de error de reloj cuando no hay erro
res de reloj. Esta función 0 lógica se encuentra automáti
camente disponible con la invención sin necesidad de ningún
material lógico adicional.

Además, la presente invención supervisa también
15 las memorias intermedias de reloj interiores a los registra
dores de remanipulación en sincronismo. Naturalmente, hay
algunos casos en que un registro no tiene un bitio de reser
va o en que el reloj a supervisar no se utiliza para fines
de remanipulación en sincronismo. En estos casos, tienen
20 que preverse biestables adicionales a fin de poner en .euen
cia (pasar a través del reloj) el bitio de supervisión de re
loj con estas fases.

La ventaja básica de esta invención sobre las
soluciones de la técnica anterior es que permite una detec
25 ción muy rápida y una localización precisa de los fallos de
reloj sin requerir ni siquiera aproximadamente tanto mate
rial lógico adicional como se requeriría con soluciones al
problema por parte de la técnica anterior.

30

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

1^a.- Un método de supervisión de señales de reloj en un sistema de datos digitales que tiene uno o más registros a través de los cuales los datos son progresivamente manipulados en sincronismo por dichas señales de reloj, caracterizado porque un bitio de supervisión de reloj es progresivamente manipulado en sincronismo a través de biestables de supervisión, cada uno asociado con uno de dichos registros y que forman juntos una cadena de supervisión bajo el control de dichos relojes, de tal manera que la ausencia de una o más de dichas señales de reloj impide que dicho bitio de supervisión de reloj se propague hasta el final de dicha cadena de supervisión, y vigilar a dicho bitio de supervisión de reloj después de la propagación a través de dicha cadena de supervisión para determinar si se ha propagado o no a través de dicha cadena de supervisión.

2^a.- Un método según la reivindicación 1^a, caracterizado además porque dicho bitio de supervisión de reloj se invierte después de una propagación satisfactoria a través de dicha cadena de supervisión y otra vez es progresivamente manipulado en sincronismo a su través y otra vez vigilado después de la propagación, invirtiéndose dicho bitio de

1 supervisión después de cada propagación de una manera repe-
titiva hasta que se detecta un fallo.

5 3^a.- Un método según la reivindicación 1^a o
2^a, caracterizado porque se vigila dicho bitio de supervi-
sión de reloj en diversas etapas a lo largo de dicha cade-
na de supervisión en caso de que se detecte un fallo, a fin
de localizar la posición de dicho fallo.

10 4^a.- Un método según cualquiera de las reivin-
dicaciones precedentes, caracterizado porque dichos biesta-
bles de supervisión utilizan posiciones inactivas en el re-
gistro sin influir o ser influídos por las funciones norma-
les de los registros.

15 5^a.- Un método según cualquiera de las reivin-
dicaciones precedentes, caracterizado porque los biestables
de supervisión son unidades independientes separadas de -
los registros, pero controladas por las señales de reloj de
registro.

20 6^a.- Un método de supervisión de señales de
reloj en un sistema de datos digitales.

Tal y como se ha descrito en la Memoria que
antecede, representado en los dibujos que se acompañan y
para los fines que se han especificado.

Esta Memoria consta de once hojas escritas a
máquina por una sola cara.

25 Madrid, 23. NOV. 1976

P.A.

Alberto de Elzaburu
Por Poder

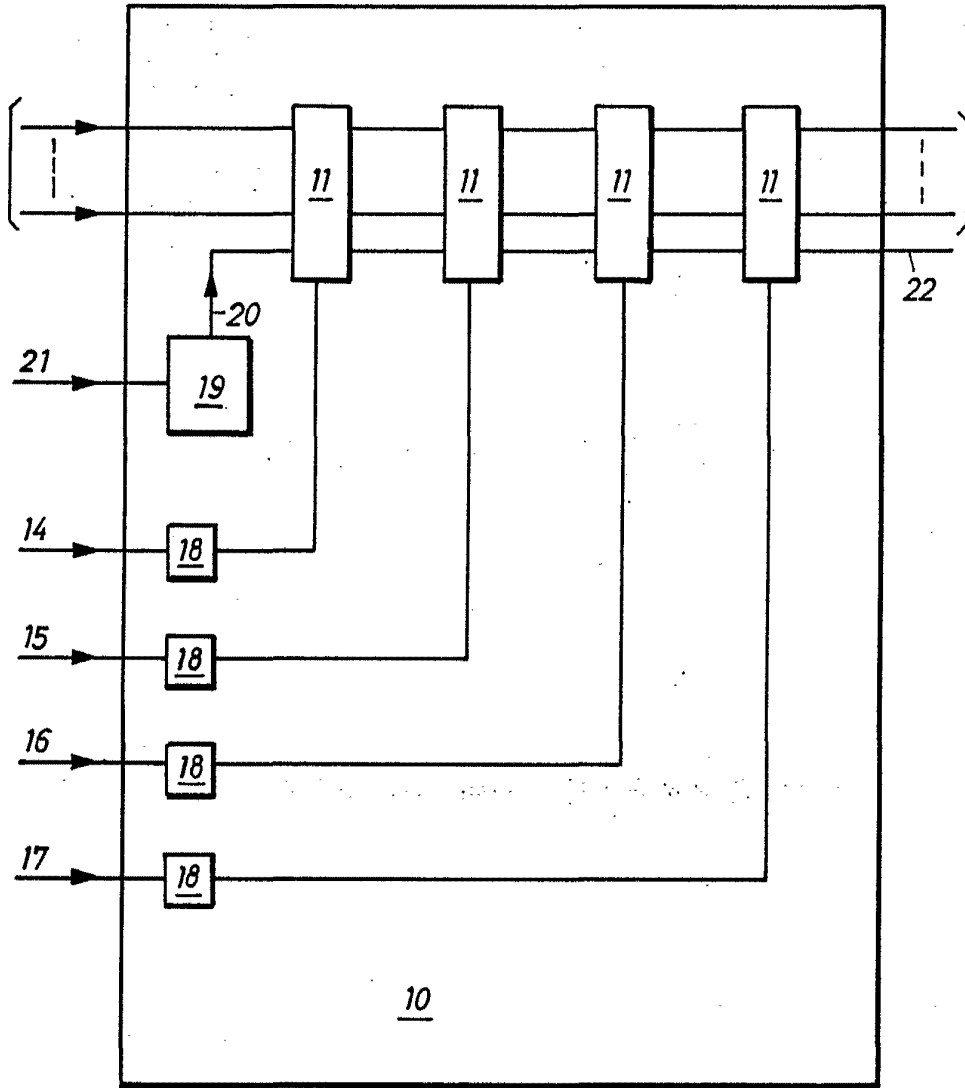


Fig. 1

Alberto de Eizaburu
Por Poder
de Eizaburu

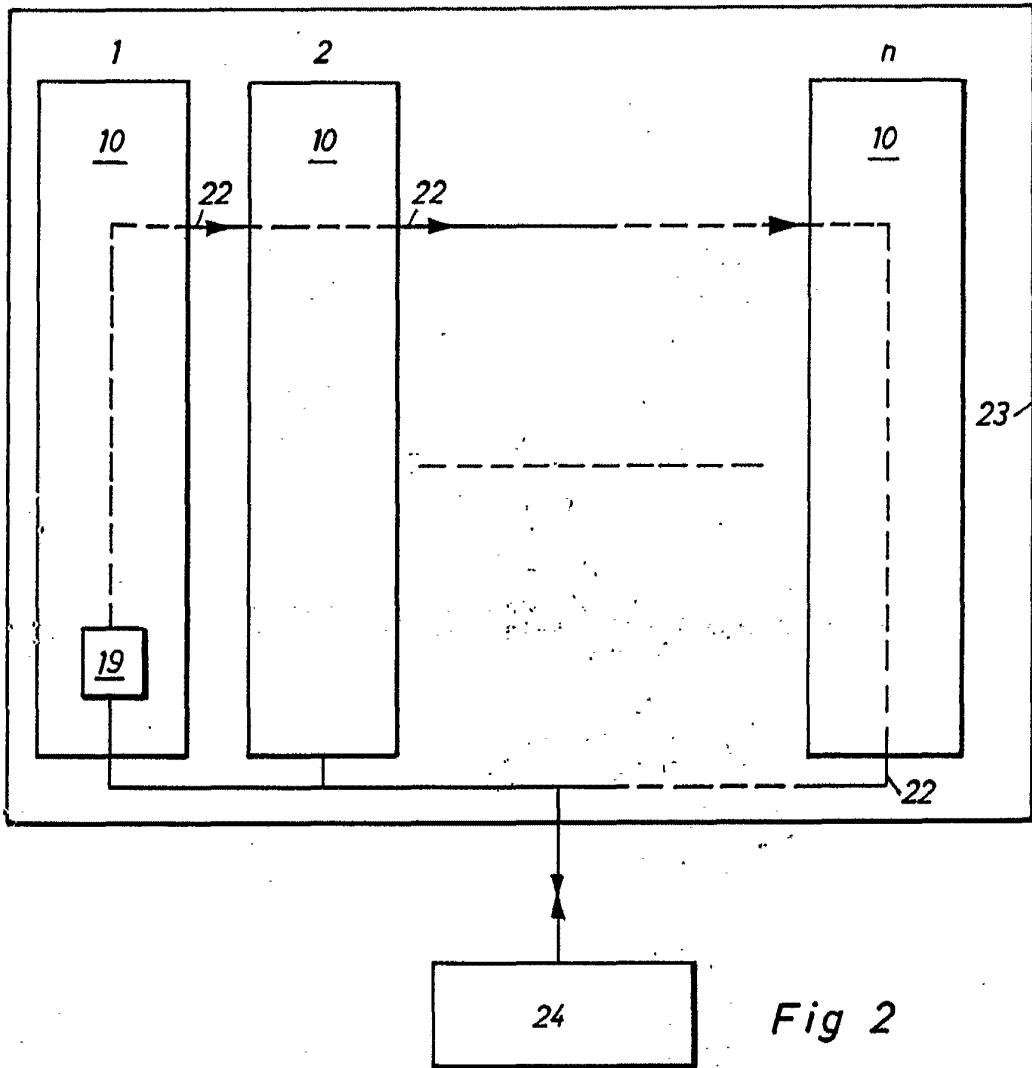


Fig 2

Alberto de Elzaburu
Por Poder