



PATENTE DE INVENCION

10 ES	11 NUMERO 451.481	16 A 1
22	FECHA DE PRESENTACION 9-9-1976	

P.- 64.052
PHD 75-115
Spain HK/MC

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
P 25 39 950.2	9-9-75	R.F.A.
47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL G 10 H	62 PATENTE DE LA QUE ES DIVISIONARIA
64 TITULO DE LA INVENCION "UN DISPOSITIVO PARA INTERPRETAR AUTOMATICAMENTE UN ACOMPAÑAMIENTO DE TONO EN INSTRUMENTOS MUSICALES ELECTRONICOS"		
71 SOLICITANTE (S) N.V. PHILIPS GLOEILAMPENFABRIEKEN		
DOMICILIO DEL SOLICITANTE Emmasingel 29, Eindhoven, Holanda		
72 INVENTOR (ES) Ulrich Gross		
73 TITULAR (ES)		
74 REPRESENTANTE DON ALBERTO DE ELZABURU MARQUEZ		

1 El invento se refiere a un dispositivo para interpretar
automáticamente un acompañamiento de tonos en instrument
cos musicales, equipado con una unidad de ritmo, siendo mantenido el
tono fundamental, el quinto, u otro tono relacionado con el acorde
5 y/o resultando disponible el propio acorde en una secuencia predeterm
minada en el ritmo seleccionado.

Tal dispositivo es conocido por la DT-OS 2.056.509. Este
dispositivo selecciona el tono más alto y el tono más bajo de los acord
des que están siendo mantenidos y reproduce estos tonos alternativa-
10 mente con los acordes. Un inconveniente de este dispositivo es que
cuando se oprimen las teclas correspondientes a la inversión de un ac
corde, por ejemplo la primera inversión mi-do-sol del acorde de do ma
yor (do-mi-sol), no sonará el tono fundamental y el de quinta, como
se desea, sino el de tercera y octava del fundamental. Además, el cab
15 bleado de este instrumento es muy complicado, porque está dispuesto
un descodificador independiente para cada uno de los acordes de cada
tecla.

Un objeto del invento es simplificar el cableado sustan-
cialmente y reducir apreciablemente el número de descodificadores.

20 De acuerdo con el invento, este objeto se consigue por
cuanto están dispuestas entradas paralelas de un primer registro de
desplazamiento de 12 bitios para las salidas de los conmutadores de
tecla dentro de una octava conectado en configuración de anillo, en
cuyo registro se almacena la pauta del acorde al tener lugar cada im-
25 pulso de bajos de la unidad de ritmo, y estas salidas, a las cuales
corresponden los tonos de los acordes de una tecla única a ser repro-
ducidos, conducen a entradas de un perceptor de acordes, que determin
na el tipo de acorde, mientras que está dispuesto un generador de re-
loj o de sincronismo de alta frecuencia cuya salida está conectada tan-
30 to a la entrada de sincronismo del primer registro de desplazamiento

1 de 12 bitios, que desplaza la pauta de acorde en una posición adicio-
nalmente al tener lugar cada impulso de sincronismo, como a la entra-
da de sincronismo de un segundo registro de desplazamiento de 12 bi-
tios, conectado en configuración de anillo, dentro del cual ingresa
5 un único bitio al tener lugar cada impulso de bajos a través de sus do-
ce entradas en paralelo, cuyo bitio es desplazado en una posición adi-
cionalmente al producirse cada impulso de sincronismo del generador
de sincronismo, mientras que cada una de las salidas de este registro
de desplazamiento están conectadas a una primera entrada de un primer
10 circuito puerta, a cuya segunda entrada está aplicado el tono corres-
pondiente y cuya salida conduce a un segundo circuito puerta en cuya
salida está disponible un tono, mientras que está dispuesta una sec-
ción de control que está conectada al generador de sincronismo de al-
ta frecuencia y que puede incluir una memoria de acordes que almacena
15 los acordes detectados y está conectada a la salida del perceptor de
acordes, siendo desconectada la entrada de sincronismo del primer re-
gistro de desplazamiento de 12 bitios del generador de sincronismo de
alta frecuencia cuando se detecta un acorde, y la sección de control
desactiva el generador de sincronismo de alta frecuencia, que se acti-
20 va al producirse cada impulso de bajos aplicado a una primera entrada,
tan pronto como el bitio almacenado en el segundo registro de despla-
zamiento de 12 bitios alcanza la posición que corresponde al tono de-
seado en la tecla que está indicada por el acorde.

El generador de impulsos de sincronismo puede hacerse ac-
25 tivo e inactivo, respectivamente, simplemente conectándolo y desconec-
tándolo de tensión, respectivamente, o habilitando e inhibiendo res-
pectivamente su alimentación de impulsos, por otra parte, por medio de
un circuito puerta o un conmutador.

Como resultado, es posible utilizar solamente un descodifi-
30 cador por tipo de acorde, porque cuando son oprimidas las teclas corres

1 pondientes a un acorde son aplicados bitios correspondientes a las
entradas del primer registro de desplazamiento de 12 bitios que co-
rresponden a los tonos del acorde, después de lo cual todos los bi-
5 tios son desplazados por el impulso de sincronismo de alta frecuen-
cia hasta que esta pauta de acorde ha alcanzado aquellas salidas del
registro de desplazamiento de 12 bitios que están asignadas a una úni-
ca tecla preseleccionada con las entradas del descodificador que co-
rresponde al acorde que está siendo mantenido. El número de incremen-
10 tos de desplazamiento que necesita la pauta de acorde para pasar des-
de su posición inicial hasta su posición final define la posición re-
lativa con respecto a la tecla preseleccionada, es decir la tecla del
acorde pulsado.

De acuerdo con una realización del invento, la salida de
la memoria de acordes conduce tanto a una entrada de reposición de un
15 contador cuya entrada de sincronismo está también conectada al gene-
rador de sincronismo de alta frecuencia por intermedio de una segun-
da salida de la sección de control, como a un circuito comparador cu-
yas primeras entradas están conectadas a las salidas correspondientes
del contador, y cuyas segundas entradas están conectadas a un conmu-
20 tador que es hecho cambiar de posición por cada impulso de bajos,
mientras que la salida del circuito comparador está conectada a una
tercera entrada de la sección de control, de modo que el generador
de impulsos de sincronismo es inhabilitado alternativamente al alcan-
zarse una posición de contador que corresponde al tono fundamental o
25 a otro tono, respectivamente.

De este modo, resulta posible reproducir alternativamente
el tono fundamental del acorde accionado y el bajo alternativo del a-
corde, que corresponde generalmente al intervalo de quinta del acor-
de, en los instantes en que son preseleccionados por la unidad de rit-
30 mo. Consiguientemente, este proceso se realiza al tener lugar cada im-

1 pulso de bajos con una gran velocidad que está determinada por la
frecuencia del generador de impulsos de sincronismo de alta frecuen-
cia, después de lo cual el tono resultante es liberado para reproduc-
ción. El conmutador que es hecho cambiar de posición por cada impul-
5 so de bajos, cambia alternativamente el número predeterminado en las
segundas entradas del circuito comparador de acuerdo con el número
de incrementos del segundo registro de desplazamiento de 12 bitios,
de modo que este registro es alternativamente detenido a la salida
del tono fundamental asociado y el tono de quinta asociado u otro to-
10 no seleccionado, por ejemplo el de intervalo de séptima.

Con esta disposición de circuito no es aún posible obte-
ner pautas arbitrarias de bajos alternativos. Esto se consigue por
medio de una realización adicional del invento, en la cual en vez del
conmutador está dispuesta una memoria de programa que tiene una pri-
15 mera entrada a la cual están aplicados los impulsos de bajos, cada
uno de los cuales avanza la memoria de programa en una posición, y
cuyas salidas están conectadas a las segundas entradas del circuito
comparador. De este modo, es también posible programar, por ejemplo,
una pauta de bajos de "boogie".

20 En una realización diferente del invento la sección de
control es un interruptor de conexión-desconexión que activa el ge-
nerador de impulsos de sincronismo al producirse cada impulso de ba-
jos y que lo desactiva nuevamente a través de la salida del perceptor
de acordes cuando se detecta el acorde, y está dispuesta una memoria
25 de programa cuyas doce salidas, cada una de las cuales corresponde a
un tono de una octava, están conectadas a las entradas en paralelo
correspondientes del segundo registro de desplazamiento de 12 bitios,
estando aplicados los impulsos de bajos a ser transferidos a una en-
trada de dicha memoria de programa, de modo que es liberada la sali-
30 da de tono correspondiente al instante pertinente.

1 Como resultado de ésto, puede prescindirse de un contador independiente y puede simplificarse el circuito.

5 De acuerdo con una realización adicional del invento, las salidas de descodificador correspondientes a las diversas pautas de impulsos de sincronismo de ritmo en la unidad de ritmo están conectadas a la entrada en paralelo que corresponde al tono deseado del segundo registro de desplazamiento de 12 bitios.

10 Esto hace posible utilizar la memoria de programa que ya está presente en la unidad de ritmo para interpretar automáticamente tonos de bajos alternativos.

De acuerdo con una realización adicional del invento, están dispuestos medios de conmutación para la reprogramación de la memoria de programa.

15 Los medios de conmutación pueden comprender no solamente conmutadores, sino también zócalos de conexión que están conectados entre sí por medio de conductores montados con clavijas. Esto permite al intérprete almacenar su propio programa.

20 De acuerdo con una realización adicional del invento, la memoria de programa es una memoria de acceso aleatorio (memoria RAM) cuyas entradas están conectadas a las salidas del contador y cuyas entradas de dirección están conectadas a salidas adecuadas de señales de sincronismo de la unidad de ritmo, y la salida del primer registro de desplazamiento de 12 bitios, que corresponde a la posición inicial, está conectada a la entrada de escritura de la memoria RAM y a
25 la línea de detención del generador de impulsos de sincronismo durante la lectura y el circuito comparador está también conectado a la línea de detención del generador de impulsos de sincronismo de alta frecuencia durante la reproducción a través de un circuito "Y" cuya segunda entrada conduce a la salida de la memoria de acordes.

30 Por medio de este circuito puede almacenarse una secuencia

1 aleatoria de tonos que son ejecutados en instantes que coinciden con los impulsos de sincronismo de la unidad de ritmo y están disponibles para reproducción después del almacenamiento.

5 Una realización adicional del invento está caracterizada porque las salidas de los conmutadores de tecla de tonos similares están conectadas a las entradas adecuadas en paralelo del primer registro de desplazamiento de 12 bits a través de un circuito "0".

10 Esto permite, por ejemplo, utilizar el teclado inferior completo para acompañamiento de acordes y para hacer posible también la reproducción de los acordes según una inversión arbitraria.

15 Aún otra realización adicional del invento está caracterizada porque el segundo circuito puerta comprende al menos un divisor de frecuencia que está conectado a la salida del circuito puerta, cuyo divisor reduce la frecuencia de tono en una o más octavas, mientras que puede estar incluido un conmutador que cambia el número por el cual divide el divisor de frecuencia en un ritmo deseado.

20 Esto hace posible reducir alternativamente el tono fundamental y/o los tonos bajos alternativos en una o más octavas y asegurar que la frecuencia del tono fundamental es siempre más alta que la del tono bajo alternativo.

Se describirá el invento con más detalle con referencia a los siguientes dibujos y ejemplos de realizaciones. En los dibujos:

25 La figura 1 representa un circuito para la reproducción alternativa del bajo fundamental y el tono de quinta.

La figura 2 es un diagrama de impulsos-tiempo de este circuito,

La figura 3 es una disposición de circuito con una memoria de programa,

30 La figura 4 es una disposición de circuito con una memoria de programa sin circuito comparador.

1 La figura 5 es un diagrama de bloques de una disposición de circuito con un equipo para programación por parte del intérprete.

La figura 6 es una posible realización de este circuito,

5 La figura 7 es una disposición de circuito con un perceptor de acordes ampliado y posibilidad de conmutación de bajos alternativos.

En la figura 1 cada uno de los conmutadores de tecla de tonos similares (do, do sostenido... si,) están conectados a una entrada de un circuito $G_1 \dots G_{12}$ puerta que toma la forma de un circuito "0" inversor, equivalente a una puerta "0" en la etapa invertida utilizada, cada una de cuyas salidas está asignada a una entrada $P_1 \dots P_{12}$ de un primer registro SR_1 de desplazamiento de 12 bitios, que está conectado en configuración de anillo. Aquellas salidas $Q_1 \dots Q_{12}$ del primer registro SR_1 de desplazamiento de 12 bitios que corresponden a los tonos de los acordes de una única tecla a ser reproducidos conducen a las entradas de un perceptor CS de acordes.

En este ejemplo esta tecla es la correspondiente al do y las salidas Q_1 , Q_8 y Q_{11} que pertenecen a los acordes de tercera mayor, tercera menor y séptima, conducen al perceptor CS de acordes el cual consiste en el presente ejemplo en un inversor I_1 y dos puertas G_{13} y G_{14} "Y" inversoras, respectivamente. Adicionalmente, está dispuesto un generador CPG de impulsos de sincronismo de alta frecuencia cuya salida "0" conduce tanto a la entrada CP de sincronismo del primer registro SR_1 de desplazamiento de 12 bitios como a la entrada CP de sincronismo de un segundo registro SR_2 de desplazamiento de 12 bitios que está también conectado en anillo, cuyas salidas $Q_1 \dots Q_{12}$ están conectadas cada una a una primera entrada 1 de un primer circuito puerta $G_{21} \dots G_{32}$, que toma la forma de una puerta "Y", a cuya segunda entrada 2 está aplicado el tono correspondiente. Las salidas de los primeros circuitos $G_{21} \dots G_{32}$ puerta conducen a las entradas de un se-

1 gundo circuito puerta G_{33} que toma la forma de una puerta "0".

La salida O del generador de sincronismo de alta frecuencia conduce además a una primera entrada 1 de la unidad CU de control y a la entrada CP de sincronismo del contador CT. La unidad CU de control comprende dos circuitos FF_1 y FF_2 de báscula biestable (multivibradores biestables) del tipo JK, cuyas entradas CP de sincronismo están conectadas a la primera entrada 1 de la unidad CU de control. La primera salida Q del primer circuito FF_1 de báscula biestable está conectada a su entrada J y a las entradas \overline{PE} de carga de los dos registros SR_1 y SR_2 de desplazamiento de 12 bits y a ambas entradas \overline{J} y \overline{K} del segundo multivibrador FF_2 biestable y también a la primera entrada 1 de una puerta "Y" G_{15} . La segunda salida Q del primer multivibrador FF_1 biestable conduce a la segunda entrada 2, entrada de detención, del generador CPG de sincronismo de alta frecuencia.

15 La salida del perceptor CS de acordes está conectada tanto a una entrada \overline{K} del segundo multivibrador FF_2 biestable que sirve como memoria de acordes, como a la primera entrada de un circuito G_{16} "Y" inversor a través de un inversor I_2 . La salida del circuito G_{16} "Y" inversor conduce a la segunda entrada 2 de la puerta "Y" G_{15} , cuya salida está conectada a la entrada \overline{PE} de habilitación en paralelo del contador CT cuyas entradas P_0 , P_1 , P_2 y P_3 de preselección están interconectadas y conectadas a masa. Las salidas Q_0 , Q_1 , Q_2 y Q_3 del contador CT conducen cada una a una primera entrada 1 de un circuito "O EXCLUSIVO" G_{40} , G_{41} , G_{42} y G_{43} , que al igual que un circuito "O" G_{44} , cuyas entradas 1, 2, 3 y 4 están conectadas a las salidas de los circuitos "O EXCLUSIVOS" $G_{40} \dots G_{43}$, pertenecen a un circuito G comparador. La salida del circuito "O" G_{44} conduce a la primera entrada de una puerta "Y" G_{17} , cuya segunda entrada está conectada a la salida T del contador CT a través de un paso I_3 inversor, y cuya salida está

20

25

30 conectada a la entrada \overline{R} de reposición del primer multivibrador FF_1

1 biestable a través de un circuito diferenciador.

5 Está dispuesto para conmutar alternativamente desde el bajo fundamental al bajo alternativo un conmutador que está constituido por un multivibrador FF_3 biestable, a cuya entrada CP están aplicados los impulsos de bajos, para cuyo fin sus salidas, como se ha establecido, están conectadas a segundas entradas de circuitos G_{40} , G_{41} y G_{43} "O EXCLUSIVOS". Además, los impulsos de bajos están aplicados a la entrada R de reposición de un cuarto multivibrador FF_4 biestable, cuya entrada CP de sincronismo está conectada a la primera entrada 1 de la puerta "Y" 32.

10 La salida Q de la memoria FF_2 de acordes está conectada a la segunda entrada del circuito G_{16} "Y" inversor y a la entrada 5 del circuito "O" G_{44} .

15 La salida del segundo circuito puerta G_{33} está conectada tanto a la entrada CP de sincronismo de un divisor FD de frecuencia, que divide su frecuencia de entrada por dos, como a la primera entrada 1 de la puerta "Y" G_{35} , cuya segunda entrada 2 está conectada a la salida Q del cuarto multivibrador FF_4 biestable a través de un paso inversor I_4 , a cuya salida Q está también conectada la primera entrada 1 de la puerta "Y" G_{36} , mientras que la salida Q del divisor FD de frecuencia conduce a la segunda entrada de la puerta "Y" G_{36} .

20 El funcionamiento de este circuito es el siguiente: cuando llega un impulso bsp de bajos se hace que el generador CPG de sincronismo de alta frecuencia, que está inhabilitado por la salida \bar{Q} del primer multivibrador FF_1 biestable, que está en el estado "H" (alto), produzca un impulso de sincronismo en su salida, de modo que en el primer registro SR_1 de desplazamiento de 12 bitios, cuya entrada \bar{PE} de habilitación en paralelo está inicialmente en el estado "L" (bajo), recibe un estado "L" en aquellas entradas en paralelo para las cuales están oprimidas las correspondientes teclas, y un bitio

30

1 "H" en las restantes entradas en paralelo y el segundo registro SR_2 de desplazamiento de 12 bits, cuya entrada PE de habilitación en paralelo está aún también en el estado "L", recibe un bitio "H" en su entrada P_{12} en paralelo y un bitio "L" en las entradas $P_1 \dots P_{12}$.

5 Además, los multivibradores FF_1 y FF_2 biestables son cambiados de estado, y consiguientemente la entrada F_1 de FF_1 está en el estado "H" de modo que son almacenados los bitios ingresados en los registros SR_1 y SR_2 de desplazamiento de dos bitios, porque ahora la salida Q del multivibrador FF_1 biestable está en el estado "H" y la salida \bar{Q} está en el estado "L", de modo que se inicia el funcionamiento del ge
10 nerador CPG de sincronismo de alta frecuencia a través de su segunda entrada 2.

Inicialmente la salida Q del multivibrador FF_2 biestable está indistintamente en el estado "L", cuando se encuentra un acorde, o en el estado "H" cuando no es éste el caso. Puesto que la salida Q
15 del multivibrador FF_1 biestable está aún en el estado "L", la salida de G_{15} está también aún en el estado "L" de modo que la información "L" es transferida desde las presentes entradas P_0, P_1, P_2 y P_3 de preselección del contador CT a sus salidas G_0, G_1, G_2 y G_3 al produ-
20 cirse la primera transición desde el estado "L" al estado "H" del impulso de sincronismo de alta frecuencia, es decir el contador CT es repuesto a cero. Simultáneamente, la entrada \bar{PE} de habilitación en pa-
ralelo vuelve al estado "H" de modo que el contador es avanzado en una posición al tener lugar cada impulso de sincronismo de alta frecuen-
25 cia subsiguiente. Además la salida Q del multivibrador FF_2 biestable, aún cuando estuviese aún en el estado "L", quedaría también en el estado "H" en dicha transición.

Cada impulso de sincronismo de alta frecuencia subsiguien-
te del generador CPG de impulsos de sincronismo desplaza la pauta de
30 acordes ingresada en el primer registro SR_1 de desplazamiento de dos

1 bitios, cuya pauta corresponde al acorde que está siendo mantenido,
por ejemplo el acorde de sol mayor, una posición hacia la izquierda.
En el presente ejemplo la pauta de acorde alcanza la posición del a-
corde en do mayor después de siete incrementos, es decir, Q_1 , Q_5 y Q_8
5 toman el estado "L" de modo que la salida de la puerta "Y" inversora
 G_{14} toma también el estado "L" y el acorde ha sido así detectado.

Lo mismo es válido cuando está siendo mantenido el acor-
de sol-si-re-fa en sol con intervalo de séptima, siendo ya suficiente
oprimir la combinación sol-fa.

10 La pauta "H" en la salida Q_{12} en el segundo registro SR_2
de desplazamiento de 12 bitios ha llegado entonces a la salida Q_7 a
través de la salida Q_1 , porque esta pauta es desplazada hacia la dere-
cha.

Tan pronto como es detectado el acorde y la salida de la
15 puerta G_{14} "Y" inversora toma el estado "L", el acorde es almacenado
por cuanto el multivibrador FF_2 biestable es cambiado de estado por
el flanco de subida del siguiente impulso de sincronismo de alta fre-
cuencia, de modo que la salida Q del multivibrador FF_2 biestable to-
ma nuevamente el estado "L" y permanece en este estado incluso cuando
20 la entrada K toma el nivel "H" otra vez. Esta transición ya no tiene
ningún efecto, porque las entradas \bar{J} y K del multivibrador FF_2 bies-
table permanecen en el estado "H" puesto que la salida Q_1 del multi-
vibrador FF_1 biestable se mantiene en el estado "H". En el intervalo
de tiempo en que después del flanco de subida del séptimo impulso la
25 salida de la puerta G_{14} "Y" inversora toma el estado "L" y la salida Q_{14}
del multivibrador FF_2 biestable permanece en el nivel alto hasta el
flanco de subida del octavo impulso de sincronismo, la entrada \overline{PE} de
entrada de datos del contador CT toma el estado "L", de modo que es re-
puesto el contador CT. Este octavo impulso de sincronismo transfiere
30 la pauta "H" desde el segundo registro SR_2 de desplazamiento de 12 bi-

1 tios a la salida Q_3 , que corresponde al tono de sol, de la puerta
"Y" G_{28}

5 El generador CPG de impulsos de sincronismo de alta frecuencia se mantiene ahora en funcionamiento y al mismo tiempo desplaza la pauta de acorde en el primer registro SR_1 de desplazamiento de 12 bitios adicionalmente, lo cual no tiene efecto adicional sobre el proceso, y desplaza la pauta "H" de carga en el segundo registro SR_2 de desplazamiento, siendo avanzado el contador CT que ha sido repuesto al estado "0".

10 Como el desplazamiento de la pauta de acorde en el primer registro SR_1 de desplazamiento de dos bitios ya no es necesario cuando se ha formado el acorde, es en realidad igualmente posible interrumpir la alimentación adicional de impulsos de sincronismo a dicho registro SR_1 de desplazamiento de 12 bitios desconectando el generador CPG de impulsos de sincronismo de la entrada CP de impulsos de sincronismo por medio de un elemento de conmutación o circuitos puerta.

20 Cuando aparece el impulso bsp de bajos, el conmutador FF_3 es puesto en una posición tal que su salida Q está en el estado "L" y su salida \bar{Q} está en el estado "H" y consiguientemente las segundas entradas de las puertas G_{40} y G_{41} "O EXCLUSIVAS" están en el estado "L" y las segundas entradas de las puertas G_{42} y G_{43} "O EXCLUSIVAS" del circuito comparador están en el estado "H".

25 Cuando el estado de las primeras entradas de estas puertas "O EXCLUSIVAS" es idéntico al estado de las segundas entradas, es decir ambos "H" o ambos "L", las salidas están en el estado "L". Este caso se presenta cuando las salidas Q_0 y Q_1 del contador CT están en el estado "L" y las salidas Q_2 y Q_3 están en el estado "H", es decir, para la posición 12 de cómputo (1100). La pauta "H" de carga del segundo registro SR_2 de desplazamiento de 12 bitios ha sido entonces tam
30

1 bién desplazada 12 posiciones adicionalmente puesto que el acorde fué detectado y entonces aparece nuevamente en la salida Q_8 .

5 La salida de la puerta "O" G_{44} que pertenece también al circuito C comparador toma entonces el nivel "L". Como el terminal TC de cómputo del contador CT tiene el estado "L", la salida del tercer inversor 1_3 tiene el estado "H" y la salida de la puerta "Y" G_{17} toma consiguientemente el estado "L", de modo que aparece un impulso negativo en la entrada \bar{R} de reposición del multivibrador FF_1 biestable, como resultado de lo cual la salida Q del multivibrador FF_1 biestable toma nuevamente el estado "L", tomando el estado "L" las entradas \bar{PE} 10 de habilitación en paralelo del contador CT y de los dos registros SR_1 y SR_2 de desplazamiento de 12 bitios. La salida \bar{Q} del multivibrador FF_1 biestable toma el estado "H", como resultado de lo cual es de tenido el generador de impulsos de sincronismo de alta frecuencia y 15 el circuito ha retornado a su posición inicial.

La quinta entrada de la puerta "O" G_{44} que toma el estado "L" después que se ha detectado el acorde, ha sido dispuesta para impedir que el multivibrador FF_1 biestable se detenga prematuramente durante la percepción de acorde en caso de correspondencia del cómputo 20 del contador CT con el número suministrado por el multivibrador FF_3 biestable.

Cada vez que la pauta "H" de carga pasa por la salida Q_{12} del segundo registro SR_2 de desplazamiento de 12 bitios, cambia de estado el multivibrador FF_4 biestable. Cuando su salida Q tiene el estado "L", y en consecuencia la salida del cuarto inversor I_4 tiene el nivel "H", es transferido un tono sol para reproducción por la puerta "Y" G_{35} , con la ayuda de la puerta "O" G_{37} . La puerta G_{36} queda entonces bloqueada, porque entonces su primera entrada 1 tiene el estado "L".

30 En el presente caso la salida Q_{12} del segundo registro SR_2

1 de desplazamiento de 12 bitios es pasada dos veces por la pauta "H" de carga, de modo que son reproducidos en su clave original tanto el tono fundamental como el de intervalo de quinta.

5 Cuando el tono fundamental es do, do sostenido, re, o re sostenido, la pauta "H" de carga pasa por la salida Q_{12} solamente una vez para la quinta y, en consecuencia, permanece activado el multivibrador FF_4 biestable, de modo que son transferidos a una octava inferior los tonos de intervalo de quinta correspondiente a estos tonos (sol, sol sostenido, la, la sostenido) desde la puerta G_{36} "Y" inversora a la puerta "O" G_{37} por intermedio del divisor FD de frecuencia.

10 Cuando llega el siguiente impulso bsp de bajos se repite el proceso completo, pero puesto que este impulso de bajos hace cambiar de posición el conmutador FF_3 de modo que su salida Q toma el nivel "H", las segundas entradas de las puertas G_{40} , G_{41} y G_{42} "O EXCLUSIVAS" toman ahora el estado "H" y las de la puerta G_{43} "O EXCLUSIVA" toman el nivel "L". Esta situación corresponde al dígito (0111) es decir al re de quinta, de modo que ahora la pauta "H" de carga del segundo registro de desplazamiento de 12 bitios permanece en la salida Q_3 de dicho registro. Como entre tanto ha sido repuesto el cuarto multivibrador

20 FF_4 biestable por el impulso bsp de bajos, y la pauta de carga no pasa a través de la salida Q_{12} del segundo registro de desplazamiento de 12 bitios, el multivibrador FF_4 biestable permanece en este estado y se bloquea la puerta "Y" G_{35} , de modo que la frecuencia de tono, que ha sido dividida por dos por el divisor FD de frecuencia, es transferida para reproducción desde la puerta "Y" G_{36} por medio de la puerta "O" G_{37} . Este es el caso cuando se produce el bajo alternativo, es decir el correspondiente al intervalo de quinta, cuya frecuencia es consecuentemente siempre inferior a la correspondiente al bajo fundamental de un modo musicalmente correcto.

30 Si no se detecta acorde, el contador CT cuenta adicional-

1 mente hasta el final, después de lo cual la salida TC del contador
CT toma el estado "H" es decir la salida del tercer inversor toma el
estado "L" de modo que el multivibrador FF_1 biestable es también re-
5 puesto y se detiene el generador CPG de sincronismo de alta frecuen-
cia. El proceso anterior se aclara adicionalmente en la figura 2 por
medio de diagramas de impulsos-tiempo, mientras que ha de observarse
que las pautas de carga son desplazadas en la dirección de Q_{12} a Q_1
en el primer registro SR_1 de desplazamiento de 12 bitios y de Q_1 a Q_{12}
en el segundo registro de desplazamiento de 12 bitios.

10 En la figura 3 el conmutador FF_3 está sustituido por una
memoria PS de programa que es conmutada a una posición adicional por
cada impulso bsp de bajos. Esto permite la selección del cómputo fi-
nal del contador CT de un modo diferente para cada impulso de bajos,
de modo que es también posible reproducir automáticamente una pauta de
15 bajos como se requiere, por ejemplo, para interpretar un boogie-woogie,
y que en la clave de do consiste en la secuencia do, mi, sol, la, ri
bemol, la, sol, mi.

20 En la disposición de circuito de la figura 4 la unidad CU
de control consiste en un conmutador de conexión-desconexión, que pue-
de tomar la forma, por ejemplo, de un multivibrador biestable del ti-
po R-S. Este circuito CU es activado por el impulso bsp de bajos a una
posición tal que se inicia el funcionamiento del generador CPG de im-
pulsos de sincronismo de alta frecuencia y cuando se detecta un acor
de es repuesto a través de su entrada R de reposición por medio del
25 impulso presente en la salida del perceptor CS de acordes.

Además, está dispuesta una memoria de programa, que tiene
12 salidas C...B, cada una de las cuales corresponde al tono de una
octava y que están conectadas a las correspondientes entradas $P_1...P_{12}$
en paralelo del segundo registro SR_2 de desplazamiento de 12 bitios.
30 Este registro SR_2 de desplazamiento recibe una pauta "H" de carga al

1 producirse un impulso de bajos, que corresponde al tono deseado en esa clave en donde son detectados los acordes en el perceptor CS de acordes. El resto del circuito corresponde a la disposición de circuito de la figura 1.

5 La disposición de circuito de la figura 5 permite el almacenamiento de una melodía de bajos arbitraria. Para este fin la memoria de programa de la figura 3 está sustituida por una memoria de acceso aleatorio (memoria RAM).

10 Para esto las salidas Q_0 , Q_1 , Q_2 y Q_3 del contador CT, que están ya conectadas a las primeras entradas del circuito C comparador, están conectadas además a las entradas de activación de la memoria RAM. Las entradas $A_1 \dots A_4$ de dirección son activadas por la unidad de ritmo y las salidas $Q'_1 \dots Q'_4$ conducen a las segundas entradas del circuito C comparador. La entrada PE de habilitación en paralelo está conectada a la salida de la puerta "Y" G_{50} , cuya primera entrada 1 está conectada a la salida del primer inversor I_1 del perceptor de acordes de la figura 1 y cuya segunda entrada 2 puede estar conectada a la tensión de alimentación positiva a través de un interruptor S_1 .

15
20 Para programación es oprimido el interruptor 1 y la melodía a ser programada es interpretada en C. Cuando aparece el primer impulso de bajos es oprimida la primera tecla y el circuito funcionará como se ha descrito con referencia a la figura 1. El primer registro SR_1 de desplazamiento de 12 bitios es cargado con un bitio a través de una entrada que corresponde a la tecla que se oprime. El bitio es desplazado mientras el contador CT cuenta el número de desplazamientos. Al llegar 25 el bitio a la primera salida Q_1 del primer registro de desplazamiento de 12 bitios, la primera entrada 1 de la puerta "Y" G_{50} toma el nivel "H" a través del inversor I_1 del perceptor CS de acordes y de este modo el número indicado en las salidas $Q_1 \dots Q_3$ del contador CT es ingresado en la memoria RAM y por medio de la puerta "O" G_{51} es detenido el 30 generador CPG de impulsos de sincronismo de alta frecuencia. Al produ-

1 cirse el siguiente impulso bsp de bajos este proceso se repite y el
número es almacenado en la siguiente posición de la memoria RAM. Si-
multáneamente el tono correspondiente a la tecla oprimida es libera-
do para reproducción por la correspondiente salida del registro SR_2
5 de desplazamiento de 12 bitios por medio de la puerta "Y" asociada
($G_{21} \dots G_{32}$).

Para reproducción se abre el interruptor S_1 y tiene lugar
el mismo proceso, pero el impulso de detención para el generador de
impulsos ya no es suministrado a través de la puerta "Y" G_{50} , porque
10 la segunda entrada 2 ya no tiene el nivel "H", sino que procede de la
salida del circuito C comparador por medio de la puerta "Y" G_{52} y la
puerta "O" G_{51} cuando el cómputo del contador CT corresponde al núme-
ro preseleccionado en las salidas de memoria RAM.

El diagrama de la figura 6 muestra como puede diseñarse
15 utilizando medios simples una disposición de circuito como se ha des-
crito con referencia a la figura 5.

Este circuito está incluido entre las salidas $Q_0, Q_1, Q_2,$
 Q_3 del contador CT y las primeras entradas 1 de las puertas $G_{40}, G_{41},$
 G_{42} y G_{43} del circuito C comparador de la figura 1, estando también
20 representados para mayor claridad este circuito C comparador y el mul-
tivibrador FF_3 biestable. Además, se ha modificado la excitación del
generador CPG de impulsos de sincronismo de alta frecuencia y del mul-
tivibrador FF_3 biestable.

Para cambiar entre el modo de bajo alternativo y el modo
25 de bajo de programa y para la activación del proceso de almacenamien-
to (interruptor S_1 de la figura 5) se utiliza en esta realización el
teclado de pedal normal del órgano, que no tiene otra función durante
la interpretación automática.

Hay tres posibles modos de funcionamiento cuando se está
30 utilizando la generación automática de bajos:

a) reproducción de bajos alternativos.

1 b) programación en una secuencia de bajos para reproducción automática subsiguiente, y

c) reproducción automática de la secuencia así programada.

5 En todos estos modos de funcionamiento está aplicado un nivel "H" a la entrada "aut". En el modo b) está aplicado un nivel "H" adicionalmente a las entradas "pdt" y "pec" disponiendo el sistema para que el hecho de oprimir un pedal particular, por ejemplo el pedal c, active conmutadores que hagan que estas entradas sean aplicadas a la disposición.

10 En el modo c) está aplicado adicionalmente un nivel "H" a la entrada "pdt" solamente, por ejemplo disponiendo el sistema para que el hecho de oprimir cualquier pedal diferente del pedal c accione un conmutador para hacer que su entrada sea aplicada al circuito.

15 En el modo a) los pedales no son oprimidos, de modo que la señal pst que se deriva de los contactos del pedal permanece en el estado "L", de modo que la primera entrada 1 de la puerta G_{68} "I" inversora no transfiere los impulsos bsc de sincronismo de bajos. Sin embargo, por medio del inversor I_6 , la primera entrada 1 de la puerta G_{69} "I" inversora toma el estado "H" de modo que los impulsos bsp de bajos, que se obtienen del control de tambor de bajos de la unidad de ritmo y que aparecen consiguientemente al comienzo de cada medida, son transferidos y aplicados al multivibrador FF_3 biestable a través de la puerta G_{71} "Y" inversora y adicionalmente al generador CPG de impulsos de sincronismo de alta frecuencia de la figura 1 a través de las puertas G_{72} y G_{74} . Las segundas entradas de las puertas G_{60} , G_{61} , G_{62} y G_{63} "Y" inversoras tienen también el nivel "L" (pdt = "L"), de modo que las puertas están bloqueadas, mientras que las puertas G_{64} , G_{65} , G_{66} y G_{67} "Y" inversoras tienen también el nivel "H" a través del inversor I_6 y consiguientemente transfieren las señales procedentes de las salidas Q y \bar{Q} del multivibrador FF_3 biestable a las segundas en-

20

25

30

1 tradas 2 de las puertas $G_{40} \dots G_{43}$ "O EXCLUSIVAS" a través de las
puertas "O" $G_{56} \dots G_{59}$, de modo que tiene lugar el proceso descrito
con referencia a la figura 1.

5 Para programar una de las teclas de pedal, que en este
caso no son utilizadas para la interpretación normal, por ejemplo se
oprime la tecla correspondiente al do. En este caso la señal pdt toma
el estado "H" y la entrada "pec" toma también el nivel "H" debido a
un segundo conmutador que es accionado por dicha tecla do. Como pdt,
10 y de este modo la primera entrada 1 de la puerta G_{68} "Y" inversora,
toman el estado "H", los impulsos bsc de sincronismo de bajos en in
tervalos uniformes (procedentes de la unidad de ritmo) son transferi
dos, dependiendo el número de estos impulsos de sincronismo de bajos
de la medida seleccionada y existiendo un máximo de ocho impulsos por
medida. Este impulso bsc de bajos conmuta un segundo generador CPG_2
15 de impulsos de sincronismo de alta frecuencia y su primer impulso da
lugar a que aparezca un bitio de estado "H" en la primera entrada P_0
de un registro SR_3 de desplazamiento de cuatro bitios y un bitio de
estado "L" en las otras entradas.

20 En las primeras salidas Q_0 aparece un nivel "H" de modo
que un generador CPG_1 de impulsos de sincronismo es obligado a sumi
nistrar un impulso mediante el cual son incrementados en una posición
adicional un contador CT_1 binario de cuatro bitios y cuatro registros
 $SR_4 \dots SR_7$ de desplazamiento de 16 bitios. Al producirse el siguiente
impulso de sincronismo procedente del generador CPG_2 de sincronismo
25 de alta frecuencia, la salida Q_1 del registro SR_3 de desplazamiento
de cuatro bitios toma el estado "H". Cuando el número representado en
las salidas Q_{15} de los cuatro registros $SR_4 \dots SR_7$ de desplazamiento de
16 bitios es mayor que 12, es decir cuando se almacena una pausa en
vez de un tono, las salidas de los registros SR_6 y SR_7 tienen el esta
do "H". En el caso de que no tenga lugar entrada de datos, la salida \bar{Q}
30

1 del multivibrador FF_7 biestable tiene el estado "H" de modo que todas las entradas de la puerta "Y" G_{75} toman el nivel "H" y la salida toma en consecuencia el estado "L". Como la segunda entrada de la
5 puerta G_{76} "Y" inversora tiene el estado "H" y la primera entrada toma el estado "L", es desactivado el segundo generador CPG_2 de sincronismo de alta frecuencia. Si el número representado en las salidas de los registros SR_4 a SR_7 de desplazamiento de 16 bitios es menor que 12, la salida de la puerta G_{75} "Y" inversora permanece en el estado "H" y el generador CPG_2 de impulsos de sincronismo de alta frecuencia se mantiene en funcionamiento hasta que la segunda entrada 2 de la
10 puerta G_{76} "Y" inversora toma también el estado "L" al aparecer una pauta "H" de carga en la salida Q_3 , de modo que \bar{Q}_3 toma el estado "L".

El almacenamiento se efectúa del modo siguiente:

Al comienzo de cada secuencia de almacenamiento la unidad
15 de ritmo suministra un impulso bfc de comienzo de medida que se deriva de la tensión de la lámpara indicadora que indica el comienzo de una medida y que está presente en cada unidad de ritmo. Estos impulsos bfc de comienzo de medida hacen cambiar de estado cada vez el multivibrador FF_6 biestable. Al tener lugar cada segundo impulso de sincronismo cambia de estado el multivibrador FF_8 biestable a través de la
20 salida Q del multivibrador FF_6 biestable que toma el estado "H" porque al mismo tiempo el generador CPG_1 de impulsos de sincronismo, como se ha descrito anteriormente, suministra un impulso de sincronismo a la entrada CP de sincronismo del multivibrador FF_8 biestable. Como
25 resultado de esto, el generador CPG_1 de impulsos de sincronismo, al cual se le permite normalmente suministrar solo un único impulso a través de su primera entrada, es activado a través de su segunda entrada 2 hasta que el contador CT_1 binario de cuatro bitios, que está excitado con una alta frecuencia por dicho generador, así como los registros SR_4 a SR_7 de desplazamiento de 16 bitios, han alcanzado sus
30

1 posiciones finales, después de lo cual la entrada \bar{K} del multivibrador FF_8 biestable toma el estado "L" a través de la salida \bar{TC} de cómputo final de este contador CT y es repuesto el multivibrador FF_8 biestable.

5 El multivibrador FF_5 biestable del tipo RS es activado al tener lugar el cambio a bajos de programa, como resultado de lo cual pdt toma el estado "H" de modo que el multivibrador FF_6 biestable podría cambiar de estado al comienzo de la siguiente medida. El circuito está ahora listo para programación y el multivibrador FF_5 biestable es repuesto por el siguiente impulso bfc de comienzo de medida.

10 Como se ha establecido anteriormente, es oprimido el pedal C para programación y la entrada pec tiene consiguientemente el nivel "H". Al comienzo de la siguiente medida el registro SR_3 de desplazamiento de cuatro bitios hace que el generador CPG_1 de impulsos de sincronismo suministre un impulso, de modo que el contador CT_1 binario de 15 cuatro bitios y también los registros SR_4 a SR_7 de desplazamiento de 16 bitios toman sus posiciones iniciales, como resultado de lo cual el terminal TC del contador CT_1 toma el estado "H" nuevamente y el multivibrador FF_7 biestable cambia de estado porque la señal pec tiene el 20 estado "H".

Como resultado, su salida \bar{Q} y por tanto las entradas DS de datos de los registros SR_4 a SR_7 de desplazamiento de 16 bitios toman el estado "L" de modo que las entradas D_1 están bloqueadas y la conexión en anillo entre la última salida Q_{15} del último multivibrador biestable y la entrada del primer multivibrador biestable de estos registros es interrumpida y estas entradas están conectadas a las salidas 25 Q_0 a Q_3 del contador CT a través de D_0 . Al mismo tiempo, el impulso bsc de sincronismo, al pasar la pauta "H" de carga por la salida Q_2 , ha hecho que el registro SR_3 de desplazamiento suministre un impulso de nivel "H" al generador CPG de impulsos de sincronismo de alta fre 30

1 cuencia (véase la figura 1). a través del inversor I_8 , la puerta G_{71}
"Y" inversora, la puerta G_{72} "Y" inversora y la puerta "O" G_{74} , como
resultado de lo cual se inicia el proceso descrito con referencia a
la figura 1. El registro SR_1 de desplazamiento comienza ahora a des-
5 plazar la pauta de carga que corresponde al tono interpretado sobre
el teclado inferior, siendo desplazada simultáneamente la pauta de
carga en el registro SR_2 de desplazamiento y contando cada incremento
el contador CT. Tan pronto como aparece la pauta de carga en la prime-
ra salida Q_1 del primer registro SR_1 de desplazamiento de 12 bitios,
10 la salida lug del primer inversor I_1 toma el estado "H" y a través de
la puerta G_{70} "Y" inversora, cuya segunda entrada 2 tiene el nivel
"H", mientras que la salida \bar{Q} del multivibrador FF_7 biestable tiene
el nivel "L", suministra un impulso stw a la entrada \bar{K} del primer mul-
tivibrador FF_1 biestable, de modo que al tener lugar el siguiente im-
15 pulso el generador CPG de impulsos de sincronismo de alta frecuencia
hace cambiar de estado al multivibrador FF_1 biestable y de este modo
lo desactiva. El cómputo del contador CT que se ha alcanzado entonces,
corresponde exactamente al número de secuencia del tono, (1 para do,
2 para do sostenido, etc.). Este número es almacenado en forma bina-
20 ria en los registros SR_4 a SR_7 de desplazamiento de 16 bitios. Si no
se interpreta ningún tono, el contador CT cuenta hasta la posición
15 y se desactiva por medio de un impulso a través de la salida CT
y el multivibrador FF_1 biestable, de modo que es almacenado el núme-
ro 15 (1111).

25 Al tener lugar el siguiente impulso bsc de sincronismo se
repite este proceso, es decir el generador CPG_1 de impulsos de sincro-
nismo es obligado nuevamente a suministrar un impulso único, de modo
que el contador CT_1 binario de cuatro bitios y las pautas de carga en
los registros SR_4 a SR_7 de desplazamiento de 16 bitios experimentan
30 un avance de una posición y se almacena el número siguiente.

1 Para este almacenamiento están disponibles 16 posiciones.
Después de dos medidas es repuesto el multivibrador FF_7 biestable por
medio de un impulso procedente de la salida \overline{TC} del contador CT_1 bina-
rio de cuatro bitios. Puede ahora levantarse el pie del pedal e duran-
5 te un intervalo de dos medidas, porque durante los 16 impulsos bsc si-
guientes la salida \overline{Q} del multivibrador FF_7 biestable permanece en el
estado "H" y los registros SR_4 a SR_7 de desplazamiento están nuevamen-
te conectados para formar un anillo y se inhibe el equipo de almacena-
miento, Al producirse el impulso de orden 16 es nuevamente repuesto
10 el multivibrador FF_7 biestable por el impulso de posición final pre-
sente en la salida TC del contador CT_1 binario de cuatro bitios y se
repite el proceso de almacenamiento.

 Para el almacenamiento es necesaria una ejecución en per-
fecto sincronismo, de modo que se oprima una tecla cuando aparecen los
15 impulsos bsc de sincronismo. Como durante el almacenamiento los regis-
tros SR_1 y SR_2 de desplazamiento funcionan normalmente, como se ha des-
crito con referencia a la figura 1, la melodía sonará como si se in-
terpretase en la clave de do.

 Durante la reproducción el impulso pdt tiene el nivel "H"
20 y al tener lugar el primer impulso bfc de comienzo de medida, como ya
se ha descrito, el contador CT_1 binario de 4 bitios y también los cua-
tro registros SR_4 a SR_7 de desplazamiento de 16 bitios, mediante el
cambio de estado de los multivibradores FF_6 y FF_8 biestables, son re-
puestos a sus estados iniciales por el generador CPG_1 de impulsos de
25 sincronismo, que suministra impulsos de muy alta frecuencia en el mo-
do de oscilación libre. Este proceso es necesario no solamente para
obtener la posición inicial correcta, sino que también es necesario
para aquellos casos en los cuales el número de incrementos durante dos
medidas es menor que 16, por ejemplo en tiempo triple, puesto que en-
30 tonces pueden permanecer sin utilizar cuatro posiciones en los regis-

1 tros SR_4 a SR_7 de desplazamiento de 16 bitios. Si entretanto el gene-
 5 rador CPG₂ de sincronismo ha desplazado la pauta de carga en el regis-
 tro SR_3 de desplazamiento de cuatro bitios a la salida Q_2 , es aplicado
 un impulso de arranque a la primera entrada 1 del generador CPG de im-
 pulsos de sincronismo de alta frecuencia a través del inversor I_8 , la
 10 puerta G_{71} "Y" inversora, la puerta "Y" G_{72} y la puerta "O" G_{74} , y el
 primer registro SR_1 de desplazamiento de 12 bitios comienza a despla-
 zar el acorde que está siendo mantenido hasta que es detectado el acor-
 de y aparece la pauta de carga contenida en el segundo registro SR_2
 de desplazamiento de 12 bitios en la salida Q que corresponde al tono
 fundamental del acorde que está mantenido. El contador CT es entonces
 repuesto y la pauta de carga en el segundo registro SR_2 de desplaza-
 miento de 12 bitios es desplazada adicionalmente hasta que el número
 15 representado en la salida $Q_1 \dots Q_3$ del contador CT corresponde al núme-
 ro representado en las salidas Q_{15} de los registros SR_4 a SR_7 de des-
 plazamiento de 16 bitios. La salida de la puerta "O" G_{44} toma enton-
 ces el estado "H" y repone, a través de la puerta "Y" G_{17} , el multivi-
 brador FF_1 biestable y detiene el generador CPG de impulsos de sincro-
 nismo de alta frecuencia mientras que es liberado el tono correcto pa-
 20 ra reproducción a través de la correspondiente puerta "Y" $G_{21} \dots G_{32}$.

Al producirse el siguiente impulso bsc de sincronismo de
 bajos el generador CPG₁ de sincronismo suministra solamente un impuls-
 so, de modo que los registros SR_4 a SR_7 de desplazamiento de 16 bitios
 son desplazados solamente en una posición adicional y se repite el pro-
 25 ceso descrito.

Con la disposición de circuito descrita es necesario para
 la reproducción oprimir las teclas correspondientes a un acorde que
 pertenece a la melodía almacenada, lo cual puede ser musicalmente in-
 deseable. Esto es debido a la necesidad de reponer el contador CT des-
 30 pues que se ha detectado un acorde, con el fin de que pueda ser despla-

1 zada la pauta de carga contenida en el segundo registro SR_2 de despla-
zamiento de 12 bitios a su posición que corresponde al número almace-
nado en la memoria. Esta reposición tiene lugar cuando la salida de
la puerta G_{14} "Y" inversora toma el estado "L". Por consiguiente, es
5 posible simplificar sustancialmente el funcionamiento simplemente opri-
miendo el tono fundamental de la tecla del acompañamiento almacenado
a ser interpretado y teniendo la precaución de que cuando aparece la
correspondiente pauta de carga en la salida Q_1 del primer registro
 SR_1 de desplazamiento de 12 bitios dicha pauta sea transmitida por me-
10 dio de una puerta G_{18} "Y" inversora a cuya primera entrada está apli-
cada la señal lmq procedente de la salida del inversor I_1 y cuya se-
gunda entrada toma el nivel "H" cuando es activada la memoria durante
la reproducción, como se representa en líneas discontinuas en la figu-
ra 1.

15 La interpretación con bajos alternativos es solamente po-
sible para acordes simples, tales como el acorde mayor, el acorde me-
nor y el acorde de séptima, por medio de la disposición de circuito de
la figura 1. Para acordes de séptima disminuidos y acordes aumentados
es imposible la detección de acordes, mientras que un acorde de sépti-
20 ma menor hace posible la detección de acorde pero no indica correcta-
mente el tono fundamental. En el caso del acorde de séptima menor de
si, la sostenido y la, se encuentra el acorde mayor re, fa sostenido,
la o do sostenido, fa, sol sostenido o do, mi, sol y consiguientemen-
te se interpreta re, do sostenido o do como bajo fundamental y la, mi
25 sostenido o mi en vez de fa sostenido, fa o mi, respectivamente, como
bajo alternativo. Además, es solamente posible utilizar una nota como
bajo alternativo, por ejemplo la correspondiente al intervalo de quinta.

La figura 7 muestra como puede ser utilizada la disposición
de circuito de la figura 1 para interpretar los acordes mayor, menor y
30 de séptima, así como acordes de séptima aumentados y acor-

1 des de séptima menor.

En este caso el perceptor OS de acordes consiste en las puertas $G_{80} \dots G_{84}$ "0" inversoras y dos pasos I_{11} e I_{12} inversores. La puerta G_{80} percibe los acordes mayor y menor, averiguando si adicio-

5 nalmente al tono fundamental está presente el tono de quinta, en cuyo caso su salida toma el estado "L". Con el fin de evitar que sea detectado también un acorde en el caso de los acordes de séptima antes mencionados de si, la sostenido y la, se ha añadido un inversor I_{11} a la salida Q_{10} , que corresponde al la, del primer registro SR_1 de despla-

10 zamiento de 12 bitios, cuyo inversor origina el bloqueo de la puerta G_{80} en la presencia del tono "la". La puerta G_{81} identifica los acordes de séptima, la puerta G_{82} los acordes aumentados, la puerta G_{83} los acordes de séptima disminuidos, estando dispuesto el inversor I_{12} para impedir la identificación de un acorde de séptima como acorde de

15 séptima disminuida porque la tercera mayor, la quinta y la séptima de este acorde forman un acorde de séptima disminuida y consiguientemente darían lugar a una detección de acorde incorrecta en el caso de acordes de séptima de si, la sostenido, la y sol sostenido. Finalmente, la puerta G_{84} "0" inversora identifica los acordes de séptima menor.

20 Las salidas de estas puertas $G_{81} \dots G_{84}$ están todas conectadas a una entrada de la puerta "Y" G_{86} , cuya salida conduce a la salida \bar{K} de la memoria FF_2 de acordes.

Se supone que la quinta es tomada como bajo alternativo para los acordes mayor, menor, de séptima y de séptima menor, el de

25 quinta aumentada para los acordes aumentados y el de cuarta aumentada para los acordes de séptima disminuidos. Para cada uno de estos tonos de bajos alternativos las correspondientes salidas de las puertas G_{85} , G_{82} y G_{83} están conectadas a las entradas de activación de los multivibradores FF_{11} , FF_{12} y FF_{13} biestables del tipo RS, cuyas entradas de

30 reposición están influidas por la salida Q del multivibrador FF_3 bis

1 table. Las salidas Q del multivibrador FF_3 biestable y la salida Q de los multivibradores FF_{11} , FF_{12} y FF_{13} biestables, como se indica, están conectadas a las entradas de las puertas "0" $G_{87} \dots G_{89}$, cuyas salidas están conectadas a las segundas entradas de las puertas

5 $G_{40} \dots G_{43}$ "0 EXCLUSIVAS".

Cuando es detectado un acorde, es interpretado el tono fundamental en la primera medida, como se ha descrito anteriormente, mientras que el segundo registro SR_1 de desplazamiento de 12 bits experimenta doce incrementos adicionales, porque la salida Q del multivibrador FF_3 biestable con la ayuda de las puertas "0" G_{88} y G_{89} junto con la puerta "0" G_{87} y la salida Q del multivibrador FF_{101} biestable, proporciona el número 12 binario (1100).

10

Al producirse la segunda medida cambia de estado el multivibrador FF_3 y cuando aparece un tono de quinta se aplica un impulso a la entrada S de activación del multivibrador FF_{10} biestable a través de la puerta G_{85} "Y" inversora y la puerta "Y" G_{90} al producirse el siguiente impulso de sincronismo de alta frecuencia, de modo que el multivibrador FF_{10} biestable cambia de estado y las salidas de las puertas "0" G_{87} , G_{88} y G_{89} toman el estado "H" y junto con la salida

15 Q del multivibrador FF_{10} biestable proporcionan el número 7 (0111). Al tener lugar el siguiente impulso de sincronismo es repuesto el multivibrador FF_{10} biestable por la salida del multivibrador FF_3 biestable a través de su entrada R de reposición.

20

Tiene lugar un proceso similar en el caso de un acorde aumentado, siendo basculado el multivibrador FF_{11} a través de la salida de la puerta G_{82} "0" inversora y el inversor S_{13} y las salidas de las puertas "0" $G_{87} \dots G_{89}$, junto con la salida \bar{Q} del multivibrador FF_{10} biestable, proporcionan un número 8 (1000), de modo que es interpretado un acorde de quinta aumentada como bajo alternativo.

25

30 Finalmente, en el caso de un acorde de séptima disminuida

1 a través de la salida de la puerta G_{83} "0" inversora y el inversor
 I_{14} y el multivibrador FF_{12} biestable, es proporcionado un 6 (0110)
en las salidas de las puertas $G_{87} \dots G_{89}$ con la salida \bar{Q} del multivi-
brador FF_{10} biestable, de modo que es interpretado como bajo alterna-
5 tivo el acorde de cuarta aumentada.

Es evidente que puede también tomarse como bajo alterna-
tivo el acorde de tercera menor, por ejemplo el acorde perfecto menor,
para cuyo fin ha de adaptarse de un modo similar la disposición de
circuito.

10

REIVINDICACIONES

Los puntos de invención propia y nueva que se presentan
para que sean objeto de esta solicitud de Patente de Invención en Es-
paña, por VEINTE años, son los que se recogen en las reivindicaciones
siguientes:

15

1ª.- Un dispositivo para interpretar automáticamente un
acompañamiento de tono en instrumentos musicales electrónicos, equi-
pado con una unidad de ritmo, siendo mantenido el tono fundamental,
el tono de quinta, u otro tono relacionado con un acorde y/o resultar
do disponible el propio acorde en una secuencia predeterminada en el
20 ritmo seleccionado, caracterizado porque están dispuestos para las
salidas de los conmutadores de tecla dentro de una octava entradas en
paralelo de un primer registro de desplazamiento de 12 bitios conecta-
do en anillo, en el cual se almacena la pauta de acorde al producirse
cada uno de los impulsos de bajos de la unidad de ritmo, y aquellas
25 salidas a las cuales corresponden los tonos de los acordes de una te-
cla única a ser reproducidos conducen a entradas de un perceptor de
acordes, que determina el tipo de acorde, mientras que está dispuesto
un generador de impulsos de reloj o de sincronismo de alta frecuencia,
cuya salida está conectada tanto a la entrada de sincronismo del pri-
mer registro de desplazamiento de 12 bitios, que desplaza la pauta de
30

1 acorde a una posición adicional al producirse cada impulso de sincro
nismo, como a la entrada de sincronismo de un segundo registro de des
plazamiento de 12 bitios conectado en configuración de anillo, dentro
del cual ingresa un único bitio al producirse cada impulso de bajos a
5 través de sus doce entradas en paralelo cuyo bitio es desplazado en
una posición adicional al producirse cada impulso de sincronismo del
generador de impulsos de sincronismo, mientras que las salidas de es-
te registro de desplazamiento están conectadas cada una a una primera
10 entrada de un primer circuito puerta, a cuya segunda entrada está a-
plicado el tono correspondiente y cuya salida conduce a un segundo
circuito puerta en cuya salida está disponible un tono, mientras que
está dispuesta una sección de control que está conectada al generador
de impulsos de sincronismo de alta frecuencia y que puede incluir una
15 memoria de acordes que almacena el acorde detectado y está conectada
a la salida del perceptor de acorde, desconectándose del generador de
impulsos de sincronismo de alta frecuencia la entrada de sincronismo
del primer registro de desplazamiento de 12 bitios cuando es detecta
do un acorde, y la sección de control inactiva el generador de impul
20 sos de sincronismo de alta frecuencia, que entra en funcionamiento al
producirse cada impulso de bajos aplicado a una primera entrada, tan
pronto como el bitio contenido en el segundo registro de desplazamien
to de 12 bitios alcanza la posición que corresponde al tono deseado
en la tecla que está indicada por el acorde.

25 2^a.- Un dispositivo de acuerdo con la reivindicación 1^a,
caracterizado porque la salida de la memoria de acordes está conecta
da tanto a una entrada de reposición de un contador cuya entrada de
sincronismo está también conectada al generador de sincronismo de al
ta frecuencia, a través de una segunda salida de la sección de con
trol, como a un circuito comparador cuyas primeras entradas están co
30 nectadas a las correspondientes salidas del contador, y cuyas segun-

1 das entradas están conectadas a un conmutador que es hecho cambiar
de posición por cada impulso de bajos, mientras que la salida del cir-
cuito comparador está conectada a una tercera entrada de la sección
de control, de modo que el generador de sincronismo se inhabilita al
5 ternativamente al alcanzarse una posición de cómputo que corresponde
al tono fundamental o a otro tono, respectivamente.

3ª.- Un dispositivo de acuerdo con la reivindicación 2ª,
caracterizado porque en vez del conmutador está dispuesta una memo-
ria de programa que tiene una primera entrada a la cual están aplica-
10 dos los impulsos de bajos, cada uno de los cuales avanza la memoria
de programa en una posición y cuyas salidas están conectadas a las
segundas entradas del circuito comparador.

4ª.- Un dispositivo de acuerdo con la reivindicación 1ª,
caracterizado porque la sección de control es un conmutador de cone-
15 xión/desconexión que activa el generador de sincronismo al producir-
se cada impulso de bajos y que lo desactiva nuevamente a través de la
salida del perceptor de acordes cuando se detecta el acorde, y está
dispuesta una memoria de programa cuyas 12 salidas, cada una de las
cuales corresponde a un tono de una octava, están conectadas a las
20 correspondientes entradas en paralelo del segundo registro de despla-
zamiento de 12 bitios, estando aplicados los impulsos de bajos a ser
transferidos a una entrada de dicha memoria de programa de modo que
es liberada la salida de tono correspondiente al instante pertinente.

5ª.- Un dispositivo de acuerdo con la reivindicación 1ª,
25 caracterizado porque las salidas de descodificador correspondientes
a las diversas pautas de impulsos de sincronismo de ritmo en la uni-
dad de ritmo están conectadas a la entrada en paralelo que correspon-
de al tono deseado del segundo registro de desplazamiento de 12 bitios.

6ª.- Un dispositivo de acuerdo con las reivindicaciones
30 3ª y 4ª, caracterizado porque están dispuestos medios de conmutación

1 para la programación repetida de la memoria de programa.

7^a.- Un dispositivo de acuerdo con las reivindicaciones
3^a y 6^a, caracterizado porque la memoria de programa es una memoria
de acceso aleatorio (memoria RAM) cuyas entradas están conectadas a
5 las salidas del contador y cuyas entradas de dirección están conec-
tadas a salidas de sincronismo adecuadas de la unidad de ritmo, y
la salida del primer registro de desplazamiento de 12 bitios que co-
rresponde a la posición inicial está conectada a la entrada de ins-
cripción de la memoria RAM y a la línea de detención del generador
10 de impulsos de sincronismo durante la lectura y el circuito compa-
rador está también conectado a la línea de detención del generador
de impulsos de sincronismo de alta frecuencia durante la reproduc-
ción por intermedio de un circuito "Y" cuya segunda entrada conduce
a la salida de la memoria de acordes.

15 8^a.- Un dispositivo de acuerdo con las reivindicaciones
1^a a 7^a, caracterizado porque las salidas de los conmutadores de te-
cla de tonos similares están conectadas a la entrada en paralelo
adecuada del primer registro de desplazamiento de 12 bitios a través
de un circuito "O".

20 9^a.- Un dispositivo de acuerdo con las reivindicaciones
1^a a 8^a, caracterizado porque el segundo circuito puerta comprende
al menos un divisor de frecuencia que está conectado a la salida
del circuito puerta, cuyo divisor reduce la frecuencia de tonos en
una o más octavas, mientras que puede estar incluido un conmutador
25 que cambia el número por el cual divide el divisor de frecuencia
en un ritmo deseado.

10^a.- Un instrumento electrónico musical, caracterizado
porque incorpora un dispositivo de acuerdo con las reivindicaciones
1^a a 9^a.

1

11ª.- Un dispositivo para interpretar automáticamente un acompañamiento de tono en instrumentos musicales electrónicos.

5

Tal y como se ha descrito en la Memoria que antecede, re presentado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de treinta y tres hojas escritas a máquina por una sola cara.

Madrid, 04. DIC. 1973

P.A.

10

Alberto de Elizaburu
Por Poder,



15

20

25

30
CR.

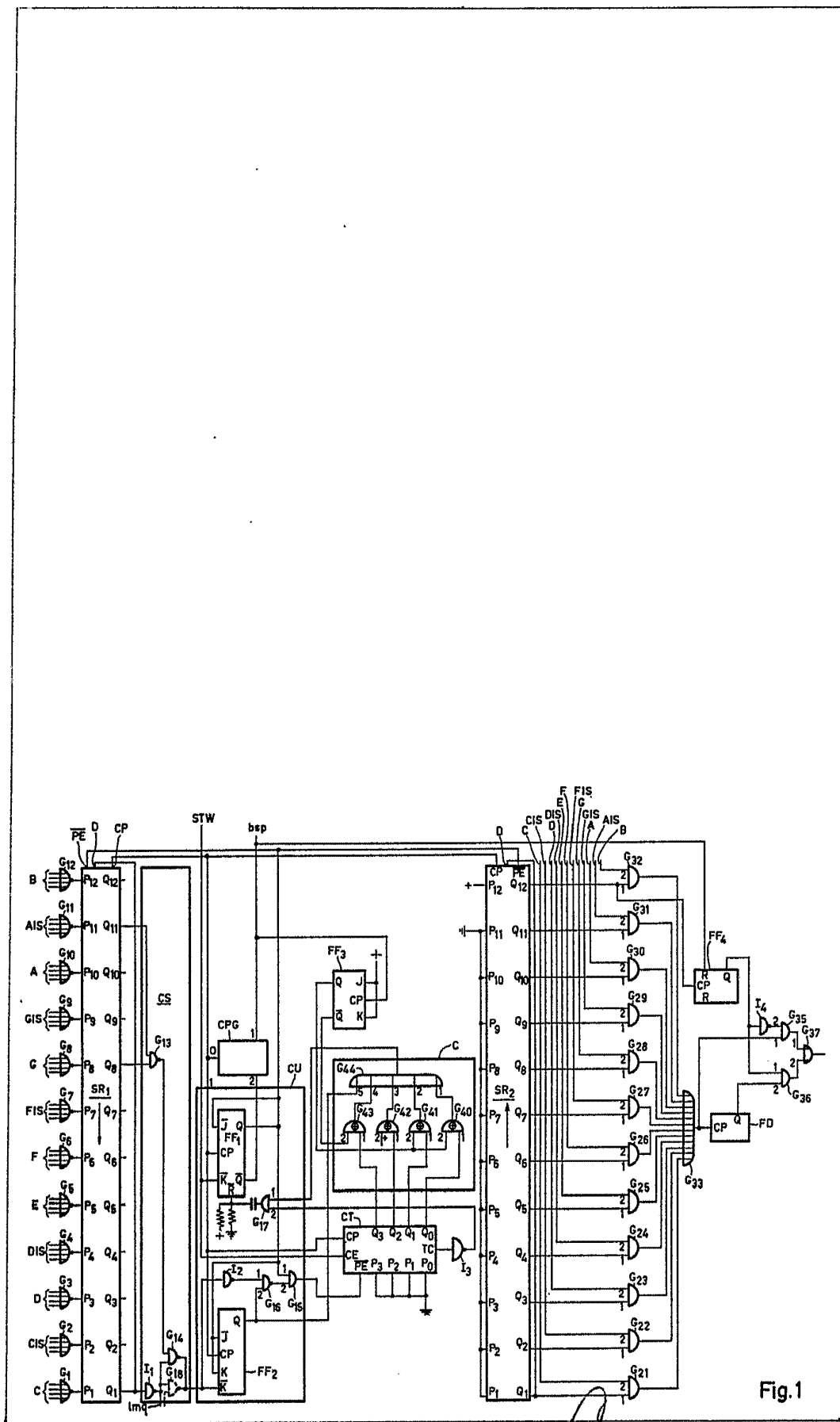
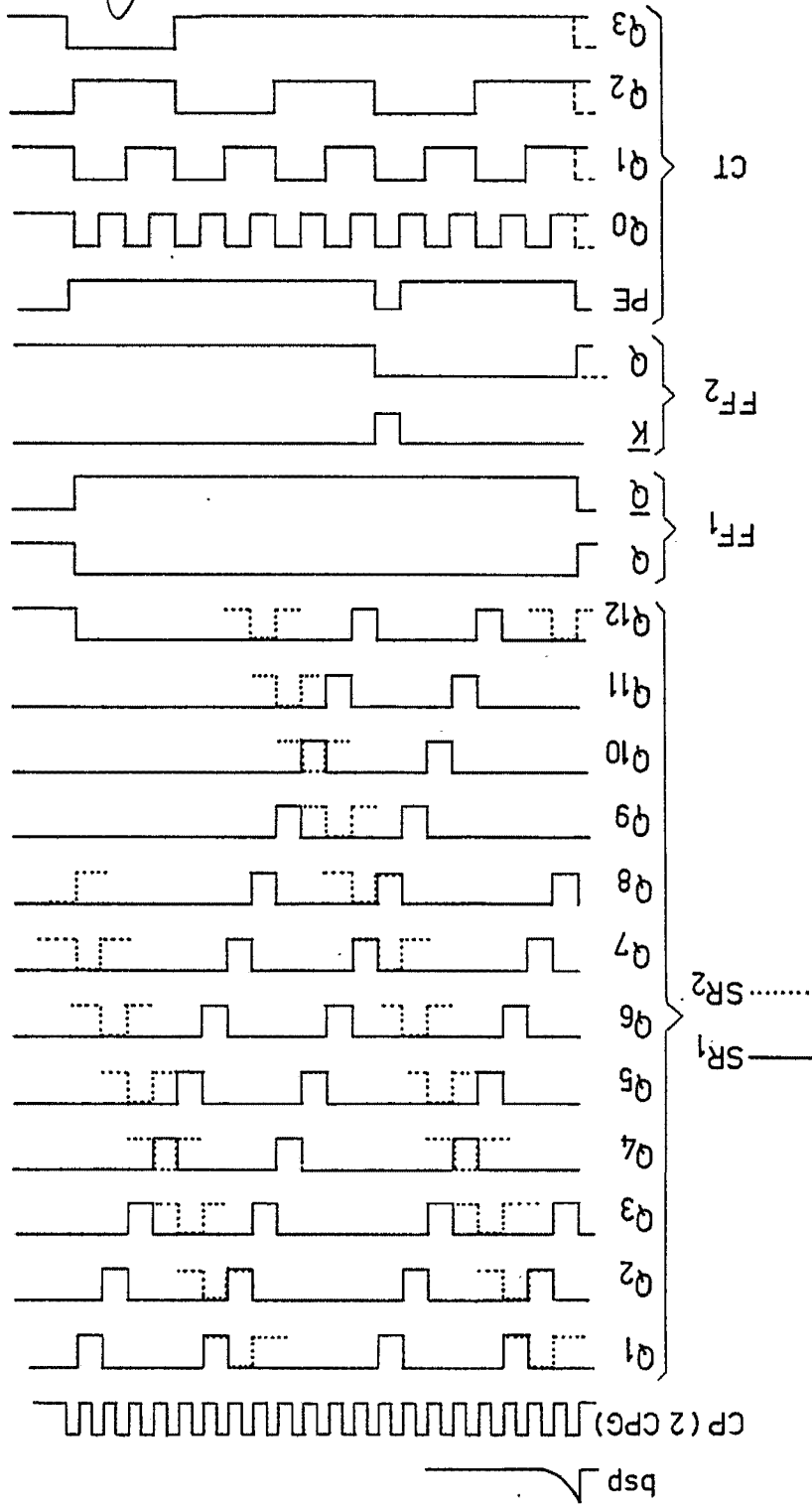


Fig. 1

Albergo de Elizoburu
Por Poder,

Alberto del Eizoburu
Por Robert

Fig. 2



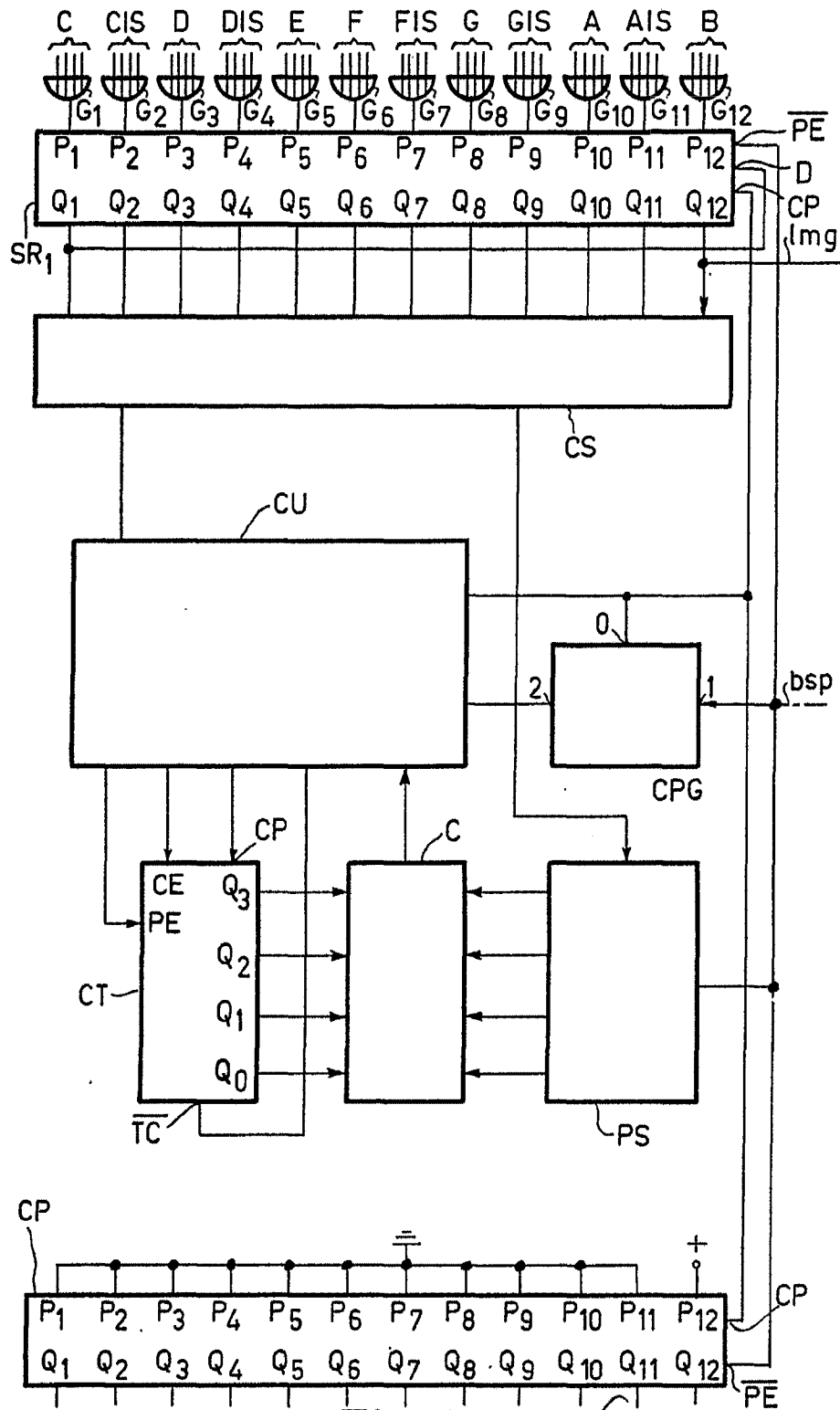


Fig. 3

Alberto de Elzaburu
Por Pedro

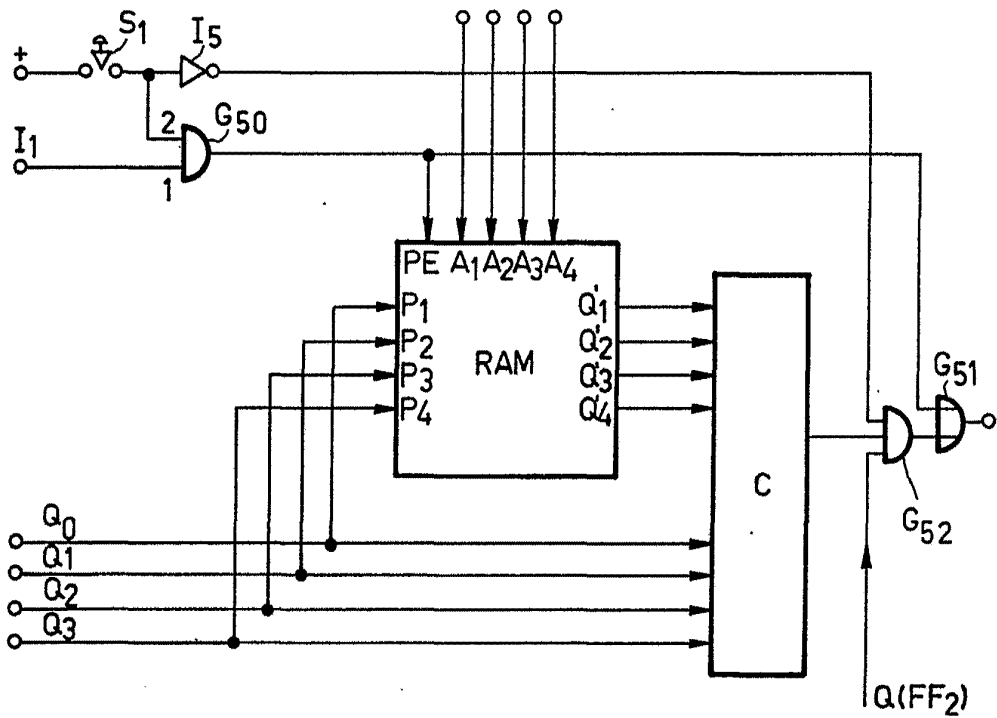


Fig. 5

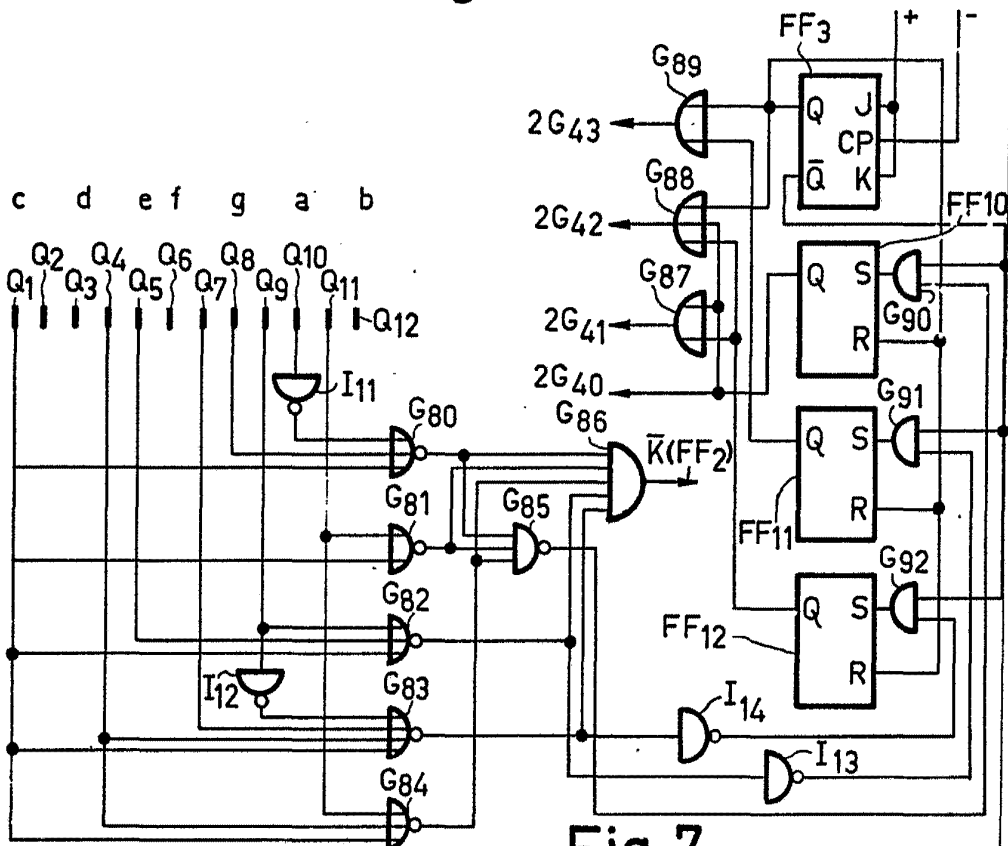


Fig. 7

Alberto de Elzaburu
Por Poder

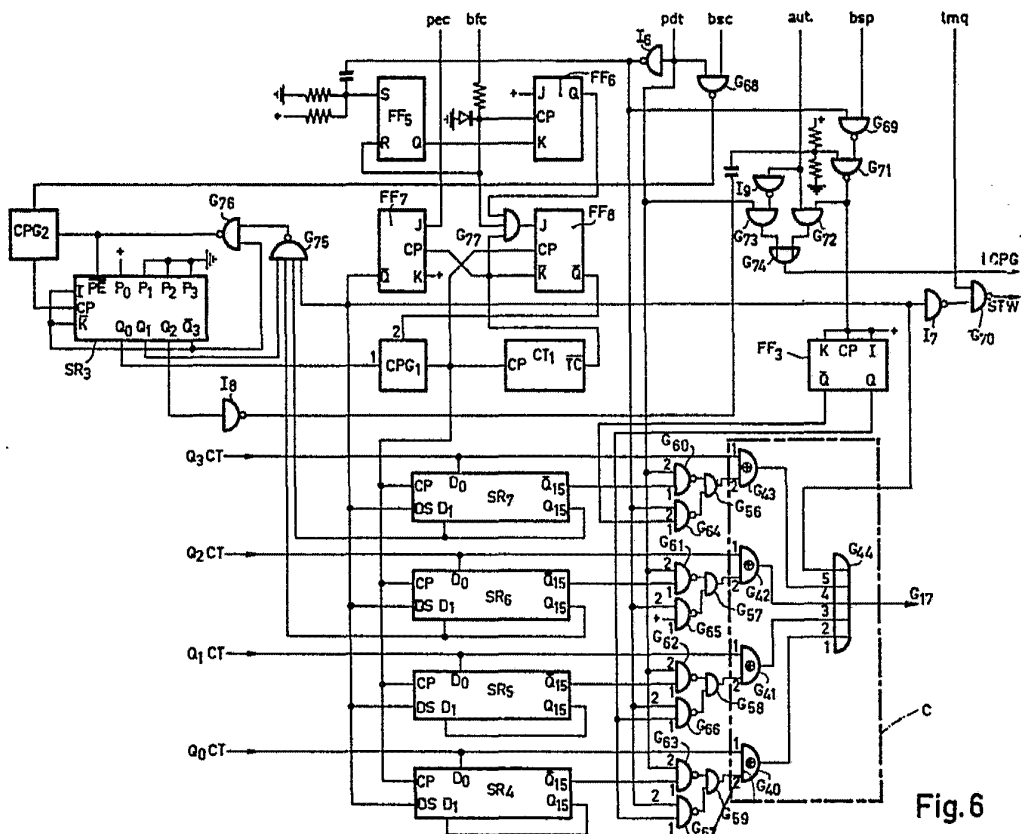


Fig. 6

Alberto de Elzaburu
Per Pöcker