



ES	11	NUMERO	A 1
	21	450.361.	
	22	FECHA DE PRESENTACION	
		31-7-76	

PATENTE DE INVENCION

50) PRIORIDADES:				
1	31) NUMERO	32) FECHA	33) PAIS	
45) FECHA DE PUBLICIDAD			51) CLASIFICACION INTERNACIONAL A63D	62) PATENTE DE LA QUE ES DIVISIONARIA
64) TITULO DE LA INVENCION PERFECCIONAMIENTOS EN APARATOS DE JUEGO ACCIONADOS POR JUGADORES.				
71) SOLICITANTE (S) DAVID JUDD NUTTING y JEFFREY ELLIS FREDERIKSEN.				
DOMICILIO DEL SOLICITANTE El 19.- 743 Ridge Road, Barrington Hills, Illinois 60010, EE.UU de A. El 28.- Arlington Heights, Illinois 60005, EE.UU de A.				
72) INVENTOR (ES) DAVID JUDD NUTTING y JEFFREY ELLIS FREDRIKSEN.				
73) TITULAR (ES)				
74) REPRESENTANTE GOMEZ-ACEBO.				

La presente invención se refiere a un aparato de juego accionado por un jugador cuyo aparato de juego tiene un elemento móvil controlable con respecto a dispositivos de respuesta como son conmutadores. los cuales, a su vez, se conectan en una conexión aislada para activar dispositivos de estímulo automático por ejemplo visuales y/o auditivos. Un aparato de juego de billar romano se ha construido y se describirá a título de referencia. En general, el panel de representación. los dispositivos de respuesta, y un dispositivo de control de enclavamiento de interfase se disponen en grupos de elementos activados en secuencia y conectados a través de un dispositivo formador de matrices ó multiplexador a una unidad de control lógica que es preferiblemente un microprocesador que tiene una memoria de programa y una memoria de acceso aleatorio. El circuito multiplexador es explorado a velocidad rápida para verificar continuamente y activarlos los diversos dispositivos y sus conexiones para la representación en el panel. Un microprocesador y dispositivo similar permite una notable reducción en el coste de la construcción inicial así como en los cambios convenientes en la forma básica de enfocar el problema de cualquier estructura dada y permite un control de prioridad mediante el uso de su entrada de interrupción. En un juego de billar romano, la bola pone en funcionamiento conmutadores conectados a un circuito matriz. El circuito matriz se forma con líneas de salida y líneas de control conectadas a la unidad lógica programada que explora de una forma rápida y cíclica las líneas de control, pone el estado de los conmutadores en memoria y posteriormente, dentro del mismo ciclo ó de otro ciclo, activa dispositivos apropiados visuales y auditivos conectados a las líneas de salida de la matriz. En una característica de preferencia, un generador de segmentos de línea desarrolla una puntuación y palabras. Los conmuta

5 dores de verificación determinan el estado del aparato con respecto por ejemplo, al estado de inclinación, entrada de monedas , - créditos de juegos incentivos adicionales del juego, con respuesta a la puntuación de juegos anteriores y otros méritos durante cada ciclo. Los conmutadores funcionan en prioridad por conexión al dispositivo de interrupción del microprocesador a través del cuadro ó circuito matriz y la unidad de memoria, cuya salida se conecta de una forma selectiva al mismo cuadro de matriz. El invento proporciona por lo tanto un medio conveniente para mantener un control lógico generalizado para un aparato de juego que emplea las ventajas de un pequeño sistema de memoria el cual, como es lógico, se puede adaptar fácilmente a un control tradicional de juego flexible (software) de la respuesta del juego de acuerdo con una memoria de campo relativamente fijo.

15 En una ejecución del invento particular único en su género, un pequeño microprocesador en la pared posterior de un aparato de juego se acopla a través de un cuadro ó circuito matriz a una memoria de lectura solamente conectada a la pantalla ó panel de representación y conmutadores en combinación con una línea de interrupción continua para mantener control de enclavamiento ó interconexión del sistema mientras el juego está en acción. El cuadro ó circuito matriz se activa desde una memoria de acceso aleatorio a través de un descodificador, y un segundo descodificador se acopla preferiblemente para poner en condiciones una salida de potencia activadora principal conectada para hacer funcionar los diversos componentes del juego.

25 El proceso comprenderá después normalmente una señal de orden de etapa para activar simultáneamente el descodificador multiplexador ó sistema de secuencia y controlar simultáneamente la activación de la interfase al dispositivo de representación para

5 mantener una relación de sincronización precisa. Esto es particularmente importante para permitir el uso de un número relativamente mínimo de transistores activadores ó medios similares. Los circuitos de lámparas comprenden preferiblemente un transistor -
10 activador beta bajo en serie con lámparas de bajo voltaje, con un voltaje activador sensiblemente mayor que el voltaje de régimen. A través de los transistores se conectan conmutadores que introducir un retardo, y hacen que la respuesta sea eficazmente inmune al "ruido" ó señales transistorias creadas en la conmutación.

15 Según otro aspecto y una nueva modalidad de este invento, la interfase entre los conmutadores y las salidas sin lámpara sin inercia térmica apropiada, comprenden dispositivos optoaisladores apropiados ó medios similares que introducen en si una función de memoria automática ó almacenamiento para permitir la exploración continua ó el concepto de control de ciclo aplicado al aparato de juego.

20 El solicitante ha descubierto que el presente invento ofrece un aparato de juego altamente perfeccionado con medios para permitir una simplificación notable en el costo inicial, y en particular un aparato de juego del tipo de billar romano, ó similar, en el que se reducen al mínimo el costo de producción y el mantenimiento del aparato, y además este se puede adaptar fácilmente a las exigencias prácticas comerciales.

25 A continuación se ilustra una construcción de preferencia con relación a los dibujos, en los que:

La figura 1 es una vista de un aparato de billar romano.

La figura 2 es un diagrama de conjuntos del aparato de juego.

30 La figura 3 ilustra una construcción de montaje y de caja.

La figura 4 ilustra una conexión de multiplexación para un juego de billar romano particular; y

La figura 5 ilustra un ordenador en interfase con el circuito del juego.

5 La figura 1 se ilustra una máquina de juego de billar romano típica 1. que comprende una cabina 2 mantenida por medio de patas aproximadamente a la altura de las caderas de una persona. Una teja de cristal 4 cubre el campo de juego inclinado 5. Un mecanismo de alimentación de bolas manual 6 expulsa una bola redonda 7 sobre el campo 5. La bola 7 rueda descendiendo por la fuerza de la gravedad atravesando el campo. El campo 5 se representa con las paredes de pistas exteriores derechas normales 8 con palancas de conmutación apropiadas 9 rebotadores derecho e izquierdo 10 otras dianas 11 y una abertura 12 con palanca 13. Las lámparas de diana y pistas se pueden activar con dispositivos de puntuación y de otros estímulos auditivos y visuales a medida que la bola se pone en contacto con los diversos elementos del campo. Unos lanzadores 14 controlados por un pulsador derecho e izquierdo 15. pivotan para devolver la bola 7 en sentido ascendente sobre el campo 5. Una cabina posterior vertical 16 tiene un material decorativo apropiado con indicadores 17. puntuaciones totales relacionados con el jugador 18. información especial de la competición 19 y otros datos que pueden aparecer a través de una lámpara apropiada ó medio similar alojado en la cabina 16. El aparato de juego puede variar ampliamente con respecto a las peculiaridades de la presentación pero todos los aparatos exigen básicamente entradas de conmutación, lámparas y medios similares interconectados para producir una respuesta visual y auditiva.

20 En la figura 4, un formato de matriz de un sistema típico ilustra una modalidad de preferencia del invento.

Un par de aceptadores de monedas redundantes 20 se montan sobre una puerta de acceso 21. Este dispositivo pone en condiciones el aparato para el primer y el segundo jugadores. El presente invento se refiere en particular al montaje e interconexión de conmutadores de entrada 106, lámparas, unidades de sonido y representación de puntuación y controles de interconexión que, en la modalidad ilustrada, se consigue a través de un cuadro ó circuito matriz de conexiones 22 y una unidad de formación lógica programada 23 (figura 2 y 3). El cuadro 22 y la unidad 23 se construyen como un pequeño conjunto compacto que se monta fácilmente dentro de la cabina posterior 16, la cual ofrece una construcción extraordinariamente conveniente para un ulterior servicio de interconexión a los diversos componentes del campo 5, aceptador de monedas 20 y otros componentes en la cabina 2 y 16. Los diversos componentes y el dispositivo de formación lógica para controlar el aparato, se acoplan a través de un cuadro principal y la entrada de monedas para el mando principal del aparato. El cuadro comprende además interconexiones para activar el panel de representación posterior y simultáneamente para activar el panel y recibir señales de los dispositivos de conmutación del campo de juego y controlar los diversos componentes del campo de juego.

La figura 2 es una representación general del aparato de un sistema de preferencia ilustrado en las figuras 4 y 5 y la figura 3 ilustra el montaje estructural de los componentes.

La cabina inferior 24 tiene una línea de suministro de corriente alterna principal 25 conectada a luces pilotos 111 para indicar el estado apropiado de funcionamientos y proporcionar simultáneamente energía 100 a través del cuadro principal 22 a los diversos componentes de funcionamiento. Un aceptador de interconexión 27 permite la introducción de monedas solamente si el aparato

to está en condiciones apropiadas y hace funcionar un contador -
27a. Esta información se traslada automáticamente a un dispositi
vo de memoria que forma parte de una unidad de formación lógica
programada 23 que activa el campo y otros componentes. El campo
5 comprende un dispositivo de iluminación general 28 así como lu
ces de puntuación de diana 29 relacionadas con la diana 11. Unos
solenóides de los lanzadores y rebotadores 30 se sujetan al lado
inferior del campo 5 y solamente se activan durante el juego. -
Los conmutadores de entrada ó de respuesta 31 del campo 5 se co
nectan al cuadro 22 para señalización de la unidad 23. El panel
16 se ilumina al comienzo del juego y durante el mismo, y compren
de indicadores del juego y de los jugadores 17 e indicador de -
puntuación 18.

La cabina inferior 2 puede contener además dispositivos
auxiliares tales como juegos de campanas 32 que funcionan por -
ciertos acoplamientos de dianas. El contador de monedas 27a trans
mite una señal de moneda a la unidad 23. Un conmutador 33 puede
responder a una puerta de impacto 21 en el caso de que se intenta
ra hacer funcionar artificialmente el conmutador de moneda. Los
conmutadores de lanzadores 34, acoplados a pulsadores 15, hacen
funcionar los solenóides de los lanzadores derecho e izquierdo y
se acoplan a través de la cabina inferior al cuadro 22. Una uni
dad basculante 35 (una bola rodante de contacto, un brazo de in
terruptor colgante ó dispositivo similar) en la cabina inferior
puede dar por terminado el juego.

El presente invento está dirigido en particular al con
cepto de emplear una unidad de formación lógica programada simple
23 en combinación con un cuadro ó circuito multiplexador 22 para
proporcionar control lógico simplificado y fiable, único en su -
género, de la respuesta al campo de juego del aparato de juego.

En la figura 4, los diversos elementos del sistema de la matriz ó unidad 41 se han ilustrado en conjuntos identificados y se han agrupado en general de acuerdo con las correcciones de acceso para interfase, con la unidad lógica programada 23. Las lámparas y controles de solenóides se agrupan y se conectan a un primer conjunto de acceso de salida 43. Un conjunto de acceso de entrada 44 se conectan a los conmutadores del campo 5, así como ciertas señales de realimentación para actualizar la unidad de memoria durante cualquier juego dado ó series de juegos interrelacionados. Un acceso de línea de prueba 45 se acopla para verificar continuamente el estado de los dispositivos conmutadores elegidos identificados y proporcionar una señal de salida directa al dispositivo ordenador para interrumpir y transferir información vital en cualquier instante en cada ciclo de exploración con el fin de elaborar y actualizar apropiadamente de una forma inmediata la memoria de la máquina para el juego apropiado. Un acceso 46 activa la pantalla ó panel de representación de puntuación para los jugadores respectivos al mismo tiempo que indica al control los juegos adicionales establecidos en el sistema de crédito.

En el sistema, las líneas de multiplexación 40 se activan en secuencia desde la línea Mux Ø & hasta la línea Mux F y en cada activación se activan las diversas fuerzas 43-46 para activar apropiadamente las diversas lámparas indicadora ú otros elementos y para transmitir información de las condiciones del juego al dispositivo ordenador para el proceso de una manera normal.

La interfase ilustrada permite el empleo de cualquier unidad lógica de secuencia deseada 23 que tenga bloquitos de memoria de lectura solamente apropiados para hacer funcionar los

elementos y una memoria de acceso aleatorio apropiada para elaborar de una forma apropiada la información recibida, activar las líneas de multiplexación 40 y la unidad activadora separada ó de salida 42.

5 Un microprocesador 50, que comprende una memoria de lectura solamente ajustada para hacer funcionar los diversos elementos según el accionamiento de los dispositivos de respuesta y - una memoria de acceso aleatorio interconectada por una unidad de proceso ó elaboración para elaborar la información del juego se
10 emplea preferiblemente del tipo fabricado y vendido por Intel - Corporation de Santa Barbara, California, e identificada de un modo particular en su manual para diseñadores lógicos "Intel MCS -40" e identificada por su número MCS-335-A-15K, publicado y registrado en los Estados Unidos en 1.974. En general, el micropro
15 cesador 50 comprende una unidad de proceso central 51 acoplada a una unidad de memoria de acceso aleatorio 52 y a una unidad de memoria de lectura solamente 53 por un cable de I/O 54, y activa da de líneas de control 55 y 56. con sus rutinas apropiadas para las partes elegidas, como las que responden a una entrada de in-
20 terrupción. En la construcción real, la memoria de lectura solamente 53 se forma sobre bloquitos individuales, cada uno de los cuales comprenden también accesos individuales de entrada-salida para interfase del microprocesador con el aparato de juego. Un circuito de I/O 57 forma interfase con la unidad 53 y los
25 registradores de acoplamiento periféricos 58-60; por lo tanto, - un registrador de lámparas 58 un registrador activador de representación digital 59 y un registrador de entrada de respuestas - 60 y acoplado a los accesos 42. 44 y 46, del circuito multiplexador a través de medios de interfase apropiados, según se descri-
30 ben en la presente memoria.

El aparato de juego, según se expondrá más adelante - con más detalle consiste básicamente en una pluralidad de dispositivos de respuesta que proporciona información de entrada para activar de una forma selectiva una pluralidad de dispositivos de iluminación de lámparas y dispositivos de representación digital que pueden ser cargas de corriente continua de nivel relativamente bajo así como cargas de energía principal, como los solenoides para los juegos de campanas, controles principales del juego del contador de monedas y similares. La interfase ilustrada entre el microprocesador y el aparato de juego comprende un decodificador apropiado 61 para desarrollar activación en secuencia y repetitiva de las líneas de control 40 dentro de un ciclo de proceso de elaboración y un segundo decodificador 62 para controlar la unidad 42 y en particular los activadores de potencia de alto nivel.

Los decodificadores 61 y 62 son uno de los 16 decodificadores. El segundo decodificador 62 comprende una pluralidad de salidas conectadas al acceso de multiplexación 43 para suministrar energía de una forma selectiva para activar una carga de potencia de corriente alterna para los juegos de campanas, aceptador de monedas y aparatos similares de una forma continua sin multiplexar. Los decodificadores 61 y 62 se modulan por medio de líneas de modulación de órdenes individuales 63 y 64 desde la unidad de memoria de acceso aleatorio 52 hasta el decodificador apropiado antes de su modulación. Además, la unidad 51 comprende una unidad de interrupción 65 que se conecta directamente al acceso de prueba 45 y verifica los puntos correspondientes durante cada activación de las líneas de entrada de multiplexación relacionadas 40. La unidad elaboradora del ordenador 51, de acuerdo con el funcionamiento normal, responde directamente a cualquier

condición que exija atención inmediata, por ejemplo basculamiento del aparato. aceptación de monedas, para asegurar un crédito apropiado de dicha entrada al aparato.

5 En la interfase del juego comprende un decodificador -
activador de lámparas 66 que proporciona cuatro señales de salida, una para cada uno de los accesos de activación de lámparas 42 de la figura 3. El decodificador 66 se acopla a un registrador 58 por una vía de salida 67. Un decodificador de segmentos de -
10 siete líneas 69 se representa para activar las unidades de representación digital a los lugares acoplados al acceso 46. El registrador de salida 59 proporciona una señal de cuatro bits al -
decodificador de segmentos 69 que tiene 7 líneas de salida 70 a tres acopladores 71 para activar de una forma selectiva los segmentos apropiados de las diversas unidades. Los acopladores 71 -
15 se conectan a las líneas de multiplexación 40 para activar y desactivar en secuencia el dígito particular en las diversas unidades.

Los registradores 59 y 66 se activan desde la línea de modulación 63 con el decodificador 61, de forma que las líneas de salida correspondientes se activan en sincronización con la activación de las líneas de entradas de multiplexación 40.

En la figura 5 una vía de salida común 72 de la memoria de acceso aleatorio 52 se conecta al decodificador 61 y 62.

25 El decodificador 61 se conecta a la salida de la memoria de acceso aleatorio 52 y proporciona activación del decodificador de una forma apropiada para activar las líneas de activación Mux 0 a F. La activación real de la línea Mux se controla -
por el microprocesador que envía una señal de modulación por la línea 63 al decodificador 61. La unidad lógica proporciona por
30 lo tanto activación repetitiva de las líneas durante cada ciclo

programado.

Después el decodificador 62 recibe una señal de entrada de la unidad de memoria 52 de acuerdo con el dispositivo de respuesta, para activar de una forma selectiva los solenóides de carga para los diversos componentes conectados al acceso inferior 42 en una base continua sin multiplexación.

El segundo decodificador 62 se acopla a los elementos de carga de activación directamente por el acceso 42 a través de salidas activadas durante el ciclo y, en la práctica, después que el primer decodificador 61 ha completado la exploración de la matriz por activación de la línea 0 a F. En la modalidad ilustrada del invento, el decodificador 62 comprende 11 accesos de salida ó líneas 73 para controlar de una forma selectiva los diversos elementos acoplados al acceso 42, que según, se ilustra en la figura 4, comprende una primera parte "0" y después tres solenóides de juegos de campanas solenóides izquierdo y derecho de rebotadores, solenóides de expulsión de bolas para el golpeador contador de monedas, y aceptador de monedas. Cada uno de los circuitos es esencialmente igual, ilustrándose un par de circuitos en la figura 5, y el circuito descrito para la unidad de 10 campanas 74 se conecta a la línea de salida del decodificador 73. La unidad de campanas 74 comprende un solenóide de accionamiento 75 que tiene un lado conectado directamente a una barra colectora de corriente alterna de 50 voltios 76 y el otro a tierra a través de un dispositivo de conmutación, representado como un triac 77. La puerta del triac 77 se conecta a la línea decodificadora a una de las líneas 73. La línea "0" está en posición de reposo ó de desconexión cuando no se activa ninguna unidad. Si la unidad de 10 campanas 74 se activa la unidad 51 que tiene el decodificador codificado 62 para establecer una señal de control

en la línea decodificadora apropiada 73 y la línea de control 74 activa el decodificador 72 para activar la campana número 10 74. Los solenoides de los otros diversos elementos, a excepción del aceptador de monedas se conectan por el acceso 42 a las diversas líneas individuales 73 y se activan de una manera correspondiente de acuerdo con la información proporcionada a unidad de proceso y, por lo tanto, se colocan la unidad de memoria 52.

La unidad aceptadora de monedas 78, se activa desde la séptima salida 73 del acceso de activación del triac 42, y se acopla en el circuito a través del activador de lámparas 66 para insertar una memoria y mantener positivamente el aceptador en funcionamiento durante cada ciclo y entre cada ciclo. El aceptador 78 comprende un solenoide 79 conectado a una barra colectora de corriente alterna 76 y a tierra a través de un triac 80. El activador de lámparas 66 se conecta a través de una unidad optoaisladora 81. La puerta del triac 80 se conecta a una fuente de bajo voltaje apropiada, por ejemplo una fuente de 12 voltios en serie con un resistor de caída de corriente 82 y un resistor sensor 83 de la unidad optoaisladora 81. La resistencia del resistor sensor 83 se encuentra normalmente al nivel necesario para mantener desconectado el triac. Un elemento de lámpara 84 de la unidad optoaisladora 81 tiene un lado conectado a la línea 73 del decodificador 62 por el acceso 43 y el lado opuesto conectado en serie con un diodo de mando 85 a la entrada uno del activador de lámparas 66. Si el activador de lámparas 66 se activa simultáneamente con la salida del decodificador, la lámpara 84 se ilumina y la resistencia del resistor 83 se reduce. La corriente de la puerta aumentará y el triac 80 se activará. La unidad optoaisladora 81 mantendrá en sí la activación como resultado de las características de iluminación y, por lo tanto, proporciona

funcionamiento continuo del aceptador de monedas 78.

5 El activador de lámparas 66 se ilustra comprendiendo -
cuatro salidas conectadas al acceso 42, y se acopla a la unidad
de entrada -salida del microprocesador 57 por el registrador 58
para proporcionar activación selectiva de los accesos de acuerdo
con el control lógico aleatorio. El microprocesador activará de
una forma selectiva los accesos 42 en sincronismo con la activa-
ción de las líneas Mux 40 correspondientes de acuerdo con la ac-
tivación de los dispositivos de respuesta y según se ilustra en
10 la figura 3.

La modalidad ilustrada. la salida del activador de lám-
paras 66 envía una señal lógica a una unidad de conmutación tran-
sistorizada 86 que se representa comprendiendo un transistor de
control 87 conectado según se ilustra en la figura 5, para con-
15 trolar un par de transistores de potencia conectados en Darling-
ton 87a. El emisor se conecta a una fuente de suministro de ener-
gía apropiada por ejemplo una fuente de 24 voltios, y el colec-
tor se conecta a la entrada "0" del activador de lámparas del ac-
ceso 42. El activador "0" se conecta también formando parte del
20 acceso 43 por el diodo 85 para activar el optoaislador 81. El ac-
tivador de lámparas 66 controla de otro modo las diversas lámpa-
ras de representación visual según se ilustra en la figura 3. Por
ejemplo, cuando la línea Mux "0" 40 se activa. no se activará la
línea de excitación "0" de lámpara, o si se activa permanecerá ino-
25 perante, puesto que no hay conexión de carga en dicho punto. -
Cuando se activa la línea a Mux "1" 40, el acceso "0" del activa-
dor de lámparas 42 se activará si se tiene que activar la lámpa-
ra "A". El microprocesador, a su vez, determinará si se tiene -
que activar ó no la lámpara "A" de acuerdo con la señal de entra-
30 da que indica si se ha activado la diana "A", según se describi-

rá más adelante. Las diversas líneas Mux O-F se conectan de un modo similar a tierra por un transistor 88 el cual se activa por funcionamiento del descodificador 61. El transistor 88 se ilustra en una configuración de emisor puesto a tierra con el colector conectado a las líneas Mux.

En la línea Mux "1" de las líneas de entrada 40, el acceso "0" 42 se conecta por un diodo 89 en serie con la lámpara "A" 90 a la línea Mux "1" 40 y el activador de lámparas "0" de la línea 42, el circuito se completa y la lámpara 90 se activa, representando visualmente el contacto operativo ó de la diana "A". Según un aspecto particularmente práctico y único en su género - de la modalidad ilustrada del invento, la lámpara 90, y otras - lámparas similares. son lámparas incandescentes de bajo voltaje que tienen un consumo de energía notablemente bajo. Por lo tanto cuando se emplea un suministro de 24 voltios, se utilizan lámparas incandescentes normales de 6 voltios que se encuentran fácilmente disponibles y son baratas. Cada lámpara se activa, por lo tanto. por encima de la corriente de régimen y tomarán una corriente mayor. Por ejemplo, la corriente y el voltaje serán cuádruples y la potencia aumentará 16 veces. No obstante, la lámpara solamente se activa momentáneamente durante cada ciclo de exploración y con la matriz de 17 líneas durante un periodo de $1/16$ del tiempo del ciclo. Por lo tanto. el promedio de corriente se reduce a $1/4$. Este ciclo de trabajo es aceptado fácilmente por - las lámparas para producir la iluminación deseada sin afectar - perjudicialmente su vida útil. No obstante, la reducción efectiva en el promedio de corriente impone una carga sensiblemente menor en los conectores y dispositivos similares, y de hecho, mejora la vida útil del aparato y reduce al mínimo el mantenimiento y servicio.

Además, en este sistema, el transistor 88 se elige deliberadamente como un transistor beta relativamente bajo y barato. Por ejemplo, el transistor de potencia Darlington puede tener una beta de mil. El transistor 88 actúa entonces como elemento limitador de corriente para la lámpara 90 durante su conexión inicial. Así, la lámpara fría tendería a tomar una corriente anormalmente elevada que, como es lógico, afectaría perjudicialmente a los conectores y otros componentes, así como a la lámpara. Los transistores de beta baja y bajo costo limitan dicha corriente. El transistor puede absorber fácilmente el voltaje que, como es lógico, aparece a través del emisor al colector, una vez más debido a su corta duración de tiempo.

Por lo tanto, el sistema se puede construir convenientemente con piezas estandarizadas y disponibles en mercado que se puede reparar y reponer convenientemente.

El funcionamiento del decodificador multiplexador 51 hace descender por lo tanto la matriz, indicando la activación correspondiente de la lámpara sin "A", la bola extra que queda, las lámparas de cero centenas, cuatro centenas, ocho centenas, cero millares, cuatro millares y ocho millares, según se ilustra en la figura 4, conectándose dichas unidades directamente al activador de lámparas según se ilustra.

Los accesos de salida "1", "2" y "3" 42 proporciona de un modo similar activación de las lámparas correspondientes, según se identifican en la figura 4 conectándose cada una de ellas en circuito de la misma manera que se ha descrito respecto al acceso "cero" y según se ilustra esquemáticamente en la figura 6.

Además, el dispositivo de conmutación de control de lanzadores 91 acoplado a los pulsadores montados en los costados 15 del aparato de juego 1, se conectan en circuito por los accesos

5 sos de lámparas 42 y particularmente en acceso "2". El dispositi
vo conmutador de control de lanzador 91 se conecta en serie con
el circuito puerta de los conmutadores triac 92 y a la fuente de
suministro de bajo voltaje por una unidad optoaisladora 93. El
10 solenóide del lanzador 94a está en serie con el triac 92 a la bar
ra colectora de corriente alterna de 50 viltios 76. La entrada -
de lámpara de la unidad optoaisladora 93 tiene un lado conectado
al conmutador activador de lámparas 94 del acceso "2" 42 y el la
do opuesto conectado a la línea Mux "0" 40 por una carga 95. Los
15 lanzadores 15 están por lo tanto continuamente activados en tan
to que el aparato de juego esté en condiciones para jugar.

 Los accesos de entrada 43, por otro lado, se conectan
a la red de entrada 68 que, según se ilustra en la figura 5, com-
prende ramificaciones resistivas pasivas individuales 96 para po
15 ner la señal a escala a un nivel apropiado para entrada a un re-
gistrador de entrada de ordenador 60. En la modalidad ilustrada
del invento, se ilustran cuatro líneas de entrada 43, cada una
de las cuales se conecta por una ramificación correspondiente 96
al registrador de entrada del ordenador 60. Cada línea de entra-
20 da 43, a su vez se conecta, en común, a un lado de los conmuta-
dores de respuesta individuales 97 para los diversos elementos
de respuesta y se conecta en circuito a través de las diversas -
líneas de entrada de multiplexación 40. Por lo tanto, el acceso
de entrada "0" 43 y la línea Mux "0" 40 se acoplan a una diana
25 de pista izquierda según se ilustra en la figura 4, y un conmuta-
dor de diana de pista izquierda 97 en la figura 5. Si la bola 7
se pone en contacto con la diana de la pista izquierda 9, cerra-
rá el conmutador 97, completando de este modo un circuito a tra-
vés de un diódo de mando 98 entre la línea Mux "0" 40 y la red
30 del registrador de entrada 68. efectuando una puesta a tierra y,

p

por lo tanto, desarrollando una señal en la línea de entrada al registrador 60. Cuando se activa la línea Mux "0", la señal se traslada a la unidad de proceso de cálculo 51 para almacenamiento en la memoria de acceso aleatorio 52 y ulterior elaboración que da por resultado una activación automática de la puntuación apropiada a medida que el aparato sigue en secuencia a través de cada ciclo del proceso. Los diversos interruptores de entrada 97 se conectan a tierra a través de los mismos transistores 88 que ponen a tierra las diversas lámparas 90. Según se ha descrito anteriormente, con la lámpara fría, el transistor 88 funciona para limitar la corriente hasta que la lámpara se calienta y finalmente se ilumina. Este voltaje mantiene también el conmutador 97 por encima del potencial de tierra durante un periodo correspondiente. Este funcionamiento introduce un grado práctico de inmunidad al ruido en el sistema por lo que el conmutador no puede ser activado por una fuente de ruido. Por lo tanto, los componentes transistorios ó de ruido generados dentro de la fuente ó el conmutador se eliminarán antes que el conmutador pase a potencial de tierra y envíe señal al registrador de entrada. Esto contribuye, de nuevo, a una formación de interfase barata y fiable con la unidad lógica programada y, por lo tanto, sirve para una ejecución práctica del aparato de juego programado.

La representación de la puntuación se realiza a través de la exploración de la línea de entrada 40 y el acceso 46. Cada diana similar tiene previamente asignada una puntuación predeterminada de modo que cada contacto aumenta de una forma efectiva la puntuación del jugador en una cantidad elegida.

En la modalidad ilustrada del invento, las líneas inclusivas Mux "3", "8" y "A"-F 40 activan las luces de representación de la puntuación. El acceso final 46 es un acceso de entra-

5 da -salida que activa el acoplador del panel de representación digital 71 para indicar cada una de las puntuaciones de los jugadores así como el estado de crédito del sistema. El activador de segmentos 69 se codifica por el registrador 59 y se activa en sincronismo con el decodificador 61 para colocar correspondientemente el acoplador del panel de representación digital 71. Cada dígito se representa de una manera conocida por un panel de representación de 7 segmentos 98 que tiene 7 segmentos activados de una forma individual con los dígitos 0-9 presentados de una forma selectiva por activación de uno ó más de los segmentos apropiados. Cada acoplador de conector 71 activa un panel de representación LED 98 asignado de acuerdo con la entrada de 7 segmentos según indica el cable de acoplamiento 99, proporcionando las entradas de línea Mux la selección apropiada de las salidas. 10 Por lo tanto, el primer acoplador se puede explorar con las líneas Mux 0-7. el segundo con las líneas 4-8 y el final 8-F inclusive. Las representaciones visuales se relacionarán en secuencia con la exploración, proporcionando las interconexiones un cableado y acoplamiento conveniente y barato. Los cables de interconexión individuales 99 se pueden conectar apropiadamente para elegir 20 salidas particulares de acuerdo con las siguientes asignaciones de las líneas Mux.

25 En resumen el aparato de juego de este invento puede emplear conmutadores normalizados, lámparas y similares tradicionales montados de una manera normal dentro de la caja de un aparato de juego e interconectarse e interfazarse de una forma única con un dispositivo lógico programado para verificar el juego y crear representaciones de salida de acuerdo con el juego. El concepto de multiplexación e interfase con las características 30 ilustradas y las construcciones representadas suponen una gran

economía en la construcción así como facilidad y bajo costo de mantenimiento.

5 Se comprenderá que existen diversos modos de poner en práctica el invento dentro del alcance de las reivindicaciones adjuntas. que indican y reivindican de una forma particularmente distintiva el objeto que se considera invención.

10 Descrita suficientemente la naturaleza del invento, - así como la manera de realizarlo en la práctica, debe hacerse - constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.

15

REIVINDICACIONES

5 1.- Perfeccionamientos en aparatos de juego accionados por jugadores, del tipo dotados de elementos que controlan por medio de la acción de dichos jugadores el movimiento de un elemento de juego con respecto a dispositivos de respuesta para activar dispositivos de estímulo, caracterizados porque se dispone un circuito multiplexador el cual incluye una pluralidad de líneas de control múltiples y una pluralidad de accesos de señales de conexión acoplados por elementos de gobierno de señales que 10 definen una matriz de control de entrada/salida; un dispositivo de exploración que activa las líneas de control; un control lógico que comprende una memoria de control para controlar y activar el funcionamiento de los dispositivos de estímulos y el dispositivo explorador y que tiene una memoria de acceso aleatorio que 15 almacena las operaciones de los dispositivos de respuesta y controla el funcionamiento de los dispositivos de estímulos de acuerdo con el movimiento de los elementos de juego y la memoria de control, y un circuito de interfase que conecta los dispositivos de estímulos y respuestas al dispositivo de control lógico.

20 2.- Perfeccionamientos según la reivindicación 1, caracterizados porque el circuito de interfase comprende un activador de lámparas conectado a ciertos accesos de señales, y porque el dispositivo de respuestas tiene conectadores de dispositivos de entrada de señal conectados a otros de dichos accesos que 25 definen accesos de entrada de respuestas.

3.- Perfeccionamientos según la reivindicación 2, caracterizados porque tiene otro dispositivo de respuestas que detecta otras acciones de los jugadores distintas al contacto del elemento en movimiento, y el circuito multiplexador comprende un 30 acceso conectado a un dispositivo de interrupción lógica del con

trol lógico y que verifica dicha otra acción de los jugadores.

4.- Perfeccionamientos según la reivindicación 3, caracterizados porque el campo de juego es móvil y el dispositivo de respuesta adicional detecta movimiento anormal del campo.

5 5.- Perfeccionamientos según la reivindicación 3, caracterizado porque tiene un control accionado por monedas y porque el dispositivo de respuesta adicional detecta las entradas de monedas.

10 6.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque los dispositivos de estímulos comprenden lámparas incandescentes acopladas a una fuente de suministro de voltaje que tiene un valor nominal por encima del voltaje de las lámparas, proporcionando el dispositivo multiplexador activación de las mismas espaciada.

15 7.- Perfeccionamientos según la reivindicación 6, caracterizados porque se disponen conmutadores de entrada lógicos conectados a acceso de entrada. y conectados a la línea de control por un transistor conectado a tierra.

20 8.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se disponen cargas alternas de voltaje elevado, un decodificador conectado para activar de una forma selectiva cada una de dichas cargas y activado por medios de control lógico.

25 9.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque el dispositivo de control lógico comprende una unidad procesadora para establecer una secuencia de programa y que tiene un dispositivo de interrupción, comprendiendo dichos elementos conexión de carga, comprendiendo los accesos un acceso de prueba acoplado al dispositivo de interrupción, para activar directamente su rutina elegida re-

30

lacionadas a la función elegida sin juego en acción para activar el dispositivo de entrada correspondiente.

5 10.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque el dispositivo de exploración funciona a un mínimo de 50 ciclos de exploración completos por segundo y mantiene, por lo tanto, una activación de los circuitos de carga sin funcionamiento de los lanzadores.

10 11.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se dispone una fuente de energía que comprende un conmutador de desconexión cíclica y una memoria a corto plazo que conecta el circuito multiplexor y dicho conmutador y que actúa una vez cada ciclo para mantener la fuente de energía en funcionamiento al menos en un ciclo del programa.

15 12.- Perfeccionamientos según la reivindicación 11, caracterizados porque la memoria de corto plazo es un optoaislador.

20 13.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se dispone un control activado por monedas, una unidad de crédito que proporciona juegos adicionales, una unidad de desconexión para dar por terminado el juego, una unidad de basculamiento para detectar intentos de juego sin crédito, un acceso de prueba conectado a dichas unidades de crédito y de basculamiento en una base de prioridad.

25 14.- Perfeccionamientos según la reivindicación 12, caracterizados porque se dispone un segundo decodificador acoplado al control lógico y que tiene líneas de señales y una pluralidad de conmutadores de desconexión cíclica conectados a las líneas de señales del segundo decodificador y conectados a dispositivos de carga.

30 15.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque se dispone un tercer decodificador acoplado al control lógico y que tiene líneas de señales y una pluralidad de conmutadores de desconexión cíclica conectados a las líneas de señales del tercer decodificador y conectados a dispositivos de carga.

dicaciones anteriores, caracterizados porque se dispone un panel de representación digital con entradas de segmentos, un decodificador de representación de visual que tiene una entrada acoplada al dispositivo lógico y que tiene dispositivos de salida de dígitos conectados al dispositivo de representación digital.

5
10
15
16.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores, caracterizados porque tiene una bola que rueda a lo largo de un campo de juego, lanzadores accionados por los jugadores, un control activado por monedas, un control de basculamiento del campo, un acceso de prueba acoplado al dispositivo de interrupción y a los controles de monedas y basculamiento accesos de conmutación conectados a conmutadores de juego y con lectura periódica en la memoria de acceso aleatoria, un activador de lámparas y dispositivos auditivos conectados a los accesos de señales y que funciona para activar lámparas y dispositivos auditivos, y un panel de representación digital acoplado al control lógico y que representa elementos digitales de acuerdo con el accionamiento de los conmutadores del juego.

20
25
30
17.- Perfeccionamientos según cualquiera de las reivindicaciones anteriores caracterizados porque se dispone una fuente de suministro de energía lógica, una pluralidad de resistores conectados a la fuente de suministro de energía lógica y a los conmutadores, conectándose los accesos de los conmutadores a la conexión entre los resistores y los conmutadores y anotándose por lo tanto periódicamente en dicha memoria de acceso aleatorio comprendiendo el circuito multiplexador un conmutador transistorizado conectado a tierra y que funciona para conectar los conmutadores de lámparas y del juego a tierra, por lo que los accesos de señal se ponen a tierra solamente después de una activación elegida de la lámpara.

18.- Perfeccionamientos en aparatos de juego accionados por jugadores; tal y como queda sustancialmente descrito en la presente Memoria, e ilustrado en los dibujos adjuntos.

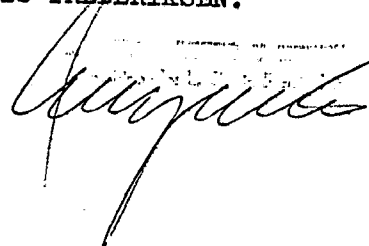
Esta Memoria, consta de 24 hojas, escritas a máquina - por una sola cara.

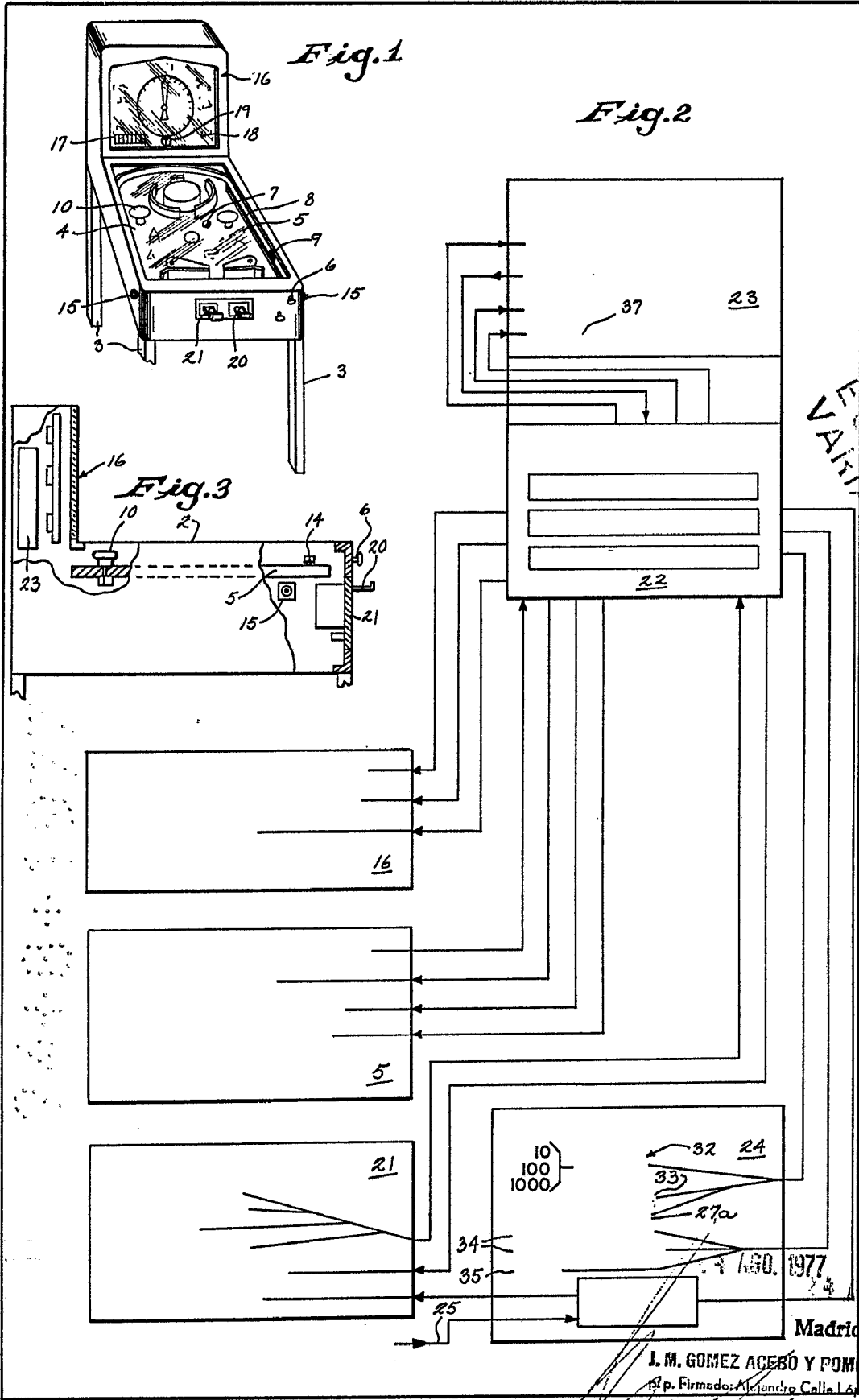
5

Madrid,

29 OCT 1976

DAVID JUDD NUTTING y JEFREY
ELLIS FREDERIKSEN.

A large, stylized handwritten signature in black ink, likely belonging to one of the authors mentioned in the text above.



ES CALA
VARIABLE

10
100
1000

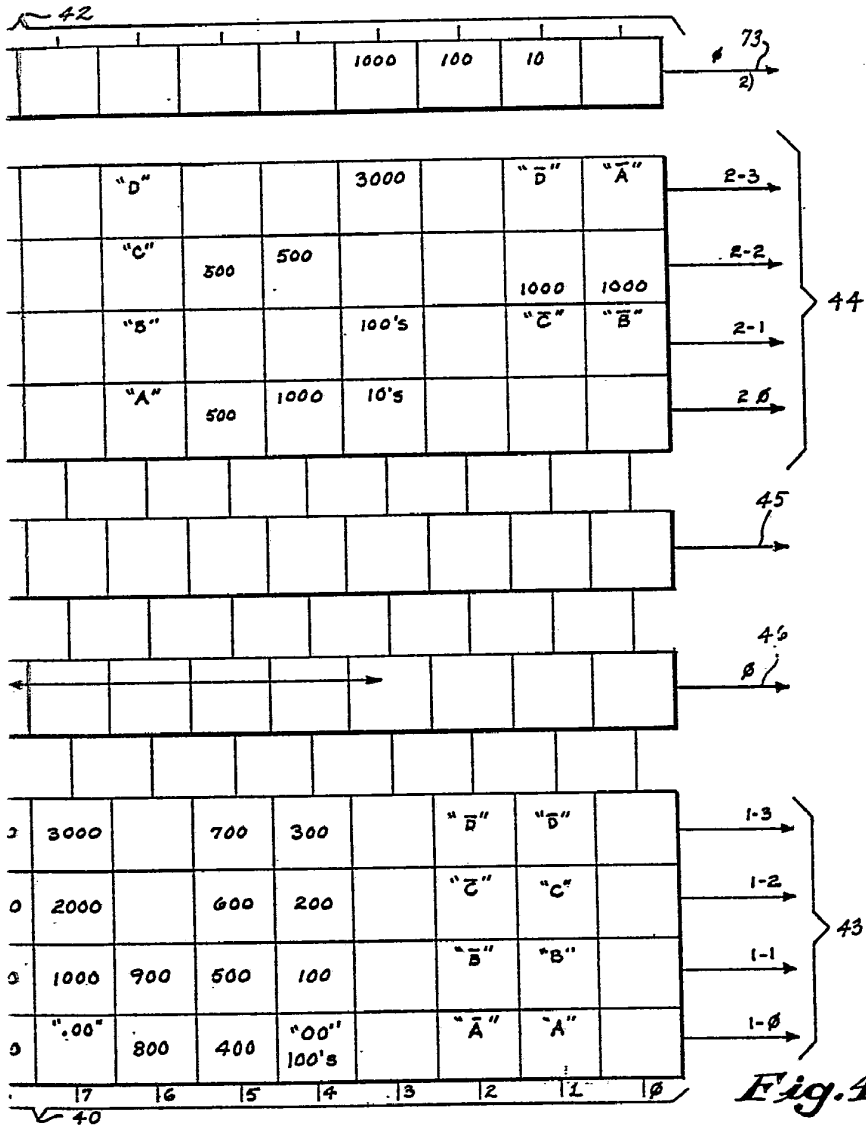
32 24
33
27a

4 1977

1977

Madrid

J. M. GOMEZ ACEBO Y POMBO
p. Firmado: Alejandro Calle L. Gomez



ESCALA
VARIABLE

Madrid 130. 1977

J. M. GÓMEZ ACEBO Y F. GÓMEZ
S. P. Firmado: Alejandro Calle López

DAVID JUDD NUTTING
JEFFREY ELLIS FREDERIKSEN

