

MINISTERIO DE INDUSTRIA
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

19	ES	18	449725	10	A1
		21			
		22	FECHA DE PRESENTACION		
			9 JUL 1976		

PATENTE DE INVENCION

50 PRIORIDADES:		
51 NUMERO	52 FECHA	53 PAIS
Ser. 594.819	10 de Julio de 1975	Norteamerica.
47 FECHA DE PUBLICIDAD	61 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H04M	
64 TITULO DE LA INVENCION		
Perfeccionamientos en circuitos de exploración de desfase de combinadores de llamada de pulsadores de tonos múltiples.		
71 SOLICITANTE (S)		
WERTERN ELECTRIC COMPANY, INCORPORATED, entidad norteamericana.		
DOMICILIO DEL SOLICITANTE		
residente en 195 Broadway, New York 10007, EE.UU. de A.		
72 INVENTOR (ES)		
DAVID WILLIAM HAGELBARGER.		
73 TITULAR (ES)		
74 REPRESENTANTE		
D. Jaime Gomez-Acebo y Modet.		

Este invento se refiere a formaciones de combinadores de llamadas de pulsadores de tonos múltiples y, en particular, a un montaje de exploración de inversión de fase para detectar el funcionamiento de un conmutador pulsador en la formación del cuadrante combinador.

5.

Durante varios años se han empleado aparatos telefónicos con cuadrantes combinadores de pulsadores de tonos múltiples. Uno de dichos cuadrantes utiliza un dispositivo de conmutación del tipo de barra transversal y un montaje oscilador de inductores-capacitores para generar las señales de tonos múltiples. Este tipo de cuadrante es mecánicamente complicado y, por lo tanto, tiende a ser cada vez menos fiable después de un uso repetido. Además, este tipo de cuadrante es algo voluminoso y costoso porque los inductores deben cumplir tolerancias relativamente estrictas.

10.

Otro tipo de cuadrante utiliza un montaje oscilador de lámina delgada resistiva-capacitiva, junto con amplificadores operacionales y conmutadores de contactos resistivos. Este tipo de cuadrante tiene los inconvenientes de exigir componentes de circuito costosos de precisión y, debido al empleo de amplificadores operacionales, tiende a consumir algo más energía que el cuadrante del tipo de barra transversal.

15.

20.

El empleo de elementos de circuito de precisión para la generación de señales de tonos múltiples se puede sustituir convenientemente sintetizando digitalmente los tonos múltiples de acuerdo con una técnica descrita en la patente Estadounidense 3787836. No obstante, el reemplazar la circuitería osciladora analógica de precisión por una circuitería digital tiende a hacer que el consumo de energía depende en cierto grado de la velocidad de funcionamiento del circuito. Los problemas propios del tipo de contacto resistivos de los conmutadores se pueden resolver convenientemente

25.

30.

- mediante el empleo de conmutadores de pulsadores acoplados de una forma capacitiva del tipo que se describe en la patente Estadounidense 3.904.887, concedida al inventor de esta solicitud el 9 de Septiembre de 1975 (nuestro expediente Hagelbarger 28). Desgraciadamente, el reemplazar conmutadores resistivos por conmutadores acoplados de una forma capacitiva da lugar a otro problema, o sea, la detección del instante en que un conmutador dado en la formación de pulsadores ha entrado en acción.
- 5.
- Este problema de detección se puede resolver mediante el empleo de alguna forma de exploración. Las técnicas de exploración son técnicas perfectamente conocidos por el experto en la materia, pero la aplicación de estas técnicas o conmutadores acoplados de una forma capacitiva es un descubrimiento en cierto modo reciente. Por ejemplo, la exploración de conmutadores capacitivos en la matriz de un teclado se describe en la patente Estadounidense
- 10.
- 15.
- 3.921.166, concedida el 18 de Noviembre de 1975. No obstante, esta técnica de exploración exige el empleo de una señal portadora de frecuencia relativamente alta del orden de un megaherzio superpuesto sobre una señal de selección binaria para interrogar cada tecla. Lógicamente, esta forma de enfocar el problema exige una fuente de señales portadoras separada junto con un montaje o circuitería de desmodulación para eliminar la circuitería de impulsión de alta frecuencia y de conformación para formar un impulso rectangular. Esta circuitería es necesaria para detectar el cambio de capacitancia producido por el cierre de una tecla. A pesar de que este modo de explorar conmutadores capacitivos es satisfactorio para teclados empleados en equipo de terminales de ordenador, máquinas de escribir y similares, donde el consumo de energía no es una consideración principal, no tiene fácil adaptación al uso en un cuadrante combinador telefónico donde el consumo de energía es de importan
- 20.
- 25.
- 30.

cia principal. La importancia que tiene el reducir al mínimo el consumo de energía en un combinador de aparato telefónico resulta rá evidente cuando se tenga en consideración que se deben alimentar muchos cuadrantes combinadores desde una sola central y que estos cuadrantes pueden encontrarse en lugares a muchos kilometros de distancia de la central.

Por consiguiente, el principal objeto del presente invento es poner en práctica una técnica para explorar una formación de conmutadores capacitivos en los cuales el consumo de energía se mantenga a niveles relativamente bajos del orden de unos cuantos miliwatios o menos. El invento pretende utilizar señales lógicas de frecuencia relativamente baja para explorar la formación del cuadrante combinador, siendo la frecuencia de las señales de exploración del orden de 100 KHz o menos. Además, el presente invento simplifica la complejidad general de la circuitería de detección por exploración. Utilizando la técnica de exploración mencionada, se puede activar una pluralidad de cuadrantes telefónicos directamente desde una sola fuente de energía situada en una central distante.

El objeto anterior del invento se consigue en una modalidad ilustrativa compuesta por un dispositivo para identificar un conmutador accionado en una matriz de dichos conmutadores, donde una pluralidad de circuitos de intersección de filas y columnas tienen uno diferente de los conmutadores acoplado entre el circuito intersecante de fila y columna en cada intersección de la matriz. Unas primeras señales que tiene una primera fase se acoplan a través de una impedancia predeterminada a todos los circuitos de las filas. Esta impedancia es mucho menor que una impedancia de conmutador abierto de unos conmutadores, pero mucho mayor que una impedancia de conmutador cerrado. Una segunda señales que tienen

una segunda fase opuesta a la primera fase se acoplan a cada uno de los circuitos de las columnas en una secuencia cíclica. La segundas señales tienen una amplitud suficiente después del acoplamiento a través de un conmutador cerrado de los conmutadores para aparecer en el circuito de fila acoplado con una amplitud sensiblemente mayor que la primeras señales. Las señales de los circuitos de filas en dichos circuitos se muestrean en una secuencia cíclica. Se detecta una diferencia de fase entre una muestra de señal de circuito de fila y la primera señal. Esta diferencia de fase indica uno de los conmutadores accionados. Una señal que identifica el conmutador accionado se produce en respuesta a la segunda señal, la muestra de señal del circuito de fila y la diferencia de fase detectada.

Por consiguiente, la exploración de desfasaje se puede efectuar convenientemente con señales de relativa baja frecuencia que tienen frecuencias tan solo de un orden de magnitud mayor que las frecuencias de las columnas del combinador de tonos múltiples.

Además, el empleo de señales de exploración de baja frecuencia permite la detección del funcionamiento de un conmutador con menos consumo de energía que lo que se puede conseguir con las técnicas de exploración basadas en la detención directa de cambios de capacitancia producidos por accionamiento del conmutador.

Las muestras de las señales de los circuitos de fila detectadas se integran para inmunizar, en un grado notable, la sensibilidad del detector a las señales parásitas y el ruido.

El empleo de señales de exploración de frecuencia relativamente baja, que tienen frecuencias de tan solo aproximadamente un orden de magnitud mayor que las frecuencias de las columnas de combinador de tonos múltiples, da por resultado un aumento en el consumo de energía y, por lo tanto, permite utilizar una formación de

5. conmutadores acoplados de una forma capacitiva en un combinador telefónico de pulsadores de tonos múltiples. Las señales de exploración de frecuencia relativamente bajas son señales digitales que se convierten convenientemente a una forma analógica para producir las señales del combinador telefónico de tonos múltiples.

Los accionamientos múltiples de un conmutador, si se producen, inhiben la transmisión de señales erróneas a la central.

10. El invento se comprenderá mejor al considerar la descripción detallada que sigue y las reivindicaciones adjuntas, tomando como referencia los dibujos adjuntos de una modalidad ilustrativa, en los que:

La figura 1 representa esquemáticamente una formación de conmutadores de un cuadrante combinador de pulsadores y las frecuencias asignadas a cada fila y columna en la formación.

15. La figura 2 representa la formación de conmutadores del cuadrante incluyendo filas interconectadas de placas conductoras de montaje fijo y columnas interconectadas de placas conductoras móviles.

20. La figura 3 ilustra un diagrama de conjunto simplificado de la circuitería del cuadrante combinador de pulsadores de tonos múltiples que comprende la circuitería de exploración.

La figura 4 ilustra un gráfico de tiempo de las señales de exploración de filas y columnas.

25. Las figuras 5a a 5d representan un diagrama esquemático de la circuitería de síntesis de las ondas de exploración y digitales empleadas en el cuadrante de pulsadores de tonos múltiples.

La figura 6 ilustra un ejemplo de la construcción de un tono analógico a partir de las señales de exploración digitales.

30. La figura 7 ilustra la disposición de las figuras 5a a 5d.

Para describir con detalle la circuitería de exploración de la formación del cuadrante de pulsadores de tonos múltiples, se cree que la comprensión del funcionamiento de la circuitería de exploración se puede simplificar algo dividiendo la descripción en una pluralidad de partes separables pero relacionadas. La primera parte describirá las consideraciones que se apoyan en la selección de una frecuencia de cronometración maestra. La parte dos describirá brevemente el funcionamiento de uno de los conmutadores en la formación del cuadrante. La tercera parte ofrecerá una descripción de resumen de las operaciones de exploración, presentandose una descripción más detallada en la parte cuarta.

Actualmente, un cuadrante telefónico de tonos múltiples de doce pulsadores, representado esquemáticamente en la figura 1, en la que OP significa operador, utiliza una palabra de código de "2 de 7" para la transmisión de la identidad de un dígito marcado a una central telefónica. El código de "2 de 7" es el resultado de una organización de cuadrantes en la cual hay cuatro filas y tres columnas de pulsadores. Cada fila, según se ilustra en la figura 1, tiene asignada una frecuencia única a partir de un grupo de frecuencias bajas, mientras que cada columna tiene una frecuencia única a partir de un grupo de frecuencias altas. Cuando se oprime un pulsador elegido, las frecuencias de fila y columnas asociadas con el lugar que ocupa el pulsador en la fila y la columna, se transmiten a la central.

Para elegir una frecuencia de cronometración maestra con el fin de generar cada uno de estos tonos, se debe escoger una frecuencia de modo que se pueda hallar un conjunto de 7 enteros que, cuando se dividen por la frecuencia de cronometración maestra, produzcan la señales del cuadrante de tonos múltiples dentro de un nivel de tolerancia aceptable. La frecuencia menor que cumple estos

requisitos es de 126.952 Hz. Esta frecuencia, cuando se divide por los coeficientes de división de frecuencia expuestos en la parte superior de la tabla 1, dará por resultado frecuencias del cuadrante de tonos múltiples que están dentro de 1 Hz de los valores deseados. Contando digitalmente en orden descendente la frecuencia de cronometración maestra por los coeficientes de división de frecuencia implicados, se produce una onda rectangular con la frecuencia requerida.

TABLA I

TABLA DE SUBINTERVALOS DE TIEMPO RELATIVO PARA DOS CICLOS DE ONDAS DE TONOS MÚLTIPLES DIGITALES

10.

	R1	R2	R3	R4	C1	C2	C3	
Frecuencia Hz	697	770	852	941	1209	1336	1477	
Coeficiente Div. Frec.	182	165	149	135	105	95	86	
Nº Impulsos a ajustar	15x12 ⁺²	14x12 ⁻³	12x12 ⁺⁵	11x12 ⁺³	9x12 ⁻³	8x12 ⁻¹	7x12 ⁺²	
15. Número de subintervalos	1	15T	14T	13T	11T	9T	8T	7T
	2	15T	14T	12T	11T	9T	8T	7T
	3	16T	13T	13T	12T	8T	8T	8T
	4	15T	14T	12T	11T	9T	8T	7T
	5	15T	14T	12T	11T	9T	8T	7T
	6	15T	13T	13T	12T	8T	7T	7T
	7	15T	14T	12T	11T	9T	8T	7T
	8	15T	14T	12T	11T	9T	8T	7T
	9	16T	13T	13T	12T	8T	8T	8T
	10	15T	14T	12T	11T	9T	8T	7T
	11	15T	14T	12T	11T	9T	8T	7T
	12	15T	14T	13T	11T	9T	8T	7T

20.

25.

30.

$$T = \frac{1}{63.476 \text{ KHz}}$$

Como la cantidad de energía consumida en un circuito digital está relacionada con el número de transiciones de estado lógico que se producen, la frecuencia elegida para el reloj maestro deberá ser lo menor posible. Utilizando un dispositivo similar al indicado en la patente Estadounidense numero 3.787.836 la frecuencia de cronometración maestra puede dividirse por la mitad sin sacrificar sensiblemente ninguna precisión en la producción de las frecuencias del cuadrante de tonos múltiples. Esta técnica se describe con detalle en la patente anterior mencionada, pero en la presente memoria se incluye una breve descripción para simplificar la descripción de la circuiteria de exploración.

Básicamente, esta técnica se basa en el reconocimiento de que cada uno de los coeficientes de división de frecuencia es divisible por un factor de doce más un término de corrección. Haciendo la corrección en un intervalo de dos periodos, se asegura precisión de la frecuencia de tonos múltiples al par que se puede conseguir una reducción en la frecuencia de cronometración maestra en un factor de dos.

Por ejemplo, la frecuencia asignada a la columna tres del cuadrante es de 1.477 Hz. El coeficiente de división de frecuencia para esta frecuencia es 86. Este coeficiente se puede considerar como 12×7 más un factor de corrección de + 2. Según se ha indicado anteriormente, la corrección se hace en dos periodos de la frecuencia de tonos múltiples. Por lo tanto, si este intervalo de dos periodos se descompone en doce subintervalos de tiempo separados y cada uno de estos subintervalos dura siete periodos de impulsos de cronometración, la frecuencia de cronometración maestra se contará en orden descendente en un factor de 84. Este factor está a dos periodos de impulsos de cronometración del referido. No obstante, sumando un par de periodos

de impulsos de cronometración maestros extra en algun punto en la señal de tonos múltiples de dos periodos, se consigue la frecuencia de contaje descendente correcta.

5. El efecto de los periodos de impulso de cronometración maestros sumados o restados es el de generar armónicas indeseables de la frecuencia conveniente y también armónica de la mitad de la frecuencia deseada, puesto que la corrección de contaje descendente tiene lugar en dos periodos de la frecuencia de tipos múltiples. Realizando la corrección uniformemente en los 10. dos periodos, se suprimen las armónicas indeseables a un nivel muy por debajo del nivel de señal de tonos múltiples deseados.

En la figura 2 se ex. one una ilustración de la formación de conmutadores del cuadrante de tonos múltiples. Los conmutadores empleados en este cuadrante deberán ser baratos, fuer 15. tes, fiebles y compatibles con una circuiteria lógica digital de alta impedancia y poca energia .Un tipo de conmutador que cumple estos requisitos es el conmutador que se describe en la patente Estadounidense numero 3.904.887. Una breve descripción de la construcción y funcionamiento de este tipo de conmutadores de pulsador se incluye en la presente para ayudar a la des 20. cripción detallada de la circuiteria de exploración.

En este tipo de conmutador de pulsador de acoplamiento capacitivo y accionamiento magnético, una placa conductiva 309 de un capacitor se forma sobre una tarjeta de circuito impreso 25- de montaje fijo 306. La otra placa del capacitor está compuesta por una placa conductiva magnéticamente móvil 310, que se une a una tira de sustentación conductiva 307 por medio de muelles en voladizo 311 y 312. Se observará que en la formación de los conmutadores del cuadrante, todas las placas de montaje 30. fijo 309 en una fila se interconectan eléctricamente a través

5. de circuitos impresos, por ejemplo 304a a 304d, que se denominan colectivamente como circuitos de fila 304. De un modo similar, todas las placas móviles 310 en una columna se interconectan eléctricamente por medio de circuitos de columna conductivos 305a a 305c que se denominan colectivamente circuitos de columna 305. Estas interconexiones eléctricas de filas y columnas simplifican convenientemente la complejidad de la circuitería utilizada para efectuar la exploración del cuadrante.

10. Un pulsador 301 se sitúa opuesto a cada una de las placas magnéticamente móviles 310 con una de las placas de montaje fijo 309 entremedias. En el lado inferior de cada pulsador 301 hay un resorte acopado de caucho silástico 302 y un pequeño imán permanente 303.

15. En la modalidad de preferencia de éste conmutador, las placas de montaje fijo 309 están recubiertas por una delgada película dieléctrica (no ilustrada). Esta película constituye el material dieléctrico que separa las dos placas del capacitor de cualquier conmutador dado. No obstante esta película dieléctrica no es necesaria puesto que la técnica de exploración por defasaje hace que el conmutador funcione con o sin la película.

20. La exploración de defasaje de filas y columnas de la formación de conmutadores de pulsador se ejecuta según una configuración de circuitos representada en el diagrama de conjuntos simplificado de la figura 3. La utilización de exploración de defasaje de filas y columnas ofrece ciertas ventajas. Una de dichas ventajas es que la exploración por defasaje permite el empleo de un solo detector que se puede diseñar convenientemente para que proporcione mejores márgenes de ruido. Otra ventaja es que el empleo de la exploración de defasaje reduce sensi-

25.

30.

blemente los graves problemas que surgen con el accionamiento de teclas múltiples. Por consiguiente, al final de cualquier exploración dada se dispone de un dato concreto que, si se ha oprimido una tecla, solamente se abate una tecla.

5. Para efectuar la exploración de defasaje de filas y columnas, la frecuencia maestra de 63.76 Hz de un reloj maestro 410, según se indica en la figura 3 se alimenta al circuito de contaje descendente de alta frecuencia 420 y a un circuito de contaje descendente de baja frecuencia 430. Una función del
10. circuito de contaje descendente de alta frecuencia 420 es generar versiones digitales de los tonos de las tres columnas contando en orden descendente la frecuencia de cronometración maestra por el coeficiente de división de frecuencia apropiado, según se expone en la tabla 1, ajustada por el factor apropiado de corrección. De una manera similar, una función del circuito
15. de contaje descendente de baja frecuencia 430 es generar versiones digitales de los tonos de las cuatro filas. Una frecuencia maestra de fase opuesta se produce invirtiendo la salida del reloj maestro 410 en el inversor 415. Esta frecuencia maestra invertida en fase se alimenta continuamente a través de una
20. impedancia capacitiva predeterminada a cada una de las placas de montaje fijo 309, ilustrada en la figura 2, y comprendidas dentro de un bloque simbolizado como un teclado 450 en la figura 3. Esta impedancia capacitiva es mucho menor que una impedancia de circuito abierto de uno de los conmutadores pero mucho
25. mayor que una impedancia de circuito cerrado del conmutador.

Una salida del circuito de contaje descendente de alta frecuencia 420 se alimenta a un circuito detector 460 el cual, a su vez, proporciona la entrada a un circuito activador 440.

30. El circuito activador 440 alimenta en secuencia una señal de ex

- ploración de columna desde el grupo de alta frecuencia de señales digitales a cada uno de los circuitos de columna 305. Las señales de exploración de columna tienen una fase opuesta a la fase de las señales de frecuencia maestra. Estas últimas señales se acoplan de una forma capacitava desde un circuito de guarda 308, según se ilustra en la figura 2, a cada una de las placas de montaje fijo 309. El circuito de guarda 308 se separa de cada una de las placas de montaje fijo 309 una distancia pre determinada y prácticamente rodea cada placa de montaje fijo 309 excepto en un par de espacios de separación. Estos espacios de separación son suficientemente amplios para permitir la interconexión de filas de placas de montaje fijo 309 por circuitos de fila 304.
- 5.
- 10.
- 15.
- 20.
- 25.
- 30.
- Durante el intervalo en que una señal de exploración de columna se alimenta al circuito de columna 305a, según se ilustra en la figura 2, un detector 460 explora en secuencia cada una de las cuatro filas dentro de la columna. Este punto se ilustra con más claridad en el gráfico de tiempos de la figura 4. Al final de éste intervalo, se alimenta una señal de exploración de columna al circuito de columna 305b. De un modo similar, las cuatro filas dentro de esta columna son exploradas por el detector 460. Se sigue la misma técnica con respecto a la exploración de las cuatro filas dentro del circuito de columna 305c. Al final de una exploración, el circuito activador 440 y el detector 460 vuelven a cero y se repite la exploración.
- Si no se ha accionado ninguno de los conmutadores, el detector 460 se presenta con una señal con un valor próximo al de referencia en cada uno de los circuitos de fila 304. No obstante, si se oprime un pulsador 301, según se ilustra en la figura 2, durante una exploración, se producen señales de integración acopladas

- pladas por impedancia variable, que están compuestas por la señal de exploración de columna y las señales de cronometración maestra. Las señales de integración acopladas por impedancia variable tienen una fase opuesta a la fase de las señales de cronometración digitales maestras invertidas en fase alimentadas a las placas de montaje fijo 309. Por consiguiente, las señales acopladas al detector 460, cuando se oprime un pulsador, parecen experimentar una inversión de fase. Esta inversión de fase se detecta y la señal de exploración de columna se pone en correlación con las señales de integración acopladas por impedancia detectada para identificar la colocación del conmutador accionado, o sea, su ubicación, en una fila y una columna. Esta correlación es efectuada por un circuito de enganche 470. El circuito de enganche 470, a su vez, proporciona entradas al circuito de conteo descendente de alta frecuencia 420 y al circuito de conteo descendente de baja frecuencia 430 los cuales hacen que estos circuitos generen de una forma digital las frecuencias correspondientes de fila y columna asociadas con la ubicación en fila y columna del conmutador accionado.
5. En el caso de que se accione un solo conmutador durante el curso de una exploración, haciéndose esta determinación esta determinación por parte de un solo circuito lógico de detección de tecla 480, una señal que lo indica se alimenta a un circuito convertidor de señales digitales en señales analógicas 490 junto con las ondas digitales de alta frecuencia y baja frecuencia correspondientes a las frecuencias de fila y columna del conmutador accionado. El convertidor de señales digitales en señales analógicas 490 convierte estas ondas digitales en un formato analógico correspondiente para transmitirse a la central.
10. En la figura 5 se exponen un diagrama esquemático detallado
- 15.
- 20.
- 25.
- 30.

do de la circuiteria de síntesis de las ondas de exploración y digitales. Cada una de las áreas de conjunto principales corresponde a uno de los conjuntos ilustrados en el diagrama de conjuntos simplificado de la figura 3.

5. El reloj maestro 410, ilustrado en la figura 5a, produce señales de cronometración digitales maestras CL que activan el circuito de contaje descendente de alta frecuencia 420, el circuito de contaje descendente de baja frecuencia 430 y el circuito detector 460. El alma del reloj maestro 410 es un resonador cerámico 6104. Un ejemplo de resonador cerámico que se puede utilizar convenientemente, es un resonador cerámico piezoeléctrico PZT6b fabricado por Clevite Brush Company, Estados Unidos de América. El resonador cerámica 6104 se conecta en un trayecto de realimentación alrededor de un amplificador 6101. En este trayecto de realimentación se incluye un resistor 6105 que limita la cantidad de las variaciones de las señales de salida reemplazadas desde el amplificador 6101 al resonador cerámico 6104 y, desde este punto a la entrada del amplificador 6101. En una modalidad del invento, el resistor 6105 tiene convenientemente un valor de 5,6 kohm. Una polarización de corriente continua para el amplificador 6101 se controla por medio de un resistor 6106 el cual, en una modalidad, tiene convenientemente un valor de 10 meg ohm.
- 10.
- 15.
- 20.

25. Para evitar cualquier efecto de carga en el resonador cerámico 6104, un par de amplificadores acoplados tandem 6102 y 6103, se conectan en serie a la salida del amplificador 6101. El primero de estos amplificadores el amplificador 6102, induce inversión de fase a las señales de cronometración digitales maestras CL. Estas señales invertidas en fase CL se acoplan a través de una impedancia capacitiva fija a cada una de las placas de
- 30.

montaje fijo 309, ilustradas en la figura 2. Este acoplamiento de impedancia fija se representa en la figura 5b por los capacitores 6504 a 6507. El segundo de los amplificadores acoplados en tandem, el amplificador 6103, induce también una inversión de fase a sus señales de entrada, pero como estas señales se han invertido de fase a sus señales de entrada, pero como estas señales se han invertido una vez, las señales de salida del amplificador 6103 son las señales de cronometración digitales maestras CL. Un ejemplo del amplificador que se puede utilizar convenientemente como amplificador 6101 a 6103, es un inversor modelo 7404 fabricado por National Semiconductor Corporation, Estados Unidos de América.

El circuito de conteo descendente de alta frecuencia 420 actúa sobre las señales de cronometración maestras CL para producir una señal de un grupo de n señales de frecuencia de columna de tonos múltiples digitales. El grupo de n señales de frecuencia de columna de tonos múltiples tienen cada una una frecuencia de aproximadamente un orden de magnitud menor que la frecuencia de las señales de cronometración digitales maestras. La selección de qué frecuencia de columna digital se ha de producir, se controla de acuerdo con una localización de frecuencia de columna de tonos múltiples que define un conmutador de pulsado accionado.

Las frecuencias de columna de tonos múltiples digitales se generan dividiendo las señales de cronometración digitales maestras CL por factores de siete, ocho o nueve, según se indica en la tabla 1, dependiendo de qué frecuencia se haya de producir. Como consecuencia de la generación de las frecuencias de columna digitales se reproducen diversas señales de control de intervalo de tiempo de columna para la ejecución de la exploración de columna

5. Cada una de las señales de control de intervalo de tiempo de las columnas define uno de los doce subintervalos de tiempo durante los cuales se cuenta el número apropiado de señales de cronometración digitales maestras para sintetizar de una forma digital una de las frecuencias del grupo de f_c frecuencias de columna.

10. Los elementos clave para generar las doce señales de control de intervalos de tiempo de columna son un registrador de corrimiento de cuatro bitios 6213 y un basculador 6203. La generación de estas señales es fija, mediante una circuiteria adicional que se describirá en breve, para limitar el número de transiciones de estado lógico que tienen lugar dentro de cada subintervalo de tiempo y limitar por lo tanto la cantidad de energía consumida a un nivel proporcional al número de transiciones de estado lógico. Los elementos clave para controlar el número de señales de cronometración digitales maestras contadas durante cada subintervalo de tiempo es un registrador de corrimiento de ocho bitios 6207 y puertas NY 6201, 6202, 6204 a 6206. Las puertas NY mencionadas descodifican las señales de control de intervalos de tiempo de columna para limitar el número de señales de cronometración digitales maestras contadas por el registrador de corrimiento 6207 durante cualquier subintervalo de tiempo.

15. Un ejemplo de un registrador de corrimiento de cuatro bitios que se puede emplear convenientemente para el registrador de corrimiento 6213 es un registrador de corrimiento modelo CA4015 fabricado por RCA, Estados Unidos de América. De un modo similar un ejemplo de registrador de corrimiento de ocho bitios que se puede emplear convenientemente para el registrador de corrimiento 6207 es un registrador de corrimiento modelo CA4014 fabricado también por RCA.

20. El funcionamiento del circuito de contaje descendente de

30. El funcionamiento del circuito de contaje descendente de

5. alta frecuencia 420, para producir las frecuencias de columnas sintetizadas digitalmente y las señales de control de intervalo de tiempo de columna, se describe a título de ejemplo. Supongamos que se ha oprimido un pulsador en la columna 1 de la formación del cuadrante, que se ha detectado su funcionamiento y se ha generado la señal de tonos múltiples correspondientes. La frecuencia que se ha de generar para los pulsadores en esta columna es de 1209 Hz. El factor de contaje descendente para esta frecuencia es de 9 con un factor de corrección de -3. Por lo tanto, tres de los doce subintervalos de tiempo empleados para sintetizar esta frecuencia durarán solamente ocho periodos de impulsos de cronometración maestros.

10. Además supongamos que al comienzo de las operaciones siguientes del circuito el registrador de corrimiento 6213 y el basculador 6203 están aceros y que las señales de control de intervalo de tiempo de columna que se generan corresponden al código de señal digital representado en la tabla II

T A B L A II

20.

Subintervalo de tiempo	A	B	C	D	E
1	1	1	0	0	0
2	0	1	1	0	0
3	0	0	1	1	0
4	0	0	0	1	0
5.	0	0	0	0	0
6	1	0	0	0	0
7	1	1	0	0	1
8	0	1	1	0	1
9	0	0	1	1	1
10	0	0	0	1	1
11	0	0	0	0	1
12	1	0	0	0	1

Se observará que como máximo se producen dos transiciones de estado lógico en cualquiera de los códigos producidos por el registrador de corrimiento 6213 que están representados por las anotaciones de las columnas A a D en la tabla. Esta secuencia de contaje se ha designado cuidadosamente de forma que el número de transiciones de estado lógico se mantenga reducido a un mínimo para conservar energía. La descondición de las señales de control de intervalos de tiempo de columna, para producir una señal de control de contaje y limitar por lo tanto el número de señales de cronometración digitales maestras contadas por el registrador de corrimiento 6207, se ejecuta de la manera siguiente.

Inicialmente, las señales de control de columna HA, HB, HC y HD del registrador de corrimiento 6213 son "0" lógicos. Siendo las señales de HB, HC y HD "0", entre en acción una puerta NI 6212 para producir una señal de salida que se acopla a la entrada de datos del registrador de corrimiento 6213. El contaje en el registrador de corrimiento 6213 se inicia en respuesta a una señal CLK de Q6 del registrador de corrimiento 6207. La forma en la señal CLK se reproduce en Q6 del registrador de corrimiento 6207, se tratará en un párrafo más adelante.

Después de un periodo de corrimiento, la señal HA del registrador de corrimiento 6213 se vuelve un "1", y después de un segundo periodo de corrimiento la señal de HB pasa a ser un "1". Siendo las señales HA y HB un "1" se inhibe la puerta NI 6212, limitando por lo tanto el número de "1" adyacentes en el contaje a dos. Esto corresponde al código de la señal digital especificada para el subintervalo de tiempo número uno en la tabla II.

Siendo ambas señales HA y HB "1" y siendo las señales HC, HD y HE "0" y siendo HE "0" en virtud al circuito lógico de tecla

5. simple 480 que no se activa para producir una señal de entrada a B al basculador 6203, la puerta NY 6206 se inhibe. Se produce este resultado puesto que al ser la señal HC "0" se activan las puertas NY 6201 y 6202. Asimismo, la señal HE o una señal HB invertida, siendo HB "0" hace que se active la puerta NY 6205. La señal HB se produce alimentando la señal HB a un inversor 6211.

10. Recordando la suposición inicial de que se había oprimido un pulsador en la columna uno, una señal C3 de la columna tres del circuito de enganche 470, que se alimenta a la puerta NY 6204, es "0" activando de éste modo esta puerta. Con las puertas NY 6201, 6202, 6204 y 6205 activadas, se inhibe la puerta NY 6206. Por consiguiente, todas las entradas al registrador de corrimiento 6207 son "0" a excepción de un "1" alimentado por un canal de toma serial a una entrada de datos serial procedente de una fuente V_{cc} (no ilustrada).

15. Bajo este conjunto de condiciones de entrada, el registrador de corrimiento 6207 producirá una salida en Q6 después de siete periodos de impulsos de cronometración maestros, en Q7 después de ocho periodos de impulsos de cronometración maestros y Q8 después de nueve periodos de impulsos de cronometración maestros. Se observará que cuando el bitio entrada en serie 20⁰ alcanza Q6 del registrador de corrimiento 6207, proporciona la señal CLK al registrador de corrimiento 6213. Esta señal CLK aumenta el conteo en el registrador de corrimiento 6213 para producir el código de señal digital correspondiente al subintervalo de tiempo número dos representado en la tabla II.

20. Después de nueve periodos de impulsos de cronometración maestros, la salida Q8 del registrador de corrimiento 6207 pasa "1", y como el pulsador que se supuso inicialmente accionado está

25. en la columna uno, ambas entradas a una puerta NY 6209 son "1"

30.

inhibiéndolo por lo tanto. Con un "0" como entrada a una puerta NY 6210, esta puerta se activa y un "1" se reacopla en un canal de toma de MODO 201 a una entrada de control de modo del registrador de corrimiento 6207 para iniciar una nueva secuencia de

5. contaje. Se observará que la salida en Q7 del registrador de corrimiento 6207 no produce efecto alguno durante este subintervalo de tiempo puesto que una señal CI de la columna uno invertida procedente del circuito de enganche 470 inhibe una puerta

10. NY 6208, evitando de éste modo el funcionamiento de la puerta NY 6210 hasta que la salida del registrador de corrimiento 6207 alcanza Q8. El resultado de tomar la salida en Q8 del registrador de corrimiento 6207 es que se necesitan nueve periodos de impulsos de cronometración para completar el contaje. Este es el número

15. requerido de periodos de impulsos de cronometración para el subintervalo de tiempo número uno para una frecuencia de la columna uno de 1209 Hz.

El contaje del registrador de corrimiento 6213, al aumentar en uno hace que las señales HA, HD y HE sean "0" y que las

20. señales HB y HC sean "1". Con este conjunto de condiciones de entrada, las puertas NY 6201, 6202, 6204 y 6205 entran todas en acción. Por consiguiente, se inhibe la puerta NY 6206. Com ocurría con el subintervalo de tiempo número uno, se necesitan nueve periodos de impulsos de cronometración maestros antes de que

25. aparezca una salida en Q8 del registrador de corrimiento 6207. Una vez más se recordará que durante las operaciones de corrimiento en el registrador 6207, cuando aparece una señal de salida en Q6 el contaje en el registrador de corrimiento 6213 aumenta. Por consiguiente, el código de señal digital procedente del registrador de corrimiento 6213 adopta ahora la forma del especificado

30. para el subintervalo de tiempo número tres en la tabla II.

Para el subintervalo de tiempo numero tres, las señales HC y HD son "1" y las señales HA, HB y HE son "0". Siendo las señales HC y HD ambas "1" se inhibe la puerta NY 6201 y se activa la puerta NY 6204. Asimismo, se inhibe la puerta NY 6202 y esta, a su vez, activa la puerta NY 6206. Con la puerta NY 6206 activada, solamente se necesitarán ocho periodos de impulsos de cronometra-
5. ción maestros para que aparezca una señal en Q8 del registrador de corrimiento 6207. Este es el numero necesario de periodos de impulsos de cronometra-
10. ción para el subintervalo de tiempo numero tres para una frecuencia de la columna uno de 1209 Hz.

Siguiendo un conjunto similar de manipulaciones de señales lógicas para los nueve subintervalos de tiempo restantes, se pro-
duce una onda digital que tiene la misma estructura de tiempo
expuesta en la tabla I para una frecuencia de columna uno. O sea,
15. los dos primeros subintervalos de tiempo persisten durante los nueve impulsos de cronometra-
ción maestros seguidos por un ter-
cer subintervalo de tiempo que dura ocho periodos de impulsos
de cronometra-
ción maestros y asi sucesivamente.

Las frecuencias de la columna dos y la columna tres y
20. sus señales de control de intervalo de tiempo de columna se gene-
ran de una manera análoga.

El circuito de contaje descendente de baja frecuencia 430
es similar al circuito de contaje descendente de alta frecuencia
420 en el sentido de que actua sobre las señales de cronometra-
25. ción digitales maestras CL para producir una señal de un grupo
de m señales de frecuencia de fila de tonos múltiples digitales.
El grupo de m' señales de frecuencia de fila de tonos múltiples
tienen cada una una frecuencia de aproximadamente dos ordenes de
magnitud menor que la frecuencia de las señales de conometra-
ción digitales maestras. La selección de que frecuencia de fila digital
30. ha de producirse se controla de acuerdo con una localización de

frecuencia de fila de tonos múltiples que define un conmutador de pulsador accionado.

- Las frecuencias de fila de tonos múltiples digitales se general dividiendo las señales de cronometración digitales maestras CL por factores de contaje descendentes de 11 a 16, según se ilustra en la tabla I, dependiendo de cual sea la frecuencia que se ha de producir. Correspondiendo con la generación de las señales de frecuencia de fila digitales, se producen varias señales de control de intervalo de tiempo de fila. Cada una de las señales de control de intervalo de tiempo de fila define uno de los doce subintervalos de tiempo durante los cuales se cuenta el número apropiado de señales de cronometración digitales maestras para sintetizar de una forma digital una señal del grupo de m frecuencias de fila.
5. Las doce señales de control de intervalo de tiempo de filas se generan por un registrador de corrimiento de cuatro bitsios 6316 y un basculador 6315 que funcionan junto para formar un contador de doce bitsios. Como ocurría en el circuito de contaje descendente de alta frecuencia 420, la generación de las señales de control de intervalo de tiempo de filas se fija, mediante una puerta NI 6317, para limitar el número de transiciones de estado lógico que tienen lugar dentro de cada subintervalo de tiempo y limitan, por lo tanto, la cantidad de energía consumida a un nivel proporcional al número de transiciones de estado lógico.
10. La circuitería para controlar el número de señales de cronometración digitales maestras CL, contadas durante cada subintervalo de tiempo, está compuesta por un par de registradores de corrimiento de ocho bitsios 6302 y 6303, una puerta NI 6301 un par de inversores 6304 y 6318, y puerta NI 6305 a 6314. Las
15. puertas NY 6305 a 6314 se descodifican las señales de control de
- 20.
- 25.
- 30.

intervalo de tiempo de fila y, junto con la puerta NI 6301 y el circuito de enganche 470, producen una señal de control de contaje para limitar el número de señales de cronometración digitales maestras contadas por los registradores de corrimiento 6302 y 6303 durante cualquier subintervalo de tiempo dado.

El funcionamiento del circuito de contaje descendente de baja frecuencia 430, para producir las señales de frecuencia de filas sintetizadas digitalmente, y las señales de control de intervalo de tiempo de fila, sigue de una manera paralela el

funcionamiento del circuito de contaje descendente de alta frecuencia 420. Por consiguiente, se cree innecesario una descripción detallada del flujo de las señales. No obstante, se observará que como los factores de contaje descendente pueden adoptar cualquier valor entero entre 11 y 16, los registradores de

corrimiento 6302 y 6303 se acoplan entre sí en tandem para abarcar esta gama. Asimismo, como se necesitan por lo menos 11 y hasta 16 periodos de impulsos de cronometración maestros para definir cada subintervalo de tiempo, la señal de control de contaje

se encamina selectivamente por lo menos a una de las entradas en paralelo segunda a quinta del registrador de corrimiento 6302, controlándose la selección de acuerdo con el número de impulsos de cronometración digitales maestros que se ha de contar.

La exploración de columnas de la formación de conmutadores se ejecuta bajo control del circuito activador 440 que encamina de una forma selectiva una señal de exploración de columnas a cada uno de los circuitos de columnas 305, según se ilustra en

la figura 2. El circuito activador 440, según se ilustra en la figura 5a, está compuesto por un registrador de corrimiento de dos bits 6.401 y una puerta NI 6.402. Un tipo de puerta NI que se puede utilizar convenientemente para la puerta NI 6.402

es una puerta NI modelo CA 4001 fabricado por RCA.

5. Al final de la exploración de una columna anterior, el circuito detector 460 genera una señal de selección de exploración de fila que se alimenta a una entrada de cronometración del registrador de corrimiento 6401. La puerta NI 6402 desarrolla una señal de iniciación de exploración de columna que se alimenta a una entrada de dato del registrador de corrimiento 6401. Estas señales ponen en acción el registrador de corrimiento 6401 para producir una señal de exploración de columna TC1 que aparece en una salida Q1. La señal de exploración de la columna uno TC1, junto con las señales de cronometración digital maestras invertidas \overline{CL} , se alimentan a una puerta NY 6501 en el circuito del teclado 450, poniendo de este modo periodicamente en acción esta puerta y, a su vez, activando el circuito de columna 305a, según se ilustra en la figura 2. Además, la señal de exploración de la columna una TC1 inhibe la puerta NI 6402, evitando de este modo la alimentación de una señal de exploración de columna tres TC3 a la columna tres del conjunto de conmutadores. Durante el intervalo de tiempo en que la señal de exploración de la columna uno se alimenta al circuito de columnas 305a, cada uno de los cuatro circuitos de fila 304 dentro de dicha columna son explorados por el detector 460. La forma en que el detector 460 efectúa la exploración de filas se describirá más adelante.

15. Al final de la exploración de la columna uno, el detector 460 genera una nueva señal de selección de exploración de fila. En respuesta a esta señal, el registrador de corrimiento 6401, produce una señal de exploración de columna dos TC2 que aparece en una salida Q2. La señal de exploración de la columna dos TC2, junto con las señales de cronometración digital maestra invertida \overline{CL} se alimentan a una puerta NY 6502 en el circuito

20.

25.

30.

- del teclado 450 poniendo en acción periódicamente esta puerta y, a su vez, activando el circuito de columnas 305b. De una manera similar a la alimentación de la señal de exploración de la columna uno TC1 a la puerta NI 6402, la señal de exploración de la columna dos TC2 inhibela puerta NI 6402, evitando de éste modo la alimentación de la señal de exploración de la columna 3 TC3 a la columna tres. No obstante, durante el intervalo de tiempo en que la señal de exploración de la columna dos TC2 se alimenta al circuito de columna 305b, cada uno de los cuatro circuitos de fila 304 dentro de dicha columna son explorados por el detector 460. Al final de la exploración de la columna dos el detector 460 genera una nueva señal de selección de exploración de fila 460. En respuesta a esta señal, el contaje en el registrador de corrimiento 6401 aumenta de nuevo y la puerta NI 6402 entra ahora en acción para producir la señal de exploración de la columna tres TC3. Además, la salida de la puerta NI 6402 se reacopla a la entrada de datos del registrador de corrimiento 6401, para iniciar una nueva secuencia de exploración de columna al recibirse una nueva señal de selección de exploración de fila. La señal de exploración de la columna tres TC3 y las señales de cronometración digital maestras invertidas \overline{TL} se alimenta a una puerta NY 6503 en el circuito del teclado 450, poniendo en acción por lo tanto periódicamente esta puerta y, a su vez, activando el circuito de columnas 305c. De nuevo, durante el intervalo de tiempo en que la señal de exploración de la columna tres TC3 se alimenta al circuito de columna 305c, los cuatro circuitos de fila 304 son explorados por el protector 460.

- Según se describe en la sección anterior, las señales de cronometración digital maestra invertidas de fase \overline{CL} se alimenta al circuito de guarda 308, segun se ilustra en la figura 2, y

- estas señales se acoplan de una forma capacitiva a cada una de las placas de montaje fijo 309. Este efecto de acoplamiento capacitivo está representado de un modo esquemático en la figura 5 por los capacitores 6504 a 6507. Así mismo, según se ha indicado
5. anteriormente una señal de exploración de columna de fase opuesta se alimenta en secuencia a cada una de las columnas de las placas interconectadas magnéticamente móviles 310 que están representadas esquemáticamente en la figura 5 como capacitores variables 6508 a 6519. Al pulsarse cualquier pulsador dado, la
10. señal de exploración de columna se acopla a través de la impedancia capacitiva variable a la placa de montaje fijo 309 de dicho conmutador. El acoplamiento capacitivo de la señal de exploración de columna a la placa de montaje fijo 309 produce
15. señales de integración o suma acopladas por impedancia y estas señales tienen una fase opuesta a la de las señales de cronometración digital maestras invertidas de fase \overline{CL} que aparece normalmente en los circuitos de fila 304, según se ilustra en la figura 2. Durante la exploración de fila, que se describirá más adelante, las señales de integración o suma acopladas por
20. impedancia, se acoplan desde los circuitos de fila 304 a través de un inversor de un grupo en paralelo de inversores 6521 a 6524.
- Cada uno de los inversores 6521 a 6524 tiene un resistor 6525 a 6528, respectivamente, conectado entre su entrada
25. y su salida para desplazar el nivel de la señal de entrada inversora para ponerla dentro de una gama de acción lineal del inversor. En una modalidad, los resistores 6525 a 6528 tienen convenientemente valores de $3,9 M\Omega$.
- El circuito detector 460 explora en secuencia y ciclicamente los circuitos de fila 304 durante el intervalo de tiempo
- 30.

5. en que la señal de exploración de columna se alimenta a una columna para detectar una variación de fase en una o más de las señales de integración acopladas por impedancia variable que aparecen en las salidas de los inversores 6521 a 6524. Se observará que se produce una variación de fase solamente si una de las placas magnéticamente móviles 310 se mueve a una posición adyacente a su placa de montaje fijo correspondiente 309 al entrar en acción el conmutador.

10. La exploración de filas se efectúa bajo control de un registrador de corrimiento 6601 que genera señales de selección de exploración de fila TR1 a TR3 en respuesta a la alimentación de una señal de iniciación de exploración de filas a una entrada de datos, y señales de control de intervalo de tiempo de las columnas a una entrada de cronometración de re-

15. registrador de corrimiento 6601. Una cuarta señal de selección de exploración de fila TR4 se desarrolla alimentando señales de selección de exploración de fila TR1 a TR3 a una puerta NI 6602 que se inhibe en tanto que cualquiera de estas tres señales este presente en la entrada de la puerta. El funcionamiento de la puerta NI 6602 activa la exploración del circuito de la cuarta fila 304d, al par que inicia una nueva secuencia de exploración de fila.

20. La alimentación en secuencia de señales de selección de exploración de fila TR1 a TR4 a las puertas de transmisión 6603 a 6606 pone en acción en secuencia estas puertas y permite que cualquier señal de integración o suma acoplada por impedancia variable, que se origine por la pulsación de un pulsador, se acople a una puerta de transmisión 6610. La puerta de transmisión 6610, en combinación con una puerta de transmisión 6613 y los capacitores 6614 a 6615, formen un integrador de cuchara

25.

30.

- y cangilón". El empleo de la integración "cuchara y cangilón" permite que un número predeterminado de señales de integración acopladas por impedancia variable se acumulen durante la exploración de una sola fila con el resultado de que el circuito detector 460 proporcionan un margen de ruido mejorado y es menor susceptible a cualquier señal parásita que se pudiera presentar.
5. El funcionamiento del integrador de "cuchara y cangilón" se controla por señales de cronometración digital maestra alterna C1 producidas por el basculamiento de un basculador 6607 que
10. elige cual de las dos puertas NI 6608 y 6609 ha de entrar en acción. El funcionamiento de la puerta de transmisión 6610 en primer lugar permite que una señal integradora acoplada por impedancia simple cargue el capacitor "de cuchara" 6614" que tiene convenientemente un valor de 10 pf. Durante este tiempo de carga se
15. inhibe la puerta de transmisión 6613. La puerta de transmisión 6610 se inhibe entonces y, en el siguiente impulso de cronometración maestro, entra en acción la puerta de transmisión 6613 permitiendo que la carga del capacitor de "cuchara" 6614 se traslade al capacitor de "cangilón" 6615 que tiene convenientemente un va
20. lor de 100 pf. La transferencia sucesiva de carga desde el capacitor de "cuchara" 6614 al capacitor de "cangilón" 6615 da por resultado un número de señales de integración acopladas por impedancia que se integran. Este resultado se obtiene puesto que una pluralidad de impulsos de cronometración se alimentan a la puerta NY
25. 6501, por ejemplo, según se ilustra en la figura 5b, durante el intervalo de tiempo en que la señal de exploración de columna se alimenta también a esta puerta. Por consiguiente, la puerta NY 6501 se inhibe numerosas veces con el efecto de que se generan una pluralidad de muestras de exploración de columna. Estas mues
30. tras, a su vez, produce las numerosas señales de integración aco

pladas por impedancia que se integran para asegurar una detección apropiada de un conmutador accionado.

5. Cuando la señal integrada en el capacitor de "cangilón" 6615 alcanza un nivel de señal umbral predeterminado, esta señal, junto con una señal de control de intervalo de tiempo de primera columna procedente del circuito de contaje descendente de alta frecuencia 420, haga funcionar un basculador 6611, produciendo una señal de tecla abatida que se alimenta entonces a la circuitería lógica de tecla simple 408. Una vez que se ha generado la señal de tecla abatida, la carga en el capacitor de "cangilón" 6615 se pone a tierra al abrirse una puerta de transmisión 6612 en respuesta a una señal de control de intervalo de tiempo de segunda columna procedente del circuito de contaje de alta frecuencia 420.

15. Una localización de fila y columna, que define un conmutador de pulsador en acción, al detectarse una variación de fase en las señales de integración acopladas por impedancia, se obtiene poniendo en correlación las cuatro señales de selección de exploración de fila y dos de las tres señales de exploración de columna en el circuito de enganche 470. La tercera señal de exploración de columna no se necesita emplear puesto que la localización de columna de un conmutador explorador por esta señal se puede obtener convenientemente por defecto. O sea, si se detecta un conmutador de pulsador accionado y no se encuentra en una de las dos columnas que tienen sus señales de exploración encaminadas al circuito de enganche 470, entonces, por necesidad, el conmutador de pulsador accionado debe estar en la columna restante.

25. Los elementos clave del circuito de enganche 470, efectúan la correlación de las señales de selección de exploración de fila y las señales de exploración de columna, según un circuito de enganche de registrador de corrimiento 6701 y un basculador

30.

6707. Un ejemplo de circuito de enganche de registrador de corrimiento que se puede utilizar convenientemente para el circuito de enganche 6701 es un modelo CA 4018 fabricado por RCA. El circuito de enganche de registrador de corrimiento de este tipo tiene cinco entradas de bloqueo en paralelo y entradas de cronometración, datos, reposición y activación de precolocación. Las cuatro señales de selección de exploración de fila y una de las señales de exploración de columnas se alimenta a las cinco entradas de bloqueo y la otra señal de exploración de columnas se alimenta a la entrada de datos del basculador 6707.

5. Cuando se produce una señal de tecla abatida por funcionamiento del detector 460, está señal se acopla a la entrada de activación de precolocación del circuito de enganche 6701 y a una entrada de cronometración del basculador 6707. La señal de tecla abatida pone en funcionamiento el circuito de enganche 6701 y el basculador 6707 haciendo que la información de la señal de fila y columna aparezca en las entradas de bloqueo de circuito de enganche y que la entrada de dato de basculador se acople en paralelo. Cuatro de las cinco señales de salida del circuito de enganche 6701 son invertidas por los inversores 6702 a 6705. Estas señales activan la descodificación de las señales de control de intervalo de tiempo de fila generadas en el circuito de corte de baja frecuencia 430. Estas señales descodificadas, a su vez, controlan el número de impulsos de cronometración digital maestros contados por el circuito de contaje descendente de baja frecuencia 430, para producir la baja frecuencia que define la localización del conmutador de pulsador accionado. La quinta salida procedente del circuito de enganche 4701 se invierte por acción de un inversor 6706. Esta señal, junto con la señal de salida procedente del basculador 6707, activa la decodificación de las señ

5. les de control de intervalo de tiempo de columna generadas en el circuito de contaje descendente de alta frecuencia 420. Estas señales decodificadas, a su vez, controlan el número de impulsos de cronometración digital maestros contados para producir la frecuencia de columna que define la localización del circuito de conmutador accionado.

10. La determinación de si se han pulsado dos o más conmutadores de pulsador a la vez, se efectúa por la circuitería lógica de tecla simple 480. En el caso de que se pulsen dos o más pulsadores, la circuitería lógica de tecla simple 480 no produce una señal de tono. La ausencia de una señal de tono inhibe la conversión de las señales de frecuencia de fila y columna de tonos múltiples digitales a un formato de señal analógica.

15. La ejecución de la función lógica de tecla simple se efectúa, según se ilustra en la figura 5b, por basculadores 6803 a 6805. Cuando el detector 460 genera una señal de tecla abatida, se acopla a una entrada de cronometración de los basculadores 6803 y 6805. Un voltaje de referencia predeterminado procedente de una fuente V_{cc} (no ilustrado) se alimenta continuamente a una entrada de dato del basculador 6803. Cuando la señal de contaje descendente aparece la entrada de cronometración del basculador 6803, se produce una señal de control de tecla. Esta señal se acopla a las entradas de dato de los basculadores 6804 y 6805. Si se produce solamente una señal de tecla abatida por parte del detector 460, durante una secuencia de exploración dada, el basculador 6804 genera una señal de tono al recibirse una señal de iniciación en la entrada de cronometración. Esta señal de iniciación se genera al comienzo de una secuencia de exploración alimentando la señal de exploración de la columna uno TC1 y una señal de selección de exploración de fila TR1 a una puerta NY 6801. La salida

20.

25.

30.

- de la puerta NY 6801 se alimenta, a su vez, a una puerta NY 6802 junto con una señal de pista de intervalos $\overline{T_3}$ producida durante la decodificación de las señales de control de intervalo de tiempo de columna por el circuito de conteo descendente de alta frecuencia 420. La señal de iniciación repone también los basculadores 6803 y 6805. Si se producen por parte del detector 460 dos o más señales de tecla abatida durante una secuencia de exploración, la primera hace funcionar el basculador 6803 alimentado la señal de control de tecla a las entradas de datos de los basculadores 6804 y 6805. La segunda señal de tecla abatida se alimenta a las entradas de cronometración de los basculadores 6803 y 6805 y, en respuesta a la segunda señal de tecla abatida, el basculador 6805 entra en acción produciendo una señal de salida que se alimenta a una entrada de reposición del basculador 6804. El basculador 6804 se repone inhibiendo por lo tanto la generación de la señal de tono. Al inhibirse la generación de la señal de tono, se evita que el convertidor D/A 490 convierta las señales de frecuencia digitales de fila y columna a un formato analógico. Este es el resultado conveniente puesto que estas señales sería erróneas en vista de los accionamientos de conmutadores múltiples.

La conversión de las señales de frecuencia de tonos múltiples de filas y columnas al formato analógico para ulterior transmisión a una central telefónica se efectúa por parte del convertidor D/A 490 que está compuesto por dos pares de puertas NI 6901 a 6904.

El primer par de puertas NI 6901 y 6902 convierten las señales de frecuencia de columna generadas por el circuito de conteo descendente de alta frecuencia 420 a una forma analógica, mientras que el segundo par de puertas NI 6903 y 6904 convierten

las señales de frecuencia de fila generadas por el circuito de
contaje descendente de baja frecuencia 430 a una forma analógica.
Cada una de las puertas NI 6901 a 6904 tiene un terminal de un
resistor 6905 a 6908, respectivamente acoplado en serie a su sa
5. lida. El otro terminal de estos resistores se conectan entre sí
para formar una salida común.

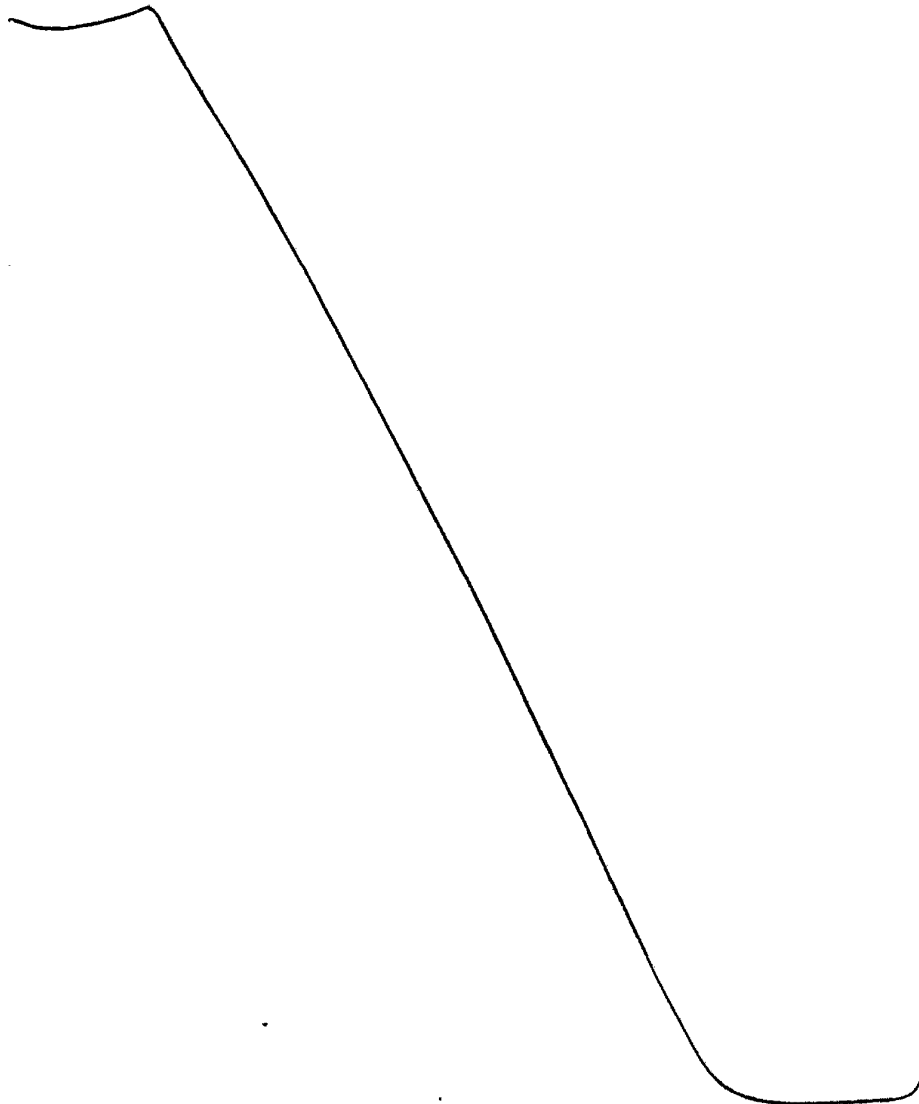
La conversión de una señal de baja frecuencia digital
por parte de las puertas NI 6903 y 6904 está ilustrada por las
formas de las ondas representadas en la figura 6. Las señales LA
10. y LB, que son señales de subcombinación de las señales de control
de intervalos de tiempo de filas, se alimentan a las entradas
de la puerta NI 6903. De un modo similar, las señales LB y LC se
alimentan a las entradas de la puerta NI 6904. Cada una de las
señales LA a LC ilustra el concepto descrito anteriormente de
15. que los "1" lógicos, que aparecen en el código de la señal de
control de intervalo de tiempo de fila adyacentes unos a otros
durante un subintervalo de tiempo simple de la onda digital, se
sintetizan para limitar el consumo de energía. Se recordará tam
bién que las ondas digitales se sintetizan en dos periodos que
20. están separados por los doce subintervalo de tiempo. Esto se illus
tra con las ondas de cronometración que aparecen en la parte su
perior de la figura 6.

Combinando las señales LA y LB en la puerta NI 6903,
cuando se alimenta la señal de tono, se produce la onda indicada
25. como V 6903 en la figura 6. Por consiguiente, la forma de la on
da indicada como V 6904 se produce combinando señales LB y LC en
la puerta NI 6904 cuando se alimenta la señal de tono. La adición
de estas dos ondas digitales en el punto de integración común de
los resistores 6907 y 6908, produce una réplica o reproducción
30. analógica de la señal de frecuencia de fila que define la ubica

ción de la fila del conmutador de pulsador accionado.

La conversión de las señales de frecuencia de columna se efectúa en paralelo y no se considera necesario dar explicaciones adicionales al respecto.

5. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle en cuanto no alteren su principio fundamental.



REIVINDICACIONES

- 1.- Perfeccionamientos en circuitos de exploración de desfase de combinadores de llamada de pulsación de tonos múltiples, del tipo en los que se explora una pluralidad de conmutadores en una formación para identificar un conmutador accionado en una formación matriz de conmutadores, donde una pluralidad de circuitos intersecantes de filas y columnas tienen uno diferente de los conmutadores acoplado entre el circuito intersecante de fila y columna en cada intersección de circuito matriz, caracterizados porque se dispone un primer circuito de acoplamiento para acoplar primeras señales que tienen una primera fase a través de una impedancia predeterminada a todos los circuitos de fila, siendo la impedancia mucho menor que una impedancia de circuito de uno de los conmutadores y mucho mayor que una impedancia de circuito cerrado de dicho conmutador; un segundo circuito de acoplamiento para acoplar segundas señales que tienen una segunda fase opuesta a la primera fase a cada uno de los circuitos de columna en una secuencia cíclica, siendo estas últimas señales de amplitud suficiente después del acoplamiento a través del conmutador cerrada para aparecer en el circuito de fila acoplado con una amplitud sensiblemente mayor que las primeras señales; un circuito de muestreo para muestrear señales de circuito de fila en una secuencia cíclica de los circuitos de fila; un circuito detector para detectar una diferencia de fase entre una muestra de señal de circuito de fila y las primeras señales, indicando dicha diferencia de fase un conmutador accionado, y un circuito puesto en funcionamiento por el segundo circuito de acoplamiento de señal, el circuito de muestreo y el circuito detector, para producir una señal que identifica el conmutador accionado.
- 5.
- 10.
- 15.
- 20.
- 25.
- 30.

ME

2.- Perfeccionamientos según la reivindicación 1, caracterizados porque las primeras señales son generadas por un reloj maestro que comprende además; un amplificador que tiene una entrada y una salida; un resonador conectado eléctricamente en un trayecto de realimentación entre la salida del amplificador y su entrada, acoplando el trayecto de realimentación variaciones de señal en la salida del amplificador de nuevo a la entrada del amplificador; un resistor, comprendido en el trayecto de realimentación, para limitar una cantidad de las variaciones de la señal de salida del amplificador reacopladas a la entrada del amplificador; y medios para controlar una señal de polarización de corriente continua en la entrada del amplificador.

3.- Perfeccionamientos según las reivindicaciones 1 o 2, caracterizados porque el primer circuito de acoplamiento comprende: un trayecto de circuito conductivo separado de cada una de las placas de montaje fijo de los conmutadores una distancia predeterminada, quedando el trayecto del circuito conductivo en un plano que contiene las placas de montaje fijo y rodeando prácticamente cada una de las placas de montaje fijo excepto en un primer y en un segundo espacio de separación de anchura específica.

4.- Perfeccionamientos según la reivindicación 2, caracterizados porque un circuito se utiliza para el contaje descendente de las señales de cronometración digitales maestras para producir, durante un intervalo de tiempo predeterminado, una señal de un grupo de n señales de frecuencia de columna de tonos múltiples digitales teniendo cada una de dicho grupo de n señales de frecuencia de columna de tonos múltiples una frecuencia aproximadamente un orden de magnitud menor que la frecuencia de las señales de cronometración digitales maestras.

ME

5.- Perfeccionamientos según la reivindicación 4, caracterizados porque el circuito de contaje descendente para contar en orden descendente las señales de cronometración digitales maestras y producir una señal de un grupo de n señales de frecuencia de columna de tonos múltiples digitales comprende medios para generar, dentro del citado intervalo de tiempo predeterminado, una pluralidad de señales de control de intervalos de tiempo de columna, definiendo cada una de las señales de control de intervalo de tiempo de columna un subintervalo de tiempo; y medios, que responden a cada una de las señales de control de intervalo de tiempo de columna, para controlar un número predeterminado de señales de cronometración digitales maestras contadas durante subintervalo de tiempo.

6.- Perfeccionamientos según la reivindicación 5, caracterizados porque los medios empleados para generar una pluralidad de señales de control de intervalos de tiempo de columna comprenden medios para fijar una pluralidad de transiciones de estado lógico que tiene lugar dentro de cada uno de los subintervalos de tiempo para limitar el consumo de energía a un nivel proporcional al número de transiciones de estado lógico.

7.- Perfeccionamientos según la reivindicación 6, caracterizados porque los medios empleados para controlar un número predeterminado de señales de cronometración digitales maestras contado durante cada subintervalo de tiempo comprenden un registrador de corrimiento que tiene una entrada de cronometración, una entrada de dato seriales, una entrada de control de modo, y una pluralidad de entradas en paralelo dispuestas en orden de aumento de 1 a n, teniendo dicho registrador de corrimiento además una primera, segunda y tercera salidas tamponadas; medios para acoplar las señales de cronometración digitales maestras a

ME

- la entrada de cronometración de registrador de corrimiento; medios para suministrar una señal de voltaje de referencia a la entrada de datos en serie del registrador de corrimiento; medios para descodificar, durante cada uno de los citados subintervalos de tiempo, la señal de control de intervalo de tiempo de columna correspondiente para producir una señal de control de contaje; medios para acoplar la señal de control de contaje a la primera entrada en paralelo del registrador de corrimiento; medios para mantener la segunda a la enésima entradas en paralelo del registrador de corrimiento a un potencial de tierra de referencia; medios para acoplar una señal de salida producida en la primera entrada tamponada del registrador de corrimiento a los medios que generan las señales de control de intervalo de tiempo de columna; medios lógicos combinadores, parcialmente activados por las señales de salida producidas en la segunda y la tercera salidas tamponadas del registrador de corrimiento, para producir una señal de reposición de acuerdo con la señal de control de contaje; y medios para acoplar la señal de reposición a la entrada de control de modo del registrador de corrimiento.
5. 10. 15. 20. 25. 30.
- 8.- Perfeccionamientos según la reivindicación 1, caracterizados porque los medios empleados para alimentar en secuencia y cíclicamente las señales de exploración de columna a cada una de las columnas de placas conductoras móviles, comprenden una pluralidad de puertas de coincidencia con una puerta por cada una de las columnas que se han de explorar, teniendo cada una de dichas puertas una primera y una segunda entrada y una salida; medios para acoplar las señales de cronometración digitales maestras invertidas defase, a cada primera entrada de la puerta; medios para encaminar de una forma selectiva las señales de exploración de columna a cada segunda entrada de las puertas, entrando

ME

5. en acción cada una de dichas puertas al aparecer una diferencia de señal de dicha señal de exploración de columna y dicha señales de cronometración digitales maestras invertidas de fase; y medios para acoplar cada salida de puerta a una columna correspondiente de dichas placas móviles conectadas eléctricamente entre sí.

10. 9.- Perfeccionamientos según la reivindicación 8, caracterizados porque los medios empleados para encaminar de una forma selectiva las señales de exploración de columna comprenden: un registrador de corrimiento que tiene una entrada de dato, una entrada de cronometración, y una entrada de reposición, desarrollando el registrador de corrimiento por lo menos una primera y una segunda señales de salida en secuencia en una primera y una segunda salidas, respectivamente, al recibir una señal de iniciación de exploración de columna y señales de selección de exploración de fila; medios comprendidos en los medios de detección, para generar dichas señales de selección de exploración de fila; medios para acoplar las señales de selección de exploración de fila a la entrada de cronometración del registrador de corrimiento; medios para mantener la entrada de reposición del registrador de corrimiento a un potencial de tierra de referencia; una puerta NI para desarrollar dicha señal de iniciación de exploración de columna teniendo la puerta NI una primera y una segunda entradas y una salida, acoplándose la primera y la segunda entradas a la primera y la segunda salidas del registrador de corrimiento, respectivamente; y medios para acoplar la señal de iniciación de exploración de columna a la entrada de dato del registrador de corrimiento.

30. 10.- Perfeccionamientos según la reivindicación 1, caracterizados porque los medios empleados para detectar en secuencia en cada una de las filas de las placas de montaje fijo señales

mE

de integración acopladas por impedancia variable, comprende una pluralidad de puertas de transmisión que tienen sus salidas conectadas entre si eléctricamente para producir una salida común; medios para acoplar cada una de las filas de las placas de montaje fijo conectadas eléctricamente en la matriz de conmutación a una entrada de una de la pluralidad de puertas de transmisión; medios para generar una pluralidad de señales de selección de exploración de fila en secuencia de tiempo, una señal de selección de exploración de fila por cada una de la pluralidad de puerttas de transmisión, para poner en acción en secuencia las puertas de transmisión; medios para acoplar las señales de selección de exploración de fila a las puertas de transmisión; medios para integrar las señales de integración o suma acopladas por impedancia; y medios, que responden a las señales de integración o suma acopladas por impedancia integradas, para producir una señal de tecla abatida que indica la detección de un conmutador de pulsador accionado.

11.-Perfeccionamientos en circuitos de exploración de desfase de combinadores de llamada de pulsadores de tonos múltiples, tal y como queda sustancialmente descrito en la presente Memoria, y en los dibujos adjuntos.

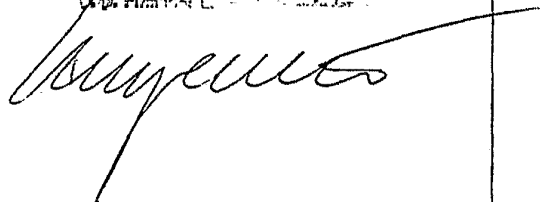
m/e

Esta Memoria consta de cuarenta y una hoja escritas a máquina por una sola cara.

Madrid, 9 JUL. 1976

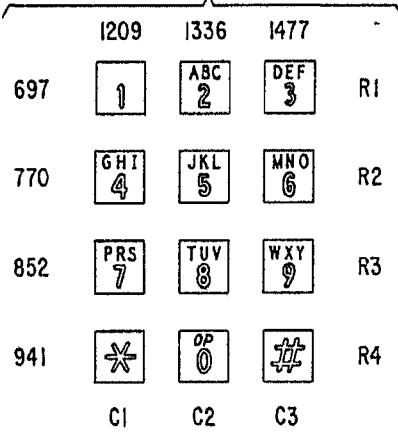
WESTERN ELECTRIC COMPANY, INCORPORATED,

ALBERTO GARCIA Y GONZALEZ
C/ de Alameda 11, 28014 Madrid



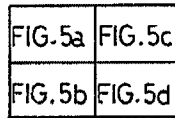
ME

FIG. 1



ESCALA
VARIABLE

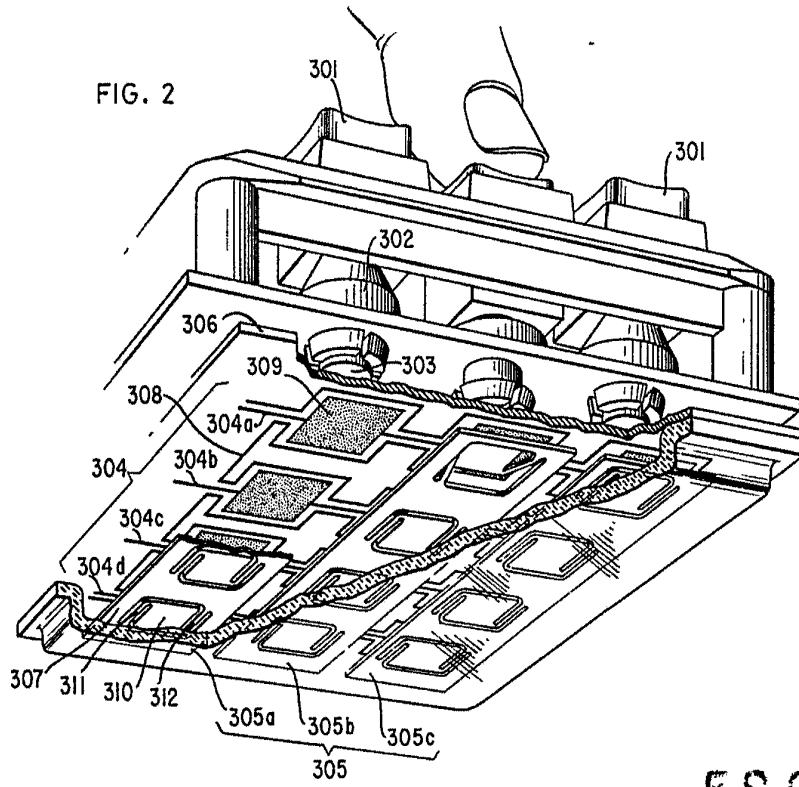
FIG. 7



Madrid 9 Jul 1976

BOMEZ ACEBO Y MUDET

En Firma de L. Gaeta Fernández



ESCALA
VARIABLE

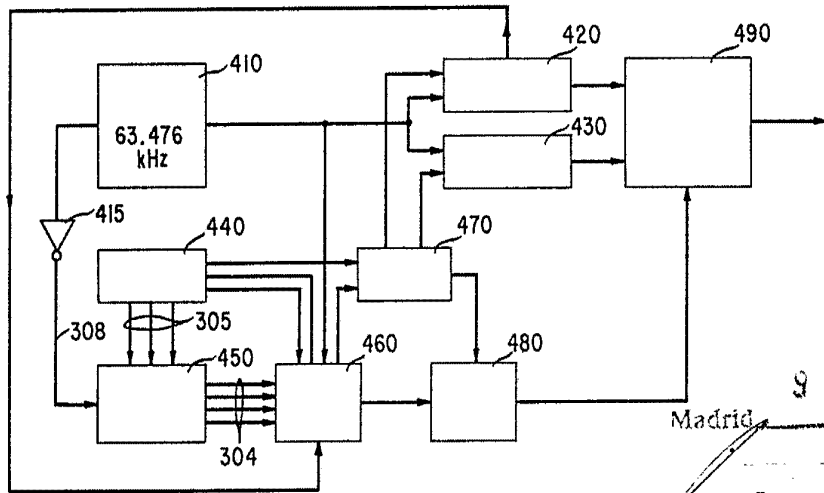


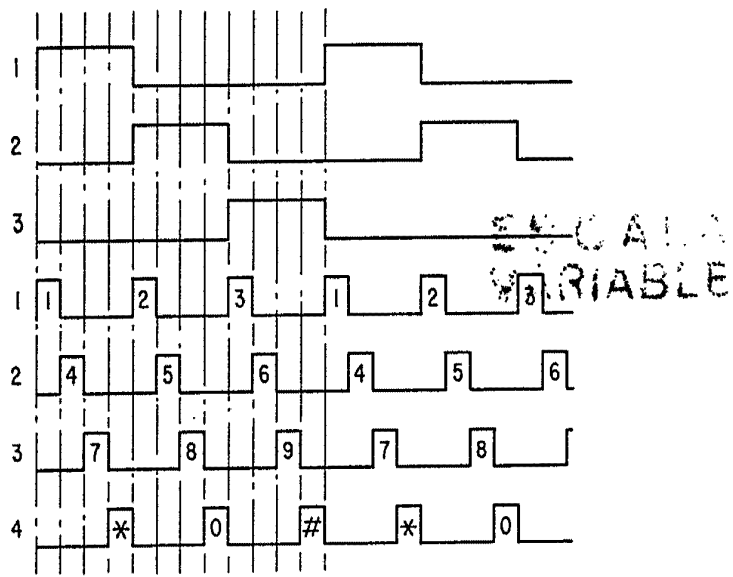
FIG. 3

9 JUL 1976

Madrid

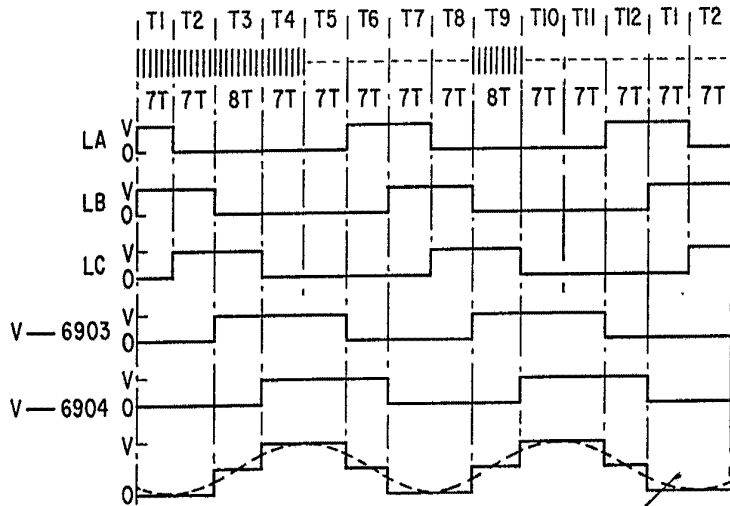
[Handwritten signature]

FIG. 4



FROM
VARIABLE

FIG. 6

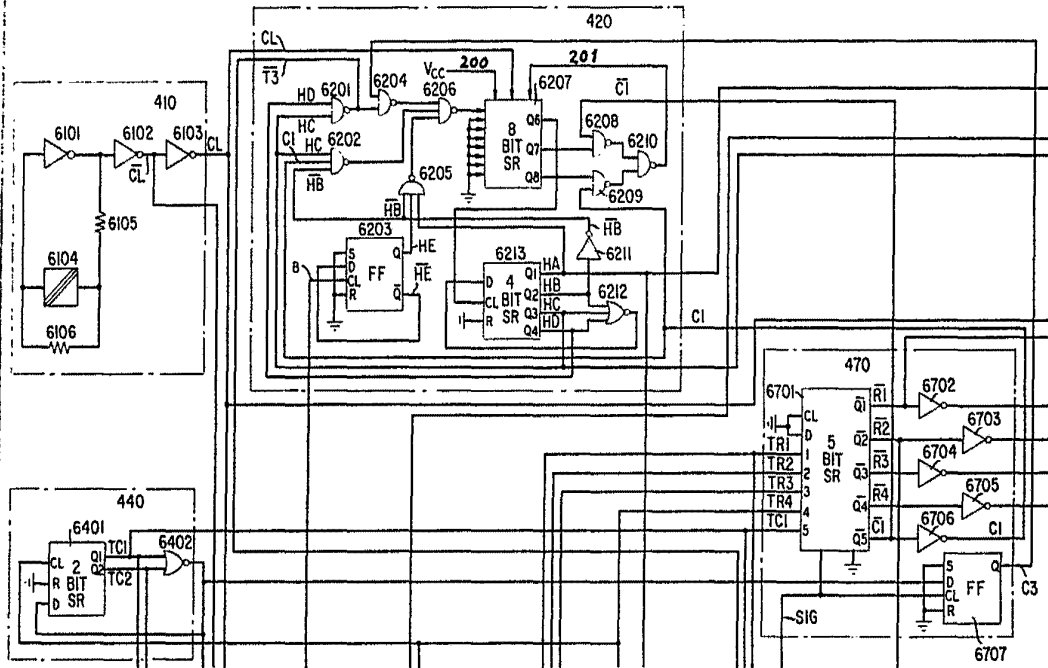


9 JUL 1976

Madrid
Western Electric Company
[Signature]

ESCALA VARIABLE

FIG. 5a



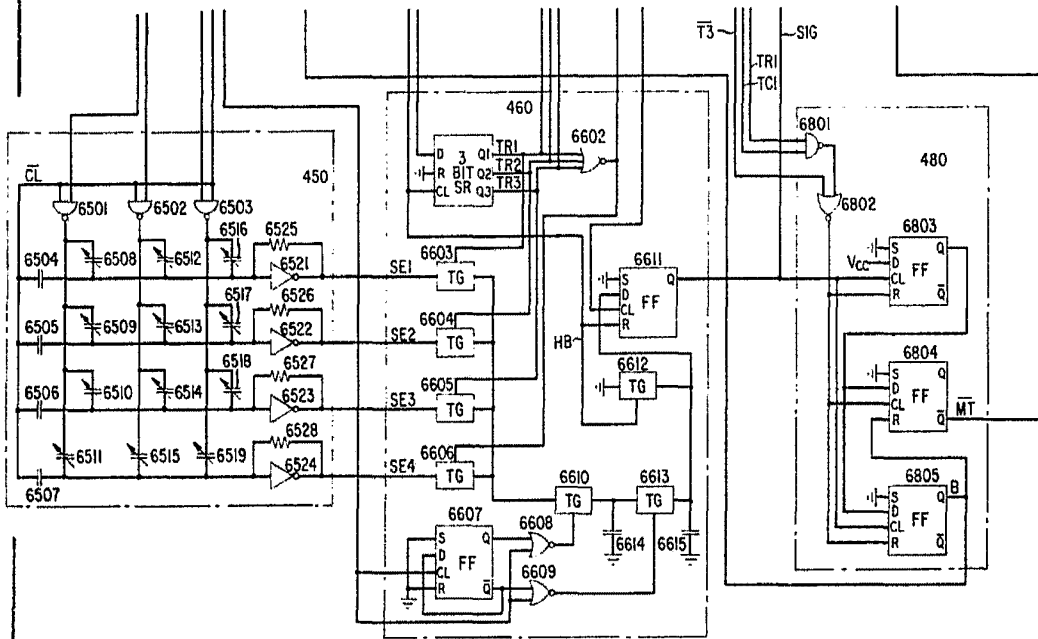
9 JUL 1976

Modelo

Western Electric Company

ESCALA
VARIABLE
VARIABLE

FIG. 5b



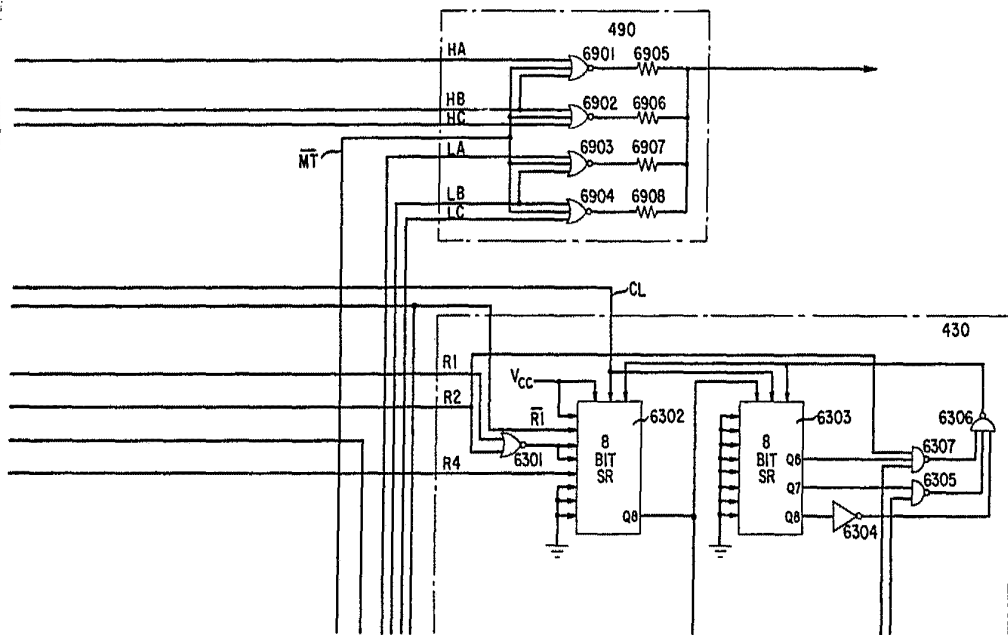
9 JUL 1976

ROMEZ ACEBA Y MURET

Elementos de Control Automático

FIG. 5c

ESCALA VARIABLE

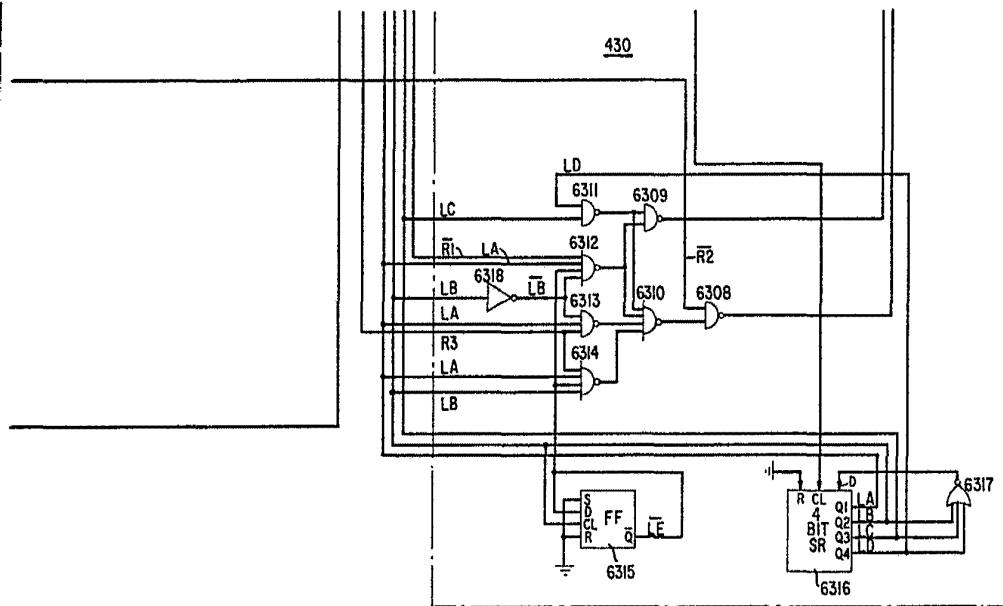


9 JUL 1976

I. Madrid
BOMEZ ACEBS Y MODEI
P. FERNANDEZ L. GARCIA FERNANDEZ

**ESCALA
VARIABLE**

FIG. 5d



9 JUL 1976

Madrid

RUMEZ AGERO Y MOED

Firmado: L. Gasto Fernández