

MINISTERIO DE INDUSTRIA  
REGISTRO DE LA PROPIEDAD INDUSTRIAL



ESPAÑA

ES	11	NUMERO	449 126	A1
	21			
	22	FECHA DE PRESENTACION	23-6-1976	

P.- 63.364

PATENTE DE INVENCION

JM/TH-CSF  
4195/DES

30 PRIORIDADES:		
31 NUMERO	32 FECHA	33 PAIS
75/19739	24-6-75	Francia
47 FECHA DE PUBLICIDAD	51 CLASIFICACION INTERNACIONAL	62 PATENTE DE LA QUE ES DIVISIONARIA
	H03K	
54 TITULO DE LA INVENCION		
"DISPOSITIVO DESTINADO A CODIFICAR SEÑALES ANALOGICAS"		
71 SOLICITANTE (S)		
THOMSON-CSF		
DOMICILIO DEL SOLICITANTE		
173, Bl. Haussmann, 75008 París, Francia		
72 INVENTOR (ES)		
Gérard Lecardonnel, Pierre Gravez y André Curinckx		
73 TITULAR (ES)		
74 REPRESENTANTE		
DON ALBERTO DE ELZABURU MARQUEZ		

La presente invención se refiere a un codificador-descodificador de "8 vías", utilizable en las transmisiones telefónicas del tipo M.I.C. (de modulación por impulsos codificados).

5           Es sabido que, en este tipo de transmisiones, se trata de mejorar en los niveles débiles, la relación "señal/ruido", por una compresión de los niveles en la emisión, según una ley predeterminada, y por una expansión inversa en la recepción. Según los convenios generalmente admitidos, la característica de codificación utilizada está constituida por  
10 8 segmentos rectilíneos, a los que se otorgará convencionalmente los números 0 a 7 inclusive, cuya pendiente es multiplicada por un coeficiente igual a 2, cada vez que se pase de un segmento al siguiente, salvo para los dos primeros segmentos (Nº 0 y 1), que corresponden a los niveles más débiles  
15 cuya pendiente es idéntica; el número de orden del segmento seleccionado es codificado en un código binario natural de tres cifras binarias (A, B, C). El segmento seleccionado es, a su vez, sustituido por una curva de escalones que define  
20 16 niveles de cuantificación distintos, el nivel tomado en consideración es, a continuación, codificado en un código binario natural de cuatro cifras binarias (W, X, Y, Z). Finalmente, y teniendo en cuenta la cifra binaria de signo (S), la señal muestreada es representada por un código de 8  
25 cifras binarias de la forma (S, A, B, C, W, X, Y, Z).

Son conocidos varios dispositivos que permiten obtener tal representación codificada. Uno de ellos ha sido descrito principalmente, por la solicitante, en la solicitud de patente de invención francesa Nº 75.19409 titulada: "Codificador de ley de compresión normalizada para transmisiones te  
30

5 telefónicas del tipo M.I.C." (invención de: Gérard LECARDONNEL, Pierre GRAVEZ y Jean-Marc FAVRE). Dicho dispositivo se basa, esencialmente, en la comparación de la señal muestreada a co-  
dificar con una tensión de referencia, que reproduce la forma  
10 de la característica de compresión normalizada y elaborada por un integrador, en el que la resistencia en serie con el condensador adopta sucesivamente una serie de valores dis-  
continuos, que van decreciendo por mitad hasta el momento en que el comparador comprueba la igualdad de los niveles en sus  
15 dos entradas; un contador, puesto en marcha al comienzo del ciclo de las operaciones y enlazado a un reloj, indica entonces, simultáneamente, el número del segmento seleccionado en la característica, y la posición en este segmento de la am-  
plitud de la muestra.

15 El circuito de codificación según la presente invención ofrece, respecto al precedente, cierto número de ventajas:

20 - por una parte, puede realizarse en circuitos integrados C MOS, que presentan tiempos de conmutación del orden de 200 ns;

- por otra parte, se presta, en condiciones económicas y tecnológicas satisfactorias, al reagrupamiento por 8 de los circuitos de líneas de abonados en una misma tarjeta de circuitos impresos;

25 - finalmente, la mayoría de los circuitos de base son utilizables, no solamente para la codificación de las señales telefónicas en la emisión, sino también para su decodificación en la recepción, desempeñando de este modo el conjunto la función de un codificador-descodificador.

30 Según una primera característica de la invención, el

signo de la muestra es determinado al comienzo de cualquier secuencia de codificación, anulando temporalmente la señal aplicada en la entrada de referencia de un comparador; que recibe en su segunda entrada la señal muestreada; la información binaria de signo (S) así obtenida es memorizada en el curso de toda la duración del ciclo y utilizada, por una parte, para seleccionar una de las dos fuentes, de polaridad positiva o de polaridad negativa, a partir de la que se elaborarán las señales de referencia, de tal modo que las señales a comparar sean de la misma polaridad, por otra parte para permutar eventualmente las dos entradas del comparador si resulta que la polaridad de las señales es negativa.

Según una segunda característica de la invención, el código (ABC) que caracteriza el número del segmento sobre el que se sitúa la muestra es determinado, en una segunda fase de la secuencia de operaciones, por dicotomía, afectando sucesivamente las pruebas efectuadas a la cifra binaria (A) de peso más elevado, a continuación a la cifra binaria (B) de peso inmediatamente inferior, finalmente a la cifra binaria (C) de peso menor, y seleccionándose cada vez un nuevo umbral de tensión de referencia en función del último resultado de prueba obtenido.

Según una tercera característica de la invención, el código (WXYZ) que caracteriza la posición de la muestra en el segmento seleccionado es determinada, en una tercera fase de la secuencia de operaciones, añadiendo al umbral de tensión de referencia, finalmente tomado en consideración en el curso de las operaciones anteriores, un complemento de tensión, que se determina nuevamente por pruebas sucesivas, en el orden de los pesos decrecientes, pero que, se elabora

esta vez a partir de una red de cuatro células en L, alimentada por una tensión constante cuyo valor, variable según los términos de una progresión geométrica de razón 2, es seleccionado en función de la pendiente del segmento al que pertenece la muestra.

Según una cuarta característica de la invención, el mando de las pruebas sucesivas y la memorización de los resultados de estas pruebas quedan asegurados a partir de un mismo registro de desplazamientos, del tipo "Registro para aproximaciones sucesivas" (en inglés "Successive Approximative Register") y realizado en circuitos integrados, siendo transmitido a continuación en salida el código binario memorizado durante la determinación del siguiente. El código obtenido en salida aparece de este modo, bajo la forma de un tren de impulsos en serie.

Según una quinta característica de la invención, el mismo registro es utilizable en función de descodificación, representando el tren de impulsos de "serie" el código que debe descodificarse, aplicándose entonces en una entrada distinta. La señal analógica proporcionada por la fuente de referencia después de la memorización del código en el registro es, en este caso, dirigido hacia un muestreador-bloqueador, afectado a la vía seleccionada, después de la adición de un término que representa en tensión, la mitad del valor cuantificado correspondiente al peso menor del código.

Según una última característica de la invención, la selección de los umbrales de referencia queda asegurada, en el funcionamiento en codificador, a partir de un conjunto modular, compuesto por cuatro multidifusores análogos de 8 entradas, realizados en circuitos integrados del tipo C MOS,

2 para las señales de polaridad positiva y 2 para las señales de polaridad negativa, siendo asimismo utilizado el mismo tipo de multidifusor en el funcionamiento en descodificador, para asegurar la transmisión de la señal analógica de salida hacia el muestreador-bloqueador que corresponde a la vía seleccionada.

Se comprenderán mejor las características de la invención, y aun otras, remitiéndose a los dibujos anejos:

- la figura 1 representa, bajo la forma de un esquema en bloque, el diagrama general de un codificador-descodificador de 8 vías de acuerdo con la invención;

- la figura 2 muestra una forma de realización preferencial del conmutador por mediación del cual son transmitidos hacia el comparador, por una parte, la muestra a codificar, por otra parte, la tensión de referencia.

En el esquema de la figura 1, los umbrales de referencia, que corresponden a los diferentes puntos comunes de 2 segmentos consecutivos de la característica de codificación normalizada, son elaborados permanentemente a partir de 2 fuentes de alimentación reguladas a  $\pm 6,8$  V distintas. Dos amplificadores-reductores de impedancia 11 y 12 aplican, respectivamente, la tensión regulada recibida, positiva en el primer caso, negativa en el segundo, a los extremos libres de dos divisores de tensión 13 y 14, reunidos entre sí, y a la masa por su otro extremo. Cada uno de los dos divisores está constituido por un juego de 8 resistencias de valores  $64R$ ,  $32R$ ,  $16R$ ,  $8R$ ,  $4R$ ,  $2R$ ,  $R$  y definiendo  $R$  en los diferentes puntos de salida, los potenciales constantes  $\pm V$  (puntos 7),  $\pm V/2$  (puntos 6),  $\pm V/4$  (puntos 5),  $\pm V/8$  (puntos 4),  $\pm V/16$  (puntos 3),  $\pm V/32$  (puntos 2),  $\pm V/64$  (puntos 1) y  $\pm V/128$  (pun

tos 0).

Estos potenciales constantes son aplicados permanentemente en las 8 entradas de los mismos nombres de 4 multiplexadores o multidifusores análogos, por ejemplo del tipo comercial 4051, que llevan en la figura las referencias 15, 16, 17 y 18. Los multidifusores 15 y 16 están afectados a la selección de los umbrales positivos, y los multidifusores 17 y 18 a la de los umbrales negativos: en el primer caso, se aplicarán en las entradas S de los multidifusores 15 y 16 una señal binaria de valor 1, mientras que las entradas del mismo nombre de los multidifusores 17 y 18 reciben una señal binaria de valor 0; en el segundo caso, se invertirán los valores de las señales binarias en las entradas S de los multidifusores. En todo caso, el potencial positivo o negativo que es seleccionado por uno de los multidifusores 15 a 18, depende de la combinación de las señales binarias aplicadas en sus entradas (ABC). En el caso de los multidifusores 15 y 17, para una combinación dada, el potencial seleccionado es el del punto cuyo número de orden se obtiene efectuando la suma ponderada de los valores binarios A (de peso 4), B (de peso 2) y C (de peso 1); en el caso de los multidifusores 16 y 18, el potencial seleccionado es el del punto cuyo número de orden es inferior a una unidad al obtenido anteriormente para una misma combinación codificada, salvo en lo que se refiere a la combinación (ABC) = 000 para la que el seleccionado es el potencial cero de la masa. En estas condiciones, se obtiene entre el punto (a), común a las salidas de los multidifusores 15 y 17, y el punto (b), común a las salidas de los multidifusores 16 y 18, una diferencia de potencial igual a uno de los términos de una progresión geomé

trica de razón 2, o sea:

	$\pm V/128$	para la combinación (ABC) = 000
	$\pm V/128$	" (ABC) = 001
	$\pm V/64$	" (ABC) = 010
5	$\pm V/32$	" (ABC) = 011
	$\pm V/16$	" (ABC) = 100
	$\pm V/8$	" (ABC) = 101
	$\pm V/4$	" (ABC) = 110
	$\pm V/2$	" (ABC) = 111

10 Esta diferencia de potencial - que tiene en cuenta el hecho de que los segmentos de la característica de codificación normalizada tienen una pendiente que se duplica cada vez que se pasa de un segmento al siguiente, salvo en el curso del paso del segmento Nº 0 al segmento Nº 1 en el que

15 la pendiente queda inalterada, - que es utilizada a continuación para alimentar una red 21, de cuatro células en L, a fin de elaborar el complemento de tensión de referencia, destinado a representar la posición de la muestra en el segmento seleccionado. De realización conocida, la red 21 comprende cuatro células montadas en cascada, caracterizadas,

20 cada una, por un elemento resistente longitudinal R (exceptuando el último, cuyo valor es 2R) y por un elemento resistente transversal 2R, que está conectado, por mediación de un conmutador estático, tal como  $C_W$ ,  $C_X$ ,  $C_Y$  o  $C_Z$ , situado bajo la dependencia de uno de los valores binarios del código

25 aplicado en las entradas (W, X, Y, Z), ya en la entrada (a) de la red 21, si la cifra binaria tomada en consideración tiene el valor 0, ya en la entrada (b) de la misma red, si tiene el valor 1. Se realiza, de este modo, una descodificación binaria de 16 niveles equidistantes, con intervalos de

30

cuantificación enlazados con el número del segmento seleccionado.

La tensión variable recogida en la salida de la red 21, positiva o negativa según sea el caso, aparece, por con  
siguiente, como resultado de la suma de dos términos:

- un primer término, transmitido por uno de los mul  
tidifusores 16 ó 18, que define el umbral que caracteriza  
el origen del segmento designado por la combinación codifi-  
cada (ABC);

- y un segundo término del mismo signo, transmitido  
por la red 21, que define la posición tomada en considera-  
ción en el segmento seleccionado, caracterizada por la com-  
binación codificada (WXYZ).

Es esta tensión resultante, la utilizada como ten-  
sión de referencia para la continuación de las operaciones.

Por otra parte, el multidifusor 22, de la misma cons  
titución que cada uno de los multidifusores 15 a 18, selec-  
cionado a intervalos de tiempo iguales a  $16 \mu$ s, procediendo  
las señales de una de las 8 vías de abonados y siendo apli-  
cadas permanentemente en cada una de las entradas  $E_0$  a  $E_7$ .  
El funcionamiento del multidifusor es cíclico, y la expló-  
ración de cada una de las 8 vías se efectúa permanentemente,  
bajo el efecto de las señales de mando a 62'5 KHz. Cada se-  
ñal muestreada es memorizada durante  $16 \mu$ s en un muestrea-  
dor-bloqueador 23, que funciona a la misma cadencia y se  
aplica en la entrada (Ech) de un conmutador-inversor 24, que  
recibe por otra parte, en su entrada (Ref), la señal de refe-  
rencia procedente de la red 21.

La función de este conmutador-inversor consiste en  
aplicar, en cada una de las dos entradas (+) y (-) del com-

5 parador 25, respectivamente, la señal muestreada y la señal de referencia si la muestra es positiva (la señal binaria de signo aplicado a partir de la línea  $Q_0$  adquiere entonces el valor  $S = 1$ ), pero en invertir estas dos señales si la muestra es negativa ( $S = 0$ ). La finalidad de esta operación consiste, en efecto, en operar la comparación sobre los valores absolutos de las señales, cualesquiera que sean las polaridades. Se observará que en el origen de la codificación, la presencia de una señal SC en la entrada del mismo nombre del 10 conmutador-inversor 24, tiene por efecto aplicar una tensión de nivel cero en la entrada de referencia, a fin de permitir la determinación del signo de la muestra.

Según los valores relativos obtenidos, el comparador 25 hace aparecer, en su salida, una señal binaria de valor 0 ó 1:

15 - Valor 0 si la muestra es de amplitud inferior a la señal de referencia;

- Valor 1 si su amplitud es superior o igual a la señal de referencia.

20 Esta señal es transmitida, por mediación del conmutador 26, en posición de "codificación", hacia la entrada D del circuito 27, que es un registro de desplazamientos, del tipo "Registro por aproximaciones sucesivas", realizado en circuitos integrados. Su objetivo es asegurar la codificación de la muestra sincronizadamente con los impulsos de reloj a 1'024 MHz., aplicados en su entrada H. Las operaciones de codificación son iniciadas por la aplicación de una señal de mando en la entrada SC, que hace aparecer una señal singular 1 en la salida  $Q_0$ , y una señal no singular 0 25 en cada una de las otras siete salidas  $Q_1$  a  $Q_7$ , lo que per

30

mite determinar, durante el primer período del ciclo de codificación, el signo de la muestra.

Según una propiedad fundamental, el registro por aproximaciones sucesivas memorizará, en adelante, la información binaria presente en su entrada D, en el curso de la aplicación de un nuevo impulso de reloj. En consecuencia, la aplicación del segundo impulso de reloj en el registro 27, mientras la información presente en D indica el signo de la muestra, producirá el efecto de memorizar esta información, confiriendo a la salida  $Q_0$  del registro, el valor binario S, con:

$Q_0 = 1$  si el signo es positivo;

$Q_0 = 0$  si el signo es negativo.

Al mismo tiempo que la salida  $Q_0$  emite una señal conforme al valor de S, la salida  $Q_1$ , siempre bajo el efecto del segundo impulso de reloj, adopta, a su vez, temporalmente, el valor 1, mientras desaparece la señal en la línea SC. Si la muestra es positiva ( $Q_0 = 1$ ), los dos multidifusores 15 y 16 son puestos en servicio, mientras que los dos multidifusores 17 y 18 (situados bajo el control de la señal  $Q_0 = 0$  aplicado en sus entradas S) son inhibidos. Al recibir las entradas A de los dos multidifusores 15 y 16, por otra parte, la señal  $Q_1 = 1$ , mientras que sus entradas B y C reciben las señales  $Q_2 = 0$  y  $Q_3 = 0$ , estos multidifusores seleccionarán los niveles que corresponden al código (ABC) = 100, o sea:

- el nivel  $+V/8$  tomado en la salida 4 del divisor de tensión 13 en lo que afecta al multidifusor 15;

- y el nivel  $+V/16$  tomado en la salida 3 del mismo divisor en lo que afecta al multidifusor 16.

Se está, por consiguiente, en las condiciones requeridas para la primera prueba, que tiene como objetivo contestar a la pregunta: ¿pertenece la muestra a uno de los segmentos 0, 1, 2 ó 3 de la característica de codificación normalizada (nivel de la muestra inferior a  $V/16$ ), o a uno de los otros cuatro segmentos 4, 5, 6 ó 7 (nivel de la muestra superior o igual a  $V/16$ )? Según la respuesta proporcionada por el comparador 25 a la cuestión planteada, el registro 27 memorizará y hará aparecer permanentemente en su salida  $Q_1$ , en el curso de la aplicación del tercer impulso de reloj, el valor conforme del elemento binario A del código (ABC):  $A = 0$  en el primer caso y  $A = 1$  en el segundo.

En el mismo instante, el tercer impulso de reloj hará aparecer en la salida  $Q_2$  del registro 25, una señal binaria de valor 1, encontrándose aun las demás salidas  $Q_3$  a  $Q_7$  en 0. Según el resultado obtenido en el curso de la primera prueba, es, por lo tanto, una u otra de las dos combinaciones codificadas  $(ABC) = 010$  o  $(ABC) = 110$  las que serán ahora ensayadas, lo que permitirá contestar a una u otra de las preguntas:

- en el primer caso: ¿la muestra pertenece a uno de los segmentos 0 ó 1 de la característica de codificación (nivel de la muestra inferior a  $V/64$ ), o a uno de los segmentos 2 ó 3 (nivel de la muestra superior o igual a  $V/64$ )?

- y en el segundo caso: ¿pertenece la muestra a uno de los segmentos 4 ó 5 de la característica de codificación (nivel de la muestra inferior a  $V/4$ ), o a uno de los segmentos 6 ó 7 (nivel de la muestra superior o igual a  $V/4$ )?

Según la respuesta proporcionada por el comparador a la pregunta planteada, el registro 27 memorizará y hará

aparecer permanentemente en su salida  $Q_2$ , en el curso de la aplicación del cuarto impulso de reloj, el valor conforme del elemento binario del código (ABC). Simultáneamente, una señal binaria 1 aparecerá en la salida  $Q_3$  del registro, enlazada a la entrada (C) de los multidifusores 15 y 16, para la prueba del último elemento del código (ABC), lo que permitirá precisar a cual de los 8 segmentos de la característica de codificación pertenece la muestra.

Proseguirá entonces el mismo proceso para determinar la posición de la muestra en el segmento anteriormente identificado. Se trata, esta vez, de una codificación lineal con intervalos de cuantificación iguales entre sí y 16 valores posibles de los niveles de cuantificación, lo que se traduce por la adición, al umbral seleccionado por el multidifusor 16, de un complemento de tensión que depende, simultáneamente, del segmento seleccionado y de la combinación codificada (WXYZ). Esta última es comprobada en el orden W, X, Y, y a continuación Z, de los pesos decrecientes, y aparece finalmente en el conjunto de las salidas  $Q_4$ ,  $Q_5$ ,  $Q_6$  y  $Q_7$  del registro 27.

De este modo, después de 8 impulsos de reloj, es decir, al cabo de  $8\mu$ s, el código (S ABC WXYZ) buscado, es memorizado en el registro 27 y aparece en el conjunto de sus salidas  $Q_0$  a  $Q_7$ .

El mismo procedimiento hubiera sido aplicado a la codificación de una muestra negativa; pero, esta vez, se hubiera inhibido el funcionamiento de los multidifusores 15 y 16 ( $Q_0 = 0$ ), autorizado el de los multidifusores 17 y 18 ( $Q_0 = 1$ ) y permutado (bajo el control de la señal  $Q_0 = 0$ ) las dos entradas del comparador 25.

Cada vez que un elemento del código ha sido determinado como acaba de establecerse, y ha sido memorizado en el registro 27, e incluso antes de que se determine el elemento binario siguiente, es transferido, bajo el efecto del reloj H hacia la salida VT1 del registro, en la que aparecen, de este modo, los diferentes elementos binarios del código a transmitir.

Por otra parte, cada  $8\mu\text{s}$ , la señal de reloj a  $62'5\text{ KHz}$ . conmuta la vía de abonado y selecciona la vía siguiente. La misma serie de operaciones se renueva entonces para esta nueva vía, y a continuación para cada una de las siguientes, siendo exploradas las 8 vías de abonados del sistema cada  $125\mu\text{s}$ .

Ha podido apreciarse que el circuito según la invención podía funcionar, no solamente como codificador, sino también como descodificador. En este caso, el código que debe descodificarse es introducido bajo la forma "serie", a la cadencia de un impulso por  $\mu\text{s}$  en la línea de transmisión VT2, y es dirigido, por mediación del conmutador 26, previamente basculado en posición de "descodificación", hacia la entrada D del registro 27 en el que, bajo el efecto de los impulsos de reloj a  $1'024\text{ MHz}$ ., es memorizado. El código (SABCWXYZ) así introducido aparece entonces en el conjunto de las salidas (Q0Q1Q2Q3Q4Q5Q6Q7 del registro 27, lo que se traduce por la aparición, en la entrada (Ref) del conmutador-inversor 24, de la tensión continua equivalente. A este nivel de tensión, convendría añadir aún un escalón de tensión igual a un semi-paso de cuantificación, a fin de permitir obtener una mayor precisión en la descodificación. A este efecto, la señal procedente de la línea (Ref), y

transmitida por la línea (Ref Dcd), transita por un conmutador no representado en la figura 1, en el que este semipaso de cuantificación es añadido, y la muestra obtenida es dirigida, por mediación de un desmultidifusor del mismo tipo que los multidifusores 15 a 18, hacia aquel de los 8 muestreadores-bloqueadores que corresponde al abonado seleccionado.

La figura 2 representa una forma de realización preferente del conmutador 24 de la figura 1, por el que son transmitidos hacia el comparador, por una parte, la muestra a codificar, y por otra parte, la tensión de referencia. El conmutador comprende 4 circuitos 31, 32, 33 y 34 del tipo CMOS y un inversor 36. Si la muestra es positiva ( $Q_0 = 1$ ;  $Q_0 = 0$ ), el circuito 31 hace aparecer la muestra (Ech) en la entrada (+) del comparador, y el circuito 34 transmite la señal de referencia (Ref) en la entrada (-) del mismo comparador. Por el contrario, si la muestra es negativa ( $Q_0 = 0$ ;  $Q_0 = 1$ ), el circuito 32 es el que transmite la muestra, y la hace aparecer en la entrada (-) del comparador, mientras que el circuito 33 transmite la señal de referencia y la aplica en la entrada (+) del comparador. Por consiguiente, se han permutado, efectivamente, las señales aplicadas en las dos entradas del comparador, pasando de la señal positiva a la señal negativa.

Se observa, por otra parte, que la aplicación, al comienzo de una secuencia, de una señal de valor binario 1 en la línea de codificación (SC), tiene por efecto sustituir la señal de referencia, por mediación de un quinto circuito 35 del tipo CMOS, por el potencial cero de la masa, lo que permite al comparador proceder, como se ha visto ante-

riormente, a la determinación del signo de la muestra en ese mismo instante.

El codificador-descodificador según la invención se halla especialmente adaptado a las transmisiones MIC, en las que los circuitos de las líneas de abonados pueden reunirse en grupos de 8, simultáneamente por su carácter económico y por su modularidad.

10

- REIVINDICACIONES -

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los que se recogen en las reivindicaciones siguientes:

1ª.- Dispositivo destinado a codificar señales analógicas que llegan por vías de entrada, a fin de emitir, por una vía de salida, señales numéricas multiplexadas entre sí y que representan a estas señales analógicas numeradas según una ley de compresión definida, caracterizado porque el número de las vías de entrada se fija en un valor óptimo igual a ocho.

2ª.- Dispositivo según la reivindicación 1ª, caracterizado porque comprende un comparador provisto de dos entradas, una de las cuales recibe una señal de referencia, y la otra una señal analógica a codificar, permitiendo ciertos medios anular temporalmente, al comienzo del ciclo, la citada señal de referencia, y permitiendo medios de mando seccionar a una entre dos fuentes de referencia y permutar



las citadas entradas del comparador; permitiendo la anulación temporal de la señal de referencia determinar el signo de la señal analógica a codificar y hacer funcionar los citados medios de mando, y siendo una de las fuentes de referencia positiva y la otra negativa.

3ª.- Dispositivo según una cualquiera de las reivindicaciones 1ª y 2ª, caracterizado porque las citadas señales analógicas son señales telefónicas, y la citada ley de compresión es la ley normalizada C.C.I.T.T.; estando representada esta ley por una curva compuesta por 8 segmentos, representados por 3 cifras binarias A, B, C, y estando representada la posición de la señal analógica sobre dichos segmentos por 4 cifras binarias W, X, Y, Z.

4ª.- Dispositivo según la reivindicación 3ª, caracterizado porque comprende, además, medios que permiten determinar por dicotomía el segmento sobre el que se sitúa la citada señal analógica, efectuando una serie de pruebas sobre, sucesivamente, las cifras binarias A, B, C, quedando así clasificadas estas cifras binarias por orden de peso decreciente, y correspondiendo cada comparación a la selección de un umbral de tensión de referencia determinada.

5ª.- Dispositivo según la reivindicación 4ª, caracterizado porque comprende, además, medios que permiten determinar por dicotomía la posición de la citada señal analógica sobre el segmento previamente determinado, efectuando una serie de pruebas sobre, sucesivamente, las cifras binarias W, X, Y, Z; quedando así estas cifras binarias clasificadas por orden de peso decreciente, y correspondiendo cada comparación a la adición de una tensión complementaria al umbral de tensión de referencia previamente determinado, obtenién-

dose esta tensión complementaria a partir de una red de 4 células en L.

5 6ª.- Dispositivo según la reivindicación 5ª, caracterizado porque al permitir los citados medios determinar por dicotomía el citado segmento, y al permitir los citados medios determinar por dicotomía la citada posición, comprenden al menos un registro del tipo de aproximaciones sucesivas.

10 7ª.- Dispositivo según una cualquiera de las reivindicaciones 2ª a 6ª, caracterizado porque los citados medios de mando que permiten permutar las citadas entradas del comparador, comprenden cuatro multidifusores analógicos de 8 entradas del tipo CMOS; siendo utilizados dos de estos multidifusores para señales analógicas negativas.

15 8ª.- Dispositivo destinado a descodificar señales numéricas multidifundidas entre sí en una vía de entrada, a fin de emitir 8 señales analógicas por 8 vías de salida, caracterizado porque comprende un dispositivo según una cualquiera de las reivindicaciones 2ª a 7ª.

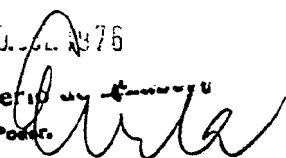
20 9ª.- Dispositivo destinado a codificar señales analógicas.

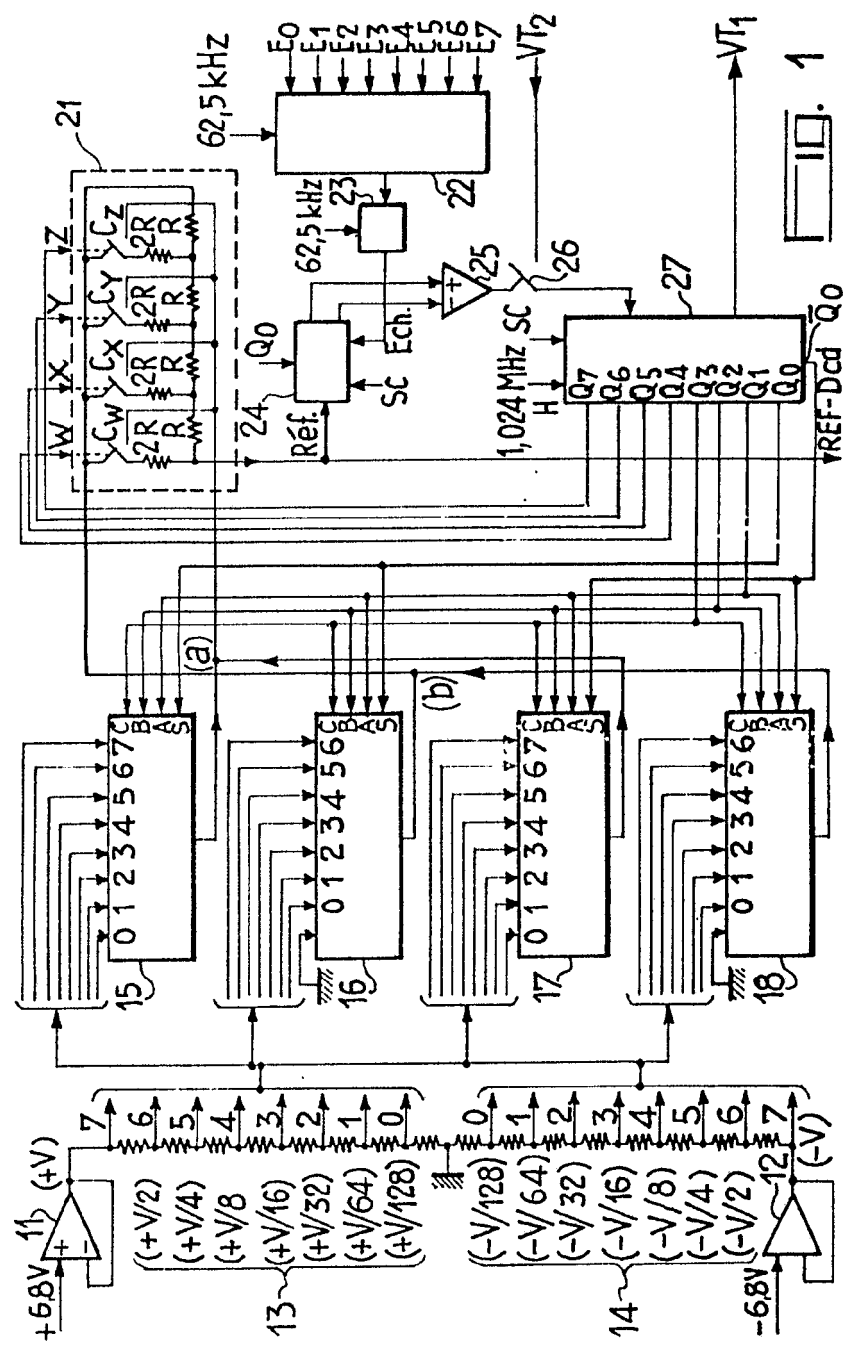
Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

25 Esta Memoria consta de 18 hojas escritas a máquina por una sola cara.

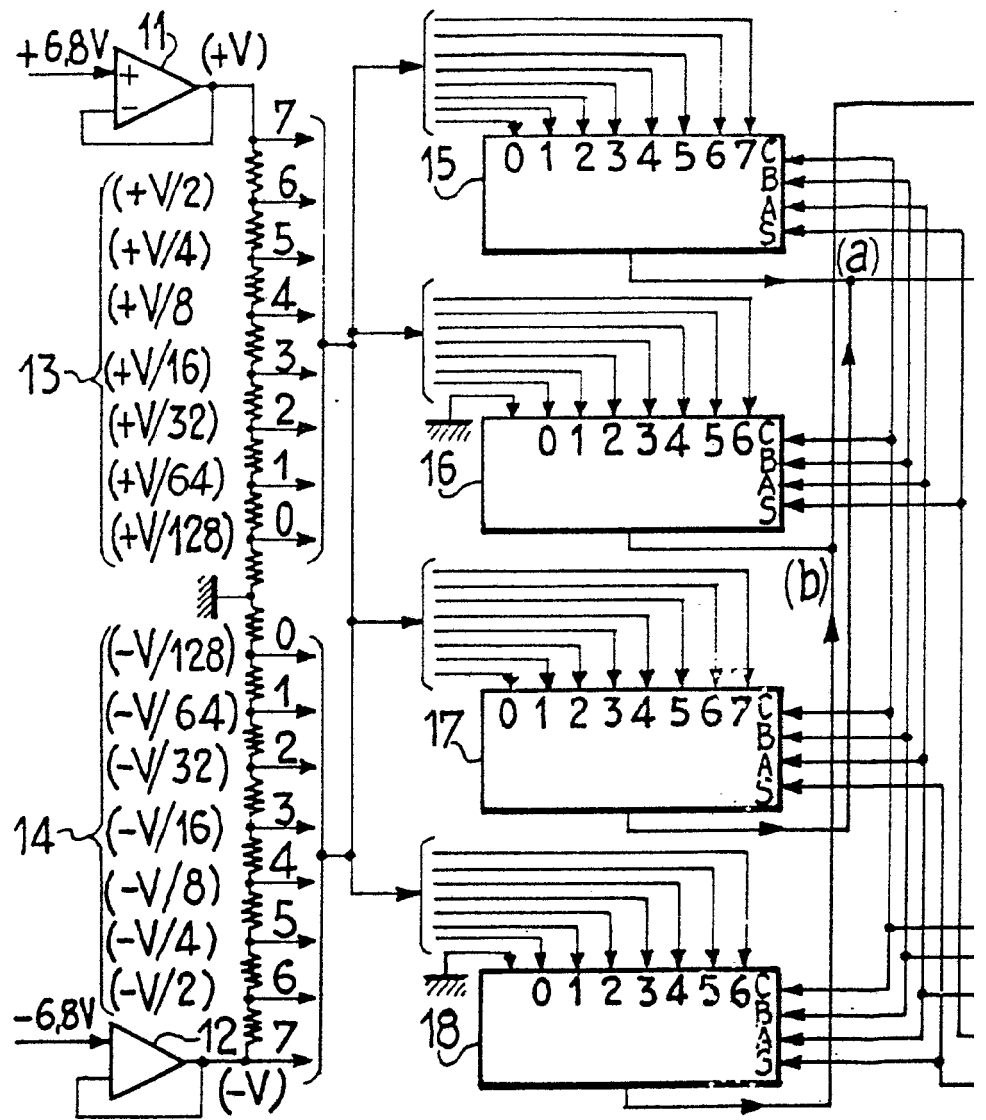
Madrid, 6 Julio de 1.976

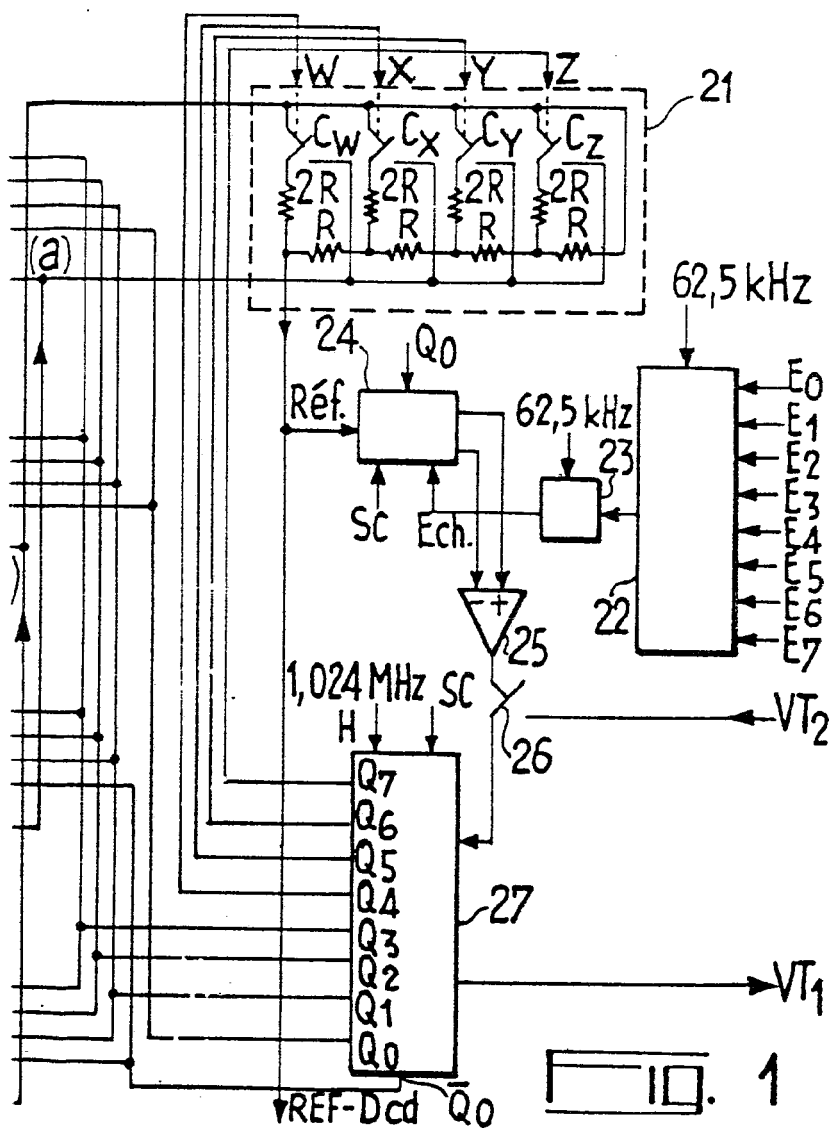
P.A. 10.000.000/76

30 Alberto   
Por Poder.



Alberto Alf. *[Signature]*  
 Por Posada





Alberto de *[Signature]*  
Por Poder

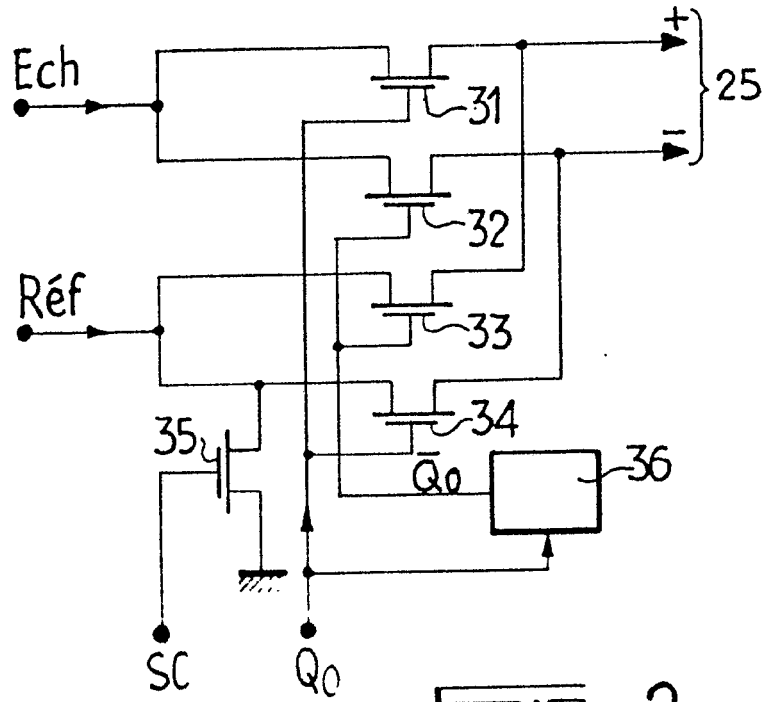


FIG. 2

Alberto *[Signature]*  
Per *[Signature]*