



ESPAÑA

|    |    |    |                       |        |    |    |
|----|----|----|-----------------------|--------|----|----|
| 19 | ES | 11 | NUMERO                | 448585 | 10 | A1 |
|    |    | 21 |                       |        |    |    |
|    |    | 22 | FECHA DE PRESENTACION |        |    |    |

PATENTE DE INVENCION

|    |              |    |            |    |         |
|----|--------------|----|------------|----|---------|
| 50 | PRIORIDADES: | 52 | FECHA      | 53 | PAIS    |
| 51 | NUMERO       |    |            |    |         |
|    | 75 17676     |    | 6 Junio 75 |    | Francia |

|    |                     |    |                             |    |                                   |
|----|---------------------|----|-----------------------------|----|-----------------------------------|
| 47 | FECHA DE PUBLICIDAD | 51 | CLASIFICACION INTERNACIONAL | 62 | PATENTE DE LA QUE ES DIVISIONARIA |
|    |                     |    | H047                        |    |                                   |

|    |   |
|----|---|
| 54 | TITULO DE LA INVENCION  |
|    | "UNA RED DE CONMUTACION POR MULTIPLEXION POR DIVISION DE TIEMPO PARA MENSAJES CODIFICADOS". |

|    |                          |
|----|--------------------------|
| 71 | SOLICITANTE (S)          |
|    | STANDARD ELECTRICA, S.A. |

|  |   |
|--|---|
|  | DOMICILIO DEL SOLICITANTE                 |
|  | Madrid, calle de Ramirez de Prado, N.º 5. |

|    |               |
|----|---------------|
| 72 | INVENTOR (ES) |
|    | Erich Töngi   |

|    |                          |
|----|--------------------------|
| 73 | TITULAR (ES)             |
|    | STANDARD ELECTRICA, S.A. |

|    |                             |
|----|-----------------------------|
| 74 | REPRESENTANTE               |
|    | D. Manuel Gómez Santamaría. |

UNE A 74 MOD. 3106 **CONCEDIDA** UTIL CESE COMO PRIMERA PAGINA DE LA MEMORIA  
18 ABR. 1977

MEMORIA DESCRIPTIVA PARA SOLICITAR PATENTE DE IN-  
VENCION EN ESPAÑA POR: "UNA RED DE CONMUTACION POR  
MULTIPLEXION POR DIVISION DE TIEMPO PARA MENSAJES  
CODIFICADOS", A NOMBRE DE STANDARD ELECTRICA, S.A.,  
CON DOMICILIO EN MADRID, CALLE DE RAMIREZ DE PRADO  
Nº 5.

-----

El presente invento se refiere a una red de conmutación por multiplexión por división de tiempo para mensajes codificados, e incluye modificaciones y mejoras a la Solicitud de Patente española nº 436.640 titulada "Una red de conmutación por multiplexión por división de tiempo para mensajes codificados".

En la solicitud de patente mencionada anteriormente se describió una red de conmutación múltiplex por división de tiempo del tipo T-S-T (tiempo-espacio-tiempo), en la que los bits de los mensajes codificados se introducen

y leen en forma paralelo en las unidades de conmutación de tiempo, mientras que se transmiten en serie dentro de las unidades de conmutación de espacio. Los circuitos de distribución de mensaje y los circuitos de reagrupamiento de mensajes realizan respectivamente la conversión paralelo-serie y serie-paralelo entre las unidades de conmutación de tiempo y las unidades de conmutación de espacio. Las unidades de espacio consisten de un número de matrices de conmutación, compuestas de puntos de cruce, igual a un submúltiplo del número de mensajes codificados contenidos dentro del período de repetición o cuadro, ocupando cada mensaje una abertura de tiempo  $t$ . Los mensajes codificados se encaminan por turno a las diferentes matrices de conmutación de espacio, y el tiempo de transmisión de cada mensaje a través de su matriz de conmutación se multiplica por el número de matrices de conmutación. De esta manera, para aberturas de tiempo  $t$  de  $0,5\mu s$ , dentro de las cuales se transmiten los mensajes de ocho bits y para una conmutación de espacio con cuatro matrices de conmutación, el tiempo de transmisión de un mensaje es virtualmente de  $2\mu s$ , y la cadencia de transmisión de bit es de 4 Mbits/s.

Con una tal configuración, vemos que pasa una sucesión ininterrumpida de mensajes codificados a través de cada una de las matrices de conmutación, sin tiempo de espera entre dos mensajes consecutivos. Como consecuencia, el tiempo de conmutación de los puntos de cruce, esto es, el tiempo que transcurre entre el instante en que se aplica la señal de control y el momento de conmutación, sería tan corto que los mensajes se transmitirían completamente. Cuando la cadencia de transmisión de los bits dentro de las

matrices de conmutación no es demasiado alto, el tiempo de conmutación no representa problema. Pero si se utiliza una cadencia de transmisión más alta, por ejemplo, en orden a aumentar el número de canales de tiempo dentro de un cuadro de  $125\mu s$ , (valor utilizado normalmente), este tiempo de conmutación puede ser demasiado largo respecto a dicha cadencia lo que resulta entonces en una degradación de los datos transmitidos.

Precisamente, el objetivo de esta adición es una malla de conmutación espacio-tiempo para mensajes codificados multiplexados en tiempo, transmitidos en serie a través del conmutador de espacio, en donde los puntos de cruce tienen un tiempo relativamente largo para conmutar, aún cuando la velocidad de transmisión sea elevada.

Según esta adición, se describe una malla de conmutación espacio-tiempo para mensajes codificados multiplexados en tiempo en donde el período de repetición o cuadro se divide en un número  $K$  de aberturas de tiempo de duración  $t$  que corresponde a los canales de tiempo, en cuyo tiempo la conmutación tiene lugar en forma paralelo por medio de memorias de mensaje y la conmutación de espacio se realiza en forma serie por medio de planos de conmutación de espacio, siendo encaminados los mensajes sucesivos a ser transmitidos por turno a cada uno de los planos de conmutación a través de los circuitos de distribución de mensaje, transmitidos entonces en serie dentro de los planos de conmutación y agrupados finalmente mediante los circuitos de reagrupamiento de mensajes, caracterizado porque pueden existir cualquier número  $x$  (submúltiplo o no de  $K$ ) de planos de conmutación de espacio y porque la trans-

misión serie de los mensajes codificados está controlada por un reloj que envía impulsos a una cadencia tal que el tiempo de transmisión de un mensaje completo es menor que una ó más aberturas de tiempo  $t$  con respecto a  $x.t$ .

5 Otros objetivos ventajas y características se deducirán de la descripción que sigue junto con los dibujos que se acompañan en los cuales:

La fig. 1 representa la malla de conmutación espacio-tiempo según esta adición.

10 Las figs. 2a a 2g son diagramas de tiempo relativas al funcionamiento de la malla de conmutación.

La malla de conmutación espacio-tiempo según la presente adición, y que se muestra en la fig. 1, incluye un conjunto de planos de conmutación de espacio  $P_1$  a  $P_q$  igual en número, a un submúltiplo del número  $K$  de canales de tiempo contenidos en un cuadro, al que se añade un plano adicional  $P_{(q+1)}$ . En la descripción que sigue consideraremos, a modo de ejemplo, cuatro planos  $P_1$  a  $P_4$  (como se hizo en la descripción contenida en la solicitud de la patente principal), con un quinto plano añadido  $P_5$ , y los cuadros de  $125 \mu s$ , que contienen doscientos cincuenta y seis canales de tiempo para transmitir los mensajes codificados de ocho bits. Cada uno de los planos  $P_1$  a  $P_5$  consiste de una matriz de conmutación con  $m$  líneas horizontales  $R_1$  a  $R_m$  y  $n$  líneas verticales  $C_1$  a  $C_n$ . Para mayor claridad solamente se muestran las líneas  $R_2$  y  $C_3$  en cada plano. Los  $m$  conjuntos de quince líneas horizontales homólogas de los diferentes planos están conectadas respectivamente, a  $m$  unidades de conmutación de tiempo de entrada  $GE_1$  a  $GE_m$  de las cuales solamente se muestra una unidad,  $GE_2$ . Esta

15

20

25

30

unidad incluye una memoria de mensaje ME2, que tiene doscientas cincuenta y seis líneas, asociada con un circuito de reagrupamiento de mensajes DS2. Los  $n$  conjuntos de cinco líneas verticales homólogas de los diferentes planos están conectadas respectivamente a  $n$  unidades de conmutación de tiempo de salida GS1 a GS $n$ , de las que solo se muestra la unidad GS3. Esta unidad incluye una memoria de mensaje MS3, que tiene doscientas cincuenta y seis líneas, asociada con un circuito de reagrupamiento de mensajes DS3. Los puntos de cruce de los  $n$  conjuntos de cinco líneas verticales homólogas de los diferentes planos están controladas respectivamente por  $n$  unidades de selección de camino de espacio GC1 a GC $n$ , de las que sólo se muestra la unidad GC3. Esta unidad incluye una memoria de encaminamiento de doscientas cincuenta y seis líneas MC3 asociada con un circuito de distribución de dirección DC3. Cinco circuitos de selección, tales como el F3, asociados respectivamente con las cinco líneas verticales homólogas C3 de los planos de conmutación, decodifican las direcciones recibidas desde la unidad de selección de vía de espacio GC3 a fin de controlar los puntos de cruce de las líneas C3. Supondremos ahora que el número de líneas horizontales es igual a doscientas cincuenta y seis a fin de utilizar direcciones de ocho bits. Un reloj H controla el funcionamiento del sistema.

La estructura de las diferentes memorias de mensaje y los planos de conmutación de espacio es idéntica a la descrita anteriormente con referencia a la solicitud de patente principal. Los circuitos de distribución de mensaje y de distribución de dirección contienen circuitos de conversión paralelo-serie de ocho bits RE1 a RE5 y RS1

a RS5, que son idénticos a los descritos en la solicitud de patente principal, pero en este caso son cinco en lugar de cuatro. De la misma manera, los circuitos de reagrupamiento de mensajes contienen cinco circuitos de conversión serie-paralelo de ocho bits RS1 a RS5, en lugar de cuatro.

El funcionamiento de la malla de conmutación de tiempo y espacio, según esta adición, la explicaremos seguidamente. Denominaremos  $t_1 \dots t_w \dots t_{256}$  a las aberturas de tiempo  $t$  correspondientes a los doscientos cincuenta y seis canales de tiempo de un cuadro. Los mensajes enviados por la memoria ME2 al comienzo de cada una de estas aberturas de tiempo, se transmiten en forma paralelo al circuito de distribución de mensaje DE2 en dónde entran por turno en los cinco circuitos de conversión paralelo-serie RE1 a RE5, respectivamente bajo el control de los impulsos  $e_1$  a  $e_5$  que tienen un período  $5t$  cambiando en una abertura de tiempo  $t$  uno a otro. Estos circuitos de conversión paralelo-serie transmiten los mensajes en serie a los diferentes planos de conmutación por medio de los impulsos de reloj  $h$  que tienen un período tal que el tiempo de una transmisión completa de un mensaje, que es como decir de ocho bits, es de cuatro aberturas de tiempo  $t$ , siendo por tanto el período de estos impulsos  $h$  de  $t/2$ .

Ya que el tiempo de transmisión de un mensaje es más corto, en una abertura de tiempo  $t$ , que el período de los impulsos  $e_1$  a  $e_5$ , aparece un tiempo de espera  $t$  entre la transmisión de dos mensajes sucesivos dentro del mismo plano.

La fig. 2a muestra el comienzo de los impulsos de control  $e_1$  a  $e_5$ ; supondremos que se trata del impulso

el. La fig. 2f muestra los momentos de transición de mensaje dentro del plano P1.

Los mensajes enviados en serie por el circuito de distribución DE2 y transmstidos a través de los diferentes planos P1 a P5 se reciben por el circuito de reagrupamiento de mensaje DS3 en dónde entran por turno en los cinco circuitos de conversión serie-paralelo RS1 a RS5 bajo el control de los impulsos de reloj h de período  $t/2$ . Tan pronto como el mensaje se almacena enteramente en uno de estos cinco circuitos de conversión serie-paralelo, se transfiere en forma paralelo a la memoria de mensaje MS3. Los impulsos de control de esta operación de transferencia se cambian en una abertura de tiempo t con respecto a los impulsos e1 a e5 que controlan la inscripción de mensajes en los cinco circuitos de conversión paralelo-serie RE1 a RE5 del circuito de distribución DE2. De esta manera, la transferencia de los mensajes codificados almacenados en los cinco circuitos de conversión RS1 a RS5 a la memoria de mensaje MS3 está controlada por los impulsos e5, e1, e2, e3 y e4, respectivamente. La fig. 2g muestra el comienzo de los impulsos e5 que controlan la transferencia a la memoria MS3 de los mensajes que llegan del plano P1.

Las direcciones de los puntos de cruce enviadas por la memoria MC3 al comienzo de cada abertura de tiempo t se transmiten en forma paralelo al circuito de distribución de dirección DC3 en dónde entran por turno en cada uno de los cinco circuitos de conversión paralelo-serie RC1 a RC5, bajo el control de los impulsos e1 a e5, respectivamente. La fig. 2b muestra el comienzo de los impulsos de control e1 del primer circuito de conversión RC1. Los circuitos de

conversión paralelo-serie RC1 a RC5 transmiten las direcciones en forma serie a los diferentes planos de conmutación por medio de los impulsos de reloj  $h$  de período  $t/2$ . De esta manera, el tiempo de transmisión de una dirección completa, de ocho bits, es de cuatro aberturas de tiempo  $t$ . La fig. 2c muestra los instantes en que se transmiten las direcciones al circuito de selección F3 asociado con el plano P1. Tan pronto como se completa una dirección en el circuito de selección F3, se decodifica bajo el control del impulso  $e5$ , a fin de gobernar el correspondiente punto de cruce. Los otros cuatro circuitos de selección (no mostrados) están controlados por los impulsos  $e1$ ,  $e2$ ,  $e3$ ,  $e4$  respectivamente. La fig. 2d muestra los impulsos de control  $e5$  del circuito de selección F3 asociado con el plano P1. Los puntos de cruce se disparan una abertura de tiempo  $t$  antes de la llegada del primer bit de mensaje; dichos puntos de cruce tienen así una abertura de tiempo  $t$  para conmutar. Debido al cambio de cinco aberturas de tiempo  $t$  que existe entre el comienzo de la transmisión de una dirección de punto de cruce y el comienzo de la transmisión del mensaje correspondiente, la transferencia de las direcciones desde la memoria MC3 al circuito de distribución de dirección, se cambia en cinco aberturas de tiempo  $t$  respecto a la transferencia de mensajes desde la memoria ME2 al circuito de distribución de mensaje DE2.

Como ejemplo, la secuencia de operaciones requerida para la transmisión a través del punto de cruce mostrado en el plano P1, lo explicaremos refiriéndonos a los diagramas de tiempo mostrados en las figuras 2a a 2g. La dirección del punto de cruce almacenada en una línea de la

memoria MC3 entrará en el primer circuito de conversión  
 paralelo-serie RC1 del circuito de distribución de dirección  
 DC3 al comienzo de la abertura de tiempo  $t_w$  (figura 2a) bajo  
 el control del impulso  $e_1$  (parte sombreada de la fig. 2b).  
 5 Esta dirección se transmitirá en serie (parte sombreada de  
 la fig. 2c) al circuito de selección F3 durante las cuatro  
 aberturas de tiempo  $t_w$ ,  $t(w+1)$ ,  $t(w+2)$ , y  $t(w+3)$ . Será  
 decodificada para gobernar el punto de cruce al comienzo  
 de la abertura de tiempo  $t(w+4)$  bajo el control del impulso  
 10  $e_5$  (parte sombreada de la fig. 2d). Entonces el mensaje a ser  
 transmitido a través de dicho punto de cruce, almacenado en  
 una línea de la memoria ME2, entrará en el primer circuito  
 de conversión paralelo-serie RE1 del circuito de distri-  
 bución de mensaje DE2 al comienzo de la abertura de tiempo  
 15  $t(w+5)$  bajo el control del impulso  $e_1$  (parte sombreada de  
 la fig. 2e). Este mensaje se transmitirá en serie (parte  
 sombreada de la fig. 2f) a través del punto de cruce, al  
 primer circuito de conversión serie-paralelo RS1 del cir-  
 cuito de reagrupamiento de mensaje DS3 durante las aber-  
 20 turas de tiempo  $t(w+5)$ ,  $t(w+6)$ ,  $t(w+7)$  y  $t(w+8)$ . Entonces  
 se transferirá en paralelo a una línea de la memoria MS3  
 al comienzo de la abertura de tiempo  $t(w+9)$  bajo el control  
 del impulso sombreado  $e_5$  (fig. 2g).

La descripción anterior se ha hecho suponiendo  
 25 un número de planos de conmutación de espacio  $(q+1)$  dife-  
 rente de un submúltiplo del número de canales de tiempo  
 contenidos en un cuadro. En este caso, los diferentes men-  
 sajes codificados que pertenecen al mismo canal de tiempo  
 tomarán, sucesivamente, diferentes plano de conmutación  
 30 de espacio. A fin de transmitir todos los mensajes del

mismo canal de tiempo a través de un único plano, se podría, permaneciendo dentro del objetivo de la adición, utilizar un número  $q$  de planos que sea un submúltiplo del número de canales de tiempo, aumentando la velocidad de transmisión de bits. La malla de conmutación de esta adición puede contener cualquier número  $x$  de planos de conmutación.

Ha de quedar entendido que la anterior descripción de una forma determinada del invento se hace a modo de ejemplo y no debe considerarse como limitación de su alcance.

El presente invento corresponde a una solicitud de patente formulada en Francia el día 6 de Junio de 1975 señalada con el número 75 17676 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

-----NOTA-----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta patente de invención son los siguientes:


1.- Una red de conmutación por multiplexión por división de tiempo para mensajes codificados, en donde el período de repetición o cuadro está dividido en un número  $K$  de aberturas de tiempo de duración  $t$  correspondientes a los canales de tiempo, en donde la conmutación de tiempo tienen lugar en forma paralelo por medio de memorias de mensaje y la conmutación de espacio se realiza en serie por planos de conmutación de espacio siendo encaminados los mensajes sucesivos a ser transmitidos, por turno, a cada uno de los planos de conmutación a través de circuitos de dis-

tribución de mensaje, y transmitidos entonces en serie dentro de los planos de conmutación y agrupados finalmente por medio de los circuitos de reagrupamiento de mensaje, caracterizado porque puede existir cualquier número  $x$  (submúltiplo o no de  $K$ ) de planos de conmutación de espacio y porque la transmisión serie de los mensajes codificados está controlada por un reloj que envía los impulsos a una cadencia tal que el tiempo de transmisión de todo el mensaje es menor que una ó más aberturas de tiempo  $t$  con respecto a  $x.t$ .

2.- Una red de conmutación, según el punto 1, en dónde las direcciones de los puntos de cruce a ser controlados dentro de los  $x$  planos de conmutación de espacio se transmiten en serie, caracterizado porque estas direcciones se transmiten, por medio de dicho reloj, a la misma cadencia que la de los mensajes codificados, y porque la conmutación de los puntos de cruce se gobierna inmediatamente después de la transmisión completa de las direcciones correspondientes.

3.- Una red de conmutación por multiplexión por división de tiempo para mensajes codificados.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.



Esta memoria consta doce hojas escritas por una sola cara.

Madrid, 4 JUN. 1976



*M. G. Santamaria*  
M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL

2/1

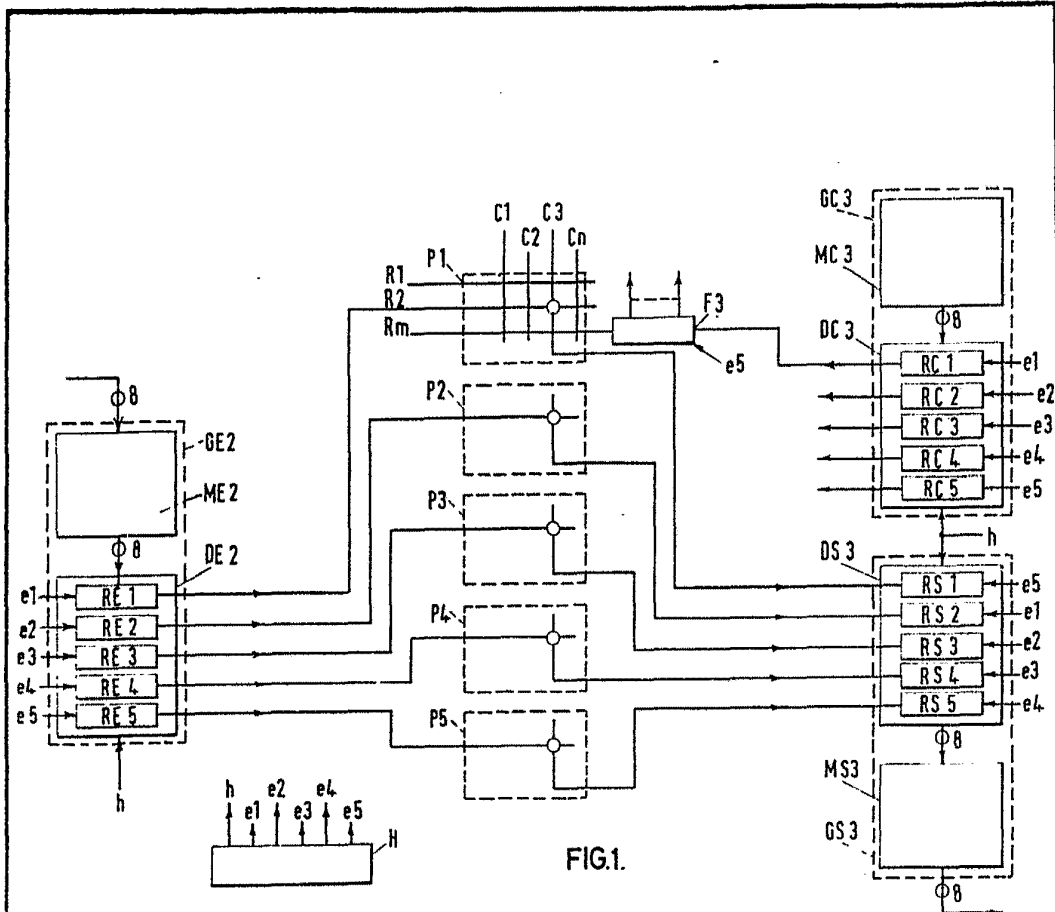
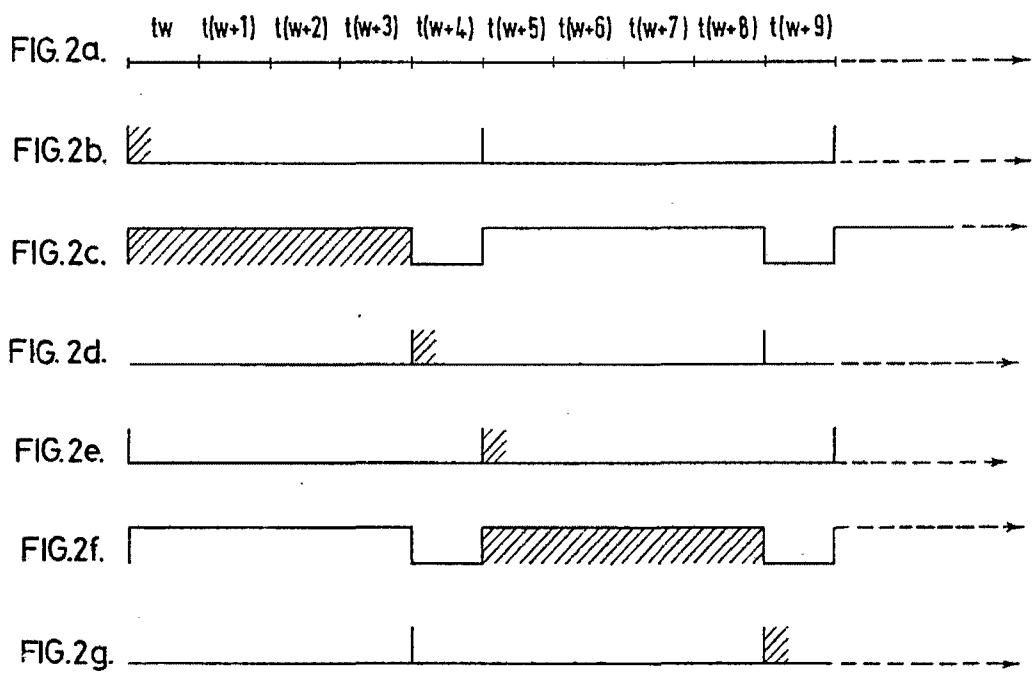


FIG.1.

4 JUN. 1976



*M. G. Santamaria*  
M. G. SANTAMARIA  
VICE-SECRETARIO GENERAL



4 JUN. 1978



*W. A. Santamaria*  
 W. A. SANTAMARIA  
 VICE-SECRETARIO GENERAL